

北京希望电脑公司集成电路技术丛书

常用集成电路芯片IC参考大全

孙德和 袁 钺 编
莫 言 校

本书主要介绍: 54/7400系列TTL和CMOS;
4000系列CMOS;
10000系列ECL



海洋出版社

北京希望电脑公司集成电路技术丛书

常用集成电路芯片 IC 参考大全

孙德和 袁 钺 编
莫 言 校

本书主要介绍

- I 54/7400系列TTL和CMOS
- II 4000系列CMOS
- III 10000系列ECL

海 洋 出 版 社

内 容 简 介

本书是包括各类最常用芯片的手册, 主要介绍 54/1400 系列 TTL 和 CMOS, 4000 系列 CMOS 及 10000 系列 ECL, 芯片规模以小规模和中规模为主, 兼有少量大规模芯片。类型有缓冲器、译码器、多路选择器、累加器、移位寄存器及算术逻辑单元等。该书内容丰富全面, 使用方便, 是计算机硬件设计人员必备的工具书。

欲购本书的用户可直接与北京 8721 信箱联系, 电话: 2562329, 邮码: 100080。

(京) 新登字 087 号

责任编辑: 闫世尊

常用集成电路芯片 IC 参考大全

孙德和 袁钺 编
莫 言 校

*

海洋出版社出版 (北京复兴门外大街 1 号)

海洋出版社发行 兰空印刷厂印刷

开本: 787×1092 1/16 印张: 44 字数: 980 千字

1992 年 2 月第一版 1991 年 2 月第一次印刷

印数: 1-4000 册

*

ISBN 7-5027-2406-0/TP·63

定价: 25.00 元

前 言

目前广大计算机硬件设计师手头急需一本包括各类最常用芯片的手册，但又希望它不要太大。基于上述目的，我们组织编译了本书。

本书收集芯片服从下面的原则：

1. 芯片规模以小规模和中规模为主，例如逻辑功能为缓冲器、译码器、多路选择器、累加器和移位寄存器的芯片。也存在少量的大规模的芯片，但这些芯片必须是最常用的和必不可少的。

2. 芯片必须是两个或两个以上著名芯片厂家的产品，除非是某些极为成功的产品。

本书仅给出了芯片的最重要说明，略去了诸如 IC 厂家产品数据手册中的细节。

本书由三部分组成：

第一部分：54 / 7400 系列 TTL 和 CMOS

第二部分：4000 系列 CMOS

第三部分：10000 系列 ECL

在本书的编译过程中，我们得到秦人华老师的大力帮助，特此表示感谢。

编者 和德华

1992 年 1 月

目 录

第一部分：	
54 / 7400 系列 TTL 和 CMOS	1
第二部分：	
4000 系列 CMOS	568
第三部分：	
10000 系列 ECL	615

COMMERCIAL GRADE VERSIONS

DEVICE IDENTIFICATION	PACKAGE STYLE				
	DIP	SO	PLCC	LCC	FP
TTL TECHNOLOGY					
7400	14	14	20		
74ALS00	14	14	20		
74AS00	14	14	20		
74F00	14	14	20	20	
74H00	14				
74L00	14				
74LS00	14	14	20		
74S00	14	14	20		
CMOS TECHNOLOGY					
74AC00	14	14			
74ACT00	14	14			
74C00	14				
74HC00	14	14	20		
74HCT00	14	14			

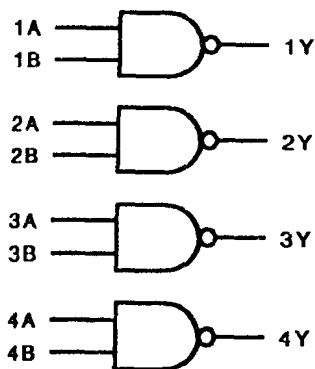
INDUSTRIAL GRADE VERSIONS

DEVICE IDENTIFICATION	PACKAGE STYLE				
	DIP	SO	PLCC	LCC	FP
TTL TECHNOLOGY					
5400	14				14
54ALS00	14			20	
54AS00	14			20	
54F00	14			20	14
54H00	14				14
54L00	14				14
54LS00	14			20	14
54S00	14			20	14
CMOS TECHNOLOGY					
54AC00	14	14			
54ACT00	14	14			
54C00	14				
54HC00	14				
54HCT00	14				

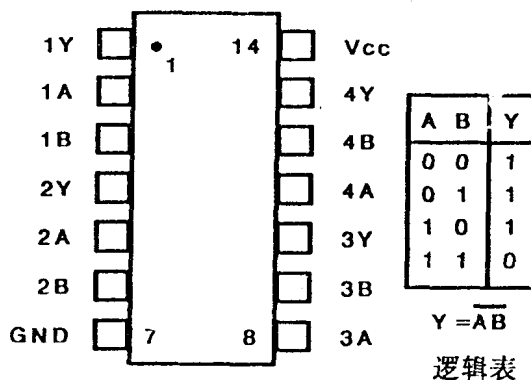
可得的型号和封装

- 四 2-输入
- 集电极开路 / 漏极

管脚说明

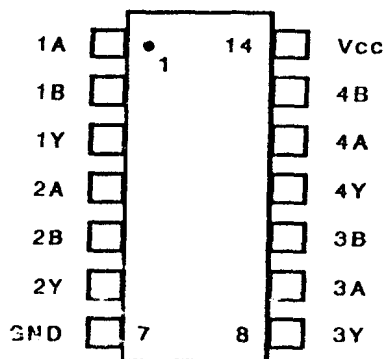
 nA, nB — Data inputs nY — Data outputs

逻辑图

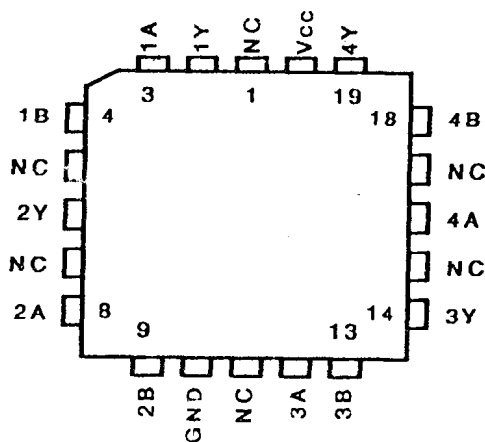


逻辑表

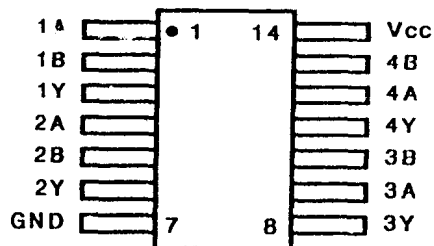
DIP 和 SO 封装的管脚顶视图 except 54/74H01.



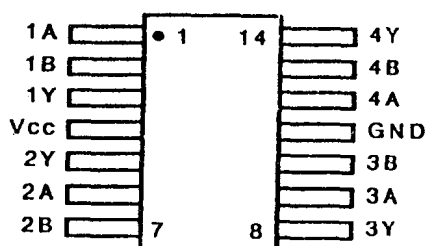
DIP 封装的管脚顶视图 54/74H01.



PLCC 和 LCC 封装的管脚顶视图



54LS01 FP 封装的管脚顶视图

FP 封装的管脚顶视图:
5401, 54H01, and 54L01.

INDUSTRIAL GRADE VERSIONS

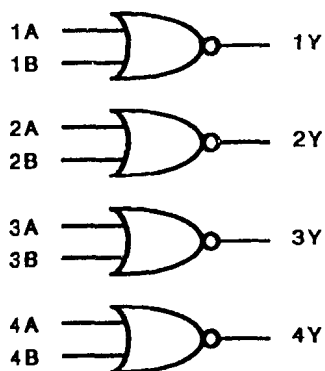
DEVICE IDENTIFICATION	PACKAGE STYLE				
	DIP	SO	PLCC	LCC	FP
TTL TECHNOLOGY					
5401	14				14
54ALS01	14			20	
54H01	14				14
54L01	14				14
54LS01	14			20	14
CMOS TECHNOLOGY					
54HCT01	14				

COMMERCIAL GRADE VERSIONS

DEVICE IDENTIFICATION	PACKAGE STYLE				
	DIP	SO	PLCC	LCC	FP
TTL TECHNOLOGY					
7401	14				
74ALS01	14	14	20		
74H01	14				
74L01	14				
74LS01	14	14	20		
CMOS TECHNOLOGY					
74HCT01	14	14			

可得的型号和封装

• 四 2-输入



逻辑图

管脚说明

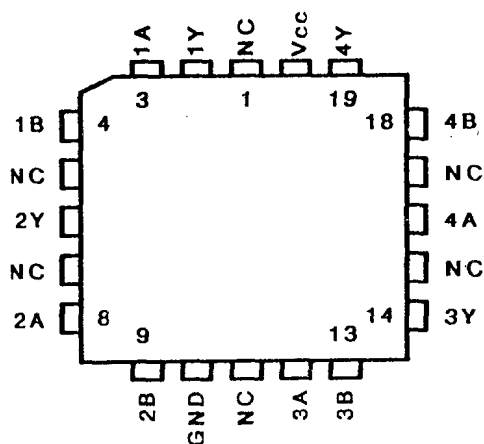
nA, nB — Data inputs

nY – Data outputs

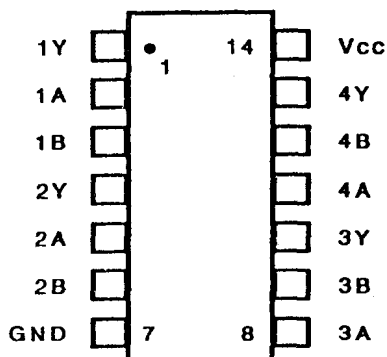
A	B	Y
0	0	1
0	1	0
1	0	0
1	1	0

$$Y = A + B$$

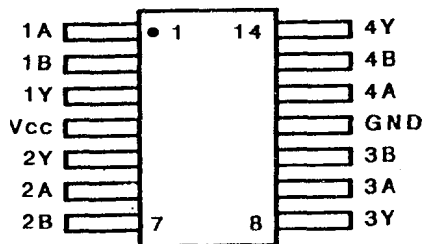
逻辑表



DIP 和 SO 封装的管脚顶视图

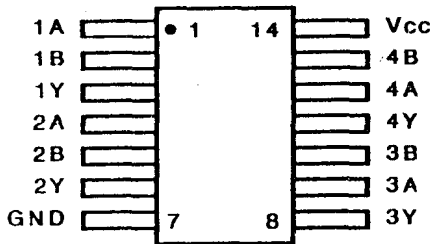


PLCC 和 LCC 封装的管脚顶视图



FP 封装的管脚顶视图:

5402 and 54L02.



FP 封装的管脚顶视图:

54F02, 54LS02, and 54S02.

INDUSTRIAL GRADE VERSIONS

DEVICE IDENTIFICATION	PACKAGE STYLE				
	DIP	SO	PLCC	LCC	FP
TTL TECHNOLOGY					
5402	14				14
54ALS02	14			20	
54AS02	14			20	
54F02	14			20	14
54L02	14				14
54LS02	14			20	14
54S02	14			20	14
CMOS TECHNOLOGY					
54AC02	14			20	14
54C02	14				
54HC02	14				
54HCT02	14				

COMMERCIAL GRADE VERSIONS

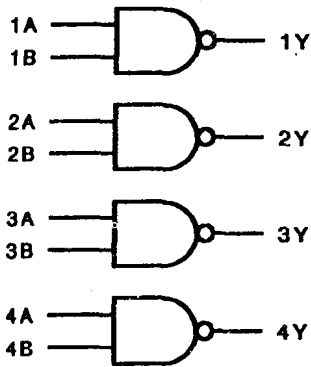
DEVICE IDENTIFICATION	PACKAGE STYLE				
	DIP	SO	PLCC	LCC	FP
TTL TECHNOLOGY					
7402	14				
74ALS02	14	14	20		
74F02	14	14	20	20	
74L02	14				
74LS02	14	14	20		
74S02	14	14	20		
CMOS TECHNOLOGY					
74AC02	14	14	20		
74C02	14				
74HC02	14	14	20		
74HCT02	14	14			

可得的型号和封装

- 四 2-输入
- 集电极开路 / 漏极

管脚说明

nA, nB — Data inputs
 nY — Data outputs

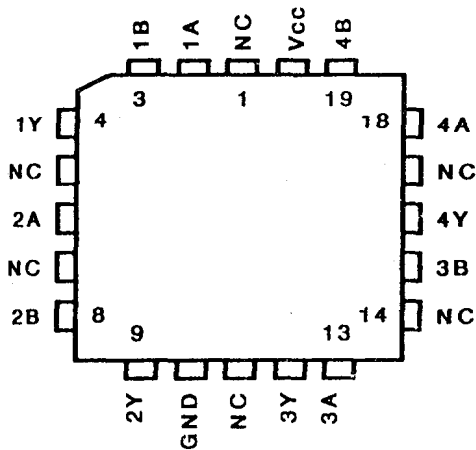


逻辑图

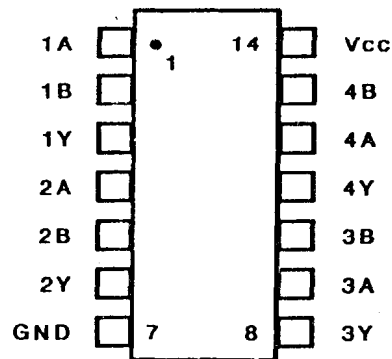
A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0

$$Y = \overline{AB}$$

逻辑表



DIP, SO 和 FP 封装的管脚顶视图



PLCC 和 LCC 封装的管脚顶视图

COMMERCIAL GRADE VERSIONS

DEVICE IDENTIFICATION	PACKAGE STYLE				
	DIP	SO	PLCC	LCC	FP
TTL TECHNOLOGY					
7403	14				
74ALS03	14	14	20		
74L03	14				
74LS03	14	14	20		
74S03	14	14	20		
CMOS TECHNOLOGY					
74HC03	14	14	20		
74HCT03	14	14			

可得的型号和封装

INDUSTRIAL GRADE VERSIONS

DEVICE IDENTIFICATION	PACKAGE STYLE				
	DIP	SO	PLCC	LCC	FP
TTL TECHNOLOGY					
5403	14				14
54ALS03	14		20		
54L03	14				
54LS03	14			20	14
CMOS TECHNOLOGY					
54HC03	14				
54HCT03	14				

• 六



逻辑图

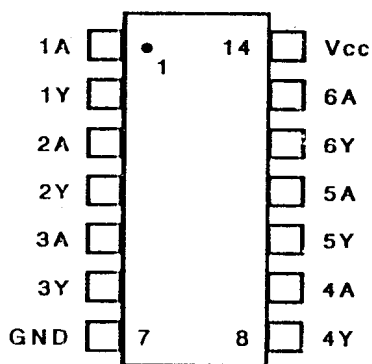
管脚说明

nA — Data input
 nY — Data output

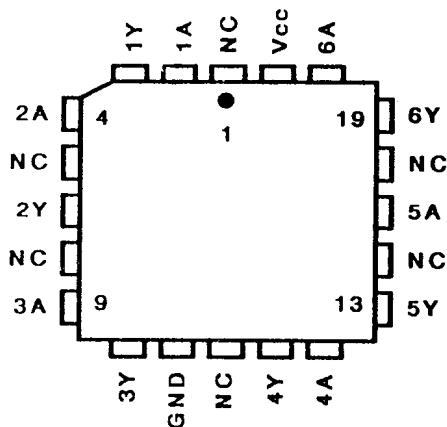
A	Y
0	1
1	0

$$Y = \bar{A}$$

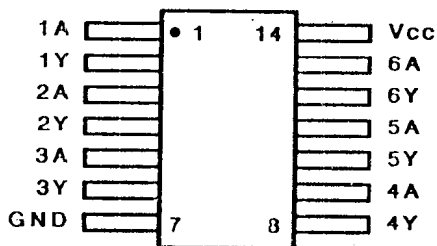
逻辑表



DIP 和 SO 封装的管脚顶视图

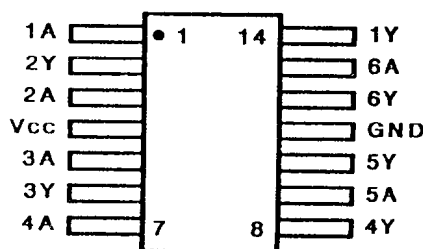


PLCC 和 LCC 封装的管脚顶视图



FP 封装的管脚顶视图:

7404, 54LS04, 54S04, 54AC04, 54ACT04, and 54C04.



5404 and 54H04 FP 封装的管脚顶视图

INDUSTRIAL GRADE VERSIONS

DEVICE IDENTIFICATION	PACKAGE STYLE				
	DIP	SO	PLCC	LCC	FP
TTL TECHNOLOGY					
5404	14				14
54ALS04		14			
54AS04		14			
54F04	14				
54H04	14				14
54L04	14				
54LS04	14	14		20	14
54S04	14	14		20	14
CMOS TECHNOLOGY					
54AC04	14			20	14
54ACT04	14			20	14
54C04	14				14
54HC04	14				
54HCT04	14				

COMMERCIAL GRADE VERSIONS

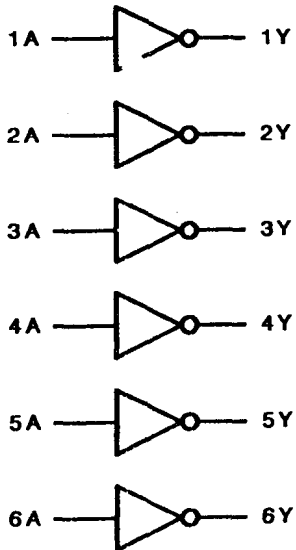
DEVICE IDENTIFICATION	PACKAGE STYLE				
	DIP	SO	PLCC	LCC	FP
TTL TECHNOLOGY					
7404	14				14
74ALS04	14	14	20		
74AS04	14	14	20		
74F04	14	14			
74H04	14				
74LS04	14	14	20		
74S04	14	14	20		
CMOS TECHNOLOGY					
74AC04	14	14	20		
74ACT04	14	14	20		
74C04	14				
74HC04	14	14	20		
74HCT04	14	14	20		

可得的型号和封装

- 六
- 集电极开路 / 漏极输出

管脚说明

nA — Data input
 nY — Data output

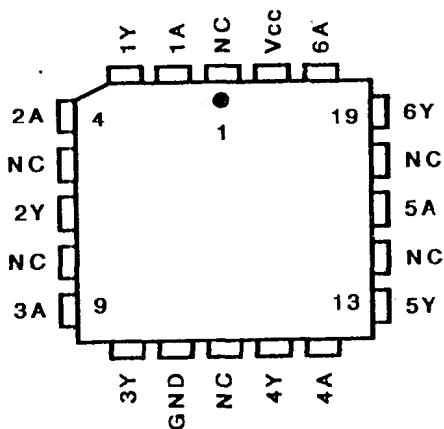


功能图

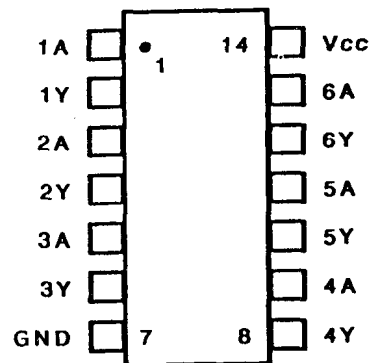
A	Y
0	1
1	0

$$Y = \overline{A}$$

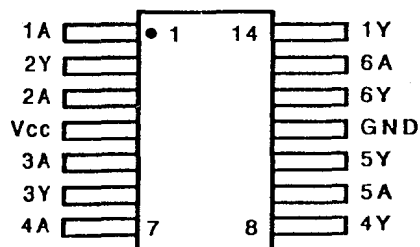
功能表



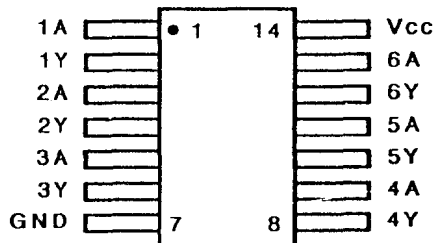
DIP 和 SO 封装的管脚顶视图



PLCC 和 LCC 封装的管脚顶视图



5405 and 54H05 FP 封装的管脚顶视图



FP 封装的管脚顶视图:

7405, 54LS05, and 54S05.

COMMERCIAL GRADE VERSIONS

DEVICE IDENTIFICATION	PACKAGE STYLE				
	DIP	SO	PLCC	LCC	FP
TTL TECHNOLOGY					
7405	14				14
74ALS05	14	14			
74AS05	14	14	20		
74H05	14				
74LS05	14	14	20		
74S05	14	14	20		
CMOS TECHNOLOGY					
74AC05	14	14			
74ACT05	14	14			
74HC05	14	14			
74HCT05	14	14			

INDUSTRIAL GRADE VERSIONS

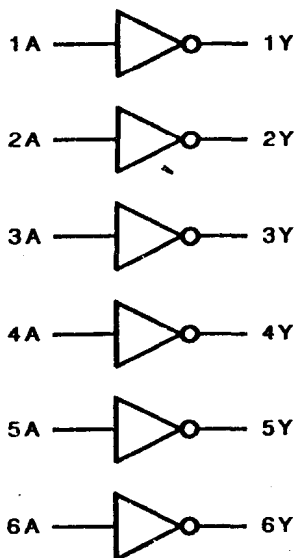
DEVICE IDENTIFICATION	PACKAGE STYLE				
	DIP	SO	PLCC	LCC	FP
TTL TECHNOLOGY					
5405	14				14
54ALS05	14	14		20	
54H05	14				14
54LS05	14			20	14
54S05	14			20	14
CMOS TECHNOLOGY					
54AC05	14				
54ACT05	14				
54HC05	14				
54HCT05	14				

可得的型号和封装

- 六
- 集电极开路输出
- 比例输出 30V

管脚说明

nA — Data input
 nY — Data output

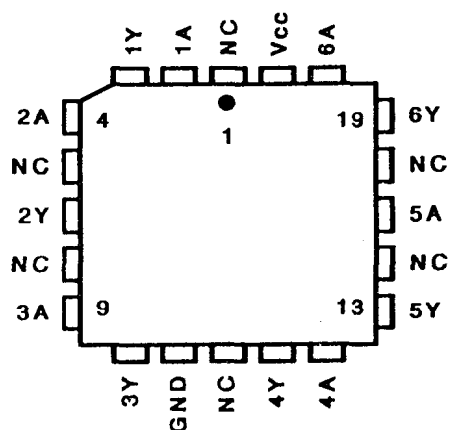


逻辑图

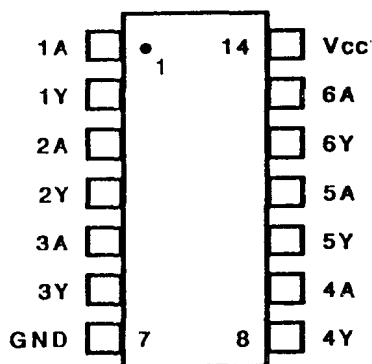
A	Y
0	1
1	0

$$Y = \bar{A}$$

逻辑表



DIP, SO 和 FP 封装的管脚顶视图



PLCC 封装的管脚顶视图

COMMERCIAL GRADE VERSIONS

DEVICE IDENTIFICATION	PACKAGE STYLE				
	DIP	SO	PLCC	LCC	FP
TTL TECHNOLOGY					
7406	14	14	20		
74LS06	14				

INDUSTRIAL GRADE VERSIONS

DEVICE IDENTIFICATION	PACKAGE STYLE				
	DIP	SO	PLCC	LCC	FP
TTL TECHNOLOGY					
5406	14				14
54LS06	14				

可得的型号和封装