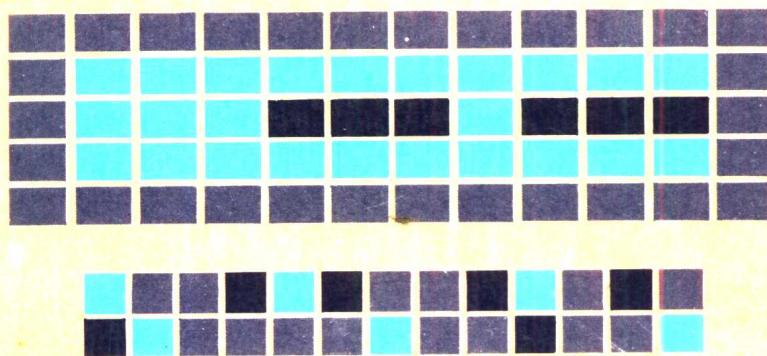
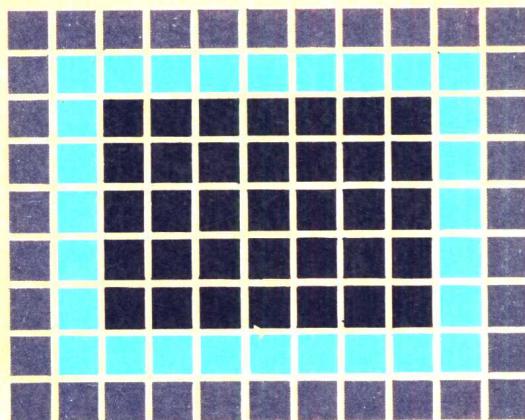


# 計算機設計與結構

伍仲珊 編譯



松崗電腦圖書資料有限公司

# **計算機設計與結構**

**伍仲珊 編譯**

**松崗電腦圖書資料有限公司 印行**

松崗電腦圖書資料有限公司已  
聘任本律師為常年法律顧問，  
如有侵害其著作權或其他權益  
者，本律師當依法保障之。

長立國際法律事務所

陳 長 律 師



# 計算機設計與結構

編譯者：伍仲珊

發行人：朱小珍

發行所：松崗電腦圖書資料有限公司

台北市仁愛路二段一一〇號三樓

電 話：3930255

郵政劃撥：0109030-8

印刷者：建發印刷設計公司

中華民國七十五年八月初版

版權所有



翻印必究

每本定價 280 元整

書號：5101019

本出版社經行政院新聞局核准登記，登記號碼為局版台業字第三一九六號

# 原序

本書的宗旨主要在於計算機的設計與結構。韋伯斯特便認為，結構乃是“建築的藝術或科學；一種建築的方法或形式。”他說，計算機建築師在與軟體和硬體設計師協商之後，發展出計算機內部各個方塊的詳細規格，並且定立各方塊間的相互關係。而另一方面，計算機設計師還得改良建築這些方塊的規格和在硬體或軟體甚或兩者上面將這些方塊實際做出。我相信，一個建築師若是能夠深入去了解計算機系統的設計層面，他的建築能力必然大為擴增。本書的主幹便是探討一個簡單但完整的假設計算機之組織和完整的設計。

數位系統結構的書籍分為四大類：有能夠涵蓋硬體邏輯設計却無法提供詳細的計算機硬體設計的邏輯設計書；有從程式師的觀點出發，探討計算機硬體的計算機組織書籍；有在硬體設計方面適合電機課程的計算機硬體設計書籍；有在計算機結構方面有高級的論調却無詳細的硬體設計方法之計算機系統結構書籍。我曾經試圖收集所有這四類書籍的重要特性，以完成一本關於數位計算機硬、軟體方面讓人易懂的書。

這本書是我在教計算機科學及電機系學生大四和研究所剛開始這幾年中，一系列的計算機結構過程的成果。這本書並非意味著有更高級的計算機知識，雖然它是以高階語言設計程式，使閱讀較為容易。至於對電子學的探討，則非本書所必需的。

對於僅是一個學期的計算機結構課程，我建議採下列的研讀方法：

對沒有邏輯設計背景的計算機科學的學生而言：詳讀 1，2，3 章，第 4 章複習，第 5 章精讀後，在 6，7，8 章中選擇一些主題來講。

至於計算機工程的學生：第 1，2 章複習，3 到 7 章精讀，然後在第 8 章中選部份主題來教。

若是兩個學期的計算機結構課程，則可：

第一學期：附錄 A，第一章，附錄 B，第 2 章，附錄 C，第 3 章，第 4 章和第 5 章一部份。

第二學期：第 5，6，7 和 8 章以及（實際系統的個案研究）。

在介紹章中我簡要地列出了數位計算機系統之專有名詞、硬體及軟體的大綱。傳統上，本章通常會包含數字系統和計算機碼等部份。但我將這些內容已移到附錄 A 中，因為現在的學生絕大多數在未入大學之前便對這個主題十分熟悉了。所以對不熟悉數字系統的學生而言，附錄 A 應該是啓始點。

至於第 1 章，則包括了組合邏輯的分析和設計。我已將邏輯簡化的討論移到附錄 B 中，因為本書的目的並不要求專精於邏輯的簡化。

第 2 章為序向邏輯電路分析與設計以及暫存器傳送的概念。加入附錄 C 中討論硬體描述語言，則可增加本章的教材內容。第 2 章中還介紹了一種簡單的硬體描述語言（HDL），當然本書並非只能使用這種語言，任何其他可以得手的 HDL 都可以使用。第 1 和 2 章也包含了一些有關商業上可以買到的積體電路的資訊。

第 3 章介紹常用的記憶體模式，並且描述各種記憶體的組織和裝置。

第 4 章提供了程式師觀點中虛設的簡易計算機（ASC）。有關組織、組合語言之撰寫和組合程式細節、載入程式，甚至其他軟體支援方面都在本章中有所描述。

第 5 章則提供 ASC 中各種方塊的詳細設計。第 1，2 和 3 章中的內容都將在本章中用來發展這詳細設計。雖然這樣詳細的設計非常煩人，但我相信，每一個設計師、結構師和系統程式師都要經過這樣的設計步驟，才能增加他對機器的了解。

第 6 章將以商用現貨機器的特性作為 ASC 結構的加強功能。本章的用意是要借著討論一些結構特性的例子，來說明 ASC 上加強功能的可行性，但非提供任何商用機器的完整敘述。

第 7 章詳述 ASC 輸入／輸出子系統的加強功能，同時提供各種系統結構的相關細節作為例子。

第 8 章為計算機結構中結構分類及現行趨勢之概述。一些選擇過的超級計算機，其結構特性將在本章予以扼要地討論軟體和積體電路技術對計算機設計及結構的衝擊。

在每章結束之後都會給一些習題，以及提供參考文獻。這些參考文獻可供有意做更深入了解的讀者諮詢之用。範例則視需要在章節中提供。

在整本書著作的過程中曾有許多同仁及學生做過不少貢獻。其中我特別要感謝 H. S. Ranganath 博士以及我在 the University of Alabama in Huntsville 計算機結構系列課程的學生們，因為他們會對本書的原稿做過許多批評指教。

Peddycoart 不悔不倦地為我繕打原稿更是不可抹滅的功勞。當然我也要感謝 Kalpana, Sruti 和 Sweta；感謝 Kalpana 在我撰稿期間付出的耐心與鼓勵；感謝 Sruti 能體諒爸爸有多忙碌；感謝 Swata 在一個吉祥的時刻誕生到這個世界上來。最後，還要感謝在 Little 和 Brown 的 Tom 及 Elizabeth Scheaf：感謝 Tom 的鼓舞，以及 Elizabeth 在出版上的鼎力合作。

S. G. S

# 引言 計算機系統元件

近年來微電子技術的進步使得計算機在我們的社會中已成為一個整合的部份。我們生活中的每一步幾乎都受到電子計算機技術的影響：我們聽到數位鬧鐘播放出預先選好的音樂時便會在適當的時間起床，駕著由數位處理機控制的汽車上班，在自動化的辦公廳工作，購買由計算機編碼過的貨品，以及回到自己家中有電腦調溫裝置的環境中休息。當然我們不一定要深入了解噴射機或汽車的操作原理後才能使用及享受這種科技的奇蹟。但我們若想使用得當，發揮其功效，則對數位計算機之操作原理、性能以及限制作相當程度的認識仍是非常必要的。設計這本書的目的，便是要讓讀者對數位計算機的操作原理有這樣的一個認識。我們將提供設計一個簡單的虛設計算機的細節，來加強這些操作原理的概念，並且討論在各種不同的設計步驟中要使用的結構。我們將捨較技術性的電子層面細節，而專注於設計上邏輯層面的問題。因此要了解本書的內容，並不需要預先探討電子學的問題。

本書的基本目標是要提供一個既能令人易懂而又同時涵蓋了計算機硬體與軟體層面的內容，然重點會放在硬體設計以及設計時結構上所應有的取捨。我們假設大家對二進位、八進位以及十六進位系統如對一般的計算機碼一樣熟悉。附錄A中將會複習這些主題。

本章介紹一般用途計算機系統的組織，並簡要地追溯計算機的沿革。第一、二章涵蓋數位硬體的基本概念。這兩章所包含的邏輯設計概念要在以後的各章中用來設計構成數位計算機硬體元件的邏輯電路。第三章概述記憶系統的組織，並討論常用的記憶裝置。第四章則將介紹一個簡易的虛設計算機（ASC）。此章有關ASC的描述是由程式師（使用者）的觀點出發，並包含此機器硬體和軟體方面的研究。第五章提供詳細的ASC邏輯設計。第六到八章將前幾章所討論的觀念推展到某些

商用機器的結構上。第六章討論簡易計算機各元件設計上的加強功能，使它更接近實用的機器。第七章詳述輸入／輸出的機構、裝置和組織。第八章描述高等結構觀念及機器結構。

雖然邏輯化簡的理論非常重要，不過本書的目的並不要求一定要對這方面非常精專。附錄B中會對邏輯化簡作一概述，以供參考。附錄C則介紹一種計算機硬體描述語言；熟悉這種或是其他任何一種硬體描述語言，縱使不是必要的，却也能幫助我們清清楚楚地勾勒出機器的結構特色。

## I.1 計算機系統組織

數位計算機的主要功能是處理輸入的資料，而產生一些較能使用於特定應用環境中的結果。譬如，考慮一個使用在交叉路口控制交通的數位計算機：輸入之資料為特定時間內通過交叉路口的車輛數目，處理工作包括將紅黃綠燈之時間間隔以車輛數目的函數計算，輸出則為根據處理結果所得的紅黃綠燈時間間隔的變動情形。在這個系統中，資料輸入裝置是一個能測知經過交叉路口車輛的偵測器。紅綠燈為輸出裝置。用來追蹤車輛數目以及計算紅綠燈時間週期的電子裝置為處理機。這些具體的裝置，構成本系統的硬體元件。根據某種規則，我們可以用程式來規劃這些硬體，計算出紅綠燈的時間週期。這個規則就是用來解決這特定問題的演算法。這個演算法（解決問題的步驟索引）轉譯為處理機的程式（一群指令）來解決這個問題。程式是以處理機硬體“能理解”的語言撰寫的。這種程式的集合構成計算機系統的軟體元件。

**硬體** 一般用途的計算機系統包括許多實際的硬體元件（見圖 I.1<sup>a</sup>）；紅綠燈控制器只需要其中的一小部份，是一種十分簡單的特殊用途計算機系統。一般用途計算機系統的四個主要硬體方塊為記憶單元（MU），算術邏輯單元（ALU），輸入／輸出單元（IOU），和控制單元（CU）。程式和資料存放在記憶單元中。算術邏輯單元處理由記憶單元拿出的資料，並將處理過的資料存回記憶單元。輸入／輸出（I/O）裝置將資料（或程式）輸入進記憶單元及自記憶單元輸出。在某些系統中，I/O裝置是從ALU，而非MU，送出及接收資料。控制單元協調其

他三種裝置的活動。它自 MU 存放的程式中提取指令，將這些指令解碼，並指導 ALU 執行相對應的處理步驟。它也監督 I/O 的操作。

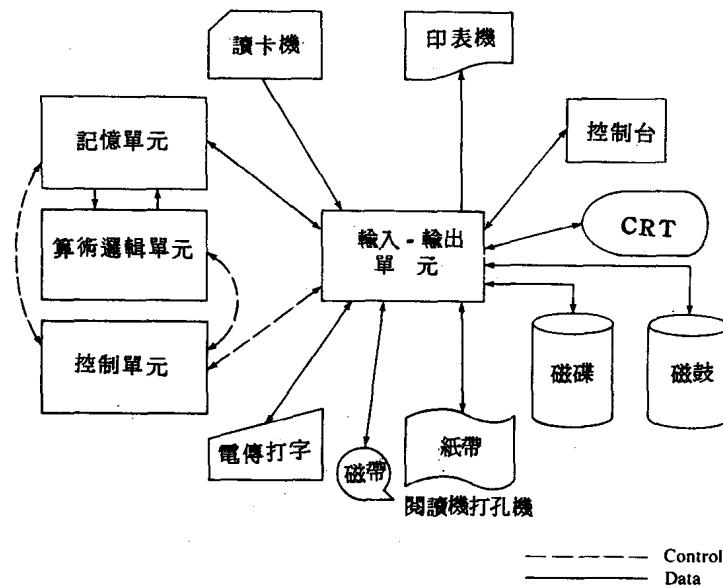


圖 I.1 典型的計算機系統

圖 I.1 中有數種 I/O 裝置。讀卡機和紙帶閱讀機等裝置只限作輸入裝置，而印表機和紙帶打孔機等一些裝置只用於輸出。所示的其他裝置則可同時用在輸入和輸出。磁帶，磁碟，和磁鼓也當作記憶裝置，用以增加 MU 的容量。最重要的控制台是一種特殊用途的 I/O 裝置，可允許操作員和計算機系統交互作用。

**軟體** 計算機系統的硬體元件是電子裝置，其中資訊的基本單元為對應電子信號兩種狀態的 0 或 1。譬如，一種常見的硬體技術是以 0 伏特代表 0，同時以 +5 伏特代表 1。因此程式和資料都須使用由 0 和 1 組成的二進位字母來表示。只用這些二進位數字寫成的程式為機器語言程式。在程式規畫的層次上，如 ADD 和 SUBTRACT 等運算分別以單一的 0 和 1 型式表示，而計算機硬體便是設計來詮釋這些序列的。這個層次的程式規畫是很煩瑣的，因為程式師必須處理 0 和 1 構成的序列且需有相當詳盡的計算機結構知識。

使用 ADD 和 SUB 等符號來代替 0 和 1 型式，可稍為減少機器語言程式規畫的煩瑣情形。這個符號層次的程式規畫便是組合語言程式規畫。組合語言的程式師

也要具備機器結構的詳盡知識，因為組合語言從事的運算不但相當原始，其指令格式及能力還得視機器的硬體組織而定。組合程式用以轉譯組合語言程式為機器語言。

使用高階語言如 FORTRAN, COBOL, 及 Pascal 便大大地降低對機器組織知識方面的需求。將高階語言轉譯成機器語言需要用到編譯程式。在計算機系統的程式規畫時，對每種高階語言要用不同的編譯程式。注意，組合程式和編譯程式也是以上述語言撰寫的程式，並可分別轉譯組合語言或高階語言程式為機器語言。

圖 I.2 表示發展程式時的操作順序。以組合語言或高階語言撰寫的程式稱作原始程式。組合語言的原始程式由組合程式轉譯為機器語言程式。此機器語言程式為目的碼。編譯程式將高階語言原始程式轉譯為目的碼。通常目的碼存放在磁碟或磁帶等中間裝置裡。載入程式將目的碼由中間裝置載入記憶單元。程式所需要的資料可來自記憶體或於程式執行時由輸入裝置提供。程式執行的效果為產生處理的資料或效果。

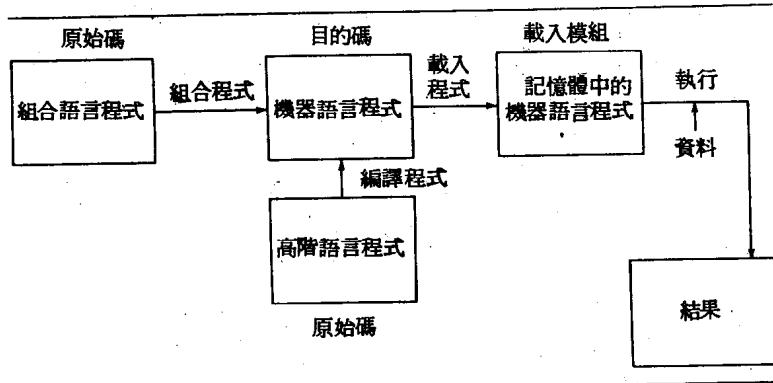


圖 I.2 程式轉譯及執行

計算機系統會自動操作一些動作：如選擇適宜的編譯程式將原始程式轉譯為目的碼；將目的碼載入記憶單元；及啓動、停止、和計算系統的使用。通常計算機系統製造商會提供一組監督程式來達到這種自動操作。這程式——稱之為操作系統——經由使用者的一組命令語言敘述，接收它所需的資訊，並管理此計算機系統的全部運作。圖 I.3 是一般用途計算機系統整個硬體和軟體環境間的簡單關係。

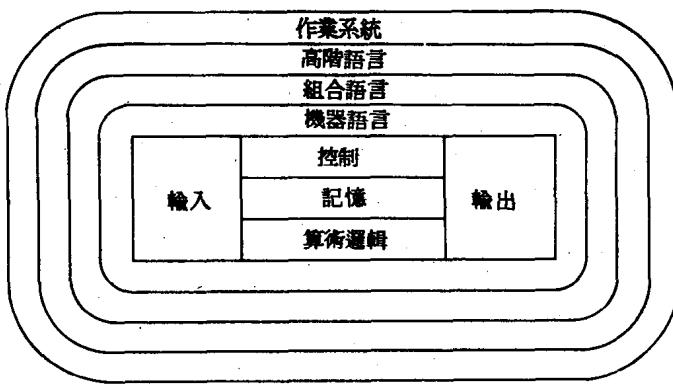


圖 I.3 硬體和軟體元件

## I.2 計算機沿革

長久以來，人類一直在找尋計算方法的機械輔助。大約在西元前 3000 年所發展的算盤引介了數字系統的位置符號。十七世紀中，France, Pascal 和 Leibnitz 發展的機械式計算器，在稍晚發展為桌上型計算器。Jacquard 在 1801 年還使用打孔卡片引領著織布機在織布上織出各種花型。

在 1822 年，英國人 Charles Babbage 研發出微分引擎 (difference engine)，是一種可執行計算序列的機械裝置，其計算乃以設置槓桿，齒輪，和凸輪等來指定。當進行計算時，資料是由人為輸入。大約在 1820 年，Babbage 提出分析引擎，使用一組打孔卡片作為程式輸入，另一組卡片作為資料輸入，及第三組卡片作為結果輸出。但機械技術不夠進步使得分析引擎無法製造出來；然而，如此設計的分析引擎可能是第一部現代觀念中所謂的計算機。

1880 年美國的 Herman Hollerith 發展了數種單元錄機器處理打孔卡片的資料，作為戶口調查之用。1944 年發表第一部自動化計算機 Mark I。它是一種電機裝置，使用打孔卡片做資料的輸入和輸出，並以紙帶儲存程式。但由於渴望有

較Mark I 更快速的計算，因而促使ENIAC的發展，此乃第一部以真空管和繼電器建造的電子計算機，由美國Eckert和Mauchly領導的研究群完成。ENIAC採用儲存程式觀念，將指令序列存於記憶體中供機器處理資料使用。ENIAC有一個可作程式繞線的控制板。在每次計算序列時需將控制板重新繞線。

Eckert-Mauchly研究群中的一員，馮紐曼(John von Neumann)研究出第一部儲存程式計算機EDVAC。同時，M.V. Wilkes發展出第一部操作式儲存程式機器EDSAC，引入主要和次級記憶體層次的觀念。von Neumann因其在1945年第一份EDVAC的草稿，贏得發展出儲存程式觀念的榮譽。EDVAC的結構建立了儲存程式計算機(馮紐曼機器)的組織，包括：

1. 可輸入資料及指令的輸入裝置。
2. 可輸入結果及擷取指令和資料的儲存體。
3. 處理資料的算術單元。
4. 自儲存體中擷取、詮釋、及執行指令的控制單元。
5. 將結果傳送給使用者的輸出裝置。

雖然正在研究中的還有許多變通的結構，但所有現代的計算機均為馮紐曼機器。商用計算機系統，是隨著硬體技術而發展，通常可分為三個世代。

第一代(1954—59)——真空管技術。

第二代(1957—64)——電晶體技術。

第三代(1960年代中期)——積體電路技術。

除了下面簡要的變革說明外，我們將不詳述這三代中各種機器發展的結構細節。

第一代機器如UNIVAC I和IBM 701，是以真空管建造，不但慢又龐大，且只能和有限數目的輸入／輸出裝置相連。磁帶是主要的I／O介質。資料存取時間以毫秒計算。

第二代機器(IBM 1401, 7090; RCA 501; CDC 6600; Burroughs 5500; DEC PDP-1)使用隨機存取磁蕊記憶體，電晶體技術，多功能單元，及多重處理單元。資料存取時間以微秒計算，此時發展出組合程式和高階語言。

第三代機器如IBM 360，UNIVAC 1108，ILLIAC-IV，和CDC STAR-

100 使用積體電路技術以達到奈秒級的資料存取和處理速度。也引入了多重程式規畫、陣列、和管道處理等觀念。

以往計算機系統被視為一般用途的資料處理機，直到 1965 年推出 DEC PDP - 8 迷你計算機後才改觀。和大型電腦相較，迷你計算機被當作有限處理能力的特定用途機器。從那時候開始，一些新的迷你計算機不時地推出；而由於硬體和軟體的進步，迷你和大型機器間的區分也愈來愈模糊。

七十年代早期微處理機的發展提出了重要的第三類計算機系統：微計算機。微處理機是做在一個積體電路（ I C ）晶片上的計算機，為建立特定控制器或處理系統不可或缺的元件。朝向目前 VLSI ( 超大型積體電路 ) 時代進步的 I C 技術已經使得微處理機具有七十年代迷你計算機的能力。

現代計算機系統結構將硬體和軟體技術的進步利用到極致。目前結構上的趨勢在於發展下列型態的系統：

1. 計算機網路：數部機器可在其中彼此溝通以分攤處理的負載。
2. 分散處理系統：資料庫、處理、和控制可在其中分散給以“合作自治”方式工作的各種一般用途資源（如，處理機、記憶體、輸入／輸出裝置）。
3. 適合直接執行語言的結構：可儘量有效率地裁製，以執行用特殊語言撰寫的程式。
4. 資料流結構：基於資料特性以激發適當處理機的非馮紐曼機器。

---

## 參考文獻

- Burks, A. W., H. H. Goldstine, and J. von Neumann. "Preliminary Discussion of the Logical Design of an Electrical Computing Instrument." U.S. Army Ordnance Department Report, 1946.
- Goldstine, H. H. *The Computer from Pascal to von Neumann*. Princeton, N.J.: Princeton University Press, 1972.
- Siewiorek, D. P., C. G. Bell, and A. Newell. *Computer Structures: Principles and Examples*. New York, N.Y.: McGraw-Hill, 1982.
- Stone, H. S., ed. *Introduction to Computer Architecture*. 2d ed. Chicago, Ill.: Science Research Associates, 1980.

# 目 錄

## 原 序

## 引言 計算機元件

I.1 計算機系統組織

I.2 計算機沿革

## 第一章 組合邏輯 ..... 1

1.1 基本運算與專有名詞.....	1
1.1.1 運算式的計算.....	4
1.1.2 值值表.....	5
1.1.3 函數及其表示法.....	6
1.1.4 標準型式.....	9
1.2 布林代數（交換代數） .....	11
1.3 基本硬體 .....	13
1.4 組合電路之功能分析 .....	15
1.5 組合電路之合成 .....	17
1.5.1 AND - OR 電路 .....	17
1.5.2 OR - AND 電路 .....	19
1.5.3 NAND - NAND 與 NOR - NOR 電路 .....	20
1.6 常用的組合電路 .....	21
1.6.1 加法器 .....	21

1.6.2	解碼器 .....	27
1.6.3	字碼轉換器 .....	29
1.6.4	編碼器.....	30
1.6.5	多工器.....	31
1.6.6	解多工器.....	33
1.7	積體電路 .....	33
1.7.1	技術.....	34
1.7.2	常用的積體電路.....	35
1.7.3	以 IC 設計電路 .....	44
1.8	負載與時序.....	44
1.9	結語 .....	47
	<b>第二章 序向電路 .....</b>	<b>55</b>
2.1	正反器 .....	57
2.1.1	SR 正反器 .....	57
2.1.2	D 正反器 .....	61
2.1.3	JK 正反器 .....	61
2.1.4	T 正反器 .....	61
2.2	序向電路之分析 .....	64
2.3	序向電路之設計 .....	68
2.4	暫存器 .....	76
2.5	暫存器傳送邏輯 .....	88
2.6	暫存器傳送方式 .....	91
2.6.1	點對點傳送 .....	91
2.6.2	匯流排傳送 .....	93
2.7	暫存器傳送語言 .....	93
2.8	用 IC 設計序向電路 .....	99
2.9	結語 .....	106

## **第三章 記憶體與儲存.....113**

3.1 記憶體的類型.....	113
3.1.1 隨機存取記憶體( Random-Access Memory ) .....	114
3.1.2 內容定址式記憶體或相關記憶體.....	116
3.1.3 順序存取記憶體.....	117
3.1.4 直接存取記憶體.....	119
3.2 記憶系統參數.....	119
3.3 記憶裝置和結構.....	121
3.3.1 隨機存取記憶體系統.....	121
3.3.2 唯讀記憶體( ROM ) .....	129
3.3.3 相關記憶細胞( AMC ) .....	133
3.3.4 順序存取記憶裝置.....	135
3.3.5 直接存取儲存裝置.....	138
3.4 用 IC 設計 RAM.....	145
3.5 記憶體層次.....	147
3.6 結語.....	148

## **第四章 電腦結構與程式設計.....155**

4.1 一部簡單的電腦.....	155
4.1.1 資料格式.....	156
4.1.2 指令格式.....	158
4.1.3 指令集.....	158
4.1.4 定址模式.....	165
4.1.5 機器語言的程式設計.....	169
4.2 A S C 組合程式 .....	169
4.2.1 組合程序.....	174
4.3 載入程式.....	179

4.4 程式的執行.....	180
4.4.1 指令擷取周期.....	181
4.4.2 指令執行周期.....	181
4.5 程式的重定位( Relocation ) .....	181
4.6 程式連結( Linking ) .....	184
4.7 編譯程式( Compiler ) .....	187
4.8 結語.....	187
<b>第五章 一部簡易計算機的設計.....</b>	<b>191</b>
5.1 指令集.....	192
5.2 字元長度.....	193
5.3 指令格式.....	193
5.4 記憶體和暫存器.....	194
5.5 資料和指令流程.....	195
5.5.1 擷取階段.....	195
5.5.2 位址的計算.....	195
5.5.3 指令執行.....	196
5.6 滙流排( BUS )結構 .....	196
5.7 算術和邏輯單元( ALU ).....	201
5.8 輸入／輸出.....	203
5.9 控制單元.....	204
5.9.1 控制單元的型態.....	207
5.9.2 ASC的硬體線路控制單元 .....	208
5.9.3 記憶體對處理機的速度.....	208
5.9.4 機器週期.....	208
5.9.5 單位址指令.....	213
5.9.6 零位址指令.....	213
5.9.7 輸入——輸出指令.....	215