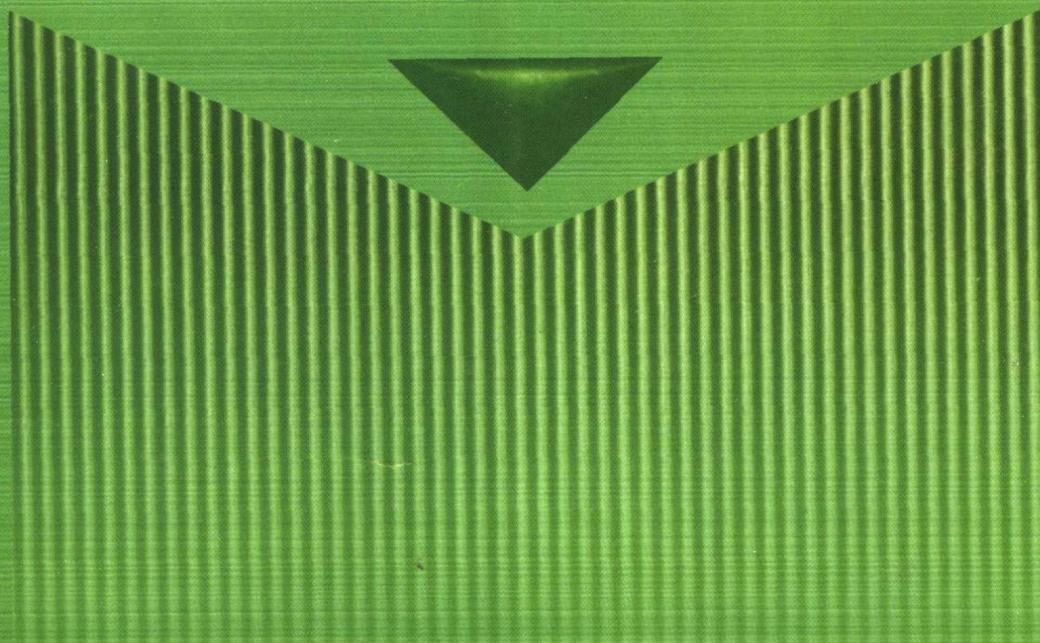




研究生教材

微机控制新技术

姚燕南 虞鹤松 主编



西安交通大学出版社

研究生教材

微机控制新技术

WEIJI KONGZHI XIN JISHU

主 编 姚燕南 虞鹤松

编 者 姚燕南 虞鹤松 欧 文

常 弘 张海林

西安交通大学出版社

·西安·

内容提要

本教材从以下三个方面介绍了当前微机控制系统中使用的新技术:①PLD(可编程逻辑器件)技术,主要是 Lattice 公司及 Altera 公司的 CPLD 及 FPGA,它们的原理及其应用。②DSP(数字信号处理器)技术,主要介绍适合控制用的 TMS320 2Cxx 系列芯片的结构、工作原理、指令系统及其应用。③PLC(可编程逻辑控制器)技术,主要是西门子公司的具有现场总线功能的 S7-200 及 S7-300,它们的结构、工作原理、功能、指令系统及其应用。

该教材为研究生教材,也可作为电类专业本科高年级用教材及自学用书。

图书在版编目(CIP)数据

微机控制新技术 / 姚燕南, 虞鹤松主编. — 西安: 西安交通大学出版社, 2003.2
研究生教材
ISBN 7-5605-1663-7

I. 微… II. ①姚… ②虞… III. 微型计算机—计算机控制—研究生—教材 IV. TP273

中国版本图书馆 CIP 数据核字(2003)第 007157 号

*

西安交通大学出版社出版发行

(西安市兴庆南路 25 号 邮政编码: 710049 电话: (029)2668315)

陕西省轻工印刷厂印装

各地新华书店经销

*

开本: 787 mm×1 092 mm 1/16 印张: 21.375 字数: 528 千字

2003 年 2 月第 1 版 2003 年 2 月第 1 次印刷

印数: 0001~4 000 定价: 30.00 元

发行科电话: (029)2668357, 2667874

前 言

由于现代科学技术的发展,微型计算机的应用已深入到国民经济的各个方面,从家用电器、机电一体化产品,到航空航天技术、人工智能、人体生物工程以及现代通信技术等各个领域,微型计算机的应用都取得了巨大的社会效益和经济效益。当今,计算机的应用水平已在很大程度上决定了生产力的水平。作为工科类研究生来说掌握微机控制系统的基本知识与应用开发技能已是一项基本功。“微机控制系统及其应用”是研究生微机应用方面的提高课,旨在提高研究生设计、调试和应用微机控制系统的能力和水平。同时着眼于研究生未来的工作及高科技发展的需要,不仅顾及从事微机控制所需的基本理论和基本技能,而且尽量反映出微机控制领域内最新的科学技术和学术动态。由于微机控制领域内新产品新技术层出不穷,犹如暴风骤雨般影响着国民经济的各行各业,“微机控制系统及其应用课程的改革与建设”已列入西安交通大学“行动计划”人才培植项目中。为了完成这一重任,教学小组认真讨论并经研究生院同意,拟出版《微机控制系统及其应用》与《微机控制新技术》两本书,并开发相应的实验装置。

《微机控制系统及其应用》共分两部分,均为工科研究生必须掌握的内容。第Ⅰ部分为微机控制系统及其应用,主要介绍 MCS-51 系列单片机原理、指令系统及汇编语言程序设计,C51 程序设计方法以及过程通道、应用程序设计和微机控制系统程序设计。第Ⅱ部分,为工业计算机网络及应用,主要介绍各种工业计算机网络的功能和特点、局域网标准与工业计算机网络的应用,重点介绍了 PROFIBUS 现场总线控制网络的功能、特点及应用。

《微机控制新技术》共分三部分,研究生可根据需要选学。第Ⅰ部分为大规模可编程逻辑器件及其在微机控制中的应用,主要介绍 Lattice 公司的芯片、ABEL 硬件描述语言及其应用;同时对 Altera 公司的 EPLD,CPLD 及 isp Design Expert 开发工具也作了简要介绍。第Ⅱ部分为数字信号处理器(DSP),主要介绍适合控制用的 TMS320C2xx 系列芯片的内部结构、工作原理、指令系统、汇编语言编程及应用。第Ⅲ部分为可编程控制器 PLC,主要介绍西门子 S7-200 系列 PLC 的内部结构、工作原理、指令系统、汇编语言编程及应用,同时对 S7-300 及 S7-400 系列 PLC 也作了简要介绍。

“微机控制系统及其应用”课程是实践性较强的课程,为了加强实践知识及应用能力的培养,实验学时应占总学时的 1/3 左右。

《微机控制系统及其应用》由薛钧义、武自芳教授主编,姚燕南教授主审。第Ⅰ部分第 1,2,3,4,5 章由薛钧义编写,第 6,7,8 章由武自芳编写。第Ⅱ部分第 9,10 章由茹峰编写,第 11 章由张海林编写。

《微机控制新技术》由姚燕南、虞鹤松教授主编，薛钧义教授主审。第Ⅰ部分第1,2,5章由姚燕南编写，第3,4,6章由常弘编写；第Ⅱ部分由欧文编写；第Ⅲ部分第11,12章由虞鹤松编写，第13,14章由张海林编写。

张良祖、王鹏光同志对两本书的编写提供了支持和帮助，在此深表感谢。

西安交通大学研究生院对本课程的改革和建设提出了重要的指导性意见，对教材的出版十分重视，给予了大力支持，在此表示感谢。

由于作者水平和经验有限，书中难免有不足和错误之处，恳请广大读者批评指正。

“微机控制系统及其应用”教学小组

于西安交通大学 2002.6

目 录

第 I 部分 大规模可编程逻辑器件及其应用

第 1 章 可编程逻辑器件基本知识

1.1 现代数字系统及其设计方法	(1)
1.2 可编程逻辑器件 PLD 的基本结构	(3)
1.3 可编程逻辑器件的分类	(4)
1.4 可编程元件	(8)
1.5 PAL 及 GAL 的结构特点	(11)
1.6 可编程门阵列 FPGA 的结构特点	(15)
1.7 可编程逻辑器件在系统编程和测试技术	(19)
习题与思考题	(20)

第 2 章 Lattice 公司的 ispLSI 系列器件

2.1 概述	(21)
2.2 ispLSI 的内核结构	(22)
2.3 ispLSI 1000/1000E 系列器件	(23)
2.4 ispLSI 2000 系列器件	(31)
2.5 ispLSI 3000 系列器件	(34)
2.6 ispLSI 6000 系列器件	(37)
2.7 ispLSI 1016 芯片的结构、特点及引脚	(39)
2.8 ispLSI 器件的开发及编程	(42)
2.9 在系统可编程通用数字开关 ispGDS	(49)
习题与思考题	(51)

第 3 章 ABEL 硬件描述语言

3.1 ABEL 语言元素	(53)
3.2 ABEL 语言结构	(57)
3.3 DIRECTIVES 指示字	(65)
习题与思考题	(66)

第 4 章 数字系统设计及其应用

4.1 数字系统设计方法	(67)
4.2 数字系统中的组合逻辑设计	(80)

4.3 时序逻辑设计.....	(85)
4.4 交通灯控制系统设计实例.....	(92)
4.5 6位数字频率计设计实例	(95)
习题与思考题	(97)

第 5 章 Altera 的 CPLD 器件

5.1 Altera CPLD 的优点	(99)
5.2 FLEX 10K 系列器件	(100)
5.3 Altera 的 EPLD 器件	(118)
习题与思考题.....	(124)

第 6 章 isp Design Expert 开发工具

6.1 isp Design Expert System 总体设计	(126)
6.2 isp Design Expert System 的设计输入	(127)
6.3 设计编译与仿真	(130)
6.4 层次化设计	(136)
6.5 在系统编程	(142)
习题与思考题.....	(146)
第 I 部分参考文献.....	(146)

第 II 部分 DSP 技术及其在微机控制中的应用

概述

1. TMS320DSP 的历史、发展与优点	(148)
2. TMS320 系列的典型应用	(149)

第 7 章 TMS320C2xx 的结构

7.1 TMS320C2xx 的内部结构及其特点	(150)
7.2 'C2xx 的总线结构	(152)
7.3 中央处理单元 CPU	(154)
7.4 存储器和 I/O 空间	(158)
7.5 时钟发生器	(161)
7.6 定时器	(163)
7.7 等待状态产生器	(165)
7.8 通用 I/O 引脚	(166)
7.9 同步串行口	(167)
7.10 异步串行口.....	(171)
习题与思考题.....	(176)

第 8 章 程序控制	
8.1 程序地址的产生	(178)
8.2 流水线操作	(180)
8.3 分支、调用和返回.....	(181)
8.4 中断	(181)
8.5 复位	(185)
8.6 降功耗模式	(186)
习题与思考题.....	(187)

第 9 章 指令系统	
9.1 寻址方式	(188)
9.2 汇编指令	(192)
习题与思考题.....	(201)

第 10 章 汇编语言程序设计	
10.1 汇编语言程序的语句格式.....	(203)
10.2 汇编命令.....	(203)
10.3 汇编语言程序的编辑、汇编和链接	(205)
10.4 COFF 中的概念	(207)
10.5 多个文件的链接.....	(214)
10.6 'C2xx 芯片的定点运算.....	(216)
10.7 汇编语言程序举例.....	(221)
习题与思考题.....	(230)
第Ⅱ部分 参考文献	(230)

第Ⅲ部分 可编程控制器 PLC 应用技术

第 11 章 可编程控制器 PLC 概述	
11.1 可编程控制器分类与特点.....	(232)
11.2 PLC 发展与应用概况	(235)
11.3 PLC 应用系统组成原理	(237)
习题与思考题.....	(244)

第 12 章 S7-200 编程原理	
12.1 S7-22X 系列 PLC 概况	(246)
12.2 数据类型及寻址方式.....	(249)
12.3 基本编程元件.....	(251)
12.4 基本编程指令.....	(255)
12.5 PLC 应用系统设计方法	(268)

习题与思考题	(275)
附表12.1 CPU22X系列各类存储区及其存取地址范围	(278)
12.2 S7-200指令系统	(279)
第13章 S7-300/400编程原理	
13.1 中、大型PLC概述	(282)
13.2 基本编程指令	(289)
13.3 应用示例	(299)
习题与思考题	(310)
第14章 可编程控制器局域网络	
14.1 网络技术在PLC系统中的应用	(311)
14.2 S7系列PLC网格结构	(319)
14.3 工业监控组态软件WinCC	(329)
习题与思考题	(333)
第Ⅲ部分参考文献	(333)

第 I 部 分

大规模可编程逻辑器件及其应用

第 1 章 可编程逻辑器件基本知识

第 2 章 Lattice 公司的 ispLSI 系列器件

第 3 章 ABEL 硬件描述语言

第 4 章 数字系统设计及其应用

第 5 章 Altera 的 CPLD 器件

第 6 章 isp Design Expert 开发工具

第1章 可编程逻辑器件基本知识

1.1 现代数字系统及其设计方法

在半导体集成电路高度发展的今天,单纯用模拟电路实现的电子设备已很少见。通常,只有在对微弱信号进行放大和高速采集,以及需要对输出信号进行功率放大时需要采用模拟电路,其余大多数情况下均采用数字电路。可以说数字系统是电子设备的主体。

所谓数字系统,通常是指由若干逻辑功能部件组成,能实现复杂功能的电路。而逻辑功能部件又是由称为逻辑器件的门和触发器等构成,能执行某个单一功能的电路,如译码器、加法器、计数器等。实际应用中,数字系统通常由微处理器、存储器和逻辑功能部件构成。微处理器和存储器均为可编程器件,功能设计非常方便。然而,一个数字系统中难免还需要一些中、小规模数字集成电路来进行各种逻辑控制。中、小规模集成电路属通用电路,价格低,使用方便,但用它们实现一极小的逻辑控制功能却具有体积大、功耗大、生产周期长、可靠性差、功能设计不灵活,保密性差等缺点。20世纪90年代以来,可编程逻辑器件 PLD(Programmable Logic Device)的不断成熟和迅猛发展,使逻辑控制功能的设计和实现具有了可编程的现实性和灵活性。由于器件的功能可用编程方法实现,使得硬件的设计可以像软件设计那样方便灵活。这样,数字系统的设计就可采用“微处理器+存储器+可编程逻辑器件”的模式进行,大大提高了工作效率和设计的灵活性。

传统的采用中、小规模集成电路设计数字系统的方法,主要是对电路板进行设计,通过设计电路板实现系统功能。而采用可编程逻辑器件设计数字系统的方法主要是对芯片(称为专用集成电路 ASIC)的功能进行设计,通过设计芯片实现系统功能。这种基于芯片的设计方法可由设计者定义器件的内部逻辑和管脚,非常灵活,使传统的电路图及电路板设计的工作量和难度大大减轻,并且使系统的体积小、功耗低、可靠性高、保密性好。当然,专用集成电路 ASIC (Application Specific Integrated Circuits, 专为某一数字系统设计、生产的集成电路)也可用全定制方法在芯片生产时就将其逻辑关系固定做好。但采用全定制方法时要求芯片的批量大,且电路设计非常成熟。否则就不合算,且有风险。因为这种全定制方法做出的 ASIC 无法改变其中的逻辑关系,且要进行专门的生产工艺设计。与全定制 ASIC 相对应的是半定制 ASIC, PLD 便是其中的一种。目前广为应用的在系统可编程逻辑器件 ISPLD 除了作为半定制 ASIC 具有 PLD 的一切优点外,其在系统编程功能更具优点。因为这种器件的编程可以不必从印制板上拔下用编程器编程,而是在用户的应用系统中直接编程,且可根据需要动态地改变数字系统的功能。

在计算机技术高度发展的今天,仅仅依靠手工进行数字系统设计已不能满足要求。采用 EDA(Electronic Design Automation)技术设计现代数字系统已逐渐成熟。EDA 技术是指以计算机为工具,代替人完成数字系统的逻辑综合、布局布线和设计仿真等工作。采用 EDA 技术,

设计者只需要完成对系统的功能描述,然后借助于 EDA 软件便可由计算机进行处理,得到设计结果。同时,若想修改系统功能,即修改设计,就可像修改软件一样方便。EDA 技术的出现使现代数字系统的设计效率大大提高。EDA 技术中,除了能高效地对系统进行逻辑综合、布局布线、自动设计及修改外,设计仿真是其主要的功能和特点。它是进行设计验证的主要手段,其中逻辑仿真用来验证设计的功能,时延仿真可以估计系统时延。更有些高级仿真工具可对系统的时延、驱动能力、电磁兼容特性、机械特性及热特性进行仿真。设计仿真工具的采用可使设计者预知设计效果,减少设计的盲目性,提高设计效率。

近几年来,EDA 软件的 PC 平台化发展很快,这为 EDA 技术的普及创造了条件。这些在 Windows 或 Windows NT 上运行的 PC 平台 EDA 软件具有整套逻辑设计、仿真和综合工具,并且随着 PC 机性能的提高,PC 平台 EDA 软件的功能会更加完善、方便,为现代化数字系统的设计自动化描绘出一个非常广阔前景。

EDA 技术的进一步发展方向是 ESDA(Electronic System Design Automation,电子系统设计自动化)和 CE(Concurrent Engineering,并行设计工程)。ESDA 主要强调的是,建立从系统到电路的统一描述语言,兼顾仿真、综合与测试。同时,对系统的定时、驱动能力、电磁兼容性、机械特性和散热性能等诸多约束条件综合考虑,统一进行设计描述和优化。这样,要求系统设计者应主要考虑系统的设计构思,并综合比较方案,以寻求最优化的设计。

并行设计工程则主要强调从管理层上协调好工艺、工具、任务、智力和时间安排等诸多因素,使用统一的集成化设计环境,由若干个相关的设计小组共享数据库和知识库,同步地进行设计。

随着 PLD 及 EDA 技术的发展,现代数字系统的设计将会更加高效和优化。

1.2 可编程逻辑器件 PLD 的基本结构

PLD 器件种类多,不同厂商生产的 PLD 器件的结构不尽相同,但其典型的基本结构如图

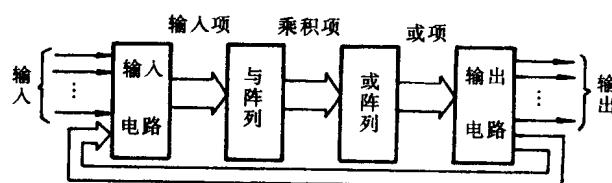


图 1.1 PLD 的基本结构框图

1.1 所示。它由“与阵列”、“或阵列”、输入电路和输出电路 4 部分组成,其中“与阵列”和“或阵列”是 PLD 电路的主体。由于任何组合逻辑电路均可化为“与”“或”式,任何时序电路又都是组合逻辑电路加上存储元件(触发器)构成的,因而利用该“与阵列”和“或阵列”可以实现各种逻辑函数。输入电路的作用有二:一是对“与阵列”的所有输入信号(包括内部反馈输入信号)进行缓冲驱动;二是对每个输入信号产生原变量和反变量两个互补的信号。图 1.2 示出 PLD 输入缓冲电路,两种画法都可用。由图可看出输入缓冲电路在增加输入信号驱动能力的同时,产生了原变量(A)和反变量(\bar{A})两个互补信号。此外,某些 PLD 的输入电路还包含有锁存器

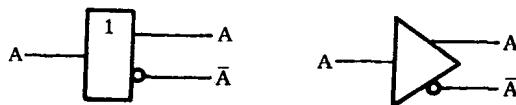


图 1.2 PLD 输入缓冲电路

(Latch);更有些PLD的输入电路是一些可以组态的输入宏单元,可对输入信号进行预处理。PLD输出电路的方式有多种,可以采用组合逻辑方式由“或阵列”直接输出,也可以采用时序方式通过寄存器输出。输出信号可采用低电平有效,也可采用高电平有效。然而,无论输出信号采用何种方式,输出端口上均需具有三态缓冲电路,且具有把输出信号反馈到“与阵列”输入端的内部通路。通常,较新的PLD器件均将输出电路做成宏单元,以便用户根据需要对输出方式进行组态,非常灵活和方便。

1.3 可编程逻辑器件的分类

严格来说,目前可编程逻辑器件的命名不很规范,也没有统一的分类标准,可以有多种不同的分类方法。

1.3.1 按可编程的部位分类

图1.1所示PLD基本结构的各个方框中,通常只有部分方框对应的电路可以编程或组态。根据可编程部位的不同,PLD可分为PROM(可编程只读存储器),PLA(可编程逻辑阵列),PAL(可编程阵列逻辑)和GAL(通用阵列逻辑)等。为说明PROM,PLA,PAL,GAL各自的特点和结构,图1.3给出与阵列的传统画法、省略画法和对应的等效电路举例。其中(b)图为省略画法,每个与门只画一条输入线,凡是通过“·”或“×”连到此线上的输入信号均是该与

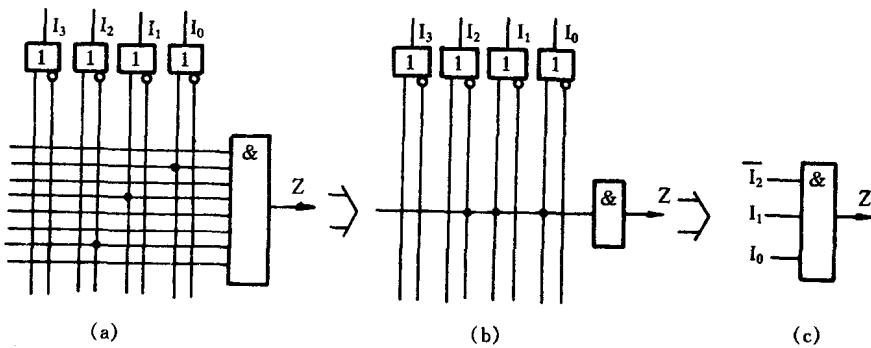


图 1.3 与阵列的省略画法

(a)传统画法; (b)PLD省略画法; (c)等效电路

门的一个输入端。该与门最多可有8个输入信号,图中只有3个输入信号加在与门输入端,实现的逻辑函数为与门输出 $Z=\bar{I}_2I_1I_0$ 。这种省略画法对或门也适用。省略画法中连接符号“·”和“×”的含义如图1.4所示,“·”表示固定连接,也就是说厂家生产芯片时连接好的,不可编



图 1.4 PLD 连接画法

程;“×”表示为可编程连接,即是说,芯片出厂时每一个具有“×”的点都连上,用户编程时可将

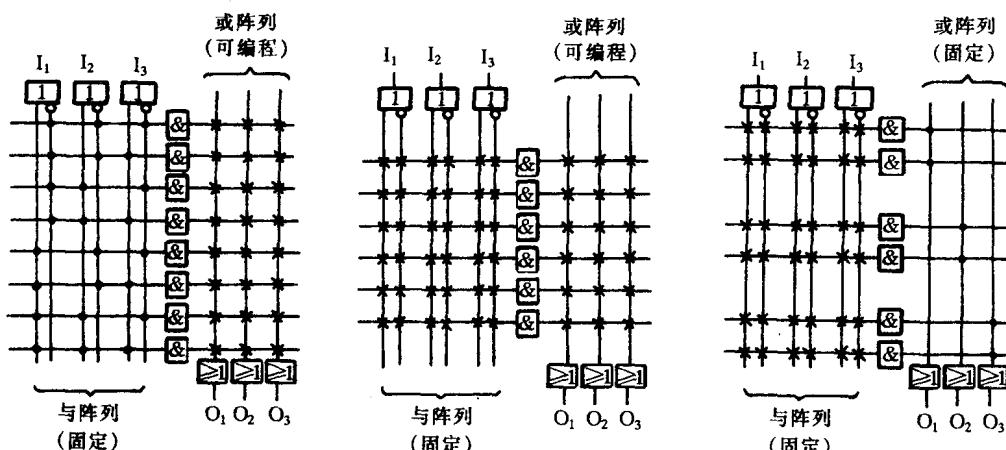


图 1.5 PROM 的阵列结构

图 1.6 PLA 的阵列结构

图 1.7 PAL(CAI)的阵列结构

不需要连接的点断开。根据 PLD 的省略画法,图 1.5、图 1.6、图 1.7 分别给出 PROM、PLA 和 PAL(GAL)的阵列结构。可编程只读存储器诞生于 20 世纪 70 年代初,用于存放数据、微程序、应用程序等,也可用来实现逻辑函数。然而,实际上 PROM 的与阵列是一个向或阵列(存储矩阵)提供存储单元地址的全译码电路。若与阵列有 n 个输入端,就会有 2^n 个输出,即有 2^n 个 n 输入的与门存在。用 PROM 实现逻辑函数时,它可以看成是与阵列固定、或阵列可编程的器件,见图 1.5。与阵列中每个“与”门的输出分别代表函数的一个最小项。显然,用 PROM 实现逻辑函数是不经济的。例如某一逻辑函数共有 10 个自变量,经逻辑化简后,其乘积项一般不会超过 40 个。然而,10 个输入端的 PROM 却拥有 1 024 个 20 输入的“与”门,利用率很低,芯片面积无谓增大。同时,芯片中阵列面积越大,信号的开关延迟时间越大,工作速度便越低。因此,PROM 通常只用来存放数学函数表、显示器译码表及固定程序等,很少用作 ASIC。

为解决 PROM 作为可编程 ASIC 存在的问题,20 世纪 70 年代中期出现了 PLA。PLA 的“与阵列”及“或阵列”均可编程,见图 1.6。可以使用逻辑化简技术使其阵列规模较之输入数相同的 PROM 小得多,并且使用灵活。然而,正是由于其与、或阵列皆可编程,使其价格贵。到目前为止,缺乏高质量的支撑软件和编程工具,使用不多。

20世纪70年代末、80年代初出现的可编程阵列逻辑PAL，其特点是或阵列固定、与阵列可编程，见图1.7，称为固定或阵列。采用这种结构方式，器件的速度高、价格低，再加上其输出电路具有极性转换和I/O方式选择，也可用触发器输出，并对与阵列有反馈输入功能。同

时, PAL 器件通常都具有触发器上电清零和加密功能, 且用户可用编程器自行编程(称为现场可编程), 很受用户欢迎。可以说, 真正有效地使用 PLD 制作 ASIC 是从 PAL 开始的。PAL 之后出现的通用阵列逻辑 GAL 及其它高密度可编程逻辑器件 HDPLD 都采用了这种固定或阵列结构, 并且进一步用输出逻辑宏单元代替了固定的输出电路, 从而使其输出方式也可由用户自行组态, 功能更强, 使用更灵活, 应用更广泛。

综上所述, 可将按编程部位分类的各种 PLD 列于表 1.1。

表 1.1 PLD 的分类

分类	与阵列	或阵列	输出电路
PROM	固定	可编程	固定
PLA	可编程	可编程	固定
PAL	可编程	固定	固定
GAL	可编程	固定	可组态

1.3.2 按可编程逻辑器件的集成度分类

集成度作为集成电路的一项重要指标, 其高低反映了器件的规模和复杂程度。通常以 GAL22V10 作为分水岭(其集成密度为 500 门至 750 门)将 PLD 分为低密度可编程逻辑器件 LDPLD 和高密度可编程逻辑器件 HDPLD。LDPLD 包括 PROM, PLA, PAL 和 GAL 4 种器件; HDPLD 包括 EPLD, CPLD 和 FPGA 3 种器件, 见图 1.8 所示。

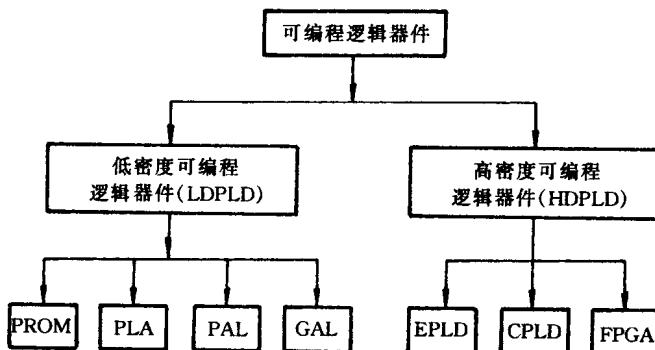


图 1.8 可编程逻辑器件的密度分类

EPLD(Erasable Programmable Logic Device)是可擦除的、可编程逻辑器件。20世纪 80 年代中期由 Altera 公司推出, 是一种基于 EPROM 和 CMOS 技术的可编程逻辑器件。

EPLD 的基本逻辑单位为宏单元。宏单元包含可编程的与、或阵列, 可编程寄存器和可编程 I/O 等部分。EPLD 是在 GAL 基础上改进得来的。它的主要特点是输出宏单元的数目大量增加, 与阵列的规模更大。同时, 由于宏单元的特有结构, 使其较 GAL 器件有更灵活的设计功能; 集成密度也有很大提高, 在一个芯片上能实现更多的逻辑功能。此外, 也由于具有逻辑块结构, 内部连线相对固定, 延时很小, 适合在高频率下工作。生产 EPLD 的公司很多, 例如 Altera, Xilinx, AMD, Lattice 和 Atmel 等公司均生产 EPLD 产品, 但它们之间的结构差异较

大。

正是 EPLD 采用逻辑块功能,内部连线相对固定,使其内部互连功能显得很弱,受到 20 世纪 80 年代末出现的可编程门阵列器件 EPGA 的冲击。20 世纪 90 年代作为 EPLD 改进型的**复杂可编程逻辑器件 CPLD(Complex PLD)**问世后,FPGA 与 CPLD 便并驾齐驱作为先进的新型 PLD 器件受到用户欢迎,且广为应用。

复杂可编程逻辑器件 CPLD,相对于 EPLD 来说增加了内部连线,其逻辑宏单元和 I/O 单元也有重大改进。通常,CPLD 中至少集成了 3 种功能结构:可编程宏单元、可编程 I/O 单元和可编程内部连线。有些 CPLD 还集成了 RAM、先进先出队列 FIFO 或双口 RAM 等,功能十分强大,可以适用于 DSP(数字信号处理)应用的设计要求。

典型的 CPLD 产品有 Lattice 公司的 PLSI/ispLSI 系列器件、Xilinx 公司的 7000 和 9500 系列器件,Altera 公司的 FLEX10K 和 MAX9000 系列器件、AMD 公司的 MACH 系列器件等。它们均具有**在系统编程能力 ISP(In System Programmable)**。所谓在系统编程,即是对焊到电路板上的器件进行编程和再配置,从而使其在使用上更为方便。

总之,CPLD 器件在集成度和易用性方面与 FPGA 相似,且在速度上还有一定优势。

现场可编程门阵列 FPGA(Field Programmable Gate Array)是 20 世纪 90 年代发展起来的新型可编程逻辑器件。FPGA 的主要特点是由逻辑功能块排列成阵列,并由可编程的内部连线将这些功能块连接起来实现一定的逻辑功能。例如 Xilinx 公司的 FPGA 由 3 部分组成:**可编程逻辑块 CLB(Configurable Logic Block)**、**可编程 I/O 模块 IOB(Input/Output Block)**和**可编程内部连线 PI(Programmable Interconnect)**,见图 1.9 所示。由图可见 CLB 排列成阵列,周围由可编程布线资源 PI 环绕,IOB 则分布在四周的管脚上。Xilinx 公司的 FPGA 产品的 CLB 功能很强,不仅可实现复杂的逻辑函数,还可配置成 RAM 等复杂的形式。

FPGA 器件实现的逻辑功能决定于其逻辑结构的配置数据。芯片工作时,其配置数据可以存放在片内的静态 RAM 中或熔丝图上。采用 SRAM 存放配置数据的 FPGA,芯片工作前需要将这些配置数据从芯片外部加载到片内 SRAM 中。可用片外的 EPROM 或其它存储体存放配置数据。用户可以对配置数据的加载过程进行控制,并可在现场修改器件的功能,实现现场编程。FPGA 器件的集成度目前已达 25 万门/片,内部延时仅为 3ns,性能十分优越。与 Xilinx 公司同时生产 FPGA 产品的公司还有 Altera 及 Actel 等。

1.3.3 可编程逻辑器件的其它分类方法

除上述两种主要分类方法外,可编程逻辑器件的分类方法尚有如下几种。

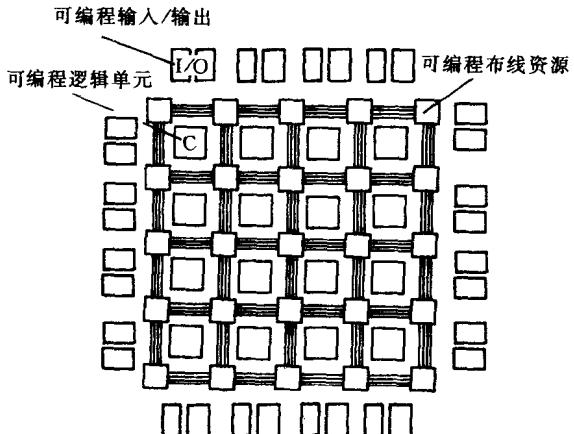


图 1.9 FPGA 的基本结构

一、按基本结构分类

通常称以与、或阵列为基本结构的器件为 PLD，而称以门阵列的基本结构的器件为 FPGA。PLD 是最早的可编程逻辑器件。它的与、或阵列结构能有效地实现乘积项之和的布尔逻辑函数，主要特点是内部电路的连线相对较为固定，编程功能主要通过对内部电路逻辑功能的修改来实现。PLD 类器件包括 PROM, PLA, PAL, GAL, EPLD 及 CPLD。FPGA 器件的编程功能主要通过对内部连线的修改来进行。

二、按可编程逻辑器件逻辑功能的复杂程度分类

通常称 PROM, PLA, PAL, GAL 及 EPLD 为简单 PLD 器件，而称 CPLD 及 FPGA 为复杂 PLD 器件。

三、按可编程逻辑器件的制造工艺分类

所有的 PLD 类器件及 FPGA 类器件均采用 CMOS 技术，但它们的编程工艺有较大的差别。主要有如下 4 种编程工艺。

- (1) 熔丝(Fuse)或反熔丝(Antifuse)编程工艺。采用这种编程方法的可编程逻辑器件主要有 PROM, Xilinx 的 XC 5000 系列器件及 Actel 的 FPGA 器件。
- (2) 紫外线擦除、电编程工艺(UVEPROM)。采用这种编程方法的可编程逻辑器件主要有早期的 FPGA 和 CPLD。
- (3) 电擦除电编程工艺(EEPROM)。采用这种编程方法的可编程逻辑器件有 GAL 及大多数的 FPGA 和 CPLD。
- (4) SRAM 编程工艺(决定芯片逻辑功能的配置数据可存放在片内的 SRAM 中)。采用这种编程方法的可编程逻辑器件主要有 Xilinx 的 FPGA。

采用前 3 种编程方法的可编程逻辑器件称为非易失性器件，因为这类器件编程后，配置数据保持在器件上，即使掉电也不会丢失。采用第(4)种编程方法的可编程器件称为易失性器件，掉电后配置数据会丢失。每次上电时需重新进行配置数据加载。熔丝或反熔丝编程器件由于只能编程写入一次，称为一次性编程(OTP)器件。其它 3 种编程方法均属多次编程工艺。

1.4 可编程元件

可编程元件是可编程逻辑器件用来存储逻辑配置数据或作为电子开关的重要部件。常用的可编程元件有熔丝或反熔丝开关元件、浮栅编程元件及 SRAM 配置存储器元件。

1.4.1 熔丝开关与反熔丝开关编程元件

熔丝开关由熔断丝组成。该熔断丝可以被电流熔断。若 PLD 器件采用熔丝开关作为可编程元件，则在需要编程的互连节点上设置相应的熔丝开关。编程时可根据逻辑功能需要烧断熔丝或保留熔丝以使相应节点去除连接或保持连接。熔丝开关的编程原理示于图 1.10。显然，熔丝开关烧断后不能恢复，属于一次性编程元件，编程的风险性较大。同时，为使熔丝熔化时产

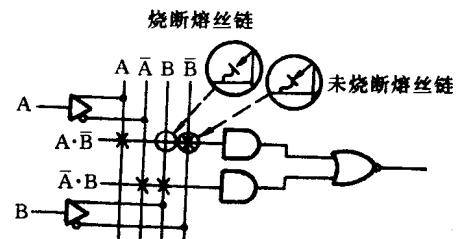


图 1.10 熔丝的结构示意图