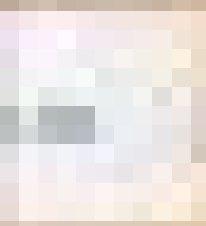




电子设计自动化(EDA)技术

第二版



清华大学出版社

221 664

71V702-43

729

教育部高职高专规划教材

电子设计自动化 (EDA) 技术

唐亚平 主编

刘 涛 主审

化学工业出版社
教材出版中心
·北京·

(京) 新登字 039 号

图书在版编目 (CIP) 数据

电子设计自动化 (EDA) 技术/唐亚平主编. —北京:
化学工业出版社, 2002.7
教育部高职高专规划教材
ISBN 7-5025-3935-2

I. 电… II. 唐… III. 电子电路-电路设计, 计算机辅助设计-高等学校: 技术学校-教材 IV. TN702

中国版本图书馆 CIP 数据核字 (2002) 第 045746 号

教育部高职高专规划教材
电子设计自动化 (EDA) 技术

唐亚平 主编

刘 涛 主审

责任编辑: 张建茹

责任校对: 顾淑云

封面设计: 郑小红

*

化学工业出版社 出版发行
教材出版中心

(北京市朝阳区惠新里 3 号 邮政编码 100029)

发行电话: (010) 64982530

<http://www.cip.com.cn>

*

新华书店北京发行所经销

北京市彩桥印刷厂印刷

北京市彩桥印刷厂装订

开本 787×1092 毫米 1/16 印张 15½ 字数 381 千字

2002 年 8 月第 1 版 2002 年 8 月北京第 1 次印刷

ISBN 7-5025-3935-2/G·1086

定 价: 26.00 元

版权所有 违者必究

该书如有缺页、倒页、脱页者, 本社发行部负责退换

出版说明

高职高专教材建设工作是整个高职高专教学工作中的重要组成部分。改革开放以来,在各级教育行政部门、有关学校和出版社的共同努力下,各地先后出版了一些高职高专教育教材。但从整体上看,具有高职高专教育特色的教材极其匮乏,不少院校尚在借用本科或中专教材,教材建设落后于高职高专教育的发展需要。为此,1999年教育部组织制定了《高职高专教育专门课课程基本要求》(以下简称《基本要求》)和《高职高专教育专业人才培养目标及规格》(以下简称《培养规格》),通过推荐、招标及遴选,组织了一批学术水平高、教学经验丰富、实践能力强的教师,成立了“教育部高职高专规划教材”编写队伍,并在有关出版社的积极配合下,推出一批“教育部高职高专规划教材”。

“教育部高职高专规划教材”计划出版500种,用5年左右时间完成。这500种教材中,专门课(专业基础课、专业理论与专业能力课)教材将占很高的比例。专门课教材建设在很大程度上影响着高职高专教学质量。专门课教材是按照《培养规格》的要求,在对有关专业的人才培养模式和教学内容体系改革进行充分调查研究和论证的基础上,充分吸取高职、高专和成人高等学校在探索培养技术应用性专门人才方面取得的成功经验和教学成果编写而成的。这套教材充分体现了高等职业教育的应用特色和能力本位,调整了新世纪人才必须具备的文化基础和技术基础,突出了人才的创新素质和创新能力的培养。在有关课程开发委员会组织下,专门课教材建设得到了举办高职高专教育的广大院校的积极支持。我们计划先用2~3年的时间,在继承原有高职高专和成人高等学校教材建设成果的基础上,充分汲取近几年来各类学校在探索培养技术应用性专门人才方面取得的成功经验,解决新形势下高职高专教育教材的有无问题;然后再用2~3年的时间,在《新世纪高职高专教育人才培养模式和教学内容体系改革与建设项目计划》立项研究的基础上,通过研究、改革和建设,推出一大批教育部高职高专规划教材,从而形成优化配套的高职高专教育教材体系。

本套教材适用于各级各类举办高职高专教育的院校使用。希望各用书学校积极选用这批经过系统论证、严格审查、正式出版的规划教材,并组织本校教师以对事业的责任感对教材教学开展研究工作,不断推动规划教材建设工作的发展与提高。

教育部高等教育司

2001年4月3日

前 言

为贯彻《教育部关于加强高职高专教育人才培养工作的意见》(教高[2000]2号)有关精神,积极支持教育部面向21世纪高职高专教材建设,在教育部领导直接关怀下,全国高等职业教育院校协作会专门课开发指导委员会确定了编写电子类专业的10门主干课程(《电路分析》、《模拟电子技术》、《数字电子技术》、《电子技术实训》、《高频电子线路》、《电子测量与仪器》、《电视接收技术》、《电子设计自动化(EDA)技术》、《单片机应用技术》和《C语言》)供电子技术应用、应用电子技术、电子工程、通信、电子设备制造与维修等相关专业使用。

本套教材紧密结合高职高专教育特点,主动适应社会实际需要,突出应用性、针对性,加强实践能力的培养。内容叙述力求深入浅出,将知识点与能力点有机结合,注重培养学生的工程应用能力和解决现场实际问题的能力;内容编排力求简洁明快、形式新颖、目标明确。利于促进学生的求知欲和学习主动性。

从20世纪中叶到21世纪初,电子系统的设计经历了手工设计、计算机辅助设计、计算机辅助工程设计及电子设计自动化四个阶段。而电子设计自动化(EDA)技术的发展更是给电子系统设计带来了革命性的变化。而将EDA技术引入高等职业技术教育的电子类教学中是编写此书的目的。

本书着重介绍运用EDA技术进行电子系统设计的有关知识和相关EDA工具的应用,即如何应用EDA工具完成电路设计、印制电路板设计、数字电路设计方法;用可编程逻辑器件进行数字系统设计、仿真和测试;以及在系统可编程模拟器件的应用,从而对EDA技术有一个较全面的了解。

本书第一、二、三章介绍如何应用EDA工具完成电路原理图设计、印制电路板设计。目前已有许多CAD软件可以辅助进行印制电路板的设计,如ORCAD等,在此选择目前广泛使用的Protel 99SE来进行学习。第四、五、六、七、八章介绍应用EDA工具对可编程逻辑器件进行设计,包括数字电路设计方法、可编程逻辑器件、VHDL语言、EDA开发工具使用、可编程模拟器件及应用,此部分内容在编写时分别介绍了Altera公司的MAX+plus II、Lattice公司的ispDesignExpert两种较新的开发系统软件,并介绍了新型的模拟可编程逻辑器件(PAC)及其开发工具,读者可以根据需要选择某一种或几种同时学习,编写时重点突出了开发工具的使用方法和应用实例,即突出了实用性和操作性。

本书由唐亚平主编,并编写第一、四章,副主编徐昌华编写第三章,第二章由严峥辉编写,第五章由首珩编写,第六、八章由王学梅编写,第七章由朱彤编写。

本书由刘涛主审,在此对他提出的许多中肯而宝贵的意见表示诚挚的谢意。

由于EDA技术发展快,更新快,加之作者水平有限,时间仓促,疏漏或错误之处,敬请读者批评指正。

编者

2002年4月

目 录

第一章 EDA 技术概述	1
第一节 EDA 技术的发展过程	1
第二节 EDA 技术主要内容	2
第三节 数字系统设计的基本流程	6
本章小结	7
思考题与习题	7
第二章 Protel 99SE 电路原理图设计	8
第一节 概述	8
第二节 元件及元件编辑器	13
第三节 Protel 99SE 电路原理图设计基本操作方法	17
第四节 报表文件的生成	33
第五节 设计举例	38
本章小结	40
思考题与习题	41
第三章 Protel 99SE 印制电路板图设计	43
第一节 Protel 99SE 印制电路板图设计流程	43
第二节 PCB 封装元件及 PCB 元件库管理	44
第三节 印制电路板图设计基本操作	52
第四节 电路板图的后处理	73
本章小结	77
思考题与习题	78
第四章 可编程逻辑器件	79
第一节 概述	79
第二节 复杂可编程逻辑器件 (CPLD)	83
第三节 现场可编程逻辑门阵列 (FPGA)	95
第四节 在系统可编程 (ISP) 逻辑器件	97
第五节 可编程逻辑器件的设计流程	105
本章小结	107
思考题与习题	108

第五章 硬件描述语言 VHDL	109
第一节 概述	109
第二节 VHDL 的程序基本结构	110
第三节 标识符、数据对象、数据类型、属性及运算符	112
第四节 VHDL 的主要描述语句	117
第五节 程序包、库及其配置	130
第六节 VHDL 的结构描述方法	134
第七节 常用单元的设计举例	136
本章小结	148
思考题与习题	148
第六章 MAX + PLUS II	150
第一节 概述	150
第二节 MAX + PLUS II 基本操作	152
第三节 MAX + PLUS II 应用举例	176
本章小结	183
思考题与习题	183
第七章 ispDesignEXPERT	184
第一节 概述	184
第二节 ispDesignEXPERT 基本操作	186
第三节 在系统编程方法	202
第四节 应用实例	205
本章小结	210
思考题与习题	210
第八章 在系统可编程模拟器件及应用	211
第一节 概述	211
第二节 在系统可编程模拟器件	211
第三节 PAC-Designer 软件的使用	226
本章小结	234
思考题与习题	234
附录一 Protel 99SE 中 Miscellaneous Device. ddb 元件库中部分常用的元件符号	236
附录二 Protel 99SE 中 ADVPCB. ddb 元件封装库常用元件封装	237
参考文献	238

第一章 EDA 技术概述



目的与要求 本章主要介绍电子设计自动化技术的基本概念与发展过程, 电子设计自动化技术的主要内容, 数字系统的基本设计流程。通过本章的学习主要掌握相关的概念、EDA 技术的内容, 熟悉数字系统的一般设计流程。

第一节 EDA 技术的发展过程

电子设计自动化 (Electronics Design Automation, 简称 EDA) 技术是以计算机科学和微电子技术发展为先导, 汇集了计算机图形学、拓扑逻辑学、微电子工艺与结构学和计算数学等多种计算机应用学科最新成果的先进技术, 它是在先进的计算机工作平台上开发出来的一整套电子系统设计的软件工具。

EDA 技术伴随着计算机、集成电路、电子系统设计的发展, 经历了计算机辅助设计 (Computer Assist Design, 简称 CAD)、计算机辅助工程设计 (Computer Assist Engineering, 简称 CAE) 和电子设计自动化 (Electronic Design Automation, 简称 EDA) 三个发展阶段。

1. 20 世纪 70 年代的计算机辅助设计 (CAD) 阶段

早期的电子系统硬件设计采用的是分立元件, 随着集成电路的出现和应用, 硬件设计进入到发展的初级阶段, 初级阶段的硬件设计大量选用中小规模集成电路, 人们将这些器件焊接在电路板上, 做成板级电子系统, 对电子系统的调试是在组装好的印制电路板 (Printed Circuit Board, 简称 PCB) 上进行的。与分立元件为基础的早期设计阶段不同, 初级阶段硬件设计的器件选择是各种逻辑门、触发器、寄存器和编码译码器等集成电路, 设计师只要熟悉各种集成电路制造厂商提供的标准电路产品说明书, 并掌握 PCB 布图工具和一些辅助性的设计分析工具, 就可从事设计活动。

传统的手工布线无法满足产品复杂性的要求, 更不能满足工作效率的要求。这时, 人们开始将产品设计过程中高重复性的繁杂劳动, 如布图布线工作用二维图形编辑与分析的 CAD 工具替代, 最具代表性的产品就是美国 ACCEL 公司开发的 Tango 布线软件。EDA 技术发展初期, PCB 布图布线工具受到计算机工作平台的制约 (计算机性能的限制), 能支持的设计工作有限且性能比较差, 效率较低。

2. 20 世纪 80 年代的计算机辅助工程设计 (CAE) 阶段

初级阶段的硬件设计是用大量不同型号的标准芯片实现电子系统设计, 随着微电子工艺的发展, 相继出现了集成上万只晶体管的微处理器、集成几十万直到上百万存储单元的随机存取存储器 (RAM) 和只读存储器 (ROM)。此外, 支持定制单元电路设计的硅编辑、掩膜编程的门阵列, 如标准单元的半定制设计方法以及可编程逻辑器件等一系列微结构和微电子学的研究成果都为电子系统的设计提供了新天地。

20 世纪 80 年代初的 EDA 工具主要以逻辑模拟、定时分析、故障仿真、自动布局和布线为核心,重点解决电路设计没有完成之前的功能检验等问题。到了后期,EDA 工具已经可以进行设计描述、综合与优化和设计结果验证。如果说 20 世纪 70 年代的自动布局布线的 CAD 工具代替了设计工作中绘图的重复劳动,那么 20 世纪 80 年代出现的具有自动综合能力的 CAE 工具则代替了设计师的部分设计工作,为成功开发电子产品创造了有利条件。但是,大部分从原理图出发的 EDA 工具仍然不能适应复杂电子系统设计的要求,而且具体化的元件图形制约着优化设计。

3. 20 世纪 90 年代电子系统设计自动化 (EDA) 阶段

为了满足不同的系统用户提出的设计要求,最好的办法是由用户自己设计芯片,让他们把想设计的电路直接设计在自己的专用芯片上。微电子技术的发展,特别是可编程逻辑器件的发展,微电子厂家可以为用户提供各种规模的可编程逻辑器件,使设计者通过设计芯片实现电子系统功能。EDA 工具的发展,又为设计师提供了全线电子系统设计自动化工具。这个阶段发展起来的 EDA 工具,目的是在设计前期将设计师从事的许多高层次设计由工具来做,如可以将用户要求转换为设计技术规范,有效地处理可用的设计资源与理想的设计目标之间的矛盾,按具体的硬件、软件和算法分解设计等。由于微电子技术和 EDA 工具的发展,设计师可以在不太长的时间内使用 EDA 工具,通过一些简单标准化的设计过程,利用微电子厂家提供的设计库完成数万门专用集成电路 (ASIC) 系统的设计与验证。

20 世纪 90 年代,设计师逐步从使用硬件转向设计硬件,从电路级电子产品开发转向系统级电子产品开发 (即片上系统集成——System on a chip),因此 EDA 工具是以系统级设计为核心,包括系统行为级描述与结构级综合,系统仿真与测试验证,系统划分与指标分配,系统决策与文件生成等一整套的电子系统设计自动化工具。EDA 工具不仅具有电子系统设计的能力,而且能提供独立于工艺和厂家的系统级设计能力,具有高级抽象的设计构思手段。例如:提供方框图、状态图和流程图的编辑能力,具有适合层次描述和混合信号描述的硬件描述语言 (如 VHDL、AHDL 或 Verilog-HDL),同时含有各种工艺标准元件库。只有具有上述功能的 EDA 工具,才有可能使电子系统工程在不熟悉各种半导体厂家和各种半导体工艺的情况下,完成电子系统的设计。

随着人们面对的电子系统的规模越来越大,EDA 技术中采用的自上而下 (Top-Down) 的设计方法给电子设计注入了新的活力。但是就 EDA 发展的现状来说,数字系统的设计基本实现了设计自动化的要求,模拟电路因其复杂性,全自动化设计还需从事 EDA 技术的研究人员和从事集成电路工艺制造设计师们继续不懈的努力。

第二节 EDA 技术主要内容

本书着重介绍运用 EDA 技术进行电子系统设计的有关知识和相关 EDA 工具的应用,了解如何应用 EDA 工具完成电路设计、印制电路板图设计、数字电路设计方法,了解应用 EDA 工具对可编程逻辑器件进行设计,完成数字系统的设计、电路仿真和测试,了解可编程模拟器件的应用,从而对 EDA 技术有一个较全面的了解。

一、本教材的内容安排

本教材的先修课程为电路基础、模拟电子技术基础、数字电子技术基础等。第一章介绍

EDA 技术概论和数字系统设计流程；第二、三章分别介绍电路原理图绘制、印制电路板图设计；第四章介绍可编程逻辑器件及设计方法；第五章介绍硬件描述语言 VHDL；第六、七章分别介绍 EDA 开发工具的应用；第八章介绍模拟可编程器件及其开发工具的应用。

二、数字系统的设计流程

此部分内容介绍小型数字系统设计的流程，即自上而下的设计方法。根据高职应用的特点和需要，该内容在此只作简单介绍，而不作过多的展开，只介绍小型数字系统的设计流程和基本思路。

三、印制电路板图设计

印制电路板（Printed Circuit Board，简称 PCB）图设计是电子系统设计的一个重要组成部分，也是电子设备中的重要组装部件。由于它在生产过程中采用了印刷业中的丝网漏印、照相制版和蚀刻等多种技术，有时也称为印刷电路板。

早期的印制电路板图设计均由人工完成，一般由电路设计人员提供草图，由专业绘图员绘制黑白照相图，再进行后期制作。人工设计是一件十分费事、费力且容易出错的工作。随着计算机技术的飞速发展，新型器件和集成电路的应用越来越广泛，电路越来越复杂，使得可用手工完成的操作越来越多地依赖于计算机去完成。因此，计算机辅助电路设计成为印制电路板图设计的必然趋势。

目前已有许多的 CAD 软件可以用于印制电路板图的辅助设计。市场上可见到的有 SMARTWORK、ORCAD、Viewlogic、Mentor、Synopsys、AutoBoard、EESystem、TANGO、Protel 等产品，这些软件的功能有强有弱，且各具特色。印制电路板图的计算机辅助设计大致可分为两个阶段进行，即电路原理图的绘制阶段和印制电路板图的设计阶段，因为印制电路板图的自动布线功能要以电路原理图作依据。

本教材将在第二章介绍用 Protel 99SE 的原理图（SCH）组件绘制电路原理图，该组件的绘图工具齐全，编辑功能强大，并且包含有丰富的世界各大公司各种类型的元器件电气符号，用户甚至可以通过该组件提供的元件编辑器进行编辑元器件的电气符号或新增元器件的电气符号。

本教材将在第三章介绍用 Protel 99SE 的印制电路板（PCB）组件设计印制电路板图，该组件也具有丰富的绘图工具和强大的编辑功能。对于较小型的电子系统，通过该组件可以进行人工布局布线；对于复杂的电子系统则需采用 PCB 组件来启动自动布线（Route）组件，可以实现优化布线进程、在线设计规则检查等功能。该组件同样具有丰富的封装元件符号库，供 PCB 设计时使用。

印制电路板图设计完成后，可以利用打印机或绘图仪输出印制电路板的布线图，也可以生成光绘文件交印制电路板厂家制造。

四、可编程逻辑器件及设计

可编程逻辑器件（Programmable Logic Devices，简称 PLD）是一种用户根据需要而自行构造逻辑功能的数字集成电路。它的基本设计方法是借助于 EDA 软件，用原理图、状态机、布尔表达式、硬件描述语言等方法，生成相应的目标文件，最后再由编程器或下载电缆，下载到目标器件中去。

这种利用 PLD 内建逻辑结构、由用户配置来实现任何组合逻辑和时序逻辑功能的器件，

最初被视为分立逻辑电路和中小规模集成电路的替代物,随着设计技术和制造工艺的完善,器件性能、集成度、工作频率等指标不断提高,PLD 的应用范围越来越广,目前它已成为 ASIC 设计的主流。

最早的可编程逻辑器件出现在 20 世纪 70 年代初,它的基本结构包含一个固定的“与”阵列和一个可编程的“或”阵列,称为可编程只读存储器 (Programmable Read Only Memory, 简称 PROM)。此后出现新的 PLD 器件——可编程只读阵列 (Programmable Logic Arrays, 简称 PLA),它的“与”阵列和“或”阵列都是可编程的,且全部输入、输出都是可以控制的。70 年代末出现可编程阵列逻辑 (Programmable Arrays Logic, 简称 PAL),它既有 PLA 的灵活性,又具有 PROM 的易编程特性。其基本特性包括一个可编程“与”阵列和一个固定“或”阵列,前者使输入项增多,而后者使器件简化。

80 年代初,美国 Lattice 公司推出通用阵列逻辑 (Generic Array Logic, 简称 GAL)。与 PAL 相比, GAL 具有输出逻辑宏单元 (Output Logic Macro Cell, 简称 OLMC),这样使 GAL 设计更灵活,能满足更多逻辑电路的要求。

80 年代中期,美国 Xilinx 公司率先推出了现场可编程门阵列 (Field Programmable Gate Array, 即 FPGA) 器件, FPGA 器件采用逻辑单元阵列结构,静态随机存取存储工艺,设计灵活,集成度高,可重复编程,并可现场模拟调试验证。

90 年代初, Lattice 公司又推出了在系统可编程大规模集成电路 (In System Programmable Large Scale Integration, 即 ispLSI), 该器件采用先进的 E²CMOS 工艺,综合了传统的 PLD 器件的易用性、高性能和 FPGA 的灵活性、高密度等特点。

PLD 之所以发展迅速并被广泛应用,不外乎两个原因:其一是不断涌现出新的品种,以满足用户自己设计电路的要求;其二是开发应用环境良好。许多功能强、共用性好的 PLD 开发软件和硬件不断出现,它使得用户设计、开发极为方便。

PLD 开发工作中的硬件包括微型计算机 (或工作站)、编程器、下载电缆以及管座适配器等。

五、硬件描述语言 VHDL

一个数字系统,当借助于 EDA 工具进行设计时,都需要对所设计系统的功能结构进行描述,也就是需要为 EDA 工具按规定格式提供输入数据。这种对数字系统在系统级到电路级进行设计描述的语言称为硬件描述语言 (Hardware Description Language, 简称 HDL)。

常用的硬件描述语言有 VHDL、Verilog、ABEL 等。

VHDL: 作为 IEEE 的工业标准硬件描述语言,在电子工程领域,已成为事实上的通用硬件描述语言。

Verilog: 支持的 EDA 工具较多,适用于 RTL 级和门电路级的描述,其综合过程较 VHDL 稍简单,但其在高级描述方面不如 VHDL。

ABEL: 一种支持各种不同输入方式的 HDL,被广泛用于各种可编程逻辑器件的逻辑功能设计,由于其语言描述的独立性,因而适用于各种不同规模的可编程器件的设计。

六、EDA 开发工具

PLD 的开发软件种类很多,其基本功能大致包括:

(1) 输入方式 即所设计系统的输入描述方法,总的要求是简单、方便、直观、实用,并且希望尽可能多地满足不同层次的用户的要求。

(2) 编译功能 它的主要任务是将用户输入的设计描述转换成 PLD 所能接受的文件格式, 它既可以接受用户提出的约束条件, 又能自动完成编译功能, 并且对输入的设计具有逻辑优化、设计综合、检错和纠错或定位报告等能力。

(3) 模拟仿真 它可向设计者报告所设计系统的逻辑错误和电路性能。要保证设计的正确无误, 这对于一次可编程器件和大型复杂系统的设计来说是极为重要的。报告的形式要多样, 如波形显示、定时分析、故障定位、文本说明等。

(4) 输出文件 开发系统的输出文件要求通用性强, 具有可移植性, 能满足多种应用环境的需要, 对设计的修改或更新要方便。

(5) 测试验证 对于设计文件已经“烧制”或配置到逻辑系统之后, 能对其功能或数据进行测试。

目前比较流行的、主流厂家的 EDA 的软件工具有 Altera 的 MAX+PLUS II、Lattice 的 ispExpert、Xilinx 的 Foundation Series 等。

PLD 开发软件的输入方法也在不断发展, 下面对其做一简要介绍。

1. 布尔表达式输入法

这是早期的输入方法之一, 目前仍被广泛采用, 用户可用任何一种文本编辑程序编写源文件, 写出对应每个输出端子的布尔表达式, 开发软件能将这些表达式自动转换成一个设计或设计中的一部分。

2. 真值表输入方法

与布尔表达式输入极为相似, 这种方法一般用于规模不大的数字系统设计。

3. 状态机描述法

采用这种方法可以不必关心 PLD 内部的结构及每个输出端子的布尔表达式, 主要考虑各状态的转移及相互关系。现有的从 PALASMI、BLE、CUPL 等通用软件到可以开发高密度器件的软件都支持状态机描述语言。最新的开发工具支持图形化的状态机描述。

4. 原理图输入法

这部分软件实际来自 VLSI 的 EDA 设计工具, 它的功能很强。设计者可以根据相应的元器件库提供的单元模块, 如各种门电路、寄存器、触发器、常用中小规模集成电路宏单元以及用户自定义的各种符号, 按需要逐个调用, 并用网络把各个“元器件”连接起来形成一张原理图。它既具有常规电子系统设计的特点, 也兼有硬件描述的各种功能。输入图形中所有信息可以为模拟、验证和测试提供信息。

5. 波形输入法

逻辑电路的运行总是以正确的输入波形来获得相应波形为依据的, 波形输入法是直接、简明、方便而有效的手段, 并且容易查错。但由于这种编译程序结构复杂, 当前只有少数 PLD 开发软件采用, 而且只能编译较规则、也较简单的波形。

6. VHDL 方法

VHDL 语言作为 EDA 的工具, 是专为描述硬件而设计的, 当然也可以用来设计 FPGA 和 CPLD 等大规模可编程集成电路。现在国际标准规定, 所有 PLD 开发工具都要能接受 VHDL 描述的设计。

七、模拟可编程器件及开发工具

1999 年年底, 随着 Lattice 公司所开发的在系统可编程模拟电路器件的推出, 结束了可

编程器件的应用领域只限于数字系统设计的时代, 使模拟电路的自动化设计有了新的突破。模拟可编程器件可以实现三种功能: 信号调理、信号处理、信号转换; 提供三种编程性能: 即可编程的功能、可编程的互联、可编程的特性 (参数)。虽然目前其功能还很有限, 但已经为模拟可编程器件的发展带来了新的希望。其开发工具为 Lattice 公司的 PAC-Designer。

第三节 数字系统设计的基本流程

一、自下而上和自上而下的设计概念

传统的设计方法是指自下而上 (Bottom-Up) 的设计方法。系统设计师们根据自己的实践经验, 利用现有的通用元器件, 先完成各个部件的设计、搭试、测量性能指标, 再组成整个系统, 而后经调试、测量看整个系统是否达到规定的性能指标。其设计中除人工进行以外, 还可尽量借助于 CAD 软件进行模拟和分析。

在现代的数字系统设计中更多采用的是自上而下 (Top-Down) 的设计方法, 这种设计方法首先从系统设计入手, 先从顶层进行功能方框图划分和结构设计入手, 实现从设计、仿真、测试一体化。其方案的验证与设计、电路与 PCB 设计、ASIC 设计都由电子系统设计师借助于 EDA 工具来完成。

二、数字系统设计的流程

数字系统的设计一般采用自顶向下、由粗到细、逐步求精的方法。设计的最顶层是指系统的整体要求, 最下层是指具体逻辑电路的实现。自顶向下是指将数字系统的整体逐步分解为各个子系统和模块, 若子系统规模较大, 则还需要将子系统进一步分解为更小的子系统和模块, 层层分解, 直至整个系统中各子系统关系合理、并便于逻辑电路级的设计和实现为止。

数字系统的设计流程如图 1-1 所示, 下面分别讲述流程中各阶段的设计任务。

1. 系统任务分析

数字系统设计中的第一步是明确系统的任务。设计任务书可用各种方式提出对整个数字系统的逻辑要求, 常用的方式有自然语言、逻辑流程图、时序图或几种方法的结合。当系统较大或逻辑关系复杂时, 系统任务 (逻辑要求) 逻辑的表述和理解都不是一件容易的工作。所以分析系统的任务必须细致、全面, 不能有理解上的偏差和疏漏。

2. 确定逻辑算法

实现系统逻辑运算的方法称为逻辑算法, 也简称为算法。一个数字系统的逻辑运算往往有多种算法, 设计者的任务不但是找出各种算法, 还必须比较优劣, 取长补短, 从中确定最合理的一种。数字系统的算法是逻辑设计的基础, 算法不同, 则系统的结构也不同, 算法的合理与否直接影响系统结构的合理。确定算法是数字系统设计中最具创造性的一环, 也是最难的一步。

3. 系统划分

当算法明确后, 应根据算法构造系统的硬件框架 (也称为系统框图), 将系统划分为若干个部分, 各部分分别承担算法中不同

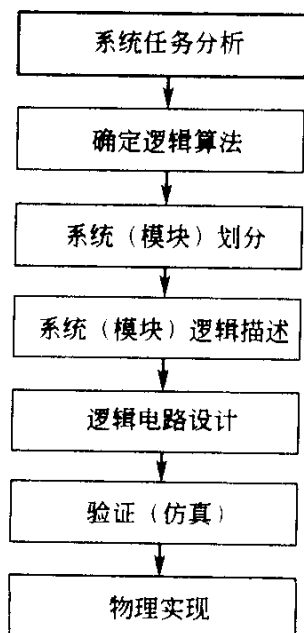


图 1-1 数字系统设计流程

的逻辑操作功能。如果某一部分的规模仍嫌大,则需进一步划分。划分后的各个部分应逻辑功能清楚,规模大小合适,便于进行电路级的设计。

4. 系统(或模块)逻辑描述

当系统中各个子系统(指最低层子系统)和模块的逻辑功能和结构确定后,则需要采用比较规范的形式来描述系统的逻辑功能。对系统的逻辑描述可先采用较粗略的逻辑流程图,再将逻辑流程图逐步细化为详细逻辑流程图,最后将详细流程图表示成与硬件有对应关系的形式,为下一步的电路级设计提供依据。

5. 逻辑电路级设计

逻辑电路级设计是指选择合理的器件和连接关系以实现系统逻辑要求。电路级设计的结果常采用两种方式来表达:电路图方式和硬件描述语言方式。EDA 软件允许以这两种方式输入,以便作后续的处理。

6. 验证(仿真)

当电路设计完成后必须验证设计是否正确。在早期,只能通过搭试硬件电路才能得到设计的结果。目前,数字电路设计的 EDA 软件都具有验证(也称为仿真、电路模拟)的功能,先通过电路验证(仿真),当验证结果正确后再进行实际电路的测试。由于 EDA 软件的验证结果十分接近实际结果,因此,可极大地提高电路设计的效率。

7. 物理实现

物理实现是指用实际的器件实现数字系统的设计,用仪表测量设计的电路是否符合设计要求。现在的数字系统往往采用大规模和超大规模集成电路,由于器件集成度高、导线密集,故一般在电路设计完成后即可设计印制电路板图并制作出电路板,在印制电路板上组装电路进行测试。

本章小结

电子设计自动化(Electronics Design Automation)简称 EDA 技术。

EDA 技术,经历了计算机辅助设计(CAD)、计算机辅助工程设计(CAE)和电子设计自动化(EDA)三个发展阶段。

本书介绍的 EDA 技术主要包括数字系统的设计流程、印制电路板图设计、可编程逻辑器件及设计方法、硬件描述语言 VHDL、EDA 开发工具、模拟可编程器件及开发工具等内容。

数字系统设计的基本流程包括系统任务分析、确定逻辑算法、系统划分、系统(或模块)逻辑描述、逻辑电路级设计、验证(仿真)、物理实现几部分。



思考题与习题

- 1-1 EDA 技术的发展经过了哪几个阶段?
- 1-2 什么叫电子设计自动化?有什么特点?
- 1-3 简述数字系统设计的一般流程。

第二章 Protel 99SE 电路原理图设计



目的与要求 本章将介绍如何使用 Protel 99SE 软件的原理图设计系统来绘制电路原理图, 内容包括: Protel 99SE 的基础知识、元件及元件编辑器、电路原理图设计的基本操作方法、报表文件的生成等。首先从熟悉 Protel 99SE 的窗口界面开始, 了解 Protel 99SE 的文档管理与相应操作; 然后再学习如何制作自己所需的元件, 以及管理这些元件及元件库的方法; 通过学习原理图设计系统的基本操作方法, 应掌握进行一般电路原理图的设计; 最后再了解由原理图生成报表的方法和原理图的打印输出。

第一节 概 述

Protel 99 是由澳大利亚的 Protel Technology 公司于 1999 年推出的电子电路设计软件, 2000 年该公司又推出的其改进版 Protel 99SE。Protel 99SE 所具有的强大功能, 为设计人员进行电子电路原理图和印制电路板板图的设计提供了良好的操作环境, 使设计人员可以轻松地完成电子线路设计的全过程。

在介绍 Protel 99SE 的操作方法之前, 先进行概括性的介绍, 以便读者对 Protel 99SE 的性能特点有一个总体上的了解。

一、Protel 99SE 概述

(一) Protel 99SE 的发展与演变

美国的 ACCEL Technologies Inc 在 1987、1988 年推出的 TANGO 软件包可以说是 Protel 的前身。在随后的几年, 电子工业的飞速发展使 TANGO 软件包再难以胜任, Protel Technology 公司及时地推出了 Protel for DOS 软件作为 TANGO 的升级版本。

进入 20 世纪 90 年代以来, 随着计算机技术的迅猛发展, 硬件的整体性能和与其相应的软件领域也随之日新月异地进步。于是 Protel Technology 公司在 1991 年推出 Protel for Windows 1.0, 这是世界上第一个基于 Windows 操作系统的 PCB (印制电路板) 设计工具。随后, Protel Technology 公司又陆续推出了 Protel for Windows 2.0、Protel for Windows 3.0、Protel 98 等产品, 直到现在的最新版本 Protel 99 以及其改进版 Protel 99SE。

(二) Protel 99 的设计组件

Protel 99SE 是由众多的服务器程序组成, 常用的是以下 5 个组件, 分别为原理图设计组件、印制电路板图设计组件、自动布线组件、可编程逻辑设计组件和仿真组件。下面简单介绍本书所涉及到的原理图设计组件、印制电路板图设计组件和自动布线组件。

1. 原理图设计组件

基于 Windows 平台的 Protel 99SE 中的原理图设计组件是一个功能完备的多图样、层次化的原理图编辑器。它包含了众多的高级设计工具,可高效地实现电子产品的原理图设计。

原理图设计组件的编辑器具有丰富而又强大的编辑功能。在编辑器中完全是交互式的全局编辑。电气栅格特性提供了所有电子器件的自动连接,这使得手工连线变得更为简捷。

原理图设计组件还具有强大的电气检查功能,能够快速地对大型的复杂电路进行检查,并可将检查结果直接标记在原理图中,方便了原理图的修正工作。原理图设计组件具备完善的库元件编辑和管理功能。其中原理图设计器提供超过六万个元件的元件库,如果用户从这些库中没有找到合乎自己要求的元件,还可以自行创建原理图元件。

2. 印制电路板图设计组件

Protel 99SE 中的印制电路板图设计组件为用户提供了一个交互友好和高效强大的设计环境。在印制电路板图设计组件中,其物理规则定义和工艺特性要求都由设计参数来全面控制。

与原理图编辑器一样,印制电路板图编辑器也具备了丰富而又灵活的编辑功能,提供交互式的全局编辑,对象属性的修改操作和原理图中完全一样。印制电路板图设计组件借助于自动布线组件,能够实现设计的自动化,同时具备在线式的设计规则检查,以修正违反设计规则的错误。印制电路板图设计组件提供了较为齐全的封装元件,具备了完善的封装元件库管理功能,用户可以方便快速地创建新的封装元件。

印制电路板图设计组件还具有良好的兼容性。其编辑器可以调入众多 EDA 设计系统的设计文件,例如 PADS、OrCAD、TANGO 以及 Protel for DOS 等版本的设计文件。

3. 自动布线组件

Protel 99SE 中的自动布线组件是一个完全集成的基于形状的无网格自动布线器,采用基于人工智能的布局布线方法。使用方便、布线效率高,可以对印制电路板板面进行优化,实现高难度、高精度的印制电路板图自动布线。布线质量能达到专业级水准。该组件主要是为印制电路板图设计组件而服务的,以实现电路设计自动化。在 Protel 99SE 中,该组件没有独立的用户接口界面,而纯粹作为一个内嵌的服务器程序,通过印制电路板图编辑器来实现与用户的交互。

(三) Protel 99SE 的运行环境

运行 Protel 99SE 的推荐配置为

CPU Pentium 166 以上。

内存 32MB 或更多。

硬盘 1GB 或更多。

显示适配器和显示器 显存在 1M 以上,显示分辨率在 800×600 以上,Protel 99SE 标准显示方式的显示分辨率为 1024×768 。

操作系统 Windows 95\98\NT。

这仅是保守的配置,为充分发挥 Protel 99SE 的强大功能,配置应尽可能高。

二、初识 Protel 99SE

(一) Protel 99SE 的窗口界面

1. 主窗口

Protel 99SE 的主窗口基本上由以下几个部分组成:标题栏、菜单栏、工具栏、设计器窗口、设计管理器、浏览管理器、状态栏以及命令指示栏等,如图 2-1 所示。

第四章 可编程逻辑器件



目的与要求 本章先介绍 PLD 器件的基本原理、结构、分类, 然后分别介绍复杂可编程逻辑器件 (CPLD)、现场可编程门阵列 (FPGA)、在系统可编程逻辑 (ISP) 器件及各生产厂家的相应的典型器件。各器件的基本结构和工作原理是本章学习的重点, 同时应熟悉相应的厂家典型器件的性能特点, 掌握编程逻辑器件的设计的一般流程。

第一节 概 述

20 世纪 80 年代以来出现了一系列生命力强、应用广泛、发展迅猛的新型集成电路, 即可编程逻辑器件 (PLD-Programmable Logic Devices)。它们是一种由用户根据自己要求来构造逻辑功能的数字集成电路。一般可利用计算机辅助设计, 即用原理图、状态机、布尔方程、硬件描述语言 (HDL) 等方法来表示设计思想, 经一系列编译或转换程序, 生成相应的目标文件, 再由编程器或下载电缆将设计文件配置到目标器件中, 这时可编程器件 (PLD) 就可作为满足用户要求的专用集成电路使用了。PLD 适宜于小批量生产的系统, 或在系统开发研制过程中采用。因此在计算机硬件、自动化控制、智能仪表、数字电路系统等领域中得到了广泛应用。它的应用和发展不仅简化了电路设计, 降低了成本, 提高了系统的可靠性和保密性, 而且给数字设计方法带来了重大变化。

一、ASIC 与半定制 ASIC

(一) 专用集成电路 (ASIC)

专用集成电路 (ASIC—Application Specific Integrated Circuits) 是指专门为特别需要或特定的电子产品而设计的芯片。

在 ASIC 没有出现以前, 对所有电子产品的设计都是从选用的集成电路芯片开始, 再由这些芯片和其他元件构成系统。这种自下而上的设计方法由于使用了大量不同类型的元件, 从而不可避免地造成系统体积大、功耗高、可靠性差的缺点。人们希望能够把这些由通用的元件搭成的系统集成到一个芯片上, 即专用集成电路中来。但限于工艺水平、加工技术、市场等约束, 直到 20 世纪 80 年代才成为现实。大家都清楚地认识到开发周期短、功能强、可靠性高、保密性好的 ASIC 大有前途。

与通用的集成电路相比, ASIC 具有如下优点:

- ① 体积小, 容量大: 将几万、几十万个门电路, 上亿个晶体管集成于一个芯片;
- ② 功耗低;
- ③ 可靠性高;
- ④ 保密性强;

- ⑤ 具有在线可编程能力;
- ⑥ 各种先进的开发手段大大缩短了开发周期。

(二) 半定制 ASIC

ASIC 有全定制和半定制之分。其中半定制集成电路 (SIC——Semi-custom Integrated Circuits) 有如下几种:

- ① 门阵列 (Gate Array);
- ② 标准单元 (Standard Cell);
- ③ 简单可编程逻辑器件 (SPLD);
- ④ 复杂可编程逻辑器件 (CPLD);
- ⑤ 现场可编程逻辑器件 (FPGA);
- ⑥ 在系统 (ISP) 可编程逻辑器件。

门阵列器件是最早开发的 ASIC 器件, 图 4-1 为门阵列结构示意图, 也称自由逻辑阵列。由图 4-1 可知门阵列是由很多基本单元 (即门电路) 组成的固定的阵列。门阵列芯片是按照一定的规格, 由大量规则排列的单元所组成。这种半成品芯片可按使用者的需要连接基本单元来得到任意的电路。门阵列器件从结构上可划分为通道型和门海型两种。门海型的结构更紧密, 从而增加了灵活性, 提高了芯片的利用率。

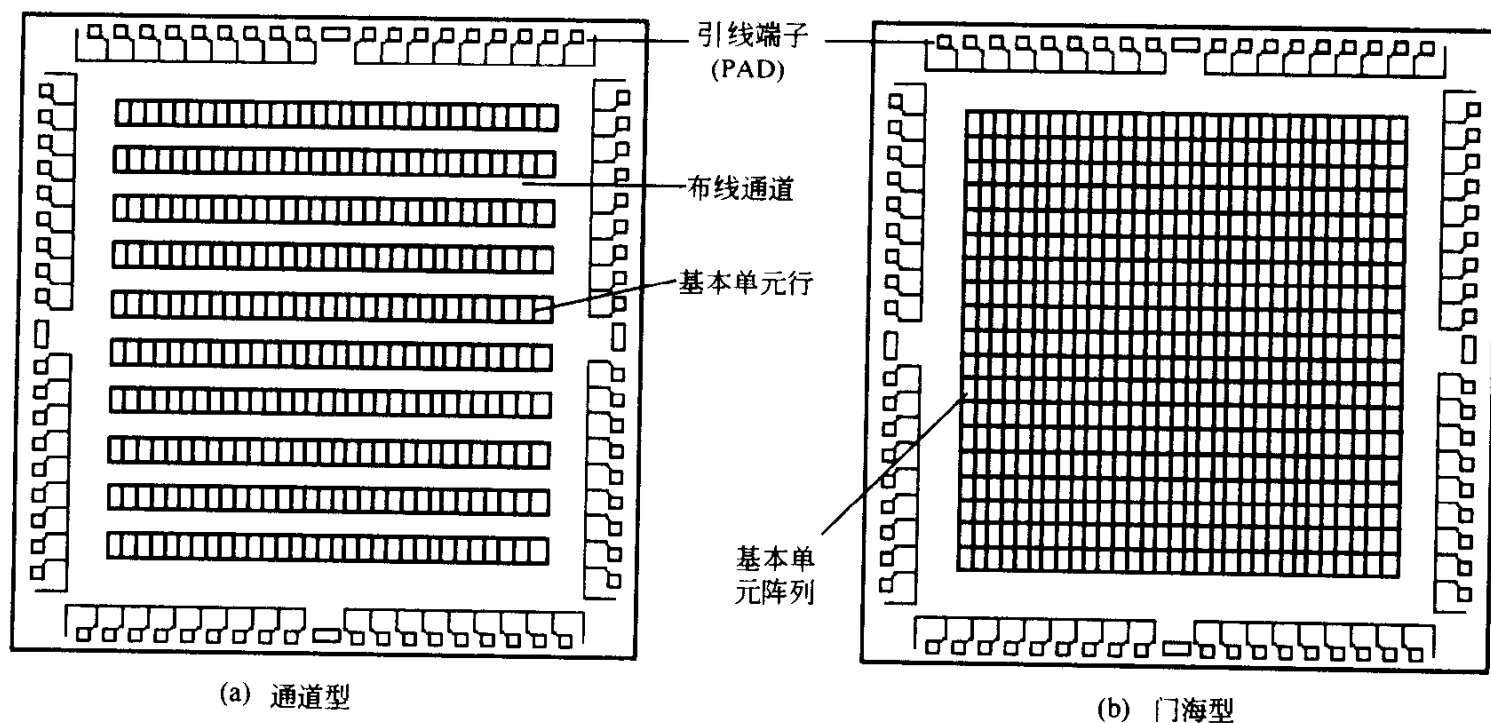


图 4-1 门阵列结构示意图

从门阵列的结构可看出, 当门阵列的单元数目很大时, 其连线也必然复杂。但固定的阵列间的布线通道的宽度是有限的, 使得门单元利用率不能很高, 所以为了提高门电路的利用率, 并简化布线结构, 在门阵列的基础上出现了标准单元的结构形式。

标准单元设计是指在 ASIC 芯片上, 统一包装了一系列具有一定逻辑功能的单元 (即标准单元)。这些单元的功能各异, 种类基本包含了所有中小规模集成电路。在开发系统的 CAD 软件中, 这些标准单元被统一放在一个库中。用户设计时, 从库中选取自己所需的功能单元来搭成自己的系统。这很像搭积木, 所有要用到的积木 (标准单元) 都放在盒中 (标准单元库), 搭成不同图案 (用户电路) 选取不同积木, 作品完成后, 图案上只有用到的积木, 而没有用到的则还在盒中。从这里可看出标准单元与门阵列相比, 能极大地减小空间 (即