

MAXIM

热门集成电路使用手册

郑玉墙 徐子闻 编译

〔第一册〕



人民邮电出版社

MAXIM
MAXIM
MAXIM

MAXIM 热门集成电路使用手册

(第一册)

编译 郑玉璜 徐子闻

人民邮电出版社

图书在版编目(CIP)数据

MAXIM 热门集成电路使用手册 第一册/郑玉墙,徐子闻编译. —北京:人民邮电出版社,1997.9

ISBN 7-115-06564-0

I. M… I. ①郑… ②徐… II. 集成电路—手册 IV. TN4—62

中国版本图书馆 CIP 数据核字(97)第 15302 号

MAXIM 热门集成电路使用手册

MAXIM Remen Jicheng Dianlu Shiyong Shouce

(第一册)

◆ 编 译 郑玉墙 徐子闻
责任编辑 唐素荣 赵桂珍

◆ 人民邮电出版社出版发行 北京崇文区夕照寺街14号
北京朝阳展望印刷厂印刷
新华书店总店北京发行所经销

◆ 开本:787×1092 1/16
印张:18.5

字数:466千字 1998年1月第1版
印数:1—4000册 1998年1月北京第1次印刷

ISBN7-115-06564-0/TN·1223

定价:22.00元

前 言

MAXIM 公司是美国著名的专门生产模拟及混合集成电路的公司,其产品的应用领域涉及数据采集、医疗系统、视频信号放大、数字信号处理、手持仪器仪表、计算机外围、笔记本式计算机、家用电器等多个方面。MAXIM 公司的产品主要分以下 10 个大类:

1. A/D 转换器;
2. 接口产品和模拟滤波器;
3. 模拟开关和多路转换器;
4. 运算放大器、缓冲器和视频放大器;
5. D/A 转换器;
6. 电源电路和电压基准;
7. μP 外围和显示驱动器;
8. μP 系统监控电路;
9. 比较器;
10. 其它(如波形产生器等)。

MAXIM 公司能够根据用户的实际需要不断地开发新产品,并且它的不少产品均为首创,如:

MAX232 是第一个只需 +5V 电源的 RS-232 接口电路芯片;

MAX691 是第一个全功能的微处理器监控电路;

MAX170(后续产品为 MAX176)是第一个只有 8 引脚的 12 位 A/D 转换器;

MAX406 是第一个电源电流 $1.2\mu\text{A}$ 的运算放大器;

MAX483 是第一个降低 EMI(电磁干扰)的 RS-485 驱动器;

MAX654 是第一个可用一节电池提供 5V 输出的电源;

.....

近年来,随着便携式、手持式电子产品——手持电话机、寻呼机、笔记本式计算机、手持式测试仪器仪表——的日益增多,MAXIM 产品的应用也越来越广泛。为了使我国的用户和读者更加了解 MAXIM 公司的产品,我们特从 MAXIM 公司 1 千多种集成电路产品中选择了几百种“热门”产品,详细介绍了它们的特点、用途、引脚配置、典型应用电路、特性参数、工作时序图等与应用有关的信息和资料。我们所选择的这些集成电路由于技术上的先进性,在美国已是“热门”产品,相信随着科学技术的发展,这些集成电路也会在我国“热门”起来。因此,本书的出版,也一定会受到广大工程技术人员、产品开发人员和科研人员的欢迎。

全书共分四册,各册内容如下(括号内为编译人):

第一册

第一章 串行输出的 A/D 转换器

(郑玉增)

第二章	并行输出的 A/D 转换器	(郑玉墙、徐子闻)
第三章	微处理器监控电路	(徐子闻)
第二册		
第一章	RS-232 收发器	(郭文加)
第二章	RS-458/RS-422 收发器	(郭文加)
第三章	模拟滤波器	(刘强)
第四章	模拟开关和多路转换器	(刘强)
第五章	运放、缓冲器和视频放大器	(刘强)
第三册		
第一章	升压 DC-DC 变换器	(胡戎)
第二章	降压 DC-DC 变换器	(朱元清)
第三章	正压变负压 DC-DC 变换器	(朱元清)
第四章	充电泵变换器和线性稳压器	(胡戎)
第四册		
第一章	串行输入的 D/A 转换器	(颜荣江)
第二章	并行输入的 D/A 转换器	(颜荣江)
第三章	电池充电控制器和电压基准	(詹树仁)
第四章	特殊的电源控制器和显示驱动器	(詹树仁)
第五章	比较器及波形产生器	(詹树仁)
附录		(詹树仁)

武汉力源电子股份有限公司总经理(副教授)赵依军同志选定、提供编译本书所需的全部资料。资料部经理詹树仁及编辑叶青二位同志具体负责本书的编译组织工作,杨敏娟、郑丽婷等同志为本书的编译作了大量的工作。

由于水平有限,书中难免有不当、错误之处,敬请广大读者批评指正。

编译者

内 容 提 要

本书介绍了 MAXIM 公司的产品: 串行输出的 A/D 转换器、并行输出的 A/D 转换器和微处理监控电路。给出了近 40 种热门集成电路的特点、用途、引脚配置、典型应用电路、特性参数、工作时序图等与应用有关的资料。可供广大工程技术人员、产品开发人员在使用和开发电子产品时参考。

《MAXIM 热门集成电路使用手册》共分四册, 本书是第一册。

目 录

第一章 串行输出的 A/D 转换器	1
1.1 MAX121 有 DSP 接口、308ksps 的 A/D 转换器	1
1.2 MAX132 带有串行接口的 ± 18 位 A/D 转换器	24
1.3 MAX176 串行输出、250ksps 的 12 位 A/D 转换器	39
1.4 MAX186/MAX188 低功耗、8 通道、串行 12 位 A/D 转换器	53
1.5 MAX187/MAX189 +5V、低功耗、12 位串行 A/D 转换器	79
1.6 MAX192 低功耗、8 通道、串行 10 位 A/D 转换器	95
第二章 并行输出的 A/D 转换器	121
2.1 MAX133/MAX134 3 3/4 位数字 DMM 电路	121
2.2 MAX138/139/140 3 1/2 位 A/D 转换器	143
2.3 MAX155/MAX156 具有同时跟踪/保持功能的 8/4 通道 A/D 转换器	154
2.4 MAX165/MAX166 CMOS 微处理器兼容、5 μ s、8 位 A/D 转换器	171
2.5 MAX178 已校准 12 位 A/D 转换器	186
2.6 MAX191 低功耗 12 位取样 A/D 转换器	198
第三章 微处理器监控电路	221
3.1 MAX691A/MAX693A/MAX800L/MAX800M 微处理器监控电路	221
3.2 MAX703/MAX704 带备用电池的廉价微处理器监控电路	236
3.3 MAX705~MAX708/MAX813L 廉价微处理器监控电路	245
3.4 MAX709 带复位输出的电源监控电路	254
3.5 MAX8213/MAX8214 五通用电压监视器	258
3.6 MAX8215/MAX8216 ± 5 V、 ± 12 V(± 15 V)专用微处理器电压监视器	273
3.7 MXD1210 非易失性 RAM 控制器	283

第一章 串行输出的 A/D 转换器

1.1 MAX121 有 DSP 接口、308ksps 的 A/D 转换器

1.1.1 概述

1. 一般说明

MAX121 是一个带串行输出接口的 14 位模数转换器(ADC)。它包含有跟踪/保持电路和一个低漂移、低噪声、掩埋式齐纳电压基准源。MAX121 的转换速度快、功率消耗低。它的通过速率高达每秒 308k 采样点,满量程模拟输入电压范围为 $\pm 5\text{V}$ 。

MAX121 采用带高速 DAC 的逐次逼近结构以获取高的转换速率和低的功耗。工作时的电源为 $+5\text{V}$ 和 -12V 或 -15V ,功耗仅为 210mW。

MAX121 可与大多数流行的数字信号处理器的串行口直接接口,封装形式为 16 脚 DIP、16 脚 SO 以及小 20 脚 SSOP 封装。MAX121 的时钟频率范围为 0.1MHz~5.5MHz,该输入端可接受 TTL 或 CMOS 的信号电平。本节包含 MAX121 与 TMS320、 $\mu\text{PD}77230$ 和 ASDP2101 数字信号处理器接口的使用说明,也包含 MAX121 与使用摩托罗拉 SPI 和 QSPI 接口标准的微处理器接口的使用说明。

2. 应用范围

- * 数字信号处理
- * 音频和电信处理
- * 语音识别和合成
- * DSP 伺服控制
- * 频谱分析

3. 功能方框图

MAX121 的功能方框图如图 1.1 所示。

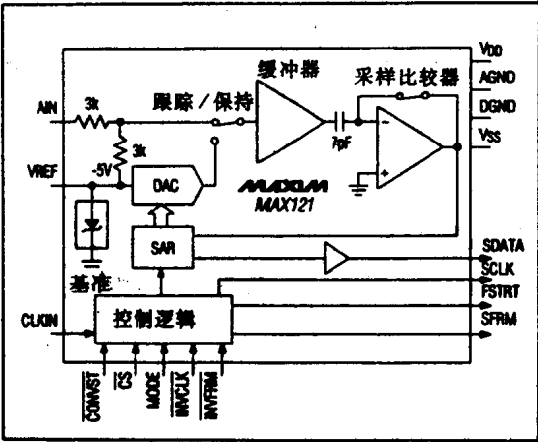
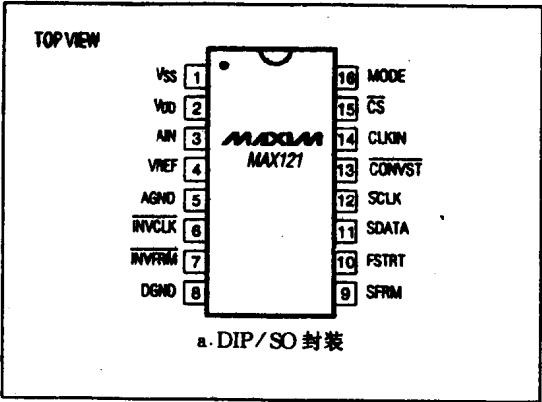


图 1.1 MAX121 功能方框图

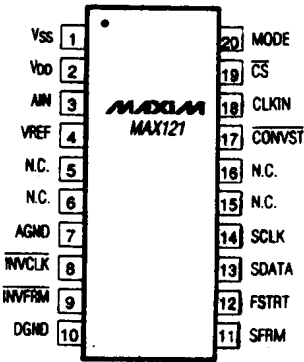
- * 16 脚 DIP 和 SO 封装
- 20 脚 SSOP 封装

5. 引脚排列及引脚说明

MAX121 的引脚排列如图 1.2 所示,引脚说明见表 1.1。



a. DIP/SO 封装



b. SSOP 封装

图 1.2 MAX121 的引脚排列图

4. 特点

- * 14 位分辨率
- * 2.9 μ s 转换时间/308ksps 吞吐率
- * 400ns 采集时间
- * 低噪声和低失真:
78dB SINAD
-85dB THD
- * ± 5 V 双极性输入范围,可承受 ± 15 V 的过压
- * 210mW 功耗
- * 可用连续转换模式
- * 30ppm/ $^{\circ}$ C, -5V 内部基准源
- * 与 DSP 处理器接口

表 1.1

MAX121 的引脚说明

引脚		名 称	功 能
DIP/SO	SSOP		
1	1	V_{SS}	负电源端: $-12V$ 或 $-15V$
2	2	V_{DD}	正电源端: $+5V$
3	3	AIN	采样模拟输入端: $\pm 5V$ 双极性输入范围
4	4	VREF	$-5V$ 基准电压输出端。此端与地之间接一个由 $22\mu F$ 和 $0.1\mu F$ 电容并联而成的旁路电容
5	7	AGND	模拟地
6	8	$\overline{INVCLK}$	反相串行时钟输入端。连接到 DGND 使 SCLK 输出反相(相对于 CLKIN)
7	9	$\overline{INVFRM}$	反相串行帧。此输入端设置 SFRM 输出极性如下: 若 $\overline{INVFRM} = DGND$, 则转换期间 SFRM 为高 若 $\overline{INVFRM} = V_{DD}$, 则转换期间 SFRM 为低
8	10	DGND	数字地
9	11	SFRM	串行帧输出端。一般为高电平($\overline{INVFRM} = V_{DD}$), 转换开始时变为低, 在 16 位帧信号传输结束(16 个 t_{CLK} 后)变高
10	12	FSTRT	帧开始输出端。脉冲高电平持续一个时钟周期, 下降沿指示有一个有效的 MSB
11	13	SDATA	串行数据输出端。首先输出 MSB, 为二进制补码形式输出
12	14	SCLK	串行时钟输出端。如果 $\overline{INVCLK} = V_{DD}$, 则与 CLKIN 的极性相同。如果 $\overline{INVCLK} = DGND$, 则与 CLKIN 反相。注意, 只要 CLKIN 有输入, SCLK 就有输出
13	17	$\overline{CONVST}$	转换开始输入端。低有效。在下降沿启动转换
14	18	CLKIN	时钟输入端。供给与 TTL、CMOS 电平兼容的时钟, 频率从 $0.1MHz$ 到 $5.5MHz$, 占空比为 40% 至 60%
15	19	$\overline{CS}$	片选输入端。低有效, $\overline{CS} = DGND$ 使能三态输出。如果 $\overline{CONVST}$ 为低, 则在 $\overline{CS}$ 的下降沿开始转换
16	20	MODE	工作方式设置端。高电平为单次转换, 低电平为连续转换
—	5, 6, 15, 16	N.C.	不连接, 无内部连接

1.1.2 特性

1. 极限参数

V_{DD} 对 DGND	$-0.3 \sim +6V$
V_{SS} 对 DGND	$+0.3 \sim -17V$
AIN 对 AGND	$\pm 15V$
AGND 对 DGND	$\pm 0.3V$

数字输入对 DGND($\overline{\text{CS}}$, $\overline{\text{CONVST}}$, MODE , CLKIN , $\overline{\text{INVCLK}}$, $\overline{\text{INVFRM}}$)

-0.3V, ($V_{\text{DD}}+0.3\text{V}$)

数字输出对 DGND(SFRM , FSTRT , SCLK , SDATA)

+0.3V, ($V_{\text{DD}}+0.3\text{V}$)

连续功率消耗($T_{\text{A}}=+70^{\circ}\text{C}$)

16 脚塑料 DIP 封装(+70°C 以上按 10.53mW/°C 递减) 842mW

16 脚宽 SO 封装(+70°C 以上按 9.52mW/°C 递减) 762mW

20 脚 SSOP 封装(+70°C 以上按 8.00mW/°C 递减) 640mW

16 脚陶瓷 DIP 封装(+70°C 以上按 10.00mW/°C 递减) 800mW

工作温度范围

MAX121C- 0°C~+70°C

MAX121E- -40°C~+85°C

MAX121MJE -55°C~+125°C

储存温度范围 -65°C~+160°C

引脚温度(焊接, 10s) +300°C

强度超出上述极限参数可能导致器件的永久性损坏。这些仅仅是极限参数, 并不意味着在极限参数条件下, 或在任何其它超出技术规范规定的工作条件下, 器件能有效地工作。延长在极限参数条件下的运行时间, 会影响器件的可靠性。

2. 电特性

MAX121 的电特性见表 1.2 ($V_{\text{DD}}=4.75\text{V}\sim 5.25\text{V}$, $V_{\text{SS}}=-10.8\text{V}\sim -15.75\text{V}$, MAX121C/E $f_{\text{CLK}}=5.5\text{MHz}$, MAX121M $f_{\text{CLK}}=5\text{MHz}$, $T_{\text{A}}=T_{\text{min}}\sim T_{\text{max}}$, 除非另有说明)。

表 1.2 MAX121 的电特性

参数	符号	条件	最小值	典型值	最大值	单位
动态性能(MAX121C/E; $f_s=308\text{kHz}$, $A_{IN}=10V_{P-P}$, 50kHz)						
(MAX121M; $f_s=278\text{kHz}$, $A_{IN}=10V_{P-P}$, 50kHz)						
信噪比	SINAD	包含失真	MAX121C	75	78	dB
			MAX121E/M	73	77	
总谐波失真	THD	头五次谐波	MAX121C/E		-85	dB
			MAX121M		-83	
无寄生动态范围	SFDR		MAX121C/E	77	86	dB
			MAX121M	76	84	
精度						
分辨率	RES		14			Bits
差分非线性 (注 1)	DNL	在规定的温度范围内, 12 位不丢失码		± 1.5		LSB
积分非线性	INL			± 2		LSB
双极性零误差		代码从 00..00 至 00..01 变换, 近似 $A_{IN}=0V$			± 10	mV
		温漂		± 1		ppm/°C

续表

参数	符号	条件	最小值	典型值	最大值	单位
满量程误差(注 1,2)		包括基准源;双极性零误差校准 $T_A = +25^{\circ}\text{C}$			± 0.2	%
满量程温漂		不包括基准源		± 1		ppm/ $^{\circ}\text{C}$
电源抑制		仅对 V_{DD} , $5\text{V} \pm 5\%$		$\pm 1/2$	± 2	LSB
		仅对 V_{SS} , $-12\text{V} \pm 10\%$		± 1	± 2	
		仅对 V_{SS} , $-15\text{V} \pm 5\%$		± 1	± 2	

模拟输入

输入范围			-5		+5	V
输入电流		$A_{IN} = 5\text{V}$ (R_{IN} 大约为 $6\text{k}\Omega \sim \text{REF}$)			2.5	mA
输入电容(注 3)					10	pF
满功率带宽				1.5		MHz

基准

输出电压		不带外部负载, $A_{IN} = 5\text{V}$, $T_A = +25^{\circ}\text{C}$	-5.02		-4.98	V
外部负载调整		$0\text{mA} < I_{SINK} < 5\text{mA}$, $A_{IN} = 0\text{V}$			5	mV
温漂(注 4)		MAX121C/E			± 30	ppm/ $^{\circ}\text{C}$
		MAX121M			± 35	

转换时间

同步	t_{CONV}	$16t_{\text{CLK}}$	MAX121C/E			2.91	μs
			MAX121M			3.20	
时钟频率	t_{CLK}		MAX121C/E	0.1		5.5	MHz
			MAX121M	0.1		5.0	

数字输入(CLKIN, $\overline{\text{CONVST}}$, $\overline{\text{CS}}$)

输入高电压	V_{IH}		2.4			V
输入低电压	V_{IL}				0.8	V
输入电容(注 3)					10	pF
输入电流		$V_{DD} = 0\text{V}$ 或 V_{DD}			± 5	μA

数字输出(SCLK, SDATA, FSTRT, SFRM)

输出低电压	V_{OL}	$I_{SINK} = 1.6\text{mA}$			0.4	V
输出高电压	V_{OH}	$I_{SOURCE} = 1\text{mA}$	$V_{DD} - 0.5$			V
漏电流	I_{LKG}	$V_{OUT} = 0\text{V}$ 或 V_{DD}			± 5	μA
输出电容(注 3)					10	pF

电源

正电源电压	V_{DD}	通过电源抑制测试	4.75		5.25	V
负电源电压	V_{SS}	通过电源抑制测试	-10.8		-15.75	V
正电源电流	I_{DD}	$V_{DD} = 5.25\text{V}$, $V_{SS} = -15.75\text{V}$, $A_{IN} = 0\text{V}$, $\overline{\text{CS}} = \overline{\text{CONVST}} = \text{MODE} = 5\text{V}$		9	15	mA

续表

参数	符号	条件	最小值	典型值	最大值	单位
负电源电流	I_{SS}	$V_{DD}=5.25V, V_{SS}=-15.75V, AIN=0V,$ $\overline{CS}=\overline{CONVST}=MODE=5V$		14	20	mA
功耗		$V_{DD}=5V, V_{SS}=-12V, AIN=0V,$ $\overline{CS}=\overline{CONVST}=MODE=5V$		213	315	mW

注 1:在 $V_{DD}=+5V, V_{SS}=-15V$ 时完成测试。通过电源抑制测试,保证能在整个电源电压范围内工作。

注 2:理想的满量程电压为 $+4.9991V(+5V-1.5LSB)$,偏移误差已被修正。

注 3:此项参数的指标由设计保证,但未经测试。

注 4:温漂定义为从 $+25^{\circ}C$ 到 T_{min} 或 T_{max} 时,输出电压的变化。它可由下式计算:

$$T_C = (\Delta V_{REF}/V_{REF})/\Delta T$$

3. 定时特性

MAX121 的定时特性见表 1.3($V_{DD}=5V, V_{SS}=-12V$ 或 $-15V, T_A=T_{min}\sim T_{max}$,除非另有说明)(注 5)。

表 1.3 MAX121 的定时特性

参 数	符号	条 件	$T_A=+25^{\circ}C$			MAX121C/E		MAX121M		单位
			最小值	典型值	最大值	最小值	最大值	最小值	最大值	
$\overline{CONVST}$ 脉冲宽度 (注 6)	t_{CW}		20			30		35		ns
数据访问时间	t_{DA}	$C_L=50pF$		25	50		65		80	ns
数据保持时间	t_{DH}			25	50		65		80	ns
CLKIN 至 SCLK	t_{CD}	$C_L=50pF$		40	65		85		105	ns
SCLK 至 SDATA 时滞	t_{SC}	$C_L=50pF$			± 65		± 80		± 100	ns
SCLK 至 SFRM 或 FSTRT 时滞	t_{SC}	$C_L=50pF$			± 25		± 35		± 40	ns
采集时间(注 6)	t_{AQ}		400			400		400		ns
窗口延迟	t_{AP}			10						ns
窗口跳动				30						ps
时钟建立/保持时间	t_{CK}		10		50	10	50	10	50	ns

注 5:输入的各控制信号的上升时间和下降时间均为 $5ns$ (从 $+5V$ 的 10% 到 $+5V$ 的 90%)。对输出高电平的信号,其宽度计算到下降沿的 $0.8V$ 处。对输出低电平的信号,其宽度计算到上升沿的 $2.4V$ 处。在数据保持时间(t_{DH})内数据输出信号线的电平变化不超过 $0.5V$ 。负载电路见图 1.6 和图 1.7。

注 6:此项参数的指标由设计保证,但未经测试。

1.1.3 详细说明

1. ADC 的工作电路

MAX121 运用逐次比较技术和跟踪/保持(T/H)电路,将模拟信号转换为 14 位串行数据输出码。其控制逻辑接口很容易与大多数微处理器(μP)和数字信号处理器(DSP)相连接,在大多数应用中只需要很少几个无源元件。T/H 电路不需要外接电容。MAX121 最简单的工作电路如图 1.3 所示。

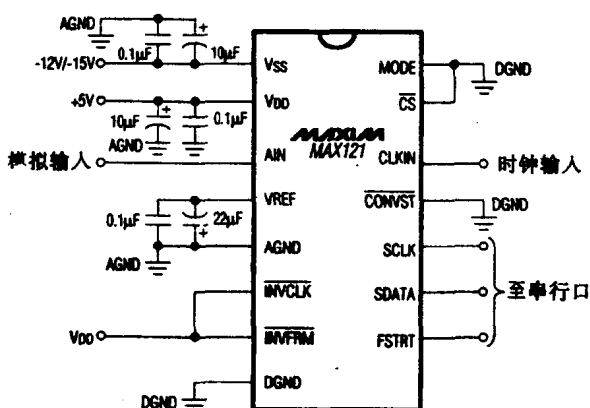


图 1.3 MAX121 最简单的工作电路(连续转换模式)

2. 模拟输入跟踪/保持

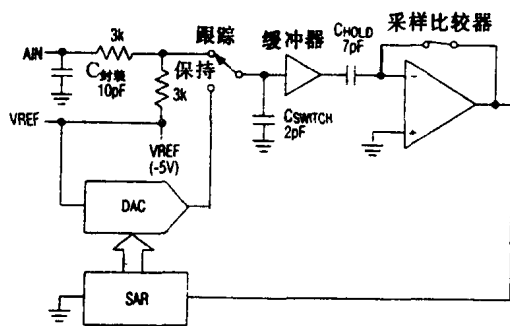


图 1.4 等效输入电路

图 1.4 所示的等效输入电路,给出 ADC 的模拟比较器的采样结构。内部缓冲器给保持电容充电,以减小转换期间所要求的采集时间。模拟输入端呈现 $6\text{k}\Omega$ 输入电阻及与其并联的 10pF 电容。

在两次转换之间,缓冲器输入通过输入电阻连接到 AIN 端。当转换开始时,缓冲器与 AIN 端断开,对输入信号采样。在转换结束时,缓冲器输入端又连接到 AIN 端,而且保持电容跟踪输入电压。

无论何时,只要转换没有进行,T/H 就处于跟踪模式。在转换开始以后,保持模式启动时间接近 10ns (窗口延迟)。从一次转换到下一次转换延迟变化的典型时间为 30ps (窗口抖动)。(跟踪/保持模式和三种不同接口模式的接口时序见图 1.9~图 1.11。)

3. 内部基准源

MAX121 -5.00V 掩埋式齐纳二极管基准源作为内部 DAC 的偏置。基准源可由 VREF 引脚输出,使用时必须加一个 $0.1\mu\text{F}$ 瓷介电容和一个 $22\mu\text{F}$ 或者更大的电解电容旁路到模拟

地。电解电容的等效串联电阻(ESR)必须小于 $100\text{m}\Omega$ 。Sanyo 的有机半导体电容是较合适的电容。

合适的旁路电容可减小基准源噪声并且在高频时保持低阻抗。内部基准源的输出缓冲可从外部负载吸入 5mA 电流。

如果外部基准源的电压范围为 $-5.05\text{V}\sim-5.10\text{V}$ ，那么此基准电压可用来对 MAX121 的内部基准源进行过压驱动。外部基准源应能吸入不小于 5mA 的电流。外部基准源也需要旁路电容。

4. 外部时钟

MAX121 工作时要求一个与 TTL、CMOS 电平兼容的时钟。当工作于模式 1 或者模式 2 (见“工作模式”)时,时钟频率的范围从 0.1MHz 到 5.5MHz 。当工作于模式 3(连续转换模式)时,为满足 2 个时钟周期 400ns 采集时间的要求,最大时钟频率限制在 5MHz 。由于内部 T/H 电压下降速率的限制,所有模式的时钟频率不应低于 0.1MHz 。

5. 输出数据格式

转换结果以 16 位串行数据流输出,前 14 位为数据位(首先为 MSB),后 2 位为零。输出数据为二进制补码形式。在 CLKIN 的上升沿,数据在 SDATA 端同步输出。

输出数据可用 FSTRT 或者 SFRM 输出来分帧。FSTRT(平常为低)先于 MSB 1 个时钟周期变为高。FSTRT 的下降沿指示 SDATA 端输出 MSB。

SFRM 输出(当 $\overline{\text{INVFRM}} = V_{\text{DD}}$ 时通常为高)变为低的同时,MSB 出现在 SDATA 端。16 个时钟周期以后 SFRM 变回高电平。通过使 $\overline{\text{INVFRM}}$ 输入接到数字地,可反转 SFRM 的极性。要求每次转换最少为 18 个时钟周期,以获得有效 SFRM 输出。

如果有几个器件共用串行总线,可以参看图 1.5 的数据存取和数据保持时序。数据存取时和数据保持时的负载电路分别如图 1.6 和图

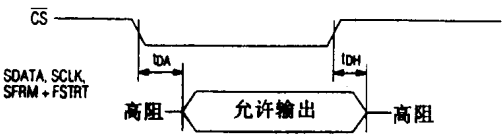


图 1.5 数据存取和数据保持时序

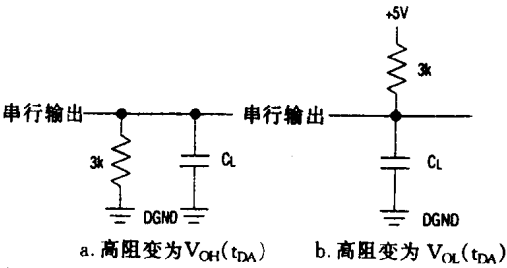


图 1.6 数据存取时的负载电路

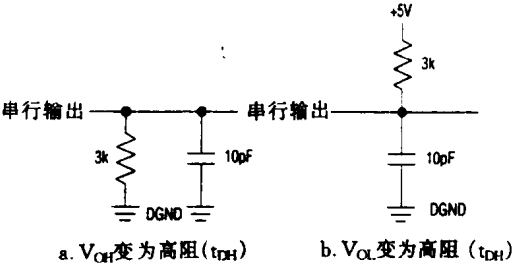


图 1.7 数据保持时的负载电路

1.7 所示。

1.1.4 数字接口

MAX121 的串行接口与 SPI 和 QSPI 串行接口兼容。另外,两个分帧信号(FSTRT 和

SFRM)使得 MAX121 很容易与大多数数字信号处理器(DSP)接口,而不需要外部链接逻辑电路。 $\overline{\text{INVCLK}}$ 输入使 SCLK 相对于 CLKIN 反相,而 $\overline{\text{INVFRM}}$ 输入使 SFRM 输出反相。这些控制信号允许 MAX121 与很多带有不同串行接口标准的器件直接接口。MAX121 与 SPI、QSPI 和几种 DSP 器件接口的详细说明见 1.1.5 使用说明一节。

1. 定时和控制

MAX121 有三种工作模式(其时序如图 1.9~图 1.11 所示),对它们的讨论见“工作模式”一节。

在模式 1 中, $\overline{\text{CONVST}}$ 输入用来启动转换。当 MAX121 由 DSP 控制时,使用这个模式。此模式也用于模拟输入需精确控制采样时间的场合。

在模式 2 中, $\overline{\text{CS}}$ 输入用来启动转换。当几个器件复用同一串行数据总线时,这种模式非常有用。因为当 $\overline{\text{CS}}$ 为高时,MAX121 的输出处于高阻状态。

模式 3 是连续转换模式。这种模式用于数据记录,以及用于 MAX121 通过一个先进先出(FIFO)缓冲器直接与存储器相连的场合,或者直接与直接存储器存取(DMA)口相连的场合。

在所有三种工作模式中,都是由 $\overline{\text{CS}}$ 或者 $\overline{\text{CONVST}}$ 的输入启动转换。这两个输入信号必须为低,才能发生转换。图 1.8 显示了转换电路的逻辑等效电路。转换进行中不能再启动。

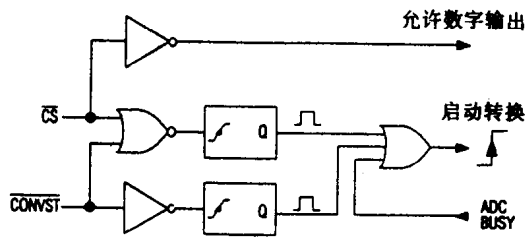
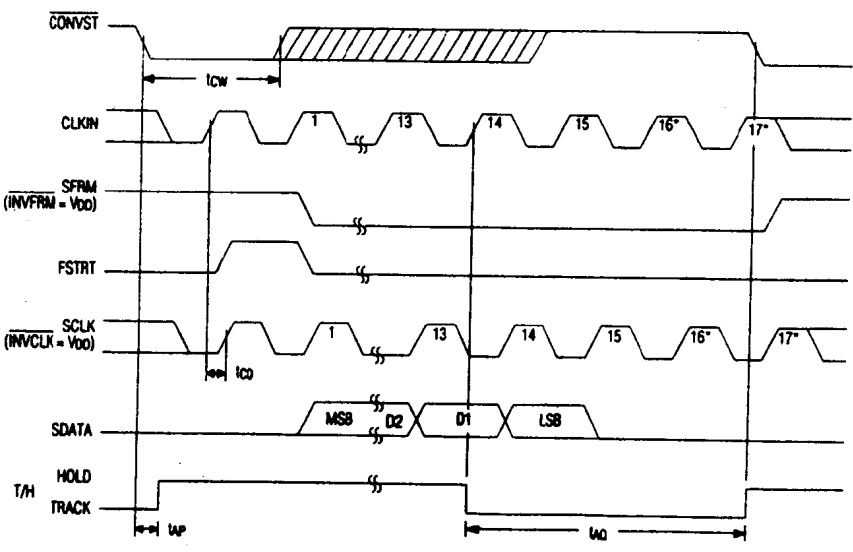


图 1.8 转换控制逻辑



* 如果不需要 SFRM 信号,这两个时钟周期可以省去。

图 1.9 $\overline{\text{CONVST}}$ 启动转换的时序(模式 1)

2. 工作模式

(1) 模式 1: $\overline{\text{CONVST}}$ 启动转换 ($\text{MODE} = V_{\text{DD}}$, $\overline{\text{CS}} = \text{DGND}$)

图 1.9 所示为模式 1 的时序。在这个模式中, $\overline{\text{CONVST}}$ 输入启动转换。

$\overline{\text{CONVST}}$ 输入的下降沿使 T/H 进入保持模式, 并且在逐次比较寄存器 (SAR) 中启动一次转换。FSTRT (通常为低) 在下一个时钟的上升沿变为高, 并且持续一个时钟周期保持高。在下一个时钟上升沿, FSTRT 变为低并且 SFRM 输出变低 ($\overline{\text{INVFRM}} = V_{\text{DD}}$), 指示 MSB 已经准备好可被锁存。SFRM 保持 16 个时钟周期的低电平 (14 个数据位加 2 位尾随的零)。

当第 14 位 (D0) 由 SDATA 端输出后, T/H 放大器回到跟踪模式。在满足 400ns 的最小采集时间以后, $\overline{\text{CONVST}}$ 输入可启动新一次的转换。

启动转换时 $\overline{\text{CS}}$ 必须为低。在 MAX121 与单独使用的串行口接口的应用中, $\overline{\text{CS}}$ 可接到 DGND。在 MAX121 与复用的串行总线接口的应用中, $\overline{\text{CS}}$ 可从外部驱动为低, 以允许转换; 或者驱动为高, 使串行输出处于高阻状态。

(2) 模式 2: $\overline{\text{CS}}$ 启动转换 ($\text{MODE} = V_{\text{DD}}$, $\overline{\text{CONVST}} = \text{DGND}$)

模式 2 的时序如图 1.10 所示。在模式 2 中, $\overline{\text{CS}}$ 启动转换和打开串行输出端。在 MAX121 与其它器件共用输出数据总线的场合, 模式 2 非常有用。当 $\overline{\text{CS}}$ 为高, MAX121 被禁止, 并且它的串行输出 (SCLK、SDATA、SFRM 及 FSTRT) 处于高阻状态。

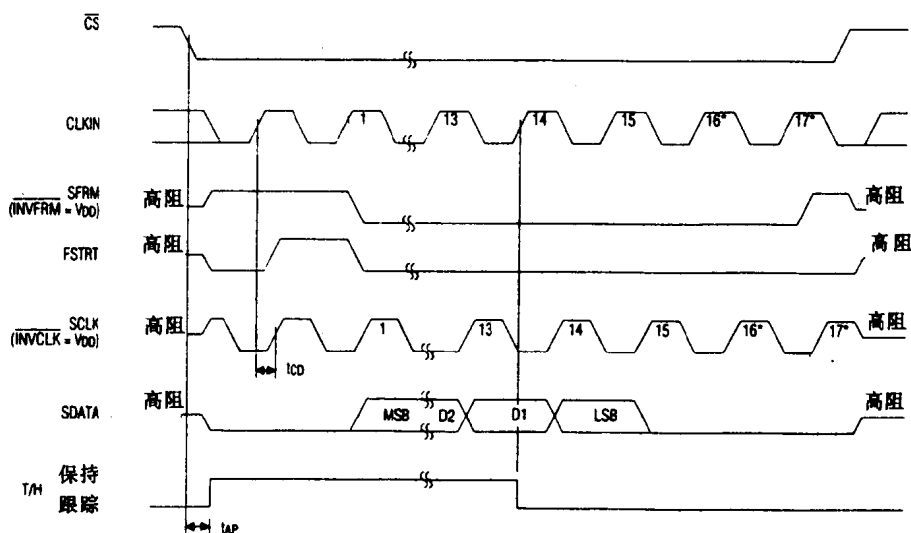


图 1.10 $\overline{\text{CS}}$ 启动转换的时序 (模式 2)

$\overline{\text{CS}}$ 输入的下降沿使 T/H 进入保持状态, 并在 SAR 中启动转换。FSTRT 和 SFRM 输出可用于输出数据分帧, 如模式 1 中所述。在转换持续时间内, $\overline{\text{CS}}$ 必须保持低。

当第 14 位 (D0) 由 SDATA 端输出后, T/H 放大器回到跟踪模式。在满足 400ns 采集时间以后, $\overline{\text{CS}}$ 输入可启动一次新的转换。

(3) 模式 3: 连续转换模式 ($\overline{\text{CONVST}} = \overline{\text{CS}} = \text{MODE} = \text{DGND}$)

在不要求精确控制采样时间的应用中, 例如数据记录等, MAX121 可工作在连续转换模