

21世纪

高等院校计算机系列教材

计算机硬件 技术基础

(第二版 · Pentium版)

艾德才 等编著



计算机组成与系统结构

计算机硬件 技术基础

(第 2 版 · Pentium4C)

2007 年 10 月

清华大学出版社

9
713.03-43
A19

21 世纪高等院校计算机系列教材

计算机硬件技术基础

(第二版·Pentium 版)

艾德才 等编著

本书附盘可从本馆主页 <http://lib.szu.edu.cn/>
上由“馆藏检索”该书详细信息后下载,
也可到视听部复制

中国水利水电出版社

内 容 提 要

本教材是我国国内首册以 Pentium 为平台的“计算机硬件技术基础”教材,其内容丰富、系统、新颖、完整,反映了当今微处理机领域的新技术、新潮流,是作者多年教学经验和智慧的体现。

“计算机硬件技术基础(第二版·Pentium 版)”,是在 2000 年 4 月出版的第一版“计算机硬件技术基础”的基础上精心修改而成。是以当今最杰出的 32 位微处理机 Pentium 为平台,把 Pentium 微处理机的体系机构、系统原理、流水线技术、分支转移预测技术,超标量执行技术、分段、分页存储管理技术,高速缓冲存储器 Cache 技术,浮点技术,总线技术,中断、接口部件,数/模、模/数转换及汇编程序设计语言等先进的内容融为一体。形成一个完整的、系统的计算机硬件技术教学内容,可以使学生在学硬件技术基础时感到自然、流畅。

本书反映了微处理机领域技术发展的最新水平与趋势,其内容充分体现了计算机硬件技术的知识性、系统性与先进性的统一。每章之后均配有习题,供读者自学自测用。

为便于教师备课和学生学习,本书还特别配备了一张用 FrontPage、Flash 5.0 制作的带有动画的教学课件光盘,对教师的教学和学生的学习可起到事半功倍的作用。

本书可作为高等院校非计算机本科各专业的计算机硬件技术基础、微机原理及接口技术教学用书,也可作为普通高等院校计算机专业本科、专科各专业作为微机原理及接口技术的教学用书及培训教材。

图书在版编目(CIP)数据

计算机硬件技术基础/艾德才等编著. —2 版. —北京:中国水利水电出版社,2003

21 世纪高等院校计算机系列教材

ISBN 7-5084-1281-8

I. 计… II. 艾… III. 硬件—高等学校—教材 IV. TP303

中国版本图书馆 CIP 数据核字(2003)第 007823 号

书 名	计算机硬件技术基础
作 者	艾德才 等编著
出版、发行	中国水利水电出版社(北京市三里河路 6 号 100044) 网址: www.waterpub.com.cn E-mail: mchannel@public3.bta.net.cn (万水) sale@waterpub.com.cn 电话: (010)63202266(总机)、68331835(发行部)、68359168(万水)
经 售	全国各地新华书店
排 版	北京万水电子信息有限公司
印 刷	北京蓝空印刷厂
规 格	787×1092 毫米 16 开本 21 印张 505 千字
版 次	2003 年 3 月第一版 2003 年 3 月北京第一次印刷
印 数	0001—5000 册
定 价	29.50 元(含多媒体课件光盘 1 张)

凡购买我社图书,如有缺页、倒页、脱页的,本社发行部负责调换
版权所有·侵权必究

前 言

为尽快实现教育部提出的 21 世纪计算机基础教育要上一个新台阶的宏伟目标,落实高等院校在计算机基础教学上达到三个层次的基本要求,根据教育部提出的在计算机基础教学内容和体系上应有明显特色精神,而编写了本教材。本教材充分反映了教学内容和课程体系改革成果,解决了在教学上急需反映当代科技、文化最新成就教材的局面。

本书是在第一版“计算机硬件技术基础”的基础上修订而成。是按照教育部“十五”规划教材要求的内容安排的。全书不仅包括有计算机的基本概念、基本知识,更重要的是其内容与众不同,本书所反映的是当今微处理机领域内新设计、新技术、新思想、新潮流。

本教材第二版是一本集基础性、知识性、系统性、先进性于一体的全新教科书。本书以现代最优秀的 32 位微处理机 Pentium 为平台,把微处理机领域采用的最先进思想技术展示给读者,特别突出了微机领域里的新知识、新技术,对流水线操作这一新技术作了详尽描述,以启迪学生的智力,开阔眼界。让读者从中可领略到微处理机内部那些隐含的、奇妙的、神秘性的东西。在编写本教材时,遵照教育部对计算机教材的要求,时时处处注意到教材内容的知识性、先进性和系统性的特点。

知识性:本书涵盖了目前世界上微机领域内最先进的技术及知识,包括表现微机卓越性能的几大技术:如分支转移预测技术,超标量执行技术,微机的流水线操作技术,高速缓冲存储器技术,分段存储管理技术,分页存储管理技术,浮点数据处理技术,高速总线传输技术等。是它们构成了各种高性能软件的载体。

先进性:计算机技术飞速发展,新技术层出不穷。本教材的教学内容也是紧跟世界计算机技术潮流,给天真烂漫的渴望知识的学生以最新知识,让他们花了精力和时间,经过努力后学到的是世界最先进的知识,让学生知道目前微机领域里的顶尖技术及其实现过程,以启迪学生的想象力、创造力。本教材按照教育部的要求,根本没有那些陈旧的、落后的“爷爷教材”式的内容。

系统性:计算机本身就是一个由硬件和软件组成的庞大的复杂的系统。其内包括有丰富的知识和先进的技术,由于我国的优选机型是以 Pentium 为平台的各种品牌的微机,目前流行的系统软件和各种应用软件中的绝大多数是以 Pentium 为平台开发出来的,学习完计算机软件知识后,再学习计算机硬件知识,会对软件的载体——硬件及其组成、硬件的工作原理,以及软件是怎样依附于硬件的有一个认识上的飞跃,反过来又会对软件知识有更深层次的理解。最终达到对计算机系统(软件、硬件)基本知识融会贯通的目的。

本教材内容包括 Pentium 微处理机的体系结构、系统原理、分支转移预测技术、超标量执行技术、微机的流水线操作技术、Pentium 微处理机的存储管理、高速缓冲存储器 Cache、浮点部件、总线、中断、A/D 及 D/A 转换,以及 Pentium 微处理机的指令系统、汇编语言程序设计等。其中许多知识、内容都是在教材中首次出现,能及时反映微机领域里的最新知识。

本教材建议 48 学时,作者认为第二至第六章为本书核心内容,只要把核心知识、核心内容学完,学生在校期间就掌握了目前微机领域内的最先进的知识和微机发展趋势,其余各

章均可选讲选学。

为了便于教师备课、讲课和学生学习,本书还特别配备了一张教学课件光盘,是作者在天津大学多年讲授“计算机硬件技术基础”的基础上精心制作而成,可供各位同行选用。运行环境为 Windows 98、IE 5.0、FrontPage、Flash 5.0。其创意和动画效果均为上乘,教师的讲课效果和学生的学习效果会由于本课件的使用而增色。

《计算机硬件技术基础(Pentium 二版)》是作者在天津大学多年讲课之经验的基础上修改后重新编写而成,参加本书编写的还有张雅绮、张凤芝、刘捐献、胡敏、刘文丽、胡琳、高华芬、于健、刘桂芬、王桂月、刘桂凤、秦鹏、郭青,由艾德才教授审校了全部书稿。

出版本教材,是在计算机教育改革上进行的一次尝试,虽力图做好,但由于作者水平有限,难免有不足之处,殷切希望能得到广大同仁和读者的批评指正,尤其本书中出现的许多新技术新词汇,还有待读者、同仁不吝赐教,以便使本书的质量得到进一步提高。

编 者

2003 年 1 月于天津大学

目 录

第一章 微处理机系统概论	(1)
1.1 微处理机的发展	(1)
1.2 微处理机硬件结构	(6)
1.3 计算机数的表示	(25)
1.4 微型机主要性能指标	(31)
习题	(32)
第二章 Pentium 微处理机系统结构与原理	(33)
2.1 概述	(33)
2.2 复杂指令系统计算机和精简指令系统计算机	(35)
2.3 Pentium 微处理机寄存器	(37)
2.4 Pentium 微处理机 CPU 系统原理	(52)
2.5 Pentium 微处理机采用的新技术	(58)
2.6 流水线技术	(61)
2.7 Pentium 微处理机寻址方式	(68)
2.8 数据类型	(73)
习题	(76)
第三章 Pentium 微处理机的存储管理	(77)
3.1 概述	(77)
3.2 Pentium 微处理机的分段存储管理 ..	(81)
3.3 Pentium 微处理机的段转换	(86)
3.4 分页存储管理	(96)
3.5 页转换	(99)
3.6 页级保护	(105)
3.7 段与页转换组合	(107)
3.8 保护方式下的多任务处理	(109)
习题	(110)
第四章 高速缓冲存储器 Cache	(112)
4.1 Cache 存储器	(112)
4.2 Cache 配置方案	(115)
4.3 Cache 结构	(124)
4.4 Cache 操作方式	(126)
4.5 一致性协议	(131)
习题	(134)
第五章 浮点部件	(136)
5.1 概述	(136)
5.2 浮点部件体系结构	(138)
5.3 浮点流水线操作	(148)
5.4 计算基础	(151)
习题	(158)
第六章 总线	(159)
6.1 总线的概念	(159)
6.2 数据传送机制	(167)
6.3 总线周期	(173)
6.4 EISA 总线	(178)
6.5 VESA 总线	(182)
6.6 PCI 总线	(185)
习题	(193)
第七章 中断	(195)
7.1 中断的概念	(195)
7.2 异常与中断	(197)
7.3 允许及禁止中断	(200)
7.4 中断描述符表	(201)
7.5 中断任务和中断过程	(204)
7.6 错误代码	(207)
7.7 异常和错误小结	(208)
习题	(210)
第八章 外部设备	(211)
8.1 概述	(211)
8.2 键盘	(213)
8.3 鼠标	(216)
8.4 显示器	(221)
8.5 打印机	(228)
8.6 磁盘	(233)
8.7 光盘接口	(240)
8.8 其他多媒体输入接口	(247)
习题	(250)
第九章 模/数及数/模转换	(251)
9.1 概述	(251)
9.2 D/A 转换	(252)
9.3 D/A 转换器的主要技术指标	(257)
9.4 A/D 转换器	(258)

9.5 A/D 转换器的主要技术指标	(262)	10.2 汇编语言程序结构	(279)
9.6 D/A 芯片介绍	(263)	10.3 汇编程序设计	(304)
9.7 A/D 芯片介绍	(268)	习题	(318)
习题	(272)	附录	(319)
第十章 汇编语言程序设计	(273)	参考文献	(328)
10.1 汇编语言基础	(273)		

第一章 微处理机系统概论

1.1 微处理机的发展

微处理机出现于 20 世纪 70 年代初,是大规模集成电路发展的产物。在这以前,计算机的发展经历了电子管计算机时期、晶体管计算机时期、中小规模集成电路计算机时期。大规模集成电路于 1970 年研制成功,并开始以它作为计算机的主要功能部件。此时计算机进入了大规模集成电路时期,计算机的微型化成为可能。

微型计算机的发展是以微处理机的发展来表征的。将传统计算机的运算器和控制器集成在一块大规模集成电路芯片上作为中央处理部件(CPU),称为微处理机。微型计算机是以微处理机为核心,再配上存储器、接口电路等芯片构成的。

微处理机一经问世,就以体积小、重量轻、价格低廉、可靠性高、结构灵活、适应性强和应用面广等一系列优点占领世界计算机市场并得到广泛应用,成为现代社会不可缺少的主要工具。

1946 年,世界上第一台电子数字计算机 ENIAC 在美国宾州诞生;同年,贝尔实验室的 Schockley 博士发明了被誉为“20 世纪最伟大发明”的晶体管;今天,Internet 盛行、信息高速公路初见端倪,信息技术在近半个世纪内以令人炫目的速度繁衍、演化着。在这场改变人类生存方式的变革中,CPU(Central Process Unit)以其作为计算机“大脑”和“心脏”这一核心地位而始终处于变革风暴的前沿。

下面就以 Intel 产品为例来说明 CPU 的发展。正是由于 IBM 选定了 Intel 的芯片作为其个人计算机 IBM PC 的 CPU,从此 Intel 的发展之路在很大程度上反映了 CPU 发展之路、PC 机的发展历史。

1965 年,摩尔(G. Moore)经统计发现,集成电路内芯片的晶体管数目,几乎每隔 18 个月到 24 个月,其集成度就要翻一番。这条未经严格证明但又千真万确的“金科玉律”,经过近 30 年的检验,始终表现出令人惊异的准确性。

1. 全球第一块微处理器——4004

Intel 于 1971 年顺利开发出全球第一块微处理器——4004 芯片。这项突破性的发明当时被用于一种计算器中。这一创举开始了人类将智能内嵌于电脑和无生命设备的历程。

4004 主要用来处理算术运算,它集成了 2300 多个晶体管,具有 4 位带宽,工作频率为 108kHz,寻址空间只有 640B。这些参数和当今流行的 Pentium II、Pentium III 相比,简直就是“小巫见大巫”了,但它对整个微处理机领域的影响,却远在后者之上。

2. 新一代 8 位微处理器——8080

随后,Intel 加大了在微处理器上的开发研制力度,在 1974 年又推出了新一代 8 位微处理器——8080。8080 集成了 6000 个晶体管,其时钟频率为 2 MHz。8080 是一个划时代的产品,它的诞生,使得 Intel 有了自己真正意义上的微处理器,也诞生了以 8080 为 CPU 的全球

第一台微处理机——Altair。同时也催生了 IT 界另外一对耀眼的明星——Steve Jobs 和采用 Motorola 6502 微处理器的 Apple II 电脑。

3. 第一代微处理机——16 位的 8086 CPU

Intel 分别于 1978 年和 1979 年推出了 16 位 CPU——8086。它的出现成为 20 世纪 70 年代微处理机发展过程中的重要分水岭。

8086 是真正 16 位 CPU,其内集成进了 29000 个晶体管,主频速率达 5 MHz/8 MHz/10 MHz,寻址空间达到了 1 MB,第一次超过 640 KB。8088 是 8086 的一个简化版本,时钟频率为 4.77 MHz,它将 8 位数据总线独立出来,减少了管脚,因此成本也较低。1979 年,Intel 的这两款 CPU,得到蓝色巨人 IBM 的青睐,由于 IBM 采用 Intel 的 8086 与 8088 作为个人计算机 IBM PC 的 CPU,个人计算机 PC 时代从此诞生。

IBM 以 Intel 的 8086 与 8088 为硬件平台,加之又配备上比较完美的操作系统和相对丰富的应用软件,使得以 Intel 16 位 8086 为平台的 PC 机成为第一代微处理机的典型代表。

4. 第二代微处理机——16 位的 80286 CPU

80286 芯片于 1982 年 2 月 1 日正式发布,总线带宽为 16 位,集成了 13 万多个晶体管,因此性能也有了很大的提高,主频达到了 20 MHz。但它真正的闪光点在于:第一,它首次提出了实方式和保护方式这两种对 CPU 不同的操作方式。保护方式的提出使得 80286 突破了 8086/8088 受 16 位地址总线制约而不能遍访 1 MB 以上的存储空间这一关键约束,而 80286 的 24 位地址总线使得它可以访问到 16 MB 地址空间;另外,由于引进了段描述符表的概念,80286 可以访问 1GB 的虚拟地址空间,它可以将 1GB 虚拟空间中的任务映射到 16 MB 空间中去,从而使多任务并行处理成为可能。这对后来的多任务操作系统的普及是至关重要的。第二,80286 是第一款“100%完全向下兼容”的 Intel 微处理机。

5. 第三代微处理机——32 位的 80386 CPU

1985 年 10 月,Intel 推出它的第三代微处理机——32 位的 80386DX。80386DX 是一块集成进了 27.5 万个晶体管的全 32 位微处理机,其时钟频率达到 33 MHz,数据总线和地址总线均为 32 位,具有 4GB 的物理寻址能力。而由于在芯片内部集成了分段存储管理部件和分页存储管理部件,它能够管理高达 64TB 的虚拟存储空间;另外,它还提供了一种称为“虚拟 8086”的工作方式,使得芯片能够同时模拟多个 8086 处理机,以同时运行多个 8086 应用程序,从而保证了多任务处理能够向下兼容。为了加快浮点操作速度,与此同时还成功地推出了数值协同处理器——80387(亦称浮点运算部件)。80386 的成功为日后 486、Pentium 的研制奠定了技术基础。

6. 第四代微处理机——32 位的 80486 CPU

80486 微处理机于 1989 年 4 月正式发布。这是一款在一片芯片内集成进了 120 万个晶体管的 CPU,是 Intel 第一次将微处理机的晶体管数目突破 100 万只。它不仅把浮点运算部件集成进芯片之内,同时还把一个其规模大小为 8 KB 的一级高速缓冲存储器 Cache 也集成进了 CPU 芯片内。这种集成极大地加快了 CPU 处理指令的速度,使指令平均执行时间从 386 的约 4.5 个周期降至 486 的约 1.8 个周期。芯片的整数处理部件采用是 RISC 结构,以加速处理单一指令的速度,而芯片内部其他方面则保留 CISC 原样,用以处理复杂的指令,并保证其兼容性。此外,486 引进了时钟倍频技术(即用一种特殊的电路使得大多数内部部件以输入时钟的倍频运行,因而能使装在 Cache 中程序的运行速度快一倍。但其内部总线仍

以外部时钟的频率工作,使得 486DX 可以和低速器件相连),从而使主频超过 100 MHz 变成可能。倍频技术在 Intel 后辈 CPU 中一直被沿用。这些在当时非常先进的技术,使 80486 不仅比 80386 快了许多,并且在很多方面也丝毫不逊色于当时的 RISC 芯片。

7. 第五代微处理机——32 位的 Pentium

Intel 在 1993 年推出了全新一代的高性能处理机 Pentium。Pentium 是拉丁文“五”(Pente)和元素周期表的公用后缀——IUM 组合而成。其寓意是指 Pentium 为该公司的第五代产品,人们为它起了一个相当好听的中文名字“奔腾”。Pentium 芯片内部集成进了 310 万个晶体管,单是最初版本的 66 MHz 的 Pentium 运算性能,就比 33 MHz 的 80486 DX 高出 3 倍多,而 100 MHz 的 Pentium 则比 33 MHz 的 80486 DX 快 6~8 倍。较之后辈的 Pentium,这种 Pentium 又叫经典奔腾(Classic Pentium)。

作为世界上第一个 586 级处理机,Pentium 也是第一个超频最多的处理机,由于 Pentium 的制造工艺优良,所以整个系列的 CPU 的浮点性能也是 CPU 中最强的,可超频性能最大。Pentium 家族里面的频率有 60/66/75/90/100/120/133 /150/166/200 MHz, CPU 的内部频率则是从 60 MHz 到 66 MHz 不等。值得一提的是,从主频为 75 MHz 开始,CPU 的插槽技术正式从以前的 Socket 4 转换到同时支持 Socket 5 和 Socket 7,其中 Socket 7 还一直沿用至今。而且在 Pentium CPU 内部配置了其大小为 16 KB 的一级高速缓冲存储器 Cache,这样能使 Pentium 的处理能力更加强大。

8. 高能奔腾(Pentium Pro)

Intel 于 1996 年推出了新 x86 系列 CPU——Pentium Pro。Pentium Pro 芯片内部集成进了 550 万个晶体管,内部时钟频率为 133 MHz,处理速度几乎是 100 MHz 经典 Pentium 的 2 倍。Pentium Pro 内的一级(片内)高速缓冲存储器 Cache 大小为 16 KB,其中 8 KB 为指令 Cache、8 KB 为数据 Cache。另外,在 Pentium Pro 的一个封装中除 Pentium Pro 芯片外还包括有一个 256 KB 的二级 Cache 芯片,两个芯片之间用高频宽的内部通信总线互连,处理机与高速缓冲存储器 Cache 的连接线路也被安置在该封装中,这样就使高速缓冲存储器 Cache 能更容易地运行在更高的频率上。主频 200 MHz 的 Pentium Pro CPU 的 L2 二级 Cache 就是运行在 200 MHz 时钟频率之下,也就是说,二级 Cache 与处理机同频运行。这样的设计令 Pentium Pro 达到了最高的性能。而 Pentium Pro 最引人注目的地方是,它采用了一项被称之为“动态执行”的创新技术,这是继 Pentium 在超标量体系结构上实现突破之后的又一次飞跃。

9. 多能奔腾(Pentium MMX)

Intel 于 1996 年底又推出了 Pentium 系列的改进版本,也就是我们平常所说的 Pentium MMX(多能奔腾)。MMX 技术是 Intel 最新发明的一项多媒体增强指令集技术,它的英文全称可以翻译成“多媒体扩展指令集”。MMX 是 Intel 公司在 1996 年为增强 Pentium CPU 在音像、图形和通信应用方面而采取的新技术,它为 CPU 增加了 57 条 MMX 指令,除了集中增加 MMX 指令外,还将 CPU 芯片内的高速缓冲存储器 Cache L1 由原来的 16 KB 增加到 32 KB(16 KB 指令 Cache + 16 KB 数据 Cache),因此带有 MMX 功能的 CPU 比普通 CPU 在运行含有 MMX 指令的程序时,处理多媒体的能力提高了 60% 左右。MMX 技术不但是一个创新,而且还开创了 CPU 开发的新纪元。在 1999 年,Pentium MMX 是最受欢迎的微处理机,Pentium MMX 系列的频率主要有三种:166/200/233 MHz,一级 Cache 都是 32 KB,核心电压 2.8 V,倍频分别为 2.5、3、3.5,插槽都是 Socket 7。

10. 二代奔腾 Pentium II

1997年5月, Intel推出了与 Pentium Pro 同一个档次的 Pentium II。Pentium II 有一系列的不同档次的产品, 其中第一代的产品就是 Pentium II Klamath 芯片。作为 Pentium II 的第一代芯片, 它运行在 66 MHz 总线上, 主频分 233 MHz、266 MHz、300 MHz 和 333 MHz 四种。由于它代表了 Pentium 系列机当时的最高性能, 所以将其称之为二代奔腾 Pentium。

Pentium II 采用了与 Pentium Pro 相同的核心结构, 从而继承了原有 Pentium Pro 处理机优秀的 32 位性能。Pentium II 虽采用了与 Pentium Pro 相同的核心结构, 但它加快了段寄存器写操作的速度, 并增加了 MMX 指令集, 以加速 16 位操作系统的执行速度。由于配备了可重命名的段寄存器, 因此 Pentium II 可以猜测地执行写操作, 并允许使用旧段值的指令与使用新段值的指令同时存在。在 Pentium II 里面, Intel 将 750 万个晶体管集成进其面积为 203 mm^2 的印模上。Pentium II 只比 Pentium Pro 大 6 mm^2 , 但它却比 Pentium Pro 多容纳了 200 万个晶体管。由于使用只有 $0.28 \mu\text{m}$ 的制造工艺, 因此加快了这些晶体管操作的速度, 从而使 Pentium II 达到了 x86 系列机前所未有的时钟速度。

在总线方面, Pentium II 处理机采用了双独立总线结构, 即其中一条总线连接到二级高速缓冲存储器, 另一条总线主要负责访问主存储器操作。然而 Pentium II 的二级高速缓冲存储器 Cache 实际上还是比 Pentium Pro 的二级高速缓冲存储器 Cache 慢一些, 这是因为由于 Pentium Pro 使用了一个双容量的陶瓷封装, Intel 在 Pentium Pro 中配置了板上的二级高速缓冲存储器 Cache, 可以与 CPU 一起运行在同一种时钟速度下。诚然, 这种方案的效率相当高, 可是在制造的成本方面却非常昂贵。为了降低生产成本, Pentium II 使用了一种脱离芯片的二级高速缓冲存储器, 可以运行在相当于 CPU 自身时钟速度一半的速度下。Intel 将 Pentium II 上的 L1 高速缓冲存储器 Cache 从 16 KB 加倍到 32 KB, 从而减少了对 L2 二级高速缓冲存储器 Cache 的调用频率。由于这一措施, 再加上更高的时钟速度, Pentium II (配有 512 KB 的 L2 二级高速缓冲存储器) 在 Windows NT 下性能比 Pentium Pro (配有 256 KB 的 L2 高速缓存) 超出大约 25%。

在接口技术方面, 为了获得更加大的内部总线带宽, Pentium II 首次采用了最新的 slot 1 接口标准, 它不再用陶瓷封装, 而是采用了一块带金属外壳的印制电路板。Pentium II CPU 内部集成进了 32 KB 片内 L1 高速缓冲存储器 Cache (16 KB 指令 Cache + 16 KB 数据 Cache), 57 条 MMX 指令, 8 个 64 位的 MMX 寄存器, 750 万个晶体管组成的核心部分。

11. Pentium III

应该把 Pentium III 称之为“多能奔腾二代处理机”(Pentium II Processor with MMX2 Technology)。Intel 于 1999 年 2 月发布了 Pentium III 芯片——Katmai, 作为第一款专为提高用户的互联网计算体验而设计的微处理机, 使用户能够尽享丰富的音频、视频、动画和栩栩如生的三维效果。针对不同需求, Pentium III 推出了移动 Pentium III 和 Pentium III Xeon (至强) 处理机。1999 年 10 月, Intel 还正式发布代号为“Coppermine”的新一代 Pentium III 处理机, 率先采用 $0.18 \mu\text{m}$ 工艺技术, CPU 主频更达到 733 MHz, 芯片内集成进了 2800 万个晶体管, 体积更小, 耗能更低而性能更强。大幅提高了浮点运算能力, Pentium III 由于增加了 MMX 指令, 其浮点运算和三维处理方面能力明显增强。

Pentium III 所带来的最重要的技术创新之一就是增加了 71 条称为互联网 SSE (Streaming SIMD Extensions, 直译为数据流单指令多数据扩展) 的指令和处理机序列号。SIMD 意为单指

令多数据操作,它是高效率运算得以实现的基础。简单地说,SIMD 技术就是让 PentiumⅢ用一条指令完成以往需四条指令才能完成的任务,即在相同的时间周期内,PentiumⅢ可以处理 4 倍于原来的浮点运算数据。在高速缓冲存储器 Cache 方面,PentiumⅢ还是 32 KB 的 L1 (一级 Cache)和 512 KB 的 L2(二级 Cache),L2(二级 Cache)的工作频率是 CPU 内核工作频率的一半,其余指标和 PentiumⅡ相同。

12. Pentium 4

Pentium 4 是 Intel 新一代高性能 32 位微处理机,在体系结构上,Pentium 4 完全不同于它的前辈机 PentiumⅡ和 PentiumⅢ。PentiumⅡ和 PentiumⅢ采用的是与 Pentium Pro 相同的 P6 结构形式,而 Pentium 4 采用的则是 NetBurst 的新式处理机结构。采用 NetBurst 机构是为了加快以突发方式传送数据速度,如流媒体、MP3 播放程序和视频压缩程序等的传送速度。专家们指出:“该设计意味着从传统整数运算性能(如标准的商业应用程序)向媒体运算性能变迁的重大革新”。但是 NetBurst 仍然是由开发 P6 的原班人马完成的。

Pentium 4 的“NetBurst”的新结构,可以更好地处理目前互联网用户的需求。Pentium 4 在数据加密、视频压缩和对等网络等方面的性能都有较大幅度的提高。它采用的新技术主要包括以下几个方面。

(1) 快速执行引擎:一种能以比微处理机快 2 倍的速度运行的程序,用于频繁处理诸如加、减运算之类的重复任务。

(2) 执行追踪缓存:一个专用的缓冲存储器,用来储存和转移高速处理所需的数据。

(3) 高级动态执行:可以使微处理机识别平行模式,并对要执行的任务区分先后次序,以提高整体性能。

(4) 400 MHz 的系统总线:可以使数据以更快的速度进出微处理机。

144 条新增的指令:主要用来增强微处理机在视频和音频等方面的多媒体性能。

Pentium 4 采用的是超流水线技术,它的指令流水线深度达到了 20 级,是 P6 结构的 2 倍。Pentium 4 新的超级流水线技术使 CPU 指令的运算速度成倍增长,所以在同一时间可以执行更多的指令。另一功能是,高级动态执行 ADE 使在流水线中所能处理的指令比 PentiumⅢ多 3 倍以上,并合理地预测指令分支转移。ADE 就像一个不知道确切解决办法而试图通过获取所需数据来提供帮助的得力助手。假如预测失败的话,这种累计的效果将会降低运算性能。在执行办公应用程序时这种错误的分支预测会经常出现。

Intel 将系统总线速度提高到 400 MHz,而最快的 PentiumⅢ系统总线也只有 133 MHz。为保证指令在从内存储器到 CPU 的传输过程中不会被清除,在其他指令完成时,新的执行追踪的高速缓冲存储器(Execution Trace Cache)会保存已解码的指令。一种所谓的双路算术运算逻辑运算部件(ALU)在进行快速整数运算时,其运行速度是 CPU 其他部件的 2 倍。在更高的时钟频率下,它可以使所有应用程序(包括文字处理软件以及电子表格软件)的执行速度更快。目前并不能确定究竟是什么原因导致了应用程序的测试性能提高甚微,但是,可以认为分支转移的错误预测可能是其中原因之一。

最后,Pentium 4 引进了为加速执行各种应用程序而设计的、包含 144 条多媒体及图形指令的 SIMD Extension 2 (SSE2)。一些 SSE2 指令提高了语音、视频、图像编辑和加密的处理速度。除非程序员编写了能充分利用这些指令的软件,否则用户是不会感到 Pentium 4 性能提高了。据说 Microsoft 将在 DirectX 8 驱动程序中增加对 SSE2 的支持。

1.2 微处理机硬件结构

从第一台电子计算机问世以来,它的更新换代实质上是硬件的更新换代。但无论如何变化,就其基本工作原理而言,都是存储程序控制的原理,其基本结构属于冯·诺依曼型计算机,即电子计算机。它至少应由运算器、控制器、存储器、输入设备和输出设备五部分组成。原始的冯·诺依曼机在结构上是以运算器和控制器为中心,但随着计算机系统结构的设计实践和发展,已逐步演变到以存储器为中心的结构。其基本结构如图 1.1 所示。

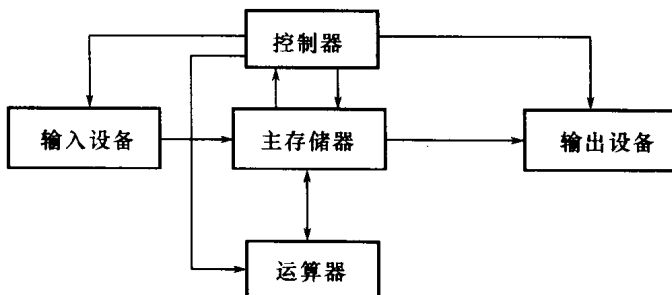


图 1.1 计算机基本结构

1.2.1 寄存器

寄存器是中央处理器(CPU)中的一个非常重要的部件,根据其功能和作用,寄存器可以分为以下几类:① 基本寄存器;② 系统级寄存器;③ 浮点寄存器;④ 调试和测试寄存器等。这里着重介绍基本寄存器,包括通用寄存器、指令指针寄存器、标志寄存器和段寄存器。

1. 通用寄存器

以 80486 为例,共配置了 8 个 32 位的通用寄存器,如图 1.2 所示。这 8 个 32 位的寄存器不仅可以保存 32 位数据,以便支持 32 位的数据操作,还可以进行 16 位的操作,以便与 Intel 系列 16 位机兼容。所以可以把这 8 个 32 位通用寄存器的低半段看成是 8 个 16 位的通用寄存器。

31	16 15	0	
			EAX 累加寄存器
			EBX 基址寄存器
			ECX 计数寄存器
			EDX 数据寄存器
			ESI 源变址寄存器
			EDI 目标变址寄存器
			EBP 基址指针寄存器
			ESP 堆栈指针寄存器

图 1.2 通用寄存器

在进行地址计算和进行绝大多数算术运算及逻辑运算时,这 8 个寄存器都可以使用,只有少数几条指令要使用专用寄存器保存其操作数。

2. 指令指针寄存器 EIP

指令指针寄存器是一个 32 位寄存器,如图 1.3 所示。在指令指针寄存器内存放的是当前代码段内下一条要执行指令的偏移量。这个偏移量是相对于目前正在运行的代码段寄存器 CS 而言的。偏移量加上当前段的地址,形成了下一条指令的地址。当 80486 在 32 位操作方式下运行时,就采用 32 位的指令指针寄存器。若 80486 是工作在其他方式下时,就用 16 位指令指针寄存器,用于 16 位寻址方式。

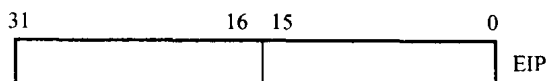


图 1.3 指令址针寄存器

由指令指针寄存器的性质决定了程序设计人员不能直接使用这个寄存器。它是由控制转移类指令、中断处理过程和异常事故处理过程隐含地控制着的。

3. 标志寄存器

标志寄存器是一个 32 位寄存器,如图 1.4 所示。它的作用是用来存放有关 80486 微处理机的状态标志信息、控制标志信息及系统标志信息。状态标志信息报告了算术运算类指令在执行完以后的机器状态。控制标志仅有一个 DF 标志,用来控制串操作过程中执行方向问题,即用来决定是给目标变址寄存器 EDI,源变址寄存器 ESI 增正值(增值)还是增负值(减值)的问题。系统标志信息用来控制输入/输出、屏蔽中断、调试、任务转换和控制保护方式与虚拟 8086 方式间的转换等操作。对应用程序来说,不要对标志寄存器所表示的标志表现出特别的要求,甚至企图改变它们的状态。对绝大多数系统来说,若通过应用程序改变系统标志寄存器中的标志状态都将引起一个异常事故。

其中 AC 标志位为 1 时,允许对没有对准的数据进行对准检查,既可以是对单个字进行对准检查,也可以对双字,甚至 4 字进行对准检查。若发现在进行存储器操作时出现没有按边界对准情况,就发生数据访问异常事故,并把这种异常事故编号为异常事故 17。若 AC 位为 0,则不检查。

标志位 17 是虚拟 8086 方式位 VM。若 VM 位被置成 1,表示将微处理机置于虚拟 8086 方式下运行,此时 80486 微处理机就模拟 8086 微处理机的运行环境,使全部操作就像在 8086 处理机上运行一样。

标志寄存器中的位 16 是恢复标志位 RF。若将这位置成 1,则暂时禁止调试异常事故,而在一次调试异常事故之后又没有立即引发出其他调试异常事故的情况下,还可以重新启动被中断指令。在每条指令成功地执行完后总是自动地将 RF 位置成 0。

标志寄存器中的位 14 是嵌套任务标志 NT,在保护方式下常使用这个标志。当 80486 在发生中断和执行 CALL 指令时就有可能引起任务切换。若是由于中断或执行 CALL 指令而出现任务切换,则将嵌套任务标志位 NT 置成 1。若没有出现任务切换,则将 NT 位置 0。

标志寄存器中的位 13 和位 12 是输入/输出特权级标志位 IOPL,在保护方式下常使用这两位标志。由于输入/输出特权级标志共两位,它的取值范围只可能是 0、1、2、3 共 4 个值,

恰好与输入/输出特权级 0~3 级对应。在当前任务特权级 CPL 高于或等于输入/输出特权级时,就可以执行像 IN、OUT、INS、OUTS、STI、CLI 和 LOCK 等指令而不会产生异常事故 13。

标志寄存器中的位 11 是溢出标志位 OF,在带符号数操作时,若运算结果超过可表示的数的范围时,则 OF 位被置成 1,即当运算结果的符号位有进位或有借位情况出现,而最高位(符号位)又没有进位或借位输出时,就把 OF 位置成 1。在进行 8 位、16 位或 32 位操作时,就根据位 17、位 15 和位 31 有没有溢出来决定对 OF 位置位与否。

标志寄存器位 10 是定向标志位 DF。定向标志位 DF 规定在执行串操作过程中,对源变址寄存器 ESI 或目标变址寄存器 EDI 内容是增还是减。当定向标志位 $DF = 1$ 时,则寄存器减值。这就意味着,在对字符串进行处理时,其处理顺序是从高地址向低地址依次处理的,若 DF 值为 0,则寄存器增值,意味着在处理字符串时是从低地址向高端地址的顺序进行的。

标志寄存器中的位 9 是允许中断标志位 IF。其作用是允许或禁止某些外设中断。如果把允许中断标志位 IF 置成 1,则意味着把 80486 微处理机置于能对可屏蔽的中断请求给予响应的一种处理机工作方式。如果将允许中断标志位 IF 清 0,则禁止这些中断,允许中断标志位 IF 既不影响异常事故也不影响不可屏蔽中断。只有当前最高特权值和标志寄存器中位 13、位 12(输入/输出特权级)才能决定诸如清中断标志 CLI 指令、置允许中断标志 STI 指令、上托标志出栈 POPF 指令、中断返回指令 IRET 等是否能修改 IF 位的状态。

标志寄存器中的位 8 是自陷标志位 TF。当将自陷标志 TF 置成 1 时,意味着将微处理机置于一种用于调试的单步操作方式。在这种操作方式下,微处理机每执行完一条指令之后都要生成一种调试异常事故,这样就可以在程序运行时,对程序中的每条指令实施检查。如果将自陷标志位 TF 清 0 之后,且将断点地址装入调试寄存器 DR0~DR3,就会产生异常事故自陷。

标志寄存器中的位 7 是符号标志位 SF。当计算结果为负时,将其置成 1;若计算结果为正时,则将该位置成 0。当指令进行的是 8 位、16 位或 32 位数值操作时,它所反映的是位 7、位 15 和位 31 的状态。

标志寄存器中的位 6 是零标志位 ZF。当计算结果为零时则将该位置成 1,否则就将该位清零。

标志寄存器中的位 4 是辅助进位标志 AF。在用 BCD(二一十进制)进行算术运算时,就用该位来表示进位输出是否进入到 BCD 最低四位或者是否到 BCD 最低四位借位。该辅助进位标志位的使用,简化了用压缩的 BCD 数进行加法和减法运算过程,而不必再顾及操作数是 8 位、16 位或 32 位的。如果在进行加法时出现了进位,或在进行减法时出现了借位,就将 AF 位置成 1;否则将其清 0。

标志寄存器中的位 2 是奇偶校验标志位 PF,主要是在数据通信上对低 8 位进行奇偶校验时用。若进行偶数验,即操作结果的低 8 位中 1 的个数为偶数则将 PF 位置成 1;若进行奇校验,即操作结果的低 8 位中 1 的个数为奇数,则将该标志位清成 0。

标志寄存器中的位 0 是进位标志 CF。在进行算术运算时如果产生了进位或借位,则将该位置成 1,否则置成 0。在执行移位和环移指令时,也要用到进位标志 CF。CF 位内保存的是从寄存器移出或环移出的那一位。而在进行 8 位、16 位和 32 位操作时,则要依据位 7、位 15 和位 31 的进位或借位情况给进位标志位 CF 置 1。

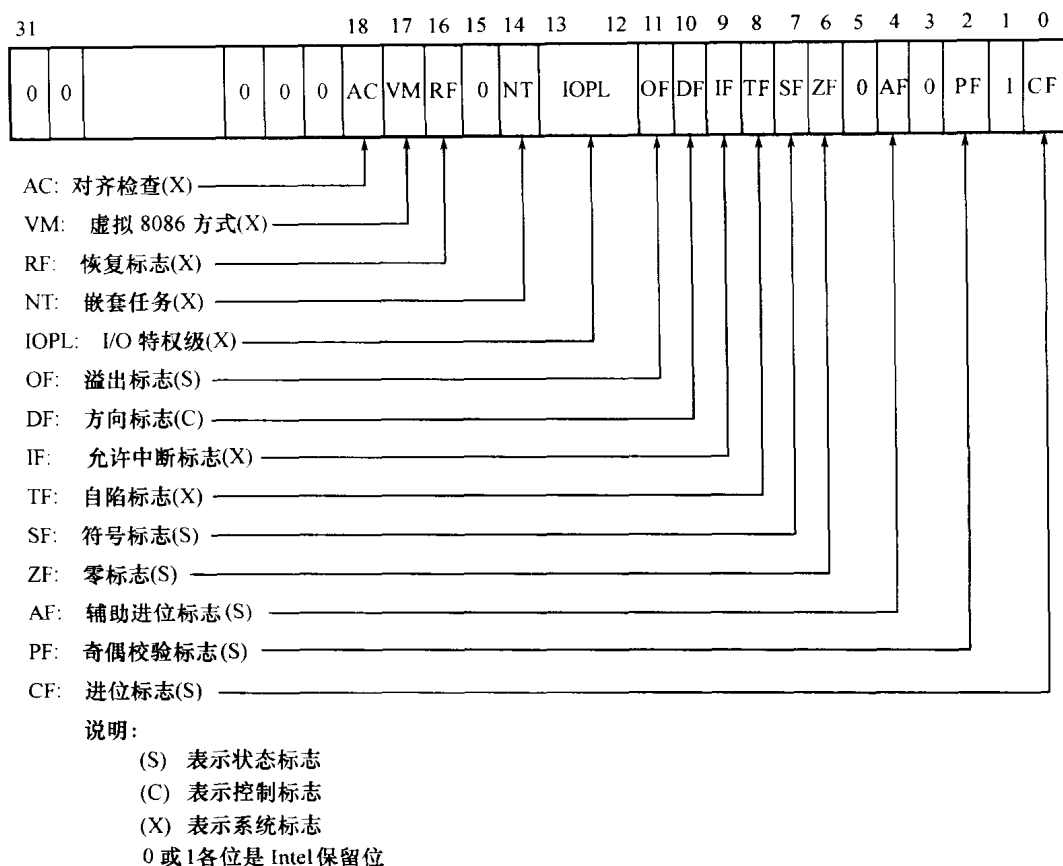


图 1.4 80486 标志寄存器

4. 段寄存器

段寄存器也叫段选择符, 它们的名字和用途分别如下:

代码段寄存器 CS、数据段寄存器 DS、堆栈段寄存器 SS、附加数据段寄存器 ES、附加数据段寄存器 FS、附加数据段寄存器 GS。

因为段寄存器内保存的是 16 位的段选择符, 这就是将段寄存器称之为段选择符的原因。每个段都有一个描述符与之对应, 描述符给出了每个段的基址、界限以及其他一些段属性。把操作系统使用的段描述符和各项任务共用的段描述符放在一起, 就称之为全局描述符表 GDT(Global Descriptor Table)。若把某项任务专用的所有的各种段描述符放在一起就构成了这项任务专用的局部描述符表 LDT(Local Descriptor Table)。为了能正确标识出一个段描述符的位置、编号和特权级, 要为每个段定义一个 16 位的选择符。通过选择符才能检索到存储器中的描述符表, 因为描述符表中保存着各段的基地址以及其他一些有关访问的存储器信息。通过把每一段映像到物理存储器同一个地方的办法, 可以建立一种不分段的存储管理方式, 如图 1.5 所示。

在任何情况下都有 6 个存储器段可以使用。在代码段 CS、堆栈段 SS、数据段 DS 以及三个附加数据段 ES、FS 和 GS 这 6 个寄存器内保存着 6 个存储器段的段选择符。而且每个段寄存器都必然要涉及到像代码段、数据段或堆栈段这样有关存储器类型信息。在此需要