

微纳技术著作丛书

倒装芯片封装的 下填充流动研究

万建武 著



科学出版社

www.sciencep.com

TN430.594/3

2008

倒装芯片封装的下填充 流动研究

万建武 著

科学出版社

北京

内 容 简 介

本书介绍了倒装芯片下填充流动近年来的主要研究成果。内容包括芯片封装的发展和倒装芯片封装技术特点,封装材料的流变特性,倒装芯片下填充流动的主要理论分析模型,下填充材料不稳定流动特性,下填充流动的实验研究和数值模拟分析,以及焊球排列方式的优化设计,下填充流动的实验结果的不确定度分析,倒装芯片下填充流动的数值分析方法等。

本书可作为高等院校微电子机械系统(MEMS)相关专业的大学生、研究生的参考书,也可供从事芯片封装研究和生产工作的研究人员、工程技术人员参考。

图书在版编目(CIP)数据

倒装芯片封装的下填充流动研究/万建武著. —北京:科学出版社,2008
ISBN 978-7-03-020638-1

I. 倒… II. 万… III. 集成电路—芯片—封装工艺—研究
IV. TN405

中国版本图书馆 CIP 数据核字(2008)第 041904 号

责任编辑:刘宝莉 陈 婕 / 责任校对:陈玉凤

责任印制:刘士平/封面设计:陈 敬

科 学 出 版 社 出 版

北京东黄城根北街 16 号

邮政编码: 100717

<http://www.sciencep.com>

双 青 印 刷 厂 印 刷

科学出版社发行 各地新华书店经销

*

2008 年 1 月第 一 版 开本: B5(720×1000)

2008 年 1 月第一次印刷 印张: 13

印数: 1 2 500 字数: 243 000

定价: 38.00 元

(如有印装质量问题,我社负责调换〈双青〉)

前 言

电子产品的发展趋势是不断地提高电子产品的运行速度、增加输入输出容量和使用功能、减小体积和重量,如手机、笔记本式计算机和数字照相机等产品。近年来,这种发展趋势对集成电路芯片封装技术的发展提出了越来越严峻的挑战。这是因为通常采用的引线键合集成电路芯片封装技术已经难以满足电子产品的这种发展趋势的要求,必须寻求新的可行的集成电路芯片封装技术,倒装芯片封装技术就是其中最具有活力的发展方向之一。

倒装芯片封装技术的特点是采用合金焊球作为连接集成电路芯片与基板的导体。由于焊球可以布置在整个芯片的表面,与通常的引线键合芯片封装技术相比,既可以大大地增加输入输出容量,又可以使封装产品的整体尺寸减小 $3/5 \sim 9/10$ 。作为芯片与基板的连接导体的焊球直径在 $0.05 \sim 0.1\text{mm}$ 的范围,从而可以使连接导体从引线键合芯片封装技术的 $1 \sim 5\text{mm}$ 减小到 0.1mm 以下,极大地改善信号传输品质。此外,由于芯片的工作面是朝下倒装连接,芯片的背面可用于芯片的冷却设计,这就使得发热量大的高速大功率芯片的应用成为可能。

早期的倒装芯片封装技术是采用热膨胀系数较低的陶瓷材料做基板。由于芯片与基板的热膨胀系数相差不大,对于尺寸较小的芯片,电子产品在运行过程中产生的热应力不会对焊球造成太大损坏,严重地影响电子芯片封装的可靠性。但是,由于陶瓷基板造价十分昂贵,为了降低电子产品的造价,目前一般采用价格低廉的有机材料做基板。在这种情况下,由于有机材料的热膨胀系数较高,致使电子产品在运行过程中,由芯片和有机材料基板产生的热应力差会对焊球造成损坏,严重地影响电子产品的可靠性。为了解决此难题,通常是在芯片与基板之间填充掺有硅粒的树脂类材料来转移热应力的分布,减轻芯片和有机材料基板产生的热应力差对焊球造成的破坏,以提高芯片封装的可靠性。

目前,90%以上的倒装芯片是用滴胶机把加热到一定温度的填充材料分布在芯片的一边或两边,通过表面张力作用把填充材料吸入到芯片与基板之间的微小间隙。填充过程结束后,芯片和基板一起放入烘箱中加热固化,使填充材料与芯片和基板固结在一起。与其他的芯片封装技术相比,这种倒装芯片封装技术具有芯片封装产品可靠性高的优点。

在现有的倒装芯片填充材料流动特性的研究中,通常采用 Washburn 博士于 1921 年提出的计算模型。填充材料的流动实验研究表明,用 Washburn 模型的计算结果与实验有很大的差距。为了解决 Washburn 模型的计算结果与实验不符的

问题,美国 Cornell 大学的 Han 和 Wang 在 Washburn 模型的基础上,通过引入动态湿润角的概念,对 Washburn 模型进行了改进。树脂材料的动态湿润角的概念最初由 Schonhorn 等在 1966 年提出,其后,在 1968 年 Newman 将其用于圆形毛细管的流动分析。1997 年 Han 和 Wang 在此基础上,将其发展为平行平板间的毛细流动,并且通过倒装芯片中填料流动过程的实测对所提出的模型进行了比较。改进后的 Han-Wang 模型计算的结果要好于用 Washburn 模型计算的结果,但是与实验观察的结果相比,仍然存在较大的误差。

解析分析模型虽然具有便于进行填充材料流动过程控制和进行参数分析的优点,但由于实际的填充材料流动是个三维空间的问题,因此,一维的解析分析模型的缺陷是不能满足对倒装芯片中填料流动过程特性进行全面的分析。为了了解这方面的情况,一些研究者把目光投向了数值分析方法,如 Han、Gordon、Nguyen、Young 等人的研究。由于倒装芯片中焊球数量很多,计算量大,难以进行三维的数值分析,现有的倒装芯片下填充材料流动过程的数值分析都是采用二维数值模型模拟三维问题。

本书分析讨论了目前在倒装芯片下填充流动中的主要理论分析模型,详细研究了封装材料的流变特性、不稳定流动过程、焊球阻力等因素对下填充流动的影响。通过分析研究现有倒装芯片下填充流动模型存在的不足,提出了新的下填充流动的解析和数值分析模型,并且用实验方法对所建立的解析和数值分析模型进行了验证。在模拟分析下填充流动特性的基础上,提出了焊球临界间距的概念和倒装芯片焊球排列方式的优化设计方法。

本书中参阅了许多与此课题有关的参考文献,列于各章的末尾,以便读者进一步查阅有关的资料,在此对各参考文献的作者表示衷心的感谢。本书的出版得到了广州大学科学出版基金、广州市科技局科学基金项目(2006-J1-CO281)和广州市教育局科技项目(2006-62017)的资助,在此也表示衷心的感谢。

由于作者水平所限,书中难免有不妥之处,恳请读者批评指正。

目 录

前言

第 1 章 芯片封装简介	1
1.1 芯片(集成电路)的封装	1
1.2 引线键合芯片封装技术	3
1.3 倒装芯片封装技术	4
1.4 倒装芯片下填充材料的填充方法	9
1.4.1 传统的下填充方法	9
1.4.2 不流动下填充方法	11
1.4.3 压力注入下填充方法	12
1.5 小结	13
参考文献	14
第 2 章 封装材料的流变特性	17
2.1 流体的类型	17
2.1.1 非牛顿流体的分类	17
2.1.2 流动断面尺寸对牛顿流体的影响	19
2.2 与时间无关的黏性流体的本构方程	21
2.2.1 幂函数本构方程	21
2.2.2 Cross 模型	22
2.2.3 Carreau-Yasuda 模型	23
2.2.4 Bingham 模型	24
2.2.5 Herschel-Bulkley 模型	25
2.3 表面张力	25
2.3.1 Laplace 方程	26
2.3.2 Young 方程	27
2.3.3 平行平板间毛细流动的作用力	28
2.4 封装材料的实验研究	29
2.4.1 锥-板流变仪	29
2.4.2 流体的黏性系数	30

2.4.3 流体的表面张力和湿润角	31
2.5 小结	34
参考文献	34
第3章 下填充流动的 Washburn 模型	36
3.1 流体流动基本方程	36
3.1.1 连续性方程	36
3.1.2 动量方程	37
3.1.3 能量方程	39
3.2 下填充流体流动的 Washburn 模型	42
3.3 下填充流体流动的 Han-Wang 模型	45
3.4 小结	47
参考文献	47
第4章 下填充材料的不稳定流动特性研究	49
4.1 下填充材料的不稳定流动模型	49
4.2 填充时间对流动前端的影响	52
4.3 倒装芯片下填充流动的焊球阻力	57
4.4 应用动态湿润角的倒装芯片下填充流动解析分析模型	60
4.5 倒装芯片下填充流动解析分析模型与实验结果的比较	60
4.5.1 黏性系数	60
4.5.2 平衡状态的湿润角和表面张力系数	61
4.5.3 剪应变	61
4.5.4 结果与讨论	62
4.6 小结	63
参考文献	64
第5章 下填充流动的非牛顿流体解析分析模型	66
5.1 平行平板下填充流动的解析分析模型(模型 I)	66
5.2 倒装芯片下填充流动的解析分析模型(模型 II)	69
5.3 小结	70
参考文献	70
第6章 下填充流动的实验研究	72
6.1 平行平板下填充流动的实验装置	72
6.2 Washburn 模型的实验验证	73
6.3 解析分析模型 I 的实验验证	77

6.3.1 下填充流体及特性参数	77
6.3.2 实验结果与讨论	78
6.4 解析分析模型 II 的实验验证	82
6.4.1 实验装置与方法	82
6.4.2 实验结果与讨论	83
6.5 小结	85
参考文献	85
第 7 章 下填充流动的数值模拟分析	86
7.1 引言	86
7.2 Hele-Shaw 模型	86
7.2.1 非常缓慢的流动	86
7.2.2 Hele-Shaw 流动	88
7.2.3 广义 Hele-Shaw 模型	89
7.3 倒装芯片的数值模拟分析	92
7.3.1 下填充流体流动的数值分析模型	93
7.3.2 下填充流体流动的数值模拟分析	94
7.4 下填充流动数值分析模型的实验验证	98
7.4.1 平行平板下填充流动的实验验证	98
7.4.2 倒装芯片下填充流动的实验验证	103
7.5 下填充流动数值模型的模拟分析研究	106
7.6 小结	108
参考文献	109
第 8 章 倒装芯片焊球排列方式的优化设计	111
8.1 临界间距	111
8.2 下填充流动时间的影响因素	111
8.2.1 焊球中心距对下填充流动时间的影响(不同间隙高度)	111
8.2.2 焊球中心距对下填充流动时间的影响(不同焊球直径)	113
8.2.3 焊球直径对下填充流动时间的影响(不同焊球中心距)	114
8.2.4 焊球直径对下填充流动时间的影响(不同间隙高度)	114
8.2.5 焊球外表面间距对下填充流动时间的影响(不同焊球直径)	115
8.3 焊球间距对下填充时间影响的数值模拟分析	117
8.3.1 焊球间距对流动前端分布和填充时间的影响	117
8.3.2 数值模拟分析与实验观测结果的比较	119

8.4	倒装芯片焊球排列方式的优化设计	121
8.4.1	下填充流动时间的无因次分析	122
8.4.2	无因次临界间距的确定	123
8.4.3	倒装芯片焊球排列方式的优化设计	125
8.5	温度对下填充流动的影响	126
8.6	小结	128
	参考文献	129
第9章	实验结果的不确定度分析	130
9.1	引言	130
9.2	基本概念和定义	131
9.3	高斯分布	133
9.3.1	高斯分布的计算公式	133
9.3.2	高斯分布的置信区间	138
9.4	实验结果的不确定度分析	139
9.4.1	实验样本空间的统计参数	139
9.4.2	实验样本空间的置信区间	140
9.4.3	非正常实验数据的剔除	142
9.4.4	实验结果的不确定度	144
9.5	下填充流动实验结果的不确定度分析	146
9.5.1	平行平板下填充流动前端实验结果的不确定度(模型 I)	146
9.5.2	倒装芯片下填充流动前端实验结果的不确定度(模型 II)	149
9.6	小结	153
	参考文献	153
第10章	数值模拟分析的有限元法简介	154
10.1	引言	154
10.2	加权余量法和 Galerkin 近似方法	154
10.3	单元的划分	156
10.4	插值函数	156
10.4.1	双线性矩形单元的插值函数	156
10.4.2	二次矩形单元的插值函数	158
10.5	自然坐标系	160
10.5.1	等参数单元变换	160
10.5.2	自然坐标系	160

10.6	数值积分	163
10.7	用 Galerkin 方法求解微分方程近似解	166
10.7.1	微分方程的离散化	166
10.7.2	有限单元法求解微分方程近似解应用举例	170
10.8	小结	180
	参考文献	180
附录 A	基本方程	181
附录 B	统计计算表	184
附录 C	倒装芯片下填充流动数值模拟分析的 ANSYS 软件输入程序	188

第 1 章 芯片封装简介

随着电子工业不断发展,企业不断地寻找新的方法使电子产品(如手机、笔记本式计算机、数字照相机等)的体积更小、速度更快、容量更大、质量更轻和价格更便宜。这种发展趋势对集成电路(芯片)封装技术的发展提出了越来越严峻的挑战。这是因为通常采用的引线键合芯片封装技术(wire bond packaging technology)已经难以满足电子产品的这种发展趋势的要求,必须寻求新的可行的集成电路封装技术,倒装芯片封装技术(flip-chip packaging technology)就是其中最有活力的发展方向之一。

1.1 芯片(集成电路)的封装

芯片(IC)封装是将芯片从晶圆切割下来,再把它安装到基板(substrate)上,并用金属丝或合金焊球(solder bump)将裸芯片与基板连接的互联技术。裸芯片与基板连接后,还需要在裸芯片外面包装绝缘的塑料或陶瓷外壳,保护封装好的芯片不被损坏。因此,芯片的封装不仅起着固定、密封、保护芯片和增强电热性能的作用,而且还是沟通芯片内部世界与外部电路的桥梁——芯片上的接点用导线连接到基板的引脚上,这些引脚又通过基板上的导线与其他器件建立连接。因此,芯片封装的主要功能有^[1]:① 给芯片上的电路提供电流的通路;② 分配进入或离开芯片的信号;③ 耗散掉芯片上电路产生的热量;④ 支撑和保护芯片不受恶劣环境的影响。

电子封装分为:零级封装(芯片级连接)、第一级封装(单芯片或多芯片组件)、第二级封装(印刷电路板)、第三级封装(母板)。图 1.1 是电子封装级别示意图。

随着芯片技术的发展,芯片器件的高频性能、热性能和可靠性逐渐受到封装技术的制约。芯片的特征尺寸从 $0.25\mu\text{m}$ 到 $0.13\mu\text{m}$,再到 65nm ,一直保持着摩尔定律(Moore's law,硅芯片上晶体管的数目每 18 个月翻一番)^[2]的发展速度,然而封装技术的发展速度远远慢于集成电路的发展速度,这也是系统性能的提升速度并未像集成电路的提升那么显著的原因,可以说封装已经成为制约集成电路器件性能提升的瓶颈。

芯片封装的发展主要经历了以下四个阶段^[3]:

(1) 20 世纪 70 年代。芯片封装采用通孔安装器件。其中的主要代表为插针网格阵列封装技术(ceramic pin grid array package),简称 PGA 封装技术。由这

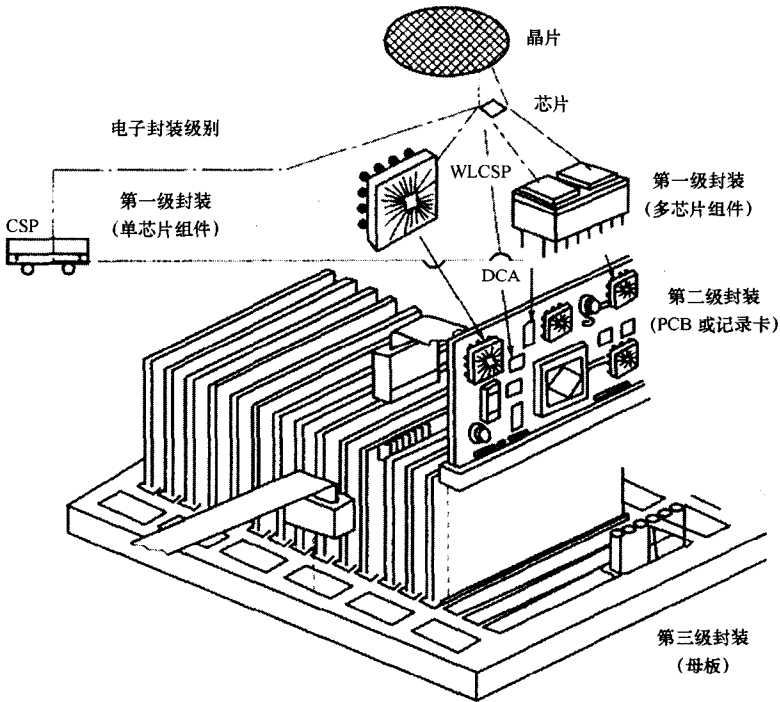


图 1.1 电子封装级别示意图^[1]

种技术封装的芯片内外有多个方阵形的插针，每个方阵形插针沿芯片的四周间隔一定距离排列，根据管脚数目的多少，可以围成 2~5 圈。安装时，将芯片插入专门的 PGA 插座。

(2) 20 世纪 80 年代。芯片封装采用表面贴装器件。其中的主要代表为方形扁平式封装技术 (plastic quad flat package)，简称 QFP 封装技术。它的特点为 CPU 芯片引脚之间距离很小，管脚很细，一般大规模或超大规模集成电路采用这种封装形式，其引脚数一般都在 100 以上。该技术封装 CPU 时操作方便，可靠性高；而且其封装外形尺寸较小，寄生参数小，适合高频应用。该技术主要适用于表面贴装技术 (surface mount technology) 在印刷电路板 (printed circuit board) 上安装布线。

(3) 20 世纪 90 年代中前期。芯片封装主要采用球栅阵列式封装技术 (ball grid array)，简称 BGA 封装技术。BGA 封装是一种采用底面引脚的高密度表面封装技术。BGA 封装的输入/输出 (I/O) 端子以圆形或柱状焊点按阵列形式分布在芯片下面。BGA 封装技术的优点是 I/O 引脚数虽然增加了，但引脚间距并没有减小反而增加了，从而提高了组装成比率；虽然它的功耗增加，但 BGA 封装能用

可控制的塌陷芯片连接(controlled-collapse chip connection, 又称为 C4 连接), 从而可以改善它的电热性能。BGA 封装的厚度和重量都较以前的封装技术有所减少; 由于寄生参数减小, 信号传输延迟小, 其使用频率大大提高。BGA 组装可用共面焊接, 可靠性高。

(4) 20 世纪 90 年代后期。芯片封装主要采用倒装芯片封装技术和芯片尺寸封装技术(chip scale package, CSP)。倒装芯片技术由 IBM 公司在 20 世纪 60 年代引入, 开始使用的是铜焊球, 后发展为在芯片上制备高铅焊料的合金焊球, 再将芯片正面朝下直接贴在基板上, 使用回流焊接实现多个焊点的一次性组装, 大大提高了生产效率(当时的金线球焊机焊接速度较慢)。同时由于引线电阻小, 寄生电容小, 因而可获得优异的电气性能特别是高频性能。但是由于价格高、工艺复杂等原因, 该技术一直未获得广泛使用。与此同时, 芯片尺寸封装技术开始出现, 并很快发展成为 20 世纪 90 年代以来引人注目的封装形式。

1.2 引线键合芯片封装技术

芯片封装也称为零级封装, 其目的是实现芯片和下一级的连接, 如芯片与基板、芯片与印刷电路板的连接。

在芯片封装中, 芯片和引线框架(基板)的连接为电源和信号的分配提供了电路连接。有三种方式实现内部连接: 倒装焊(flip chip bonding)、载带自动焊(tape automated bonding, TAB)和引线键合。

虽然倒装焊的应用增长很快, 但是目前 90% 以上的连接方式仍是引线键合^[1]。这主要是基于成本的考虑。因为对于一般产品的性能要求, 用引线键合已经能够达到。虽然目前已经开发出倒装芯片封装、晶圆级封装(wafer level package)等较先进的封装形式, 但是由于这些封装技术的成本比较昂贵, 目前还较少应用在市场产品上。当前的封装形式仍然是引线框架的封装形式占据了最大的份额, 到目前为止, 引线键合芯片封装技术仍然是最广泛应用的芯片封装技术。图 1.2 所示为引线键合芯片球栅阵列(chip array ball grid array, CABGA)的剖面示意图。

在引线键合芯片封装技术中, 芯片直接粘贴在基板上, 芯片的工作表面朝上。用非常细小的金属线把芯片上的焊盘和基板上的金属焊盘连接起来。

引线先焊接在芯片表面的金属焊盘上, 形成线弧, 然后焊接在基板上的金属焊盘上。引线通常采用是 99.99% 纯度的金线。为了满足一些特殊的应用要求, 如高强度, 有时候也使用合金线。

在引线键合芯片封装技术中, 由于引线是由芯片边缘引出, 随着输入/输出容量的增加和电子产品向更小的尺寸发展, 芯片边缘引脚焊盘的间距变得越来越密,

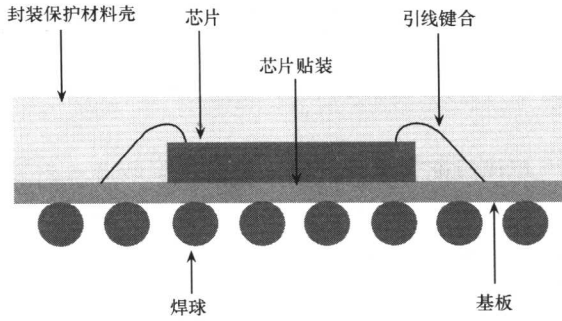


图 1.2 引线键合芯片球栅阵列封装剖面示意图

引线键合的节距(交错节距)不断减小,已由原来的 $100\mu\text{m}$ 降至 $80\mu\text{m}$ 、 $50\mu\text{m}$ 、 $35\mu\text{m}$,2002 年已减小到 $25\mu\text{m}$,已经难以满足电子产品进一步增加输入/输出容量和小型化发展的要求。

1.3 倒装芯片封装技术

倒装芯片连接技术是由 IBM 公司在 20 世纪 60 年代的初期开发的,称为 C4 技术,使用沉积技术在芯片上制备可浸润金属连线端的焊球,与之匹配的焊球则制作在基板上可浸润金属的连线端。完成焊球制作后的芯片对准基板,通过回流(reflow)融化的焊料与基板上的金属焊盘连接,图 1.3 是倒装芯片连接技术示意图。

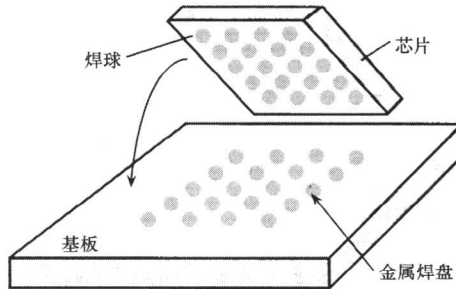


图 1.3 倒装芯片连接技术示意图

图 1.4 是倒装芯片球栅阵列封装件的断面示意图。由于倒装芯片封装技术是采用合金焊球作为连接芯片与有机材料基板的导体,焊球可以布置在整个芯片的表面。因此,与通常的线连接芯片封装技术相比,既可以大大地增加输入/输出容量,又可以使封装产品的整体尺寸减小 $3/5\sim 9/10$ 。作为芯片与基板的连接导体

的焊球直径在 $0.05\sim 0.1\text{mm}$ 的范围,从而可以使连接导体从线连接芯片封装技术的 $1\sim 5\text{mm}$ 减小到 0.1mm 以下,极大地改善信号传输品质。此外,由于芯片的工作面是朝下倒装连接,芯片的背面可用于芯片的冷却设计,这就使得发热量大的高速大功率芯片的应用成为可能^[4]。

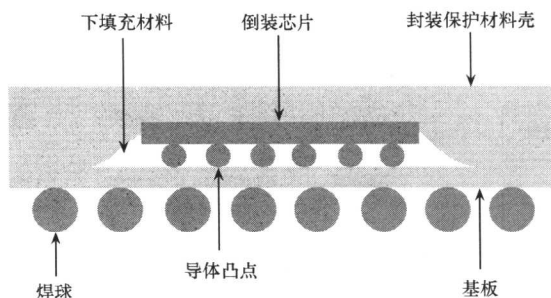


图 1.4 倒装芯片球栅阵列封装断面示意图

倒装芯片的主要优点有以下几方面：

(1) 输入/输出容量大。由于整个芯片的表面可以布置作为导体的焊球,因此与一般的线连接芯片封装技术相比,倒装芯片可以大大地增加输入/输出容量。

(2) 改善了电气性能。芯片与基板的连接导体的焊球直径在 $0.05\sim 0.1\text{mm}$ 的范围,从而可以使连接导体从线连接芯片封装技术的 $1\sim 5\text{mm}$ 减小到 0.1mm 以下,极大地改善信号传输品质,减小了互连线电阻、信号感应、电源/接地电感,提高了信号完整性。

(3) 减小了封装组件的尺寸和重量。使封装产品的整体尺寸减小 $3/5\sim 9/10$ 。

(4) 改善了芯片散热特性。由于芯片的工作面是朝下倒装连接,芯片的背面可用于芯片的冷却设计,降低芯片温度,这就使得发热量大的高速大功率芯片的应用成为可能。

(5) 与引线键合加工方式不同,倒装芯片可以批量生产,成本效益好。

图 1.5 所示是基板倒装芯片 (flip-chip on board, FCOB) 封装过程的示意图。裸芯片直接安装在有机材料制作的印刷电路板上,通常是 FR4 印刷电路板上。裸芯片上的焊盘是 $97\text{Pb}/3\text{Sn}$ 比例的铅-锡合金焊球。

在 FCOB 封装技术中,安装芯片的印刷电路板的焊盘是 $65\text{Sn}/35\text{Pb}$ 比例的共晶锡-铅合金焊料,其融化温度约为 220°C 。在封装过程之前,基板上的焊料是平面形式,以便为裸芯片上铅含量高的合金焊球提供焊接点(见图 1.5)。当倒装芯片工作面朝下,与基板上焊盘对齐放置好后,装配好的组件在加热回流后,基板焊盘上低熔点的焊料融化,包在芯片上高熔点的铅-锡合金焊球的周围(见图 1.6)。加热回流后的低熔点焊料固化后,就把芯片工作面与印刷电路基

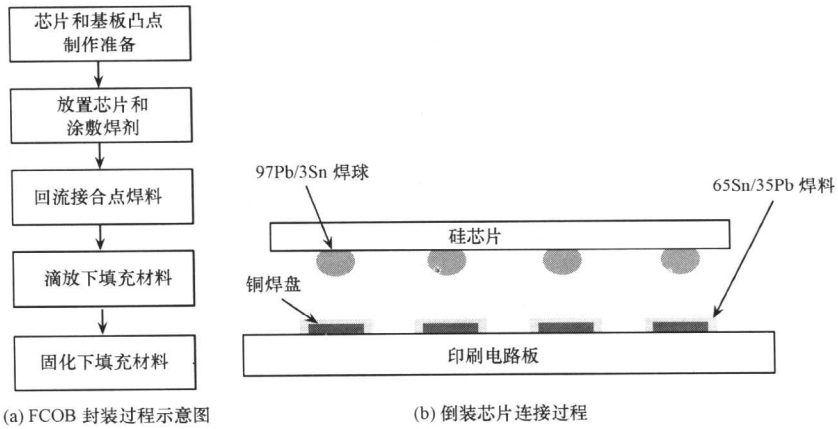


图 1.5 FCOB 封装过程示意图及芯片连接过程

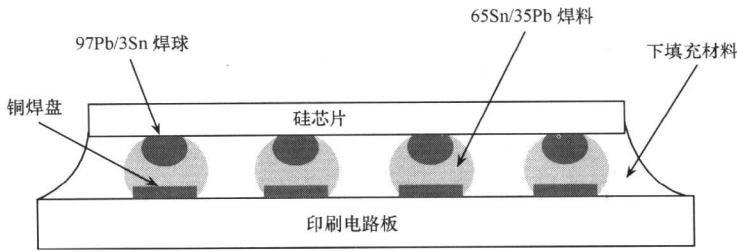


图 1.6 FCOB 封装构造示意图

板连接在了一起。

在加热回流过程中,高熔点的铅-锡合金焊球(97Pb/3Sn)不会融化,从而焊球使芯片与印刷电路板之间保持有一定的间距。此外,在回流过程中,由于熔化焊料的表面张力作用,芯片会自动对准基板上的焊盘,这一点使之成为一种产出非常高的生产工艺。

尽管倒装芯片封装技术与其他芯片封装技术相比,有很多优点,但是倒装芯片封装技术仍然存在一些不足之处。其中的主要问题是硅芯片与有机材料基板的热膨胀系数 CTE(coefficient of thermal expansion)相差较大,电子产品在运行过程中产生的热应力会对焊球造成损坏,严重地影响芯片与基板连接的可靠性。这是因为温度变化时,所有材料都会热胀冷缩,尺寸发生变化。材料受热膨胀的尺寸变化特性用热膨胀系数表示(CTE 通常表示为温度变化 1℃时,单位长度的变化量^[5])。由于每米材料在温度变化 1℃时的尺寸变化非常小,热膨胀系数通常采用

无因次单位,表示成 $\text{ppm}^{\text{①}}/\text{°C}$ 或 $\mu\text{m}/(\text{m}\cdot\text{°C})$ 。表 1.1 所示为一些常用材料的热膨胀系数。

表 1.1 材料的热膨胀系数

材 料	CTE/(ppm/°C)
铝	23.0
铜	17.5
焊球	25~26
FR4 有机材料	18~25
陶瓷	6
硅	2.3
下填充材料	19~35

从表 1.1 可知,硅的热膨胀系数很小,陶瓷的热膨胀系数接近硅的热膨胀系数,而 FR4 有机材料的热膨胀系数几乎比硅的热膨胀系数大一个数量级。当芯片与基板的热膨胀系数不同时,在运行过程中会产生不同的变形。图 1.7 是在加热和冷却过程中,热膨胀系数低的芯片与热膨胀系数高的基板在热应力作用下的变形情况。

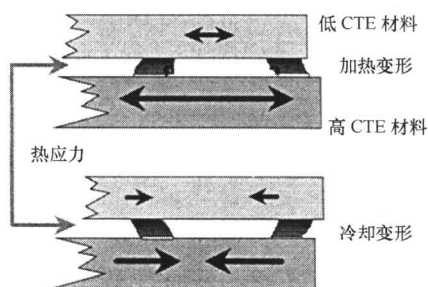
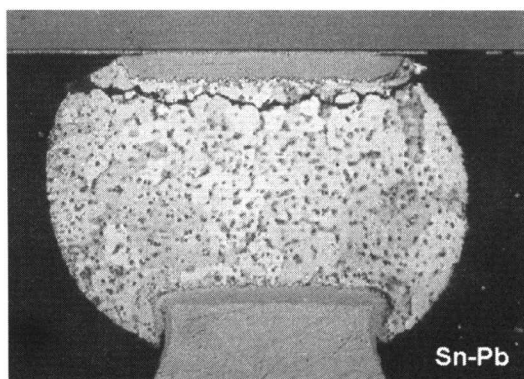


图 1.7 热膨胀系数不同的芯片和基板在热应力作用下的变形情况

图 1.8 芯片和有机材料基板产生的热应力差造成的锡-铅合金焊球连接损坏^[6]

早期的倒装芯片封装元件是采用热膨胀系数较低的陶瓷材料做基板。由于芯片与基板的热膨胀系数相差不太大,对于尺寸较小的芯片,电子产品在运行过程中产生的热应力不会对焊球造成太大的损坏,严重地影响电子器件的可靠性。但是,由于陶瓷基板造价十分昂贵,为了降低电子产品的造价,目前的倒装芯片封装元件

① $1\text{ppm}=10^{-6}$,下同。