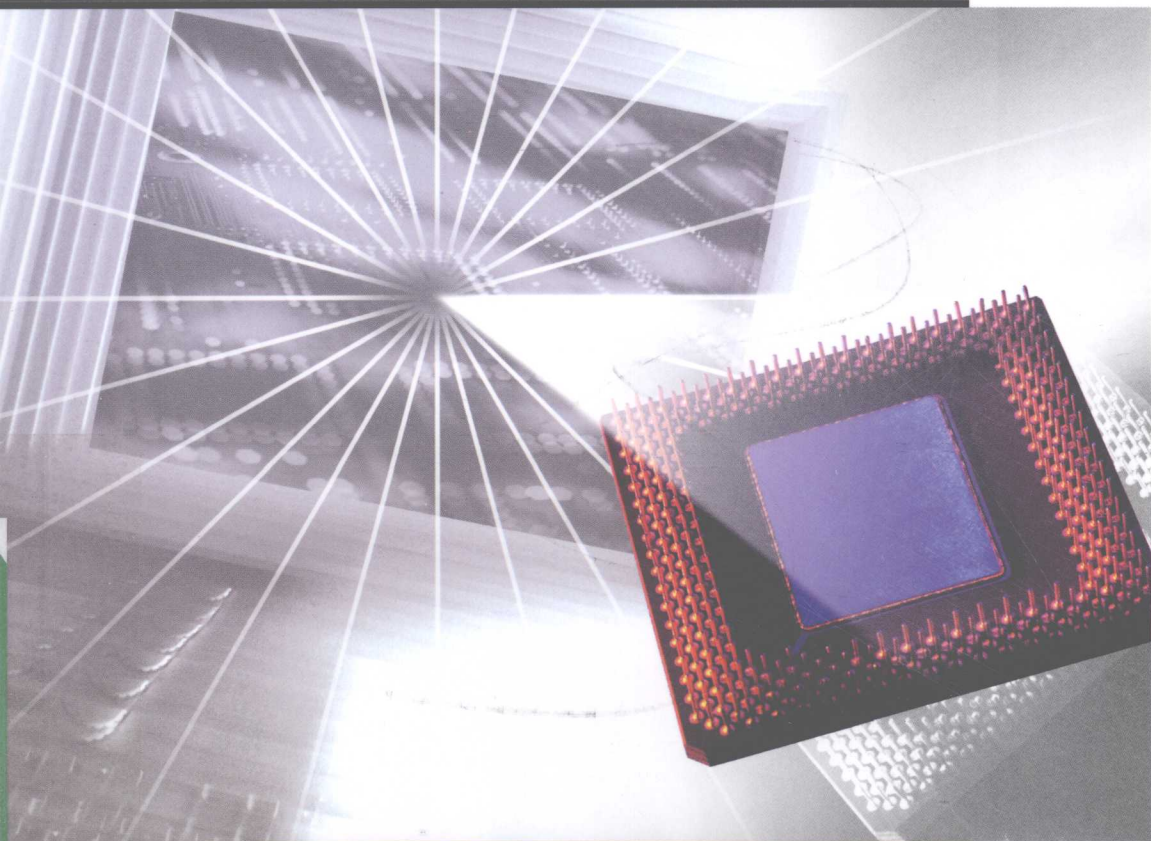


21世纪重点大学规划教材

谭毓安 王娟 张全新 张凯 编著

Pentium

微机原理与接口技术



TP36/511

2008

21 世纪重点大学规划教材

Pentium 微机原理与接口技术

谭毓安 王 娟 张全新 张 凯 编著

机械工业出版社

本书介绍从 8086 到 Pentium 4 微处理器的结构、特点、运行模式,微型计算机各组成部分的原理和常用接口技术及其应用。主要内容包括:CPU 的基础知识、微机的组成结构;保护模式工作机制;硬盘、U 盘等外部存储器;ISA、USB、PCI 等常用总线;并口、串口、定时与计数、DMA 等外围接口;中断机制;显示技术;内核驱动程序设计等。

本书可作为高等院校计算机及相关专业的微机接口、微机原理教材,以及计算机硬件或软件开发人员的参考资料。为配合教师课堂教学和学生课后学习,本书配备了多媒体教学课件,以及相应的实验设计、实验程序等资料。

图书在版编目 (CIP) 数据

Pentium 微机原理与接口技术/谭毓安等编著. —北京:机械工业出版社, 2008. 3

21 世纪重点大学规划教材

ISBN 978 - 7 - 111 - 23572 - 9

I. P… II. 谭… III. ①微型计算机 - 理论 - 高等学校 - 教材②微型计算机 - 接口 - 高等学校 - 教材 IV. TP36

中国版本图书馆 CIP 数据核字 (2008) 第 024982 号

机械工业出版社 (北京市百万庄大街 22 号 邮政编码 100037)

责任编辑:陈 皓 责任校对:姚培新

责任印制:邓 博

北京京丰印刷厂印刷

2008 年 6 月第 1 版·第 1 次印刷

184mm × 260mm · 16.75 印张 · 412 千字

0 001—5 000 册

标准书号:ISBN 978 - 7 - 111 - 23572 - 9

定价:28.00 元

凡购本书,如有缺页、倒页、脱页,由本社发行部调换

销售服务热线电话:(010) 68326294

购书热线电话:(010) 88379639 88379641 88379643

编辑热线电话:(010) 88379753 88379739

封面无防伪标均为盗版

出版说明

“211工程”是“重点大学和重点学科建设项目”的简称，是国家“九五”期间惟一的教育重点项目。

进入“211工程”的100所学校拥有全国32%的在校本科生、69%的硕士生、84%的博士生，以及87%的有博士学位的教师；覆盖了全国96%的国家重点实验室和85%的国家重点学科。相对而言，这批学校中的教授、教师有着深厚的专业知识和丰富的教学经验，其中不少教师对我国高等院校的教材建设做过很多重要的工作。为了有效地利用“211工程”这一丰富资源，实现以重点建设推动整体发展的战略构想，机械工业出版社推出了“21世纪重点大学规划教材”。

本套教材以重点大学、重点学科的精品教材建设为主要任务，组织知名教授、教师进行编写。教材适用于高等院校计算机及其相关专业，选题涉及公共基础课、硬件、软件、网络技术，内容紧密贴合高等院校相关学科的课程设备和培养目标，注重教材的科学性、实用性、通用性，在同类教材中具有一定的先进性和权威性。

为了体现建设“主体化”精品教材的宗旨，本套教材为主干课程配备了电子教案、学习指导、习题解答、课程设计、毕业设计指导等内容。

机械工业出版社

前言

随着计算机硬件技术的飞速发展,计算机产品更新换代越来越快。计算机硬件的变化,除了改善功能、提高性能之外,在体系结构上也不断发生变化。“微机原理与接口技术”作为与计算机硬件技术联系最密切的一门课程,必须充分反映当今微机领域内的新设计、新技术、新思想、新潮流,才能达到使读者掌握、运用微机领域内的先进技术的目的。

作者在多年教学、科研实践的基础上,结合微型计算机软、硬件新技术的发展趋势,在本教材的编写过程中力求达到以下几个目标:

1) 基础原理与技术细节并重。现代微机的工作原理极为复杂,如果教材的内容全部按 Pentium 微机的技术细节来组织,就容易写成类似于“芯片技术手册”的资料性专著,不能够很好地体现微机原理方面的基础知识。因此,本教材仍然以微处理器、总线、外围接口为中心内容,与 PCI、USB、DMA、中断机制、保护模式等具体技术紧密结合。力图在宏观上勾画出微机的系统架构,同时又结合了具体的实现技术,使学生对现代微机有一个全面、深入的了解。

2) 软件知识与硬件知识统一。除了介绍各种总线、硬件接口的基本功能、原理等硬件知识之外,还包括了对这些硬件的编程控制,体现出以 CPU 作为核心对硬件进行控制、协调的思想。在一门课程中综合学习硬件知识和软件知识,既会对硬件的工作原理、硬件对软件的支撑作用等方面产生认识上的飞跃,又能够对软件的底层运行环境、软硬件的协调配合有一个深层次的理解。

3) 实例丰富。微机中的各种部件复杂多样,其工作原理十分抽象,不易掌握。为此,书中通过屏幕截图、运行实例程序等手段,将抽象的计算机部件的运行机制以易于理解的形式展现出来。例如,微机系统中的 I/O 端口分配,硬件中断的中断类型号分配等。

4) 传授知识与培养能力相统一。在介绍各种功能及概念之后,结合实例说明它们的应用。通过这些实例,使读者在获得知识的同时,还能够灵活地运用这些知识。

在本教材中,大量增加了反映微机领域内的先进技术的教学内容,体现微机硬件技术的升级换代。

全书共 9 章。第 1、3 章介绍了 CPU 的基础知识、微机的组成结构,给出微机接口技术的基本要点。第 2 章介绍保护模式工作机制。第 4 章讲解外部存储器,包括硬盘、U 盘、USB 总线等。第 5 章介绍 ISA、PCI 等常用总线。第 6 章介绍并口、串口、定时与计数、DMA 等外围接口。第 7 章介绍微机系统的中断机制,包括 PC 的 8259 和 Pentium 微机的 LAPIC、IOAPIC。第 8 章介绍显示技术,包括字符、图形的编程等。第 9 章介绍 Windows 环境下的内核驱动程序。

本书第 8、9 章由王娟编写,第 3 章由张凯编写,第 6 章 6.1~6.3 节由张全新编写,其余部分由谭毓安编写,最后由谭毓安统稿。

由于作者水平有限,书中难免有不足和错误之处,希望能得到广大同仁和读者的批评指正。与本书配套的课件和其他教学、实验资料请从出版社网站(www.cmpedu.com)下载。读者对本书有任何意见与建议,可发 E-mail 至以下电子邮箱:
jsjfw@mail.machineinfo.gov.cn

编者

目 录

出版说明

前言

第1章 Intel 微处理器简介	1
1.1 Intel 80x86 系列 CPU	1
1.1.1 4 位 CPU: 4004	1
1.1.2 8 位 CPU: 8008、8080	1
1.1.3 16 位 CPU: 8086、8088、80286	1
1.1.4 32 位 CPU: 80386、80486	2
1.1.5 准 64 位 CPU: Pentium、PII、PIII、P4	2
1.1.6 64 位 CPU: Itanium	4
1.1.7 64 位 CPU: EM64T	4
1.2 8086/8088 微处理器	5
1.2.1 8086/8088 微处理器的内部结构	5
1.2.2 寄存器	6
1.2.3 存储器的分段	8
1.2.4 字节、字和双字	10
1.2.5 存储顺序	11
1.3 Pentium 处理器的特性	12
1.3.1 硬件特性	12
1.3.2 软件特性	13
1.4 双核处理器的特性	15
1.4.1 硬件特性	15
1.4.2 软件特性	16
1.5 习题	17
第2章 保护模式	18
2.1 保护模式基础	18
2.1.1 CPU 的 3 种运行模式	18
2.1.2 保护模式下的特殊寄存器	19
2.2 内存管理	24
2.2.1 分段内存管理	24
2.2.2 分页内存管理	30
2.3 任务	37
2.3.1 任务状态段	38
2.3.2 任务切换过程	41
2.4 特权级保护	44
2.4.1 对数据访问的保护	44

2.4.2 对程序转移的保护	46
2.4.3 门	47
2.4.4 输入/输出保护	50
2.5 中断和异常	53
2.5.1 中断和异常的类型	53
2.5.2 中断门和陷阱门	55
2.5.3 中断和异常的处理过程	56
2.5.4 通过任务门的转移	60
2.6 虚拟 8086 模式	62
2.7 操作系统类指令	64
2.8 习题	65
第 3 章 微型机硬件系统组成	66
3.1 微机基本结构	66
3.1.1 主板	66
3.1.2 芯片组	69
3.1.3 扩展卡	72
3.2 内存	72
3.2.1 同步动态随机存储器	73
3.2.2 双倍速率同步动态随机存储器	76
3.2.3 DDR 内存组织	78
3.3 高速缓冲存储器	79
3.3.1 Cache 的工作原理	79
3.3.2 Cache 一致性协议	82
3.4 习题	83
第 4 章 外部存储器	84
4.1 硬盘	84
4.1.1 ATA 总线	84
4.1.2 ATAPI 标准	85
4.1.3 ATA 设备寄存器	88
4.1.4 ATA 设备命令集	90
4.1.5 串行 ATA	91
4.2 闪存存储器	92
4.2.1 NOR Flash	92
4.2.2 NAND Flash	93
4.3 U 盘及通用串行总线	93
4.3.1 USB 系统组成及其体系结构	94
4.3.2 USB 系统的接口信号和电气特性	95
4.3.3 USB 交换的包格式	97
4.3.4 USB 数据流类型和传输类型	99
4.3.5 USB 设备状态和总线枚举	100
4.3.6 U 盘的构造及其传输协议	102

4.4 习题	104
第5章 总线	106
5.1 ISA 总线	106
5.1.1 ISA 总线的信号和引脚	106
5.1.2 ISA 总线的操作时序	110
5.2 PCI 总线	112
5.2.1 PCI 总线的性能和特点	113
5.2.2 PCI 插槽和扩展卡	114
5.2.3 PCI 信号定义	115
5.2.4 PCI 总线命令	117
5.2.5 PCI 总线协议	119
5.2.6 PCI 总线数据传输过程	120
5.2.7 总线仲裁	123
5.2.8 PCI 总线配置	123
5.2.9 枚举 PCI 设备	125
5.3 其他总线	127
5.3.1 SCSI 总线	127
5.3.2 AGP 总线	129
5.3.3 PCMCIA 总线	130
5.3.4 IEEE 1394 总线	130
5.4 习题	131
第6章 外围接口	132
6.1 并行接口及应用	132
6.1.1 可编程并行接口芯片 8255A	132
6.1.2 行列式键盘	138
6.1.3 并行打印机接口	141
6.2 串行接口及应用	144
6.2.1 串行通信基础	144
6.2.2 可编程串行通信接口 8250	151
6.3 定时与计数技术	160
6.3.1 可编程时间间隔定时器芯片 8254	161
6.3.2 微机系统中的定时	174
6.4 DMA 技术	176
6.4.1 DMA 原理	177
6.4.2 8237 可编程 DMA 控制器	179
6.5 习题	190
第7章 中断技术	192
7.1 中断概述	192
7.1.1 中断处理过程	192
7.1.2 中断处理程序设计	195
7.2 可编程中断控制器 8259	196

7.2.1 内部结构	197
7.2.2 8259 的编程	199
7.2.3 8259 在 Pentium 微机中的应用	205
7.3 高级可编程中断控制器	209
7.3.1 本地 APIC	209
7.3.2 IO APIC	214
7.4 习题	216
第 8 章 显示技术	218
8.1 显示模式	218
8.1.1 文本模式	220
8.1.2 图形模式	222
8.2 图像的显示	223
8.2.1 INT 10H 编程	223
8.2.2 存储器映像编程	224
8.3 文字的显示	225
8.3.1 字符的点阵表示	225
8.3.2 字符的 TrueType 表示	226
8.4 习题	228
第 9 章 Windows 内核驱动程序	229
9.1 Windows 驱动程序模型	230
9.1.1 WDM 的基本结构	230
9.1.2 I/O 请求包	231
9.1.3 基本例程	239
9.1.4 I/O 控制例程	243
9.1.5 PCI 接口	246
9.1.6 驱动程序的安装	247
9.2 PCI 总线上的 DMA	251
9.2.1 独立的 DMA 控制器	251
9.2.2 总线主控接口	252
9.3 习题	254
附录 常用逻辑符号对照表	256
参考文献	257

第1章 Intel 微处理器简介

微处理器 (Microprocessor) 简称 μP 或 MP, 或 MPU (Microprocessing Unit)。微处理器是微型计算机的核心, 它的性能决定了整个计算机的各项关键指标。MPU 是采用大规模和超大规模集成电路技术, 将算术逻辑单元 (Arithmetic Logic Unit, ALU)、控制单元 (Control Unit, CU) 和寄存器组 (Registers) 3 个基本部分, 以及内部总线集成在一块半导体芯片上构成的电子器件。微处理器又称为“中央处理单元” (Central Processing Unit, CPU)。自 20 世纪 80 年代以来, 微型计算机大多采用 Intel 公司设计制造的 CPU 或 AMD 等公司的其他兼容产品。

1.1 Intel 80x86 系列 CPU

自 20 世纪 70 年代开始出现微型计算机以来, CPU 经历了飞速的发展。而 Intel 公司也逐步取得了巨大的成功, 成为这个领域的“霸主”。

1.1.1 4 位 CPU: 4004

1971 年, Intel 公司成功设计了第一片 4 位微处理器 Intel 4004, 它有 45 条指令, 执行速度为 50K IPS (Instruction Per Second), 即每秒执行 5 万条指令。直到今天, 由于其良好的性能价格比, 4 位微处理器仍然应用于一些嵌入式系统中, 例如微波炉、洗衣机和计算器等设备的嵌入式系统中。

1.1.2 8 位 CPU: 8008、8080

后来, Intel 公司又设计生产了 8 位微处理器 8008, 在 1973 年又推出了 8080。它的执行速度达到 500K IPS, 寻址范围达到 64KB。1974 年, 基于 8080 的个人计算机问世。微软公司 (Microsoft) 创始人 Bill Gates 为这种 PC 开发了 BASIC 语言解释程序。1977 年 Intel 公司推出了 8085, 执行速度达到 770K IPS。

1.1.3 16 位 CPU: 8086、8088、80286

1978 年 6 月, Intel 8086 问世, 它是 Intel 公司的第一个 16 位 CPU。1979 年 6 月, Intel 公司推出了 Intel 8088。执行速度为 2.5MIPS (Million Instruction Per Second)。8086 和 8088 都是 16 位 CPU, 能够进行 16 位数据的运算和处理, 寻址范围达到 1MB。它们的区别在于外部数据总线的宽度, 8086 的外部数据总线为 16 位, 而 8088 为 8 位。当时, 与微处理器配套的外围接口电路大多是 8 位的, 因此尽管 8086 的数据传输能力要强于 8088, 但是 8088 的兼容性更好, 8088 在市场上获得极大的成功。

IBM 公司选择了 8088 作为 CPU, 在 1981 年 8 月推出了它的第一代个人计算机 IBM PC。自此, Intel 公司逐步确立了 PC 行业的 CPU 霸主地位。同时, Microsoft 公司的 MS-DOS 被

IBM 公司采用, Microsoft 经过多年的经营, 成为了软件领域的巨无霸。

8086 (8088) 内部使用了一个 6 字节 (4 字节) 的指令队列, 这种指令预取技术加快了指令的执行速度。它的指令系统中包括乘、除法指令, 这是以前的 8 位 CPU 所没有的。其指令系统庞大 (有 200 多条指令), 寻址方式复杂, 被称为复杂指令系统计算机 (Complex Instruction Set Computer, CISC)。与 CISC 不同, 有的 CPU 支持的指令很少, 称为精简指令系统计算机 (Reduced Instruction Set Computer, RISC)。

为了提高浮点运算的速度, Intel 公司在 1976 年推出了数字协处理器 8087, 它能够在 8086/8088 的控制下执行浮点运算指令, 进行复杂的数学运算, 而 8086/8088 适合整数运算。在没有协处理器的系统中, 浮点运算只能转换为整数指令来完成, 但其运算速度大幅度降低, 即“浮点仿真”。

随后, Intel 公司设计了 80186 和 80188, 但这两种 16 位 CPU 并没有得到广泛的应用。

1983 年 Intel 公司推出了 80286, 它的寻址范围达到 16MB。在 Intel 系列 CPU 中, 80286 首次引入了保护模式。8086/8088 的运行模式称之为实模式, 而 80286 可以运行在实模式和保护模式下。

1.1.4 32 位 CPU: 80386、80486

1986 年 Intel 公司推出了 80386, 它的数据总线和地址总线都是 32 位的, 内部寄存器和操作也都是 32 位, 能够进行 32 位数据的运算和处理, 它的寻址范围达到 4GB。

80386 首次引入了虚拟 8086 模式, 它可以运行在实模式、保护模式和虚拟 8086 模式。与 80286 相比, 80386 的保护模式功能更强, 支持内存分页机制。Windows 和 Linux 操作系统都运行在保护模式下, 分页机制是这些操作系统实现虚拟内存所必需的硬件环境。

与 80386 配套的数字协处理器是 80387。

1989 年, Intel 公司推出了 80486, 它集成了 80386、80387 和 8KB 片内高速缓存 (Level 1 Cache, 也称 L1 Cache)。它的运行速度和处理能力比 80386 有了大幅度的提高, 80486 推动了图形用户界面 (Graphic User Interface, GUI) 的广泛应用。

从 80486 开始, Intel 公司采用了倍频技术, CPU 主频 (处理器工作频率) 可以设置为外频 (系统总线工作频率) 的若干倍, 从而使 CPU 工作频率远远高于其外围电路。

1.1.5 准 64 位 CPU: Pentium、PII、PIII、P4

在 1993 年 3 月, Intel 公司推出新一代奔腾 (Pentium) CPU。在此之前, Intel 公司以 80x86 来命名其 CPU, 数字命名不能得到商标的保护, 所以生产兼容 Intel CPU 的 AMD、Cyrix 等公司也采用与 Intel 相同的数字命名。从奔腾开始, Intel 不再使用数字来命名。

1. Pentium 处理器

Pentium 是准 64 位 CPU, 它的外部数据总线为 64 位, 一次内存总线操作可以存取 8 字节的数据, 但它内部的寄存器和运算操作仍然是 32 位, 因此, Pentium 并不是真正意义上的 64 位 CPU。Pentium 的地址总线仍然为 32 位。

Pentium 有许多不同主频的版本, 如 60MHz、66MHz、75MHz、90MHz、100MHz、120MHz 等。66MHz 的 Pentium 的指令执行速度为 110MIPS。Pentium 的片内高速缓存为 16KB, 数据 Cache 和指令 Cache 各占 8KB, 其效率更高。Pentium 体系结构中包括了两个整

形处理单元和一个浮点协处理单元，内设两条指令流水线，这种超级标量技术（Superscalar）在每个时钟周期可执行两条指令，并且采用了动态转移预取技术，保证了流水线操作的连续性。

1995年11月，Intel公司推出的Pentium Pro，地址总线为36位，因此，寻址范围达到64GB。其片内高速缓存有两级，分别为L1和L2，L2缓存为256KB或512KB。

1997年1月，Intel公司发布了Pentium MMX，MMX代表多媒体扩展（Multimedia Extension），专门增加了57条MMX指令用于对图像和声音数据的处理。

2. Pentium II 处理器

1997年5月，Intel公司推出Pentium II处理器（也称为P II），它的主频达到233~400MHz。片内高速缓存为32KB，数据Cache和指令Cache各占16KB。它的L2缓存为512KB，但没有包含在CPU内部，采用新的封装形式单边接触盒（Single Edge Contact Cartridge, SECC）来连接Pentium II和L2缓存。Pentium II不是一个芯片，而是一个多芯片模组，包括：Pentium II CPU，L2芯片组，以及电阻、电容等配套电路。这几个部件被放置在一个电路板上，密封在一个保护壳的盒子里。Intel公司为Pentium II的插座和插槽申请了专利，目的是避免兼容厂商仿制。

1998年，Intel公司为进入低端市场，推出了赛扬（Celeron）处理器，它是Pentium II的简化版，去掉了它的L2缓存，因此其性能比Pentium II低，但价格便宜。

3. Pentium III 处理器

1999年2月，Intel公司推出Pentium III处理器（也称为P III），主频为450MHz、500MHz。Pentium III具有一个流式指令扩展（Streaming SIMD Extensions, SSE）的指令集，其中SIMD为Single Instruction Multiple Data。它能全面增强三维图形运算，其动画、图像、声音、网络、语音识别等功能也进一步增强。

Pentium III芯片内部都有一个128位处理器序号，每个CPU的序号是惟一的。这个序号的设计目的是用于识别用户，提高网上电子商务的安全性。但也可将这个功能关闭，不允许通过指令读出CPU序号。

4. Pentium IV 处理器

2000年11月，Intel公司推出Pentium IV处理器（也称为P4），主频为1.4GHz。系统总线速度达到了400MHz，指令流水线达到20级，增加了SSE2指令集，进一步增强了多媒体、网络等密集运算能力。

2002年，Intel公司在CPU中加入了超线程（Hyper-Threading, HT）技术。之后，主频逐步提高，达到了3.2GHz。

2004年2月，Intel公司发布了Pentium 4E系列处理器，90nm制造工艺，800MHz系统总线频率，CPU名称也改为数字命名，主要有P4E 580/570/560/550/540/530/520，对应频率为4.0GHz/3.8GHz/3.6GHz/3.4GHz/3.2GHz/3.0GHz/2.8GHz。

在2005年发布的Pentium D和Pentium Extreme Edition处理器（后者支持超线程技术）中，集成了两个处理核心，2亿3千万个晶体管。

5. Xeon 处理器

1998年，Intel公司发布了Pentium II Xeon（至强）处理器。Xeon是英特尔引入的新品牌，面向高端的服务器市场。和Pentium II相比，Pentium II Xeon处理器不但有更快的速度，

更大的缓存,更重要的是可以支持多达4路或者8路的对称多CPU处理器 (Symmetric Multi Processing, SMP)。

1999年, Intel公司发布了Pentium III Xeon处理器。

2001年, Intel公司发布了Xeon处理器,将Xeon的前面去掉了Pentium的名称,瞄准高性能、均衡负载、多路对称处理等特性,而这些是台式计算机的Pentium品牌所不具备的。Xeon处理器实际上还是基于Pentium 4的内核,而且同样是64位的数据带宽。

2004年6月发布的Xeon DP处理器基于P4核心,加入了超线程技术和两路SMP的支持。DP代表Dual Processor。而Xeon MP处理器支持4路或者更多SMP,具备1MB或512KB的L3 Cache和256KB的L2 Cache。MP代表Multi Processing。

内部寄存器和运算位数为32位的Pentium系列CPU统称为IA-32 (Intel Architecture-32),也称为x86系列,或80x86。这些CPU保持了兼容的特点,即后面推出的CPU的指令系统完全覆盖了前面推出的CPU指令系统,因此各种已有软件可以在新推出的CPU上运行。

1.1.6 64位CPU: Itanium

Intel系列的CPU,成为了桌面计算机的主流。采用Intel CPU制造的计算机,被称之为IA (Intel Architecture) 架构。

然而,Pentium仍不能称之为纯粹的64位CPU,IA结构的计算机在高端市场(大型服务器系统)中所占比例仍然不够理想。其他的RISC CPU在20世纪90年代早期就发展了64位的CPU,在高端市场起着主流的作用。

为此, Intel公司联合HP公司,推出了一种新的64位CPU,称之为安腾(Itanium)。以Itanium CPU为基础的计算机称之为IA-64结构。Itanium的内部结构与Pentium的差别很大,在市场上没有取得很大的成功。

1.1.7 64位CPU: EM64T

与Intel公司抛开IA-32发展新的64位CPU不同,一直生产Intel兼容CPU的AMD公司,沿袭了IA-32的思路,发布了与x86兼容的64位CPU。它在32位x86指令集的基础上加入扩展的64位x86指令集,使这款芯片在硬件上兼容原来的32位x86软件,并同时支持64位计算,使得这款芯片成为真正的64位x86芯片,即x86-64。x86-64在市场上取得很大的成功。

为了和AMD 64位技术竞争, Intel也回到x86路线上,在AMD之后发布了与x86兼容的64位技术,命名为EM64T (Extended Memory 64 Technology),该技术用在Pentium 4 6xx、Pentium 4 5x1 (如541、551、561)、Celeron D 3x1和3x6 (331、336、341、346)等处理器产品中。

在x86的16位和32位时代,技术上都是由Intel公司来主导,AMD与之兼容。而在x86-64上,部分技术的主导权已经属于AMD。例如,AX和EAX是Intel公司命名的16位和32位的寄存器,而AMD将x86寄存器扩展为64位以后,命名为RAX。Intel的EM64T也使用了RAX作为寄存器名称。

8086、80286、80386、80486、Pentium、P II、P III、P4的一系列CPU,被统称为80x86系列,表1-1给出了Intel系列CPU的发展历程。

表 1-1 Intel 系列 CPU 的发展历程

发布时间	型 号	晶体管数	运行频率	地址总线	数据总线	寄存器大小
1971 年	4004	2300	108kHz	10 位	4 位	4 位
1972 年	8008	3500	200kHz	14 位	8 位	8 位
1974 年	8080	6000	2MHz	16 位	8 位	8 位
1978 年	8086	2.9 万	4.77MHz	20 位	16 位	16 位
1979 年	8088	3.0 万	4.77MHz	20 位	8 位	8 位
1982 年	80286	13.5 万	6 ~ 20MHz	24 位	16 位	16 位
1985 年	80386	32 万	16 ~ 33MHz	32 位	32 位	32 位
1989 年	80486	120 万	32 ~ 120MHz	32 位	32 位	32 位
1993 年	Pentium	320 万	60 ~ 266MHz	36 位	64 位	32 位
1996 年	Pentium Pro	550 万	160 ~ 233MHz	36 位	64 位	32 位
1997 年	Pentium II	750 万	233 ~ 450MHz	36 位	64 位	32 位
1999 年	Pentium III	950 万	500 ~ 1333MHz	36 位	64 位	32 位
2000 年	Pentium 4	4200 万	1.4 ~ 2.1GHz	36 位	64 位	32 位
2001 年	Itanium	2500 万	2.0 ~ 2.4GHz	44 位	64 位	64 位
2005 年	Xeon DP	5500 万	1.4 ~ 3.8GHz	40 位	64 位	64 位
2005 年	Xeon MP	1 亿 8 百万	1.6 ~ 3.66GHz	40 位	64 位	64 位
2005 年	Pentium D	2 亿 3 千万	2.66 ~ 3.6GHz	48 位	64 位	64 位
2006 年	Core Duo	1 亿 5 千万	1.66 ~ 2.16GHz	48 位	64 位	64 位
2006 年	Core 2 Duo	2 亿 9 千万	2.9GHz	48 位	64 位	64 位

1.2 8086/8088 微处理器

8086/8088 有 20 条地址线，直接寻址能力为 $2^{20} \text{B} = 1\text{MB}$ 。8086 为 16 位的数据通道，当时其他部件都以 8 位为主，因此，Intel 公司又设计了 8088。8088 的数据通道为 8 位。由于 8088 只有 8 根数据线，故一次存储器操作只能存取 1 个字节。8086 一次可存取 2 个字节，比 8088 的性能要高。除此之外，这两个 CPU 的指令系统和内部功能完全相同，因此，为其中一个 CPU 开发的软件完全可以在另一个 CPU 上运行。

1.2.1 8086/8088 微处理器的内部结构

8086/8088 微处理器的内部结构如图 1-1 所示。按功能可分成两大部分：执行单元（Execution Unit, EU）和总线接口单元（Bus Interface Unit, BIU），下面分别介绍这两个部件的基本结构与功能。

执行单元执行程序指令，并进行算术逻辑运算等。它主要由标志寄存器（Flags）、算术逻辑单元、通用寄存器和执行单元组成。

执行部件主要实现两种操作，一是根据指令进行算术逻辑等运算，二是给出程序要访问的内存单元地址，交给总线接口单元。

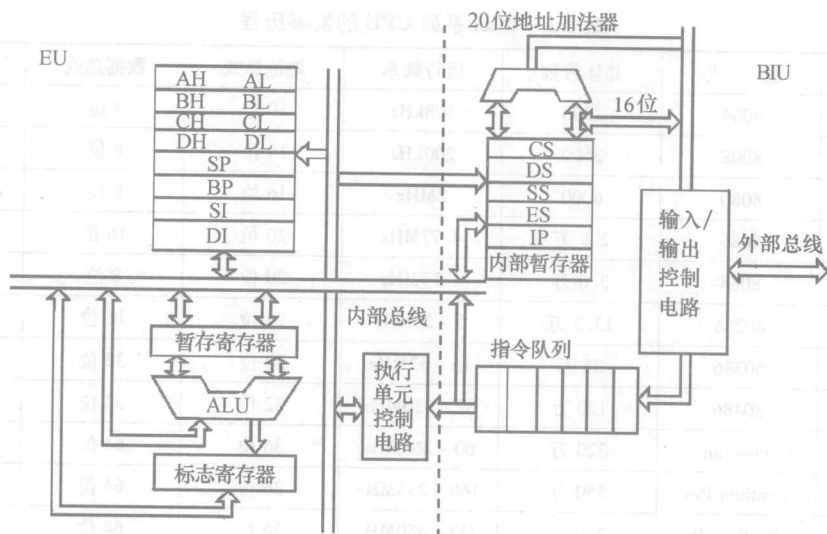


图 1-1 8086/8088 的内部结构

总线接口单元负责 CPU 与存储器和外设之间的信息传送。执行部件的所有总线操作都要靠总线接口单元完成。它由地址加法器、段寄存器（CS、DS、ES、SS）、指令指针 IP、指令队列和总线控制逻辑组成。在执行部件执行指令的过程中，总线接口单元负责从内存指定部分取出指令送至指令流排队机构中排队。在执行指令时，所需要的内存操作数也是由总线接口单元从内存的指定区域取出传送给执行部件。

在总线接口单元中，有一个指示器 IP，它总是保存着下一次将要取出的指令的偏移地址。根据 IP 的内容（16 位）和段寄存器 CS 的内容（16 位）形成指令的物理地址（20 位），并根据该地址从主存中取出指令，送入指令队列机构中排队，然后 IP 增加，指向下一条要执行的指令。

1.2.2 寄存器

8086/8088 共有 14 个寄存器供系统使用，在汇编语言程序设计中经常要用到这些寄存器。

1. 段寄存器

4 个段寄存器（CS、DS、ES、SS）分别称为代码段寄存器（Code Segment, CS）、数据段寄存器（Data Segment, DS）、附加数据段寄存器（Extra Segment, ES）堆栈段寄存器（Stack Segment, SS）。段寄存器用来确定该段在内存中的起始地址。

代码段用来存放程序的指令序列。CS 存放代码段的段首址，指令指针寄存器 IP 指示代码段中指令的偏移地址。

2. 指令指针

指令指针（Instruction Pointer, IP）总是保存下一次将要取出的指令的偏移地址，偏移地址指的是这条指令在代码段中的位置。在程序运行时，IP 的内容由 CPU 自动调整。

3. 堆栈指针

堆栈指针（Stack Pointer, SP）寄存器，用于存放当前堆栈段中栈顶的偏移地址。

4. 数据寄存器

数据寄存器共有 4 个寄存器 (AX、BX、CX、DX)，通常用来保存操作数或运算结果等信息，也有如下一些专门用途。

- 1) AX 寄存器称为累加器 (Accumulator)，它的使用频度最高，用于算术、逻辑运算及与外设传送信息等。
- 2) BX 寄存器称为基址寄存器 (Base)，可用于存放存储器地址。
- 3) CX 寄存器称为计数器 (Counter)，可作为循环或串操作等指令中的隐含计数器。
- 4) DX 寄存器称为数据寄存器 (Data)，可用来存放双字数据的高 16 位，或存放外设端口地址。

AX、BX、CX、DX 都是 16 位寄存器，每一个又可以分为高 8 位和低 8 位来使用，如图 1-2 所示。

	15	8	7	0
AX	AH		AL	
BX	BH		BL	
CX	CH		CL	
DX	DH		DL	

图 1-2 数据寄存器的高 8 位和低 8 位

例如，如果 AX 的值为 0E9FH，则 AH=0EH，AL=9FH。将 AH 的值改为 60H，AX 的值变为 609FH。

5. 基址寄存器

基址寄存器 (Base Pointer, BP) 可用来保存操作数或运算结果等信息，也用于存放某一存储单元的偏移地址，多用于对堆栈段中数据的非顺序存取。

BX 寄存器也是基址寄存器。

6. 变址寄存器

变址寄存器包括源变址寄存器 (Source Index, SI) 和目的变址寄存器 (Destination Index, DI)，可用来保存操作数或运算结果等信息，也用于存放某一存储单元的偏移地址。在数据块操作中，SI 和 DI 分别指向源地址和目标地址。

7. 标志寄存器

CPU 中有一个很重要的 16 位标志寄存器 (Flags)，它包含 9 个标志位，表示 CPU 所处状态信息及运算结果的特征。在执行指令的过程中，根据指令执行的结果自动改变这些标志位，而程序也可以取出这些标志位，以了解上一步操作的结果，如图 1-3 所示。

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Flags					DF	DF	IF	IF	SF	ZF		AF		PF		CF

图 1-3 标志寄存器

- 1) 辅助进位标志 (Auxiliary Carry Flag, AF)：在字节操作时若低半字节 (一个字节的低 4 位) 向高半字节有进位或借位；在字操作时若低位字节向高位字节有进位或借位，则 AF=1，否则 AF=0。这个标志用于十进制算术运算指令中，即通过二进制数运算调整为十进制数表示的结果。