

新编数字电路 与EDA技术 实验实训指导

熊发明 主审
陈小毛 胡机秀 卜波涛 编著



国防工业出版社
National Defense Industry Press

新编数字电路与 EDA 技术 实验实训指导

熊发明 主审

陈小毛 胡机秀 卜波涛 编著



国防工业出版社

国防工业出版社

·北京·

内 容 简 介

本书内容包括数字逻辑电路基础实验部分和 EDA 技术实验实训部分。

本书介绍了数字逻辑实验的基础过程、操作规范、测试方法;提供了 TTL 集成逻辑门的逻辑功能与参数测试、组合逻辑电路的设计与测试、数据选择器及其应用、译码器及其应用、触发器及其应用、计数器及其应用、移位寄存器及其应用、555 时基电路及其应用、D/A、A/D 转换器这 9 个实验项目;详细介绍了 Multisim 9 的基本操作;还对常用逻辑器件进行功能仿真,对计数器、译码器电路进行仿真分析,并举例说明综合电路设计与动态分析。本书以 Quartus II 软件的使用为例,通过实例让读者熟悉 FPGA 的设计流程,还介绍了硬件描述语言,其包括 VHDL 基本语句、组合逻辑电路程序设计、时序逻辑电路程序设计,以及 Verilog 语言应用设计。最后从简单到复杂,完成了一个数字系统的设计。

本书可作为高等院校电子类、通信信息类、自动化类专业“数字逻辑电路”和“EDA 技术应用”的实验指导和学习参考书。

图书在版编目(CIP)数据

新编数字电路与 EDA 技术实验实训指导 / 陈小毛, 胡机秀, 卜波涛编著. —北京: 国防工业出版社, 2008. 8
ISBN 978-7-118-05859-8

I. 新... II. ①陈...②胡...③卜... III. ①数字电路: 逻辑电路 - 实验 - 高等学校 - 教学参考资料 ②电子电路 - 电路设计: 计算机辅助设计 - 实验 - 高等学校 - 教学参考资料 IV. TN79 - 33 TN702 - 33

中国版本图书馆 CIP 数据核字(2008)第 103484 号

※

国防工业出版社出版发行

(北京市海淀区紫竹院南路 23 号 邮政编码 100044)

北京奥鑫印刷厂印刷

新华书店经售

*

开本 787×1092 1/16 印张 14 1/4 字数 329 千字

2008 年 8 月第 1 版第 1 次印刷 印数 1—4000 册 定价 26.00 元

(本书如有印装错误,我社负责调换)

国防书店: (010)68428422

发行邮购: (010)68414474

发行传真: (010)68411535

发行业务: (010)68472764

前 言

目前,新的电子产品数字化趋势越来越明显,生命周期也越来越短。这一方面得益于微电子技术的发展,另一方面受益于设计方式和手段的革新。随着制造工艺水平的提高,芯片的集成度越来越高,电路的规模也越来越大。在掌握传统的逻辑表达式、真值表等设计方式的基础上,学习使用新的计算机辅助设计软件,能够更好地掌握现代数字电路系统的设计方法。

本书内容包括数字逻辑电路基础实验部分和 EDA 技术实验实训部分。

第 1 章介绍了数字逻辑实验的基础过程、操作规范、测试方法;提供了 TTL 集成逻辑门的逻辑功能与参数测试、组合逻辑电路的设计与测试、数据选择器及其应用、译码器及其应用、触发器及其应用、计数器及其应用、移位寄存器及其应用、555 时基电路及其应用、D/A、A/D 转换器这 9 个实验项目。

第 2 章详细介绍了 Multisim 9 的基本操作。包括电路创建、Multisim 9 操作界面以及仪器仪表使用;此外,还对常用逻辑器件进行功能仿真,对计数器、译码器电路进行仿真分析,并举例说明综合电路设计与动态分析。

第 3 章从 Quartus II 软件的使用开始,通过一个简单实例让读者熟悉 FPGA 的设计流程,并提供了 6 个在 EDA 软件开发平台上设计数字逻辑电路的例子。

第 4 章的主要内容是 VHDL 设计基础和实验。包括 VHDL 基本语句、组合逻辑电路程序设计、时序逻辑电路程序设计,一共 12 个 VHDL 设计实例,通过硬件描述语言来完成电路的设计任务。

第 5 章的主要内容是 Verilog 应用实验设计。包括 6 个项目,从简单到复杂。每个项目又分成几个部分,各部分在前面的基础上增加新的功能,最后完成一个简单数字系统的设计。

第 6 章是数字系统实训部分。提供了音频编/解码电路模块、循环冗余校验(CRC)模块设计、以太网接口电路、VGA 接口电路、简单 16 位 CPU 设计这 5 个数字系统设计实训例子。

本书由桂林电子科技大学熊发明高级实验师主审,陈小毛博士主编,并负责编写了第 3 章、第 5 章、第 6 章的全部内容;胡机秀工程师编写了第 1 章、第 2 章的主要内容以及附录;卜波涛编写了第 4 章的内容。本书在编写过程中得到了有关人员的协助,以及 Altera 等公司的大力支持,在此一并表示感谢。对书中不足之处,恳请读者指正。

编 者

2008 年 5 月

目 录

第1章 数字逻辑电路基础实验	1
1.1 数字逻辑电路实验基础知识	1
1.1.1 实验的基本过程	1
1.1.2 实验操作规范和常见故障检查方法	2
1.1.3 数字集成电路概述、特点及使用须知	4
1.1.4 数字逻辑电路的测试方法	6
1.2 数字逻辑电路实验	6
实验一 TTL 集成逻辑门的逻辑功能与参数测试	6
实验二 组合逻辑电路的设计与测试	10
实验三 数据选择器及其应用	12
实验四 译码器及其应用	17
实验五 触发器及其应用	22
实验六 计数器及其应用	27
实验七 移位寄存器及其应用	31
实验八 555 时基电路及其应用	35
实验九 D/A、A/D 转换器	40
第2章 Multisim 9 的应用	46
2.1 Multisim 9 基本操作	47
2.1.1 基本界面	47
2.1.2 文件基本操作	47
2.1.3 元器件基本操作	47
2.1.4 文本基本编辑	48
2.1.5 图纸标题栏编辑	48
2.1.6 子电路创建	48
2.2 Multisim 9 电路创建	49
2.2.1 元器件	49
2.2.2 电路图	50
2.3 Multisim 9 操作界面	51
2.3.1 Multisim 9 菜单栏	51
2.3.2 Multisim 9 元器件栏	55

2.3.3	Multisim 9 仪器仪表栏	56
2.4	Multisim 9 仪器仪表使用	56
2.4.1	数字万用表(Multimeter)	56
2.4.2	函数发生器(Function Generator)	56
2.4.3	瓦特表(Wattmeter)	57
2.4.4	双通道示波器(Oscilloscope)	57
2.4.5	四通道示波器(4 Channel Oscilloscope)	58
2.4.6	波特图仪(Bode Plotter)	59
2.4.7	频率计(Frequency counter)	60
2.4.8	数字信号发生器(Word Generator)	60
2.4.9	逻辑分析仪(Logic Analyzer)	61
2.4.10	逻辑转换器(Logic Converter)	63
2.4.11	IV 分析仪(IV Analyzer)	63
2.4.12	失真度仪(Distortion Analyzer)	64
2.4.13	频谱分析仪(Spectrum Analyzer)	64
2.4.14	网络分析仪(Network Analyzer)	65
2.4.15	仿真 Agilent 仪器	66
2.5	Multisim 9 仿真电路的应用	67
实验一	常用逻辑器件功能仿真	67
实验二	计数器、译码器设计电路的仿真分析	69
实验三	综合电路设计与动态分析	71
第3章	基于 Quartus II 软件的电路设计	74
3.1	Quartus II 软件的使用	75
3.1.1	创建一个新项目	76
3.1.2	使用图形编辑器输入设计文件	80
3.1.3	编译设计电路	84
3.1.4	更正错误	85
3.1.5	分配管脚	86
3.1.6	设计电路的仿真	88
3.1.7	编程和配置 FPGA 器件	93
3.1.8	测试设计电路	98
3.2	简单电路设计	98
实验一	一位全加器设计	98
实验二	4 选 1 数据选择器的设计	100
实验三	译码器及其应用	101
实验四	触发器设计	103
实验五	计数器设计	105
实验六	电子抢答器设计	108

第4章 VHDL 应用实验设计	112
4.1 VHDL 设计基础	112
4.2 基本组合逻辑电路设计	115
实验一 基本门电路的 VHDL 设计	115
实验二 数据选择器设计	119
实验三 二进制全加器设计	123
实验四 七段数码显示译码器设计	126
4.3 基本时序逻辑电路设计	129
实验五 基本触发器设计	129
实验六 移位寄存器设计	134
实验七 计数器设计	142
4.4 综合设计	147
实验八 正弦波信号发生器设计	147
实验九 ADC0809 采样控制电路设计	150
实验十 8 位十六进制频率计设计	155
实验十一 移位相加硬件乘法器设计	158
实验十二 乐曲硬件演奏电路设计	164
第5章 Verilog 应用实验设计	171
实验一 开关、LED 及七段数码管显示电路	171
实验二 二-十进制转换和 BCD 加法电路	174
实验三 锁存器、触发器和寄存器	178
实验四 计数器	182
实验五 有限状态机	184
实验六 简单微处理器	189
第6章 数字系统设计实训	196
6.1 音频编/解码电路模块	196
6.2 循环冗余校验(CRC)模块设计	201
6.3 以太网接口电路	203
6.4 VGA 接口电路	206
6.5 简单 16 位 CPU 设计	212
附录	216
附录 A 数字逻辑电路实验报告格式	216
附录 B 常用数字集成电路引脚排列图	216
参考文献	222

第1章 数字逻辑电路基础实验

1.1 数字逻辑电路实验基础知识

随着社会信息化的发展,数字电子技术在各个领域得到了广泛的应用。数字电子技术是一门实践性很强的技术基础课,在学习中不仅要掌握它的基本原理和基本方法,更重要的是学会灵活应用。学生需要完成一定数量的实验,才能真正掌握这门课程。通过熟悉单元电路的工作原理、集成器件的逻辑功能和使用方法,从而有效地培养学生理论联系实际和解决具体问题的能力,树立严谨的工作作风。

1.1.1 实验的基本过程

实验的基本过程包括确定实验内容,采用较好的设计方法和合适的实验平台,拟出详细的实验步骤和记录数据的表格,合理选择仪器设备和元器件,进行连接安装和调试,分析实验现象和结果,最后写出完整的实验报告。实验报告格式和内容见附录A。

在进行数字电路实验时,充分掌握和正确利用集成元件及其构成的数字电路独有的特点和规律,可以收到事半功倍的效果,每一个实验,应做好实验预习、实验记录和实验报告等工作。

(一) 实验预习及预习报告

认真预习是做好实验的前提,预习的好与坏不仅关系到实验能否顺利进行,而且直接影响实验效率。预习可以按本教材的要求进行,在每次实验前首先认真复习有关实验的基本原理,掌握有关器件的使用方法,对如何着手实验做到心中有数。通过预习还应做好实验前的准备,写出一份预习报告,其内容包括以下4个方面:

(1) 绘出设计好的实验电路图,该图应该是逻辑图和连线图的混合,既便于连线,又能反映电路原理,并在图上标出器件型号、使用的引脚号及元件数值,必要时还须用文字说明。

(2) 拟定实验方法和步骤。

(3) 拟好记录实验数据的表格和波形坐标。

(4) 列出元器件清单。

(二) 实验记录

实验记录是实验过程中获得的第一手资料。记录必须清楚、合理、正确,若不正确,则要现场及时重复测试,分析原因,改正错误。实验记录应包括以下内容:

(1) 实验任务、名称及内容。

(2) 实验数据和波形以及实验中出现的现象,从记录中初步判断实验的正确性。

(3) 记录波形时,应注意输入、输出波形的时间相位关系,在坐标中上下对齐。

(4) 实验中实际使用的仪器型号以及元器件使用情况。

(三) 实验报告

实验报告是培养学生分析和总结能力的有效手段,也是一项重要的基本功训练,它能很好地巩固学习成果,加深对基本理论的认识和理解,从而进一步提高认识。

实验报告是一份技术文档,要求文字简洁、内容清楚、图表工整。报告内容应包括实验目的、实验内容和结果、实验使用仪器和元器件以及分析总结等。其中实验内容和总结是报告的主要部分,它应包括实际完成的全部实验,并且要按实验任务逐个书写,每个实验任务应有如下内容:

(1) 实验课题的功能框图、逻辑电路图、状态图、真值表以及文字说明等,对于设计性课题,还应有整个设计过程和关键的设计技巧说明。

(2) 实验记录和经过整理的数据、表格、曲线和波形图,其中表格、曲线和波形图应充分利用专用实验报告简易坐标格,并用三角板、曲线板等工具描绘,力求画得准确,不得随手示意画出。

(3) 实验结果分析、讨论及结论,对讨论的范围没有特别要求,一般应对重要的实验现象、结论加以分析,以进一步加深理解。此外,对实验中的异常现象,可做一些简要说明,实验中有何收获,可谈一些心得体会。

1.1.2 实验操作规范和常见故障检查方法

实验中操作的规范性对实验结果影响很大,因此应按照以下规程进行:

(1) 搭接实验电路前,应对仪器设备进行必要的检查校准,对所用集成电路进行功能测试。

(2) 搭接电路时,应遵循正确的布线原则和操作步骤(即要按照先接线后通电,做完后先断电再拆线的步骤)。

(3) 掌握科学的调试方法,有效地分析并检查故障,以确保电路工作稳定可靠。

(4) 仔细观察实验现象,完整准确地记录实验数据并与理论值进行比较分析。

(5) 实验完毕,经指导教师同意后,可关断电源拆除连线,整理好放在实验台的抽屉里,并将实验台清理干净、摆放整洁。

布线原则和故障检查时实验操作的重要问题如下。

(一) 布线原则
应便于检查、排除故障和更换器件。

在数字电路实验中,错误布线引起的故障常占很大的比例。布线错误不仅会引起电路故障,严重时甚至会损坏器件。因此,注意布线的合理性和科学性是十分必要的,正确的布线原则大致有以下几点:

(1) 接插集成电路时,先校准两排引脚,使之与实验底板上的插孔对应,轻轻用力将集成电路插上,然后在确定引脚与插孔完全吻合后,再稍用力将其插紧,以免集成电路的引脚弯曲、折断或者接触不良。

(2) 不允许将集成电路的方向插反,一般 TTL 集成电路的方向是缺口朝左,引脚序号从左下方的第一个引脚开始,按逆时针方向依次递增至左上方的第一个引脚。

(3) 导线最好采用各种色线以区别不同用途,如电源线用红色,地线用黑色。

(4) 布线应有秩序地进行,随意乱接容易造成漏接、错接,较好的方法是接好固定电

平点,如电源线、地线、门电路闲置输入端、触发器异步置位复位端等;其次,按信号源的顺序从输入到输出依次布线。

(5) 连线应避免过长,避免从集成元件上方跨越,避免过多的重叠交错,以利于布线、更换元器件以及故障检查和排除。

(6) 当实验电路的规模较大时,应注意集成元器件的合理布局,以便得到最佳布线。布线时,要对单个集成元件进行功能测试。这是一种良好的习惯,也不会增加布线工作量。

(7) 应当指出,布线和调试工作是不能分开的,往往需要交替进行,对元器件很多的复杂电路实验,可按其功能将电路划分为若干相对独立的部分,逐个布线、调试,然后将各部分连接起来。

(二) 故障检查 实验中,当电路不能完成预定的逻辑功能时,就称电路有故障,产生故障的原因大致可以归纳为以下4个方面:

(1) 操作不当,如布线错误。

(2) 设计不当,如实验电路功能不正确。

(3) 元器件使用不当或功能不正常。

(4) 仪器(主要指数字电路实验箱)和集成元件本身出现故障。

因此,上述4点应作为检查故障的主要线索,以下介绍几种常见的故障检查方法。

1. 查线法 在实验过程中大部分故障都是由于接线错误引起的,因此在故障发生时,复查电路连线是排除故障的有效方法。应着重注意:有无漏线、错线,导线与插孔接触是否可靠,集成电路是否插牢、是否插反等。

2. 观察法

用示波器或者逻辑笔直接测量各集成电路的引脚信号,判断是否加上电源电压;输入信号、时钟脉冲等是否加到实验电路上,观察输出端有无反应。重复测试,观察故障现象,用逻辑笔测试各输入/输出端的直流电平,从而判断出是否是插座板、集成电路引脚连接线等原因造成的故障。

3. 信号注入法

在电路的每一级输入端加上特定的信号,观察该级输出响应,从而确定该级是否有故障,必要时可以切断周围连线,避免相互影响。

4. 信号寻迹法

在电路的输入端加上特定的信号,按照信号流向逐线检查是否有响应和响应是否正确,必要时可多次输入不同的信号。

5. 替换法

对于多输入端器件,如有多余端则可调换另一输入端试用。必要时可更换器件,以检查器件功能不正常所引起的故障。

6. 动态逐线跟踪检查法

对于时序电路,可输入时钟信号,并按信号流向依次检查各级波形,直到找出故障点为止。

以上检查故障的方法是指在仪器工作正常的前提下进行的。需要强调指出:实验经验对于故障检查是大有帮助的,但只要充分预习,掌握基本理论和实验原理,就不难用逻辑推理的方法判断和排除故障。

1.1.3 数字集成电路概述、特点及使用须知

(一) 概述

集成电路按集成度可分为小规模、中规模、大规模和超大规模等。小规模集成电路(SSI)是在一块硅片上制成1个~10个门,通常为逻辑单元电路,如逻辑门、触发器等;中规模集成电路(MSI)的集成度为10门/片~100门/片,通常是逻辑功能电路,如译码器、数据选择器、计数器、寄存器等;大规模集成电路(LSI)的集成度为100门/片以上;超大规模(VLSI)的集成度为1000门/片以上,它通常是一个完整的数字逻辑系统。

数字集成电路还可分为双极型电路和单极型电路两种。双极型电路中有代表性的是TTL电路;单极型电路中有代表性的是CMOS电路。国产TTL集成电路的标准系列为CT54/74系列,其功能和外引脚排列与国际54/74系列的相同。国产CMOS集成电路主要为CC(CH)4000系列,其功能和外引线排列与国际CD4000系列相对应。高速CMOS系列中,74HC和74HCT系列与TTL74系列相对应,74HC4000系列与CC4000系列相对应。部分数字集成电路的逻辑表达式、引脚排列图列于附录B中。

功能表和逻辑表达式描述了集成电路的功能以及输出与输入之间的逻辑关系。为了正确使用集成电路,应该对它们进行认真的研究,并深入理解,充分掌握;还应对使能端的功能和连接方法给以充分注意。必须正确了解集成电路参数的意义和大小,按规定使用;特别要严格遵守极限参数的限定,因为即便是瞬间大电流通过,也会使器件遭受损坏。

(二) TTL器件的特点

- (1) 输入端一般有钳位二极管,减少了反射干扰的影响。
- (2) 输出电阻低,增强了带容性负载的能力。
- (3) 有较大的噪声容限。
- (4) 采用+5V的电源供电。

为了正常发挥器件的功能,应使器件在推荐的条件下工作,对74LS系列器件,其工作条件如下。

- (1) 电源电压应在4.75V~5.25V的范围内。
- (2) 环境温度在0℃~70℃之间。
- (3) 高电平输入电压 $V_{IH} > 2V$,低电平输入电压 $V_{SL} < 0.8V$ 。
- (4) 输出电流应小于最大推荐值(查手册)。
- (5) 工作频率不能高,一般的门和触发器的最高工作频率约为30MHz。

TTL器件使用须知如下:

- (1) 电源电压应严格保持在 $5V \pm 10\%$ 的范围内,过高易损坏器件,过低则不能正常工作,实验中一般采用稳定性好、内阻小的直流稳压电源。使用时,应特别注意电源与地线不能错接,否则会因电流过大而造成器件损坏。
- (2) 多余输入端最好不要悬空,虽然悬空相当于高电平,并不影响与门(与非门)的逻辑功能,但悬空时易受干扰。因此,与门、与非门多余输入端可直接接到VCC上,或通

过一个公用电阻(几千欧)连到 VCC 上。若前级驱动能力强,则可将多余输入端与使用端并接,不用的或门、或非门输入端直接接地,与或非门不用的与门输入端至少有一个要直接接地。

(3) 输出端不允许直接接电源或接地(但可以通过电阻与电源相连),也不允许直接并联使用(集电极开路门和三态门除外)。

(4) 应考虑电路的负载能力(即扇出系数)。要留有余地,以免影响电路的正常工作,扇出系数可通过查阅器件手册或计算获得。

(5) 在高频工作时,应通过缩短引线、屏蔽干扰源等措施,抑制电流的尖峰干扰。

(三) CMOS 数字集成电路的特点

(1) 静态功耗低:电源电压 $V_{DD} = 5V$ 的中规模电路的静态功耗小于 $100\mu W$,从而有利于提高集成度和封装密度,降低成本,减小电源功耗。

(2) 电源电压范围宽:4000 系列 CMOS 电路的电源电压范围为 $3V \sim 18V$,从而使选择电源的余地大,电源设计要求低。

(3) 输入阻抗高:正常工作的 CMOS 集成电路的输入端保护二极管处于反偏状态,直流输入阻抗可大于 $100M\Omega$,在工作频率较高时,应考虑输入电容的影响。

(4) 扇出能力强:在低频工作时,一个输出端可驱动 50 个以上的 CMOS 器件的输入端,这主要是因为 CMOS 器件的输入电阻高。

(5) 抗干扰能力强:CMOS 集成电路的电压噪声容限可达电源电压的 45%,而且高电平和低电平的噪声容限值基本相等。

(6) 逻辑摆幅大:空载时,输出高电平 $V_{OH} > V_{DD} - 0.05V$,输出低电平 $V_{OL} < V_{SS} + 0.05V$ 。

CMOS 器件的输入端和 VSS 之间接有保护二极管,除了电平变换器等一些接口电路外,输入端和正电源 VDD 之间也接有保护二极管,因此,在正常运转和焊接 CMOS 器件时,一般不会因感应电荷而损坏器件。但是,在使用 CMOS 数字集成电路时,输入信号的低电平不能低于 $(V_{SS} - 0.5V)$,除某些接口电路外,输入信号的高电平不得高于 $(V_{DD} + 0.5V)$,否则可能引起保护二极管导通,甚至可能使输入级损坏。

CMOS 器件使用须知如下:

(1) 电源连接和选择:VDD 端接电源正极,VSS 端接电源负极(地)。绝对不许接错,否则器件会因电流过大而损坏。对于电源电压范围为 $3V \sim 18V$ 系列器件,如 CC4000 系列,实验中 VDD 通常接 $+5V$ 电源,但 VDD 电压选在电源变化范围的中间值为好,例如电源电压在 $8V \sim 12V$ 之间变化,则选择 $V_{DD} = 10V$ 较恰当。

CMOS 器件在不同的 VDD 值下工作时,其输出阻抗、工作速度和功耗等参数都有所变化,设计中须注意。

(2) 输入端处理:多余输入端不能悬空。应按逻辑要求接 VDD 或 VSS,以免受干扰造成逻辑混乱,甚至还会损坏器件。对于安装在印刷电路板上的 CMOS 器件,为了避免输入端悬空,在电路板的输入端应接入限流电阻 R_p 和保护电阻 R ,当 $V_{DD} = +5V$ 时, R_p 取 $5.1k\Omega$, R 一般取 $100k\Omega \sim 1M\Omega$ 。

(3) 输出端处理:输出端不允许直接接 VDD 或 VSS,否则将导致器件损坏。除三态(TS 门和 OD 门)等器件外,不允许两个不同芯片输出端并联使用,但有时为了增加驱动

能力,同一芯片上的输出端可以并联。

(4) 对输入信号 V_I 的要求: V_I 的高电平 $V_{IH} < V_{DD}$, V_I 的低电平 V_{IL} 小于电路系统允许的低电压;当器件的 V_{DD} 端未接通电源时,不允许信号输入,否则将使输入端保护电路中的二极管损坏。

1.1.4 数字逻辑电路的测试方法

(一) 组合逻辑电路的测试

组合逻辑电路测试的目的是验证其逻辑功能是否符合设计要求,也就是验证其输出与输入的关系是否与真值表相符。

1. 静态测试

静态测试是在电路静止状态下测试输出与输入的关系。将输入端分别接到逻辑开关上,用发光二极管分别显示各输入端和输出端的状态。按真值表将输入信号一组一组地依次送入被测电路,测出相应的输出状态,并与真值表相比较,借以判断此组合逻辑电路静态工作是否正常。

2. 动态测试

动态测试是测量组合逻辑电路的频率响应。在输入端加上周期性信号,用示波器观察输入、输出波形,测出与真值表相符的最高输入脉冲频率。

(二) 时序逻辑电路的测试

时序逻辑电路测试的目的是验证其状态的转换是否与状态图相符合,可用发光二极管、数码管或示波器等观察输出状态的变化。常用的测试方法有两种,一种是单拍工作方式,即以单脉冲源作为时钟脉冲,逐拍进行观测;另一种是连续工作方式,即以连续脉冲源作为时钟脉冲,用示波器观察波形,来判断输出状态的转换是否与状态图相符。

1.2 数字逻辑电路实验

实验一 TTL 集成逻辑门的逻辑功能与参数测试

一、实验目的

- (1) 掌握 TTL 集成与非门的逻辑功能和主要参数的测试方法。
- (2) 掌握 TTL 器件的使用规则。
- (3) 熟悉数字电路实验装置的结构、基本功能和使用方法。

二、实验设备和仪器

- (1) 数字电路实验台一台。
- (2) 万用表一台。
- (3) 74LS20 $\times 2$, $1k\Omega$ 、 $10k\Omega$ 电位器和 200Ω 电阻器 ($0.5W$) 各一只。

三、实验原理

本实验采用四输入双与非门 74LS20,即在一块集成电路内含有两个互相独立的与非门,每个与非门有 4 个输入端。其逻辑框图、符号及引脚排列如图 1-1(a)、图 1-1(b)、图 1-1(c) 所示。

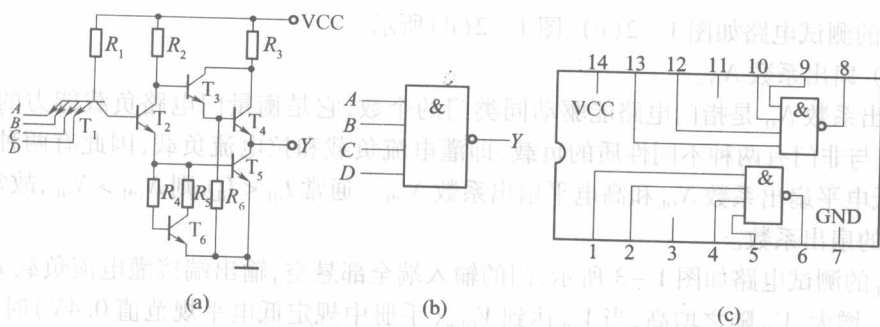


图 1-1 74LS20 逻辑框图、逻辑符号及引脚排列

1. 与非门的逻辑功能

与非门的逻辑功能是：当输入端中有一个或一个以上是低电平时，输出端为高电平；只有当输入端全部为高电平时，输出端才是低电平（即有“0”得“1”，全“1”得“0”）。其逻辑表达式为 $Y = \overline{AB} \dots$ 。

2. TTL 与非门的主要参数

(1) 低电平输出电源电流 I_{CCL} 和高电平输出电源电流 I_{CCH} 。

与非门处于不同的工作状态，电源提供的电流是不同的。 I_{CCL} 是指所有输入端悬空，输出端空载时，电源提供器件的电流。 I_{CCH} 是指输出端空载，每个门各有一个以上的输入端接地，其余输入端悬空，电源提供给器件的电流。通常 $I_{CCL} > I_{CCH}$ ，它们的大小标志着器件静态功耗的大小。器件的最大功耗为 $P_{CCL} = V_{CC} \times I_{CCL}$ 。手册中提供的电源电流和功耗值是指整个器件总的电源电流和总的功耗。 I_{CCL} 和 I_{CCH} 测试电路如图 1-2(a)、图 1-2(b) 所示。

注意：TTL 电路对电源电压要求较严，电源电压 V_{CC} 只允许在 $+5V \pm 10\%$ 的范围内工作，超过 5.5V 将损坏器件；低于 4.5V 器件的逻辑功能将不正常。

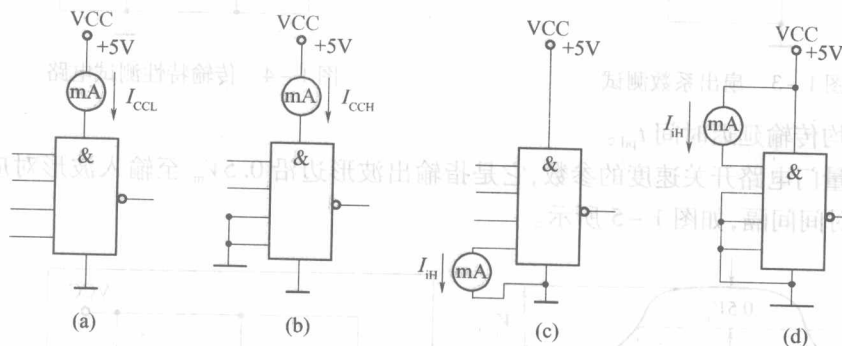


图 1-2 TTL 与非门静态参数测试电路图

(2) 低电平输入电流 I_{IL} 和高电平输入电流 I_{IH} 。

I_{IL} 是指被测输入端接地，其余输入端悬空，输出端空载时，由被测输入端流出的电流值。在多级门电路中， I_{IL} 相当于前级门输出低电平时，后级向前级门灌入的电流，因此它关系到前级门的灌电流负载能力，即直接影响前级门电路带负载的个数，因此希望 I_{IL} 小些。

I_{IH} 是指被测输入端接高电平，其余输入端接地，输出端空载时，流入被测输入端的电流值。在多级门电路中，它相当于前级门输出高电平时，前级门的拉电流负载，其大小关系到前级门的拉电流负载能力，因此希望 I_{IH} 小些。由于 I_{IH} 较小，难以测量，一般不测试。

I_{IL} 与 I_{IH} 的测试电路如图 1-2(c)、图 1-2(d) 所示。

(3) 扇出系数 N_O 。

扇出系数 N_O 是指门电路能驱动同类门的个数,它是衡量门电路负载能力的一个参数,TTL 与非门有两种不同性质的负载,即灌电流负载和拉电流负载,因此有两种扇出系数,即低电平扇出系数 N_{OL} 和高电平扇出系数 N_{OH} 。通常 $I_{IH} < I_{IL}$,则 $N_{OH} > N_{OL}$,故常以 N_{OL} 作为门的扇出系数。

N_{OL} 的测试电路如图 1-3 所示,门的输入端全部悬空,输出端接灌电流负载 R_L ,调节 R_L 使 I_{OL} 增大, V_{OL} 随之增高,当 V_{OL} 达到 V_{OLm} (手册中规定低电平规范值 0.4V) 时的 I_{OL} 就是允许灌入的最大负载电流,则

$$N_{OL} = \frac{I_{OL}}{I_{IL}} \quad \text{通常 } N_{OL} \geq 8$$

(4) 电压传输特性。

门的输出电压 V_O 随输入电压 V_i 而变化的曲线 $V_O = f(V_i)$ 称为门的电压传输特性,通过它可读得门电路的一些重要参数,如输出高电平 V_{OH} 、输出低电平 V_{OL} 、关门电平 V_{OFF} 、开门电平 V_{ON} 、阈值电平 V_T 及抗干扰容限 V_{NL} 、 V_{NH} 等值。测试电路如图 1-4 所示,采用逐点测试法,即调节 R_w ,逐点测得 V_i 及 V_O ,然后绘成曲线。

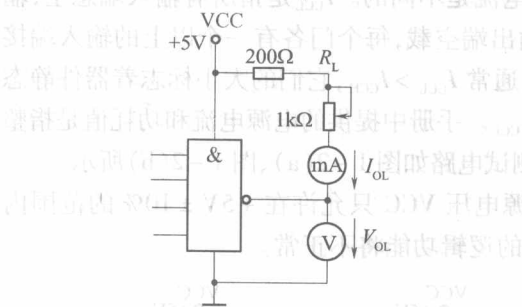


图 1-3 扇出系数测试

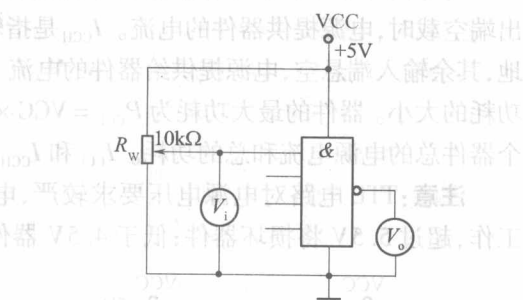


图 1-4 传输特性测试电路

(5) 平均传输延迟时间 t_{pd} 。

t_{pd} 是衡量门电路开关速度的参数,它是指输出波形边沿 0.5 V_m 至输入波形对应边沿 0.5 V_m 点的时间间隔,如图 1-5 所示。

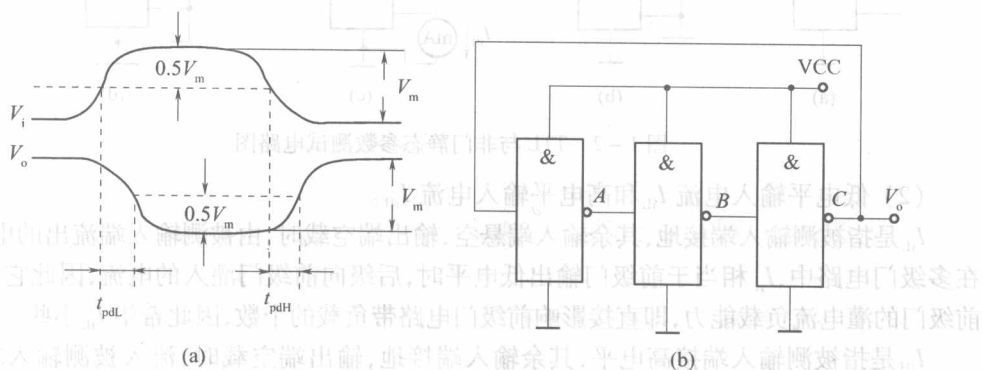


图 1-5 平均传输延迟时间 t_{pd}

(a) 传输延迟特性; (b) t_{pd} 的测试电路。

图 1-5(a) 中的 t_{pdL} 为导通延迟时间, t_{pdH} 为截止延迟时间, 平均传输延迟时间为

$$t_{\text{pd}} = \frac{1}{2}(t_{\text{pdL}} + t_{\text{pdH}})$$

t_{pd} 的测试电路如图 1-5(b) 所示, 由于 TTL 门电路的延迟时间较小, 直接测量时对信号发生器和示波器的性能要求较高, 故实验采用测量由奇数个与非门组成的环形振荡器的振荡周期 T 来求得。其工作原理是: 假设电路在接通电源后某一瞬间, 电路中的 A 点为逻辑“1”, 经过 3 级门的延迟后, 使 A 点由原来的逻辑“1”变为逻辑“0”; 再经过 3 级门的延迟后, A 点电平又重新回到逻辑“1”。电路中其他各点电平也跟随变化。说明使 A 点发生一个周期的振荡, 必须经过 6 级门的延迟时间。因此, 平均传输延迟时间为

$$t_{\text{pd}} = T/6$$

TTL 电路的 t_{pd} 一般在 10ns ~ 40ns 之间。

74LS20 主要电气参数规范如表 1-1 所列。

表 1-1 74LS20 主要电气参数规范

参数名称和符号			规范值	单位	测试条件
直流参数	导通电源电流	X_{CCL}	< 14	mA	VCC = 5V, 输入端悬空, 输出端空载
	截止电源电流	X_{CCH}	< 7	mA	VCC = 5V, 输入端接地, 输出端空载
	低电平输入电流	I_{IL}	≤ 1.4	mA	VCC = 5V, 被测输入端接地, 其他输入端悬空, 输出端空载
	高电平输入电流	I_{IH}	< 50	μA	VCC = 5V, 被测输入端 $V_{\text{in}} = 2.4\text{V}$, 其他输入端接地, 输出端空载
			< 1	mA	VCC = 5V, 被测输入端 $V_{\text{in}} = 5\text{V}$, 其他输入端接地, 输出端空载
	输出高电平	V_{OH}	≥ 3.4	V	VCC = 5V, 被测输入端 $V_{\text{in}} = 0.8\text{V}$, 其他输入端悬空, $I_{\text{OH}} = 400\mu\text{A}$
交流参数	输出低电平	V_{OL}	< 0.3	V	VCC = 5V, 输入端 $V_{\text{in}} = 2.0\text{V}$, $I_{\text{OL}} = 12.8\text{mA}$
	扇出系数	N_0	4 ~ 8		同 V_{OH} 和 V_{OL}
	平均传输延迟时间	t_{pd}	≤ 20	ns	VCC = 5V, 被测输入端输入信号: $V_{\text{in}} = 3.0\text{V}$, $f = 2\text{MHz}$

四、实验内容与步骤

1. 验证 TTL 集成与非门 74LS20 的逻辑功能

按图 1-6 接线, 门的 4 个输入端接逻辑开关输出插口, 以提供“0”与“1”电平信号, 开关向上, 输出逻辑“1”, 向下为逻辑“0”。门的输出端接由 LED 发光二极管组成的逻辑电平显示器 (又称 0-1 指示器) 的显示插口, LED 亮为逻辑“1”, 不亮为逻辑“0”。按表 1-2 的真值表逐个测试集成电路中两个与非门的逻辑功能。74LS20 有 4 个输入端, 有 16 个最小项, 在实际测试时, 只要通过对输入 1111、0111、1011、1101、1110 这 5 项进行检测就可判断其逻辑功能是否正常。

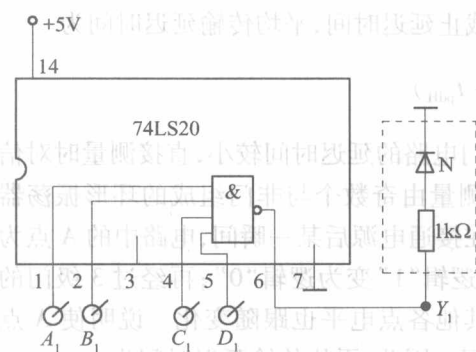


图 1-6 与非门逻辑功能测试电路

表 1-2 与非门真值表

输入				输出	
A_1	B_1	C_1	D_1	Y_1	Y_2
1	1	1	1		
0	1	1	1		
1	0	1	1		
1	1	0	1		
1	1	1	0		

2. 74LS20 主要参数的测试

(1) 分别按图 1-2、图 1-3、图 1-5(b) 接线并进行测试, 将测试结果记入表 1-3 中。

表 1-3 74LS20 测试结果

I_{CCL}/mA	I_{CCH}/mA	I_{IL}/mA	I_{OL}/mA	$N_0 = \frac{I_{OL}}{I_{IL}}$	$t_{pd} = T/6/\text{ns}$

(2) 接图 1-4 接线, 调节电位器 R_w , 使 V_i 从 0V 向高电平变化, 逐点测量 V_i 和 V_o 的对应值, 记入表 1-4 中。

表 1-4 与非门传输特性测量结果

V_i/V	0	0.2	0.4	0.6	0.8	1.0	1.5	2.0	2.5	3.0	3.5	4.0	...
V_o/V													

五、预习报告要求

学习 TTL 集成与非门的逻辑功能和主要参数这一章节的内容。

六、实验报告要求

- (1) 记录、整理实验结果, 并对结果进行分析。
- (2) 画出实测的电压传输特性曲线, 并从中读出各有关参数值。

七、思考题

各 CMOS 门电路闲置输入端如何处理?

实验二 组合逻辑电路的设计与测试

一、实验目的

- (1) 掌握不同门电路的逻辑功能。
- (2) 掌握组合逻辑电路的设计与测试方法。

二、实验设备和仪器

- (1) 数字电路实验台一台。