

MIPS体系 结构与编程

刘佩林 谭志明 刘嘉龔 编著



科学出版社
www.sciencep.com

MIPS 体系结构与编程

刘佩林 谭志明 刘嘉龔 编著

科学出版社

北 京

内 容 简 介

本书旨在向读者介绍并推荐在当今嵌入式系统开发和高性能数字产品领域应用很广的 MIPS 系列处理器。全书分为三个部分,结合实例介绍了 MIPS 系列处理器的基本原理、基于 MIPS 处理器的软件开发以及基于 MIPS 处理器的硬件系统开发。涉及利用 MIPS 系列处理器及相关产品和工具进行实际系统产品开发的各个层次,行文注重图文并茂与实例紧密结合。各个章节提供的实例由浅入深,并且均在相关平台进行仿真测试通过。本书旨在通过对 MIPS 处理器的原理到应用层次的介绍和分析,使读者对 MIPS 系列处理器有深入的了解,进而具备利用 MIPS 系列处理器进行实际应用开发的能力。

本书适于从事计算机体系结构以及从事设计基于 MIPS 架构的应用程序、嵌入式系统、片上系统 (SoC) 的研究人员,结合自己的知识产权开发 RISC CPU 的工程师阅读和参考,还可作为嵌入式系统培训教材、高等院校相关专业的本科生和研究生计算机体系的教材,同时也适合于想了解当今 RISC CPU 的先进设计技术的计算机爱好者。

图书在版编目(CIP)数据

MIPS 体系结构与编程/刘佩林,谭志明,刘嘉龔编著. —北京:科学出版社, 2008

ISBN 978-7-03-021353-2

I. M… II. ①刘…②谭…③刘… III. 微处理器-系统设计
IV. TP332

中国版本图书馆 CIP 数据核字 (2008) 第 032471 号

责任编辑:姚庆爽/责任校对:陈玉凤

责任印制:刘士平/封面设计:耕者设计工作室

科学出版社出版

北京东黄城根北街 16 号

邮政编码:100717

<http://www.sciencep.com>

铭浩彩色印装有限公司印刷

科学出版社发行 各地新华书店经销

*

2008 年 6 月第 一 版 开本: B5 (720×1000)

2008 年 6 月第一次印刷 印张: 18 3/4

印数: 1—3 000 字数: 352 800

定价: 55.00 元

(如有印装质量问题,我社负责调换〈环伟〉)

序 言

我对这本用中文编著的《MIPS 体系结构与编程》感到特别骄傲和自豪。这本在上海交通大学电子工程系刘佩林教授领导下编写的教材，可算是 MIPS 在国内制作的第一本中文技术参考书，对 MIPS 在国内计算机行业里的推广意义重大。尽管这是 MIPS 的第一本中文著作，但早在 20 世纪 80 年代初，MIPS 就已经在美国斯坦福大学诞生，并且作为“精简指令集计算机”（RISC）和“无内锁流水线微处理器”（microprocessor without interlocked pipeline stages）架构概念的先驱和领导者，在计算机业流行近三十年，尤以高性能著称。MIPS 在早期广泛地应用在 32 位和 64 位的服务器和工作站上，因而常被认为是高性能但同时也是大面积、高功耗的处理器，这实在是一种误解。近来 MIPS 在国内也广泛应用在嵌入式电子产品中，这使其小面积和低功耗的特性能够一展所长。

MIPS 的品牌在欧美计算机业内拥有一定的地位、知名度和市场占有率，尤其是电子消费市场如游戏机、数码电视、机顶盒、网络设备、智能卡、办公自动器材等，但对部分中国电子工程师来说可能比较陌生。在这方面，MIPS 仍需要大力在中国市场进行开发和推广。为此，MIPS 在上海开设了一个以设计硬核为主的处理器研发中心和销售部门来配合中国市场的需要。笔者认为，这对于促进中国的电子业人才和 MIPS 特有的计算机技术的结合，以及研究与发展适用于中国甚至亚洲消费电子市场的处理器来说，都是一个很好的机会。上海交通大学是首批使用 MIPS 硬核的国内用户，并且以 MIPS 的架构作为大学计算机体系课程的主要教材。该书提供了 MIPS 的基本架构、应用和开发资料，不仅如此，该书亦提供了一般处理器的运用和开发知识。尤其该书是以中文编著的，可免除一些语言上的障碍并提高学习兴趣。借此感谢上海交通大学对 MIPS 的支持和爱护。MIPS 科技公司已成为全球领先的嵌入式 RISC 处理器内核供应商，希望该书可以鼓励和支持更多的中国工程师和学生了解 MIPS 的领先技术。

就商业观点而言，知识产权（intellectual property，IP）的概念是现时非常普遍地应用于电子设计行业的一个模式，MIPS 科技公司也不例外，而且可算是 IP 概念的先驱。IP 概念是指出售供应商设计产品的使用权，不一定是可以触摸到的实物，与软件的形式相似。IP 产品的好处是可以加强电子设计的灵活性、模块化和重用性，也使供应商省去了工厂制造上的复杂问题而可集中精力于电子设计上。由于微处理器是大部分电子器材都需要的前锋基本元件，用分工合作的方式来重复使用由专家所设计的最优良和最常用的微处理器是一个明智之举。不

仅如此，它还有助于产品将来的扩展和搭配多元标准应用软件，而产品的标准化也能提高使用者的信心。在挑选和应用 IP 前，设备制造商需要对市场的要求和 IP 供应商在技术上的配合有较深的了解，而 IP 供应商要有广范的产品种类来应付不同市场的需求，并且要有良好的历史成绩、发展计划和市场地位。价格仍是今天中国这个竞争激烈的市场所需要考虑的重要因素，勿须多言。对供应商而言，要顾及技术与客户上的支持、应用简易与否、软件的支援、芯片认证等。在产品科技上的质量优势，如性能、速度、面积、功耗等则永远是产品成功的关键因素。

从性能的观点来看，MIPS 从一开始便在计算机架构上作研究。顾名思义，所谓“精简指令集计算机”和“无内锁流水线微处理器”，是要简化流水线的操作并扩大流畅度，增加并行处理和寄存器疏通的机会，用精简的硬件逻辑来实现常用的指令，从而提高性能。原理虽然简单，但是一个好的计算机架构并非一朝一夕之功，而是经过长年累月的研究和实验的成果。最后能否成为优越的产品，还需要硬件和软件的配合以及大量工具的支持。微处理器性能的好坏，依赖于是否有通畅的流水线执行机制，这是 RISC 体系架构和无内锁流水线微处理器的基本概念，对此本书提供了很多详尽的资料。RISC 微处理器要应付的挑战主要有以下几点，例如：①减少访问外部存储器的等候和 Cache 未命中所导致的延时 (cache miss latency)；②避免误测分枝指令的障碍 (branch mis-predict penalty)；③降低异常中断引起的延误 (exception penalty)；④高效率的安排和分配资源来应付资源依赖 (resource dependency)；⑤解决数据依赖 (data dependency) 等。

除性能外，处理器的速度能跑多快，所占用的面积大小，以及功耗是与处理器架构、流水线的级数、逻辑的结构、电路设计技术、EDA 工具、基本库的选择及制造芯片所选用的工艺有非常大的关联，精简指令集计算机的定义是兼顾速度、面积和功耗的。性能和速度与面积和功耗是对立的两个方面，工程师必须在它们之间作出良好的平衡来满足市场要求。ASIC 和 hard macro 流程是当前 SoC (system on chip) 所常用的电路设计技术，这对处理器设计所需的时间和灵活性很有帮助，可迎合市场对产品功能的需要。

现在很多电子设备是可移动的，因而动态功耗 (active power) 和漏电流 (leakage current) 是工程师非常关注的问题。处理器的活跃指数 (activity factor) 和电路上的动态电流对功耗密度很有影响，为了减少功耗密度，一般可从处理器架构 (如睡眠模式，WAIT 指令)、逻辑的结构 (如门控时钟，冻结流水线) 和电路设计 (如静态逻辑，voltage island 和降低供电压) 等几个方面着手。而漏电流与工业技术有很大的关系，特别是 90nm 或以下的工艺，漏电状况是不可忽略的严重问题，对此电路设计和工业技术都可以提供一些解决方案。

随着当前芯片工业技术的进步，不断缩小的晶体管体积使得处理器的速度和

功能增加不少,但是它的寄生效应也使电路设计的 backend 技术如信号完整性 (signal integrity), race, slew, IR, EM, coupling, 时钟的 Skew, 以及芯片上 OCV 变得额外复杂,要小心设计以避免缺陷。设计一片运行正常的 SoC 芯片,并非一件容易的事,不能正常运行的芯片是管理人员和工程师的噩梦。制造商要有能干及经验丰富的工程师队伍、周详而不草率的设计流程、全面而精确的 EDA 工具,具有市场价值且同高质量的 IP,这样才能把成功机会大大提高。要使产品能够正常运行,并且达到高性能、快速度、小面积和低功耗的市场要求,并不是侥幸就能成功的。努力投入、不断学习是中国工程师的一个特性,在此希望读者能广泛使用这本中文编著的《MIPS 体系结构与编程》,加强对处理器内部构架与运用、SoC 设计流程与验证,以及 MIPS 技术的了解,从而加速发展中国的电子行业,使中国的电子产品蒸蒸日上,达到更先进更辉煌的领导地位。能够在中国电子业里有一点贡献,这也是笔者的一个期望。

何英伟

2008 年 2 月

于上海

前 言

作为在嵌入式系统领域处于领导地位的 MIPS 系列处理器，在国外早已受到高度重视。很多高校将其作为 RSIC 处理器的典型，进行计算机体系与结构等课程的教学。遗憾的是，国内目前尚无对 MIPS 系列处理器进行详细介绍的相关书籍。

本书的写作工作始于 MIPS 科技公司与上海交通大学的大学合作计划，定位于国内第一本介绍 MIPS 处理器及相关技术的非翻译版中文参考书。作者在写作过程中，结合了利用 MIPS 4Kc 系列处理器进行国家 863 项目——高清数字电视片上系统平台开发的实际经验，从 MIPS 处理器的基本原理开始，层层深入地介绍了基于 MIPS 处理器的应用程序以及嵌入式系统的开发流程。我们更愿意说这是一本结合理论的实际项目开发经验总结。

本书第一部分介绍了 MIPS CPU 的基本原理，包括 MIPS 的体系结构、MIPS 4K 系列内核处理器和流水线、MIPS 指令集、MIPS 系统控制协处理器以及存储管理、高速缓存及异常处理等原理性知识。第二部分介绍基于 MIPS 处理器的应用程序，包括 MIPS 汇编语言、应用程序的编写与调试以及 MIPS SDE 软件开发平台的使用。第三部分介绍基于 MIPS 处理器开发嵌入式系统的方法，包括基于 MIPS CPU 开发的系统仿真板、验证板及其系统程序、MIPS 处理器的硬件接口以及如何如何进行系统仿真和验证等。各个章节提供的实例由浅入深，并且均在相关平台进行仿真测试通过。本书旨在通过对 MIPS 处理器的原理到应用层次的介绍和分析，使读者对 MIPS 系列处理器有深入的了解，进而具备利用 MIPS 系列处理器进行实际应用开发的能力。

本书编写过程中得到了 MIPS 科技公司、MediaSoC 实验室和上海交通大学电子工程系的大力关心与支持。每一章的写作也倾注了上海交通大学 MediaSoC 实验室 2003、2004 届研究生们的心血。值此出版之际，谨向他们致以衷心的感谢。由于编者水平有限，难免存在不足之处，恳请使用本书的各界人士不吝指正。

关于本书，读者有任何疑问或者发现错误等，可以发邮件至 zhmtan@yahoo.com.cn，或者登陆 <http://www.mediasoc.com/> 网站进行留言。

作 者

2008 年 2 月

于上海交通大学

目 录

序言

前言

第1章 引言	1
1.1 CPU时代	1
1.2 什么是MIPS CPU	1
1.3 为什么选择MIPS CPU	2
1.4 本书适用的读者	3
1.5 本书的主要内容	3
1.6 本书的结构	5
第2章 MIPS体系结构概述	7
2.1 走进MIPS的世界	7
2.2 MIPS体系结构的发展	8
2.2.1 CISC和RISC	8
2.2.2 MIPS I到MIPS V	9
2.2.3 MIPS32和MIPS64	9
2.2.4 MIPS体系结构的特点	12
2.3 MIPS处理器核	13
2.4 MIPS数据类型与寄存器	17
2.4.1 数据类型	17
2.4.2 MIPS CPU寄存器概述	17
2.4.3 MIPS CPU通用寄存器	17
2.4.4 MIPS CPU特殊功能寄存器	19
2.4.5 MIPS FPU寄存器	19
2.5 MIPS体系存储空间的编址	20
第3章 MIPS32 4K处理器及流水线	22
3.1 MIPS32 4K处理器核的组成	22
3.1.1 执行单元	23
3.1.2 乘/除单元	23
3.1.3 系统控制协处理器	24
3.1.4 存储管理单元	24

3.1.5 缓存控制器	24
3.1.6 总线接口单元	24
3.1.7 功率控制	24
3.1.8 指令缓存和数据缓存	25
3.1.9 EJTAG 控制器	25
3.2 MIPS32 4K 处理器核的流水线结构	25
3.2.1 流水线的各阶段	25
3.2.2 流水线的指令流	27
3.2.3 分支延时槽	28
3.2.4 互锁	29
3.2.5 旁路	29
第 4 章 MIPS32 指令集	31
4.1 加载和存储指令	31
4.1.1 对齐加载和存储指令	32
4.1.2 非对齐加载和存储指令	33
4.1.3 链接加载和条件存储指令	36
4.2 算术指令	40
4.2.1 ALU 立即数和三操作数指令	41
4.2.2 ALU 两操作数指令	41
4.2.3 移位指令	42
4.2.4 乘除指令	42
4.3 跳转和分支指令	44
4.3.1 在 256MB 区域中无条件跳转的指令	45
4.3.2 与 PC 相关的寄存器比较条件分支指令	46
4.3.3 与 PC 相关的零比较条件分支指令	46
4.4 杂类指令	47
4.4.1 同步指令	47
4.4.2 异常指令	50
4.4.3 条件转移指令	52
4.4.4 预取指令	53
4.4.5 空操作指令	55
4.5 协处理器指令	55
第 5 章 系统控制协处理器	57
5.1 协处理器概述	57
5.2 CPU 控制指令	58

5.3 CP0 寄存器	59
5.3.1 CP0 寄存器概述	59
5.3.2 Index 寄存器 (0)	61
5.3.3 Random 寄存器 (1, 只读)	61
5.3.4 EntryLo0 和 EntryLo1 寄存器 (2, 3, 读/写)	62
5.3.5 Context 寄存器 (4, 读/写)	63
5.3.6 PageMask 寄存器 (5, 读/写)	64
5.3.7 Wired 寄存器 (6, 读/写)	65
5.3.8 BadVAddr 寄存器 (8, 只读)	66
5.3.9 Count 寄存器 (9, 读/写)	66
5.3.10 EntryHi 寄存器 (10, 读/写)	66
5.3.11 Compare 寄存器 (11, 读/写)	67
5.3.12 Status 寄存器 (12, 读/写)	67
5.3.13 Cause 寄存器 (13)	70
5.3.14 EPC 寄存器 (14, 读/写)	72
5.3.15 Prid 寄存器 (15, 只读)	72
5.3.16 Config 寄存器 (16, 选 0)	73
5.3.17 Config1 寄存器 (16, 选 1, 只读)	75
5.3.18 LLAddr 寄存器 (17, 只读)	78
5.3.19 WatchLo 寄存器 (18, 读/写)	78
5.3.20 WatchHi 寄存器 (19, 读/写)	79
5.3.21 Debug 寄存器 (23)	79
5.3.22 DEPC 寄存器 (24, 读/写)	83
5.3.23 ErrCtl 寄存器 (26, 读/写)	84
5.3.24 TagLo 寄存器 (28, 选 0, 读/写)	84
5.3.25 DataLo 寄存器 (28, 选 1, 读/写)	85
5.3.26 ErrorEPC 寄存器 (30, 读/写)	85
5.3.27 DeSave 寄存器 (31, 读/写)	86
第 6 章 存储管理	87
6.1 存储管理单元 MMU 概述	87
6.2 虚拟存储空间的分段	89
6.2.1 用户模式	90
6.2.2 内核模式	90
6.2.3 调试模式	93
6.3 地址转换单元 TLB	94

6.3.1	联合地址转换单元 JTLB	94
6.3.2	指令地址转换单元 ITLB	96
6.3.3	数据地址转换单元 DTLB	96
6.3.4	地址转换过程	96
6.3.5	TLB 指令	97
6.3.6	TLB 寄存器	98
6.3.7	页大小和替换算法	98
6.4	固定映射	99
第 7 章	高速缓存	101
7.1	高速缓存概述	101
7.2	缓存的组织结构	101
7.3	缓存的工作原理	104
7.3.1	指令缓存	105
7.3.2	数据缓存	106
7.4	替换策略	109
7.5	缓存指令	109
第 8 章	MIPS 异常	112
8.1	精确异常	112
8.2	异常分类	114
8.3	异常解释	116
8.4	异常处理	118
8.4.1	异常入口向量地址	118
8.4.2	各种异常对应的 ExcCode	120
8.4.3	异常处理流程	120
8.4.4	异常处理的 C 代码介绍	126
第 9 章	MIPS 汇编语言程序设计	130
9.1	MIPS 汇编程序简单示例及其处理过程介绍	130
9.2	MIPS 汇编程序结构	133
9.3	MIPS 汇编程序语句格式	134
9.3.1	规则概要	134
9.3.2	数据定义	135
9.3.3	寻址方式	136
9.4	汇编程序伪操作	138
9.4.1	段选择伪操作	139
9.4.2	数据定义和对齐伪操作	141

9.4.3	标记的属性	143
9.4.4	函数伪操作	144
9.4.5	汇编控制伪操作	146
9.4.6	其他伪指令	149
9.5	程序举例	149
第 10 章	MIPS 应用程序	159
10.1	启动程序	160
10.1.1	启动过程介绍	160
10.1.2	启动代码实例	163
10.2	MIPS ABI 简介	171
10.3	MIPS 函数调用规范	174
10.3.1	堆栈与函数参数	174
10.3.2	寄存器与参数传递	175
10.3.3	函数返回值	176
10.3.4	堆栈布局、栈帧以及调试信息	177
10.3.5	实例	179
10.4	目标文件格式	190
10.5	Linux 应用程序	191
10.6	实践中的要点	193
10.6.1	关于 C 版本	193
10.6.2	关于编译器	193
10.6.3	其他	194
第 11 章	MIPS 程序调试	195
11.1	EJTAG 与调试	195
11.1.1	EJTAG 介绍	195
11.1.2	EJTAG 的功能	195
11.1.3	调试需要用到的寄存器	197
11.2	调试模式	198
11.2.1	调试模式指令集	198
11.2.2	调试模式下的地址空间	198
11.2.3	调试模式下对处理器资源的处理	199
11.3	调试异常	200
11.3.1	调试异常的种类	200
11.3.2	调试异常的优先级	202
11.3.3	调试异常处理	203

11.3.4 调试模式中的异常处理	204
第 12 章 SDE 编程环境	207
12.1 SDE 概述	207
12.2 使用快速入门	207
12.3 SDE 的目标平台	212
12.4 调试器的使用	214
12.4.1 使用 MIPSsim 仿真器进行调试	215
12.4.2 使用 GNU 仿真器进行调试	220
12.4.3 RAM 版本与 ROM 版本程序	220
12.5 profile——剖析程序的执行	220
12.5.1 profile 简介	220
12.5.2 profile 的编译选项	221
12.5.3 使用 MIPSsim 进行 profile	222
12.5.4 使用 GNU 仿真器进行 profile	227
12.6 SDE 与调试器	228
12.6.1 调试器举例	228
12.6.2 在 SDE 下进行调试	230
第 13 章 MIPS 开发平台	231
13.1 Malta 开发平台	231
13.1.1 Malta 概述	231
13.1.2 基于 Malta 的软硬件开发工具	231
13.1.3 Malta 主板的基本特征	232
13.1.4 Malta 主板的系统结构	233
13.1.5 Malta 平台的使用	235
13.2 SEAD-II 开发平台	239
13.2.1 SEAD-II 概述	239
13.2.2 SEAD-II 模块与总线	241
13.2.3 SEAD-II 平台的使用	243
第 14 章 硬件接口	246
14.1 4K 处理器核的接口	246
14.1.1 时钟接口	248
14.1.2 初始化接口	248
14.2 总线接口	248
第 15 章 仿真及验证模型	262
15.1 SmartModel 仿真模型	262

15.1.1 SmartModel 仿真库	262
15.1.2 MIPS 核的 SmartModel 仿真模型	263
15.2 MIPS32 4K 系列 BFM 模型	264
15.2.1 BFM 模型简介	264
15.2.2 BFM 模型的组成	265
15.2.3 BFM 模型的事务处理流程	265
15.3 BFM 模型的仿真和验证	266
15.3.1 验证模型的实现	266
15.3.2 仿真结果与分析	269
15.4 MIPS32 4K 系列 VMC 模型	270
15.4.1 VMC 模型简介	270
15.4.2 寄存器观测窗口	271
15.4.3 VMC 模型仿真配置	272
15.4.4 跟踪文件	273
15.4.5 实例化多个 VMC 模型的情况	274
15.5 VMC 模型的仿真和验证	274
15.5.1 仿真模型的实现	275
15.5.2 仿真结果与分析	278
缩略语	280
参考文献	282

第 1 章 引 言

1.1 CPU 时代

作为现代个人计算机 (personal computer, PC) 的核心, 中央处理器 (central process unit, CPU) 可以说已经是妇孺皆知、耳熟能详了。随着信息技术的飞速发展, 您是否意识到了这样一个事实——CPU 正逐渐成为现代信息生活的核心! 如果说 PC 的出现推动了 CPU 产业的发展, 那么如今处理器行业百家争鸣、日新月异的局面正在或者已经造就了一个新的时代——CPU 时代!

当今世界, 小到电子玩具、信息家电, 大到宇宙飞船、人造卫星都少不了 CPU。CPU 正在日常生活和国民经济的各个领域展示着独特的魅力。从 CPU 诞生之日起, 世界上就有成千上万的研究人员和业余爱好者投入到了它的研发工作中。他们每个人都以能够自行研发基于某款 CPU 的应用程序、操作系统或者完全自主的新型 CPU 为荣。正是由于这种精神的存在才成就了如今 CPU 蓬勃发展的新时代。

无论是要设计在 CPU 上运行的应用程序, 还是基于 CPU 的操作系统, 都需要对其结构、指令和工作原理有深入的了解。本书正是针对这些广泛而又实际的需要, 向广大 IT 领域研究人员, 高等院校相关专业本科生、研究生以及对 CPU、计算机软硬件有兴趣的计算机爱好者系统地介绍具有极大发展前景, 并已在嵌入式系统 (embedded system)、片上系统 (system on chip, SoC) 以及高性能信息产品、家用电器等领域得到广泛应用的嵌入式 CPU——MIPS 科技公司 (MIPS technologies Inc.) 的 MIPS 系列处理器。我们希望读者通过阅读本书, 对 MIPS 系列处理器有深入的了解, 进而具备利用 MIPS 系列处理器进行实际应用开发的能力。

1.2 什么是 MIPS CPU

MIPS 即无内锁流水线微处理器 (microprocessor without interlocked pipeline stages), 是 20 世纪 80 年代初诞生的 RISC CPU 的重要代表。对一些读者来说, MIPS 的名字可能并不陌生。其设计者、MIPS 科技公司创始人——现美国斯坦福大学校长 John Hennessy 和美国加州大学伯克利分校教授 David Patterson 所撰写的《计算机体系结构——量化研究方法》一书曾被广大从事计算机研发和集成电路设

计的人员所爱读。随着集成电路设计技术和半导体制作工艺的不断进步, MIPS 也经历了许多发展, 推出了一系列的新型高性能微处理器。这些微处理器继承和发扬了 MIPS CPU 设计开发的一贯风格——高效处理、简洁设计、方便扩展。

作为一种高性能的微处理器, MIPS CPU 正被越来越多的半导体厂商、电子产品开发商、高等院校等应用于音频、视频、网络、通信等项目与产品的研发中, 并在诸多基于 MIPS 技术开发的实际产品中不断体现着其优越性。

1.3 为什么选择 MIPS CPU

也许您会问, 现在市场上嵌入式 CPU 品种繁多, 如 ARM、PowerPC, SuperH 等, 为什么要选择 MIPS 呢?

诚然, 每款 CPU 都有其优点, 而作为研发和设计人员就是根据自己的实际应用需要选择最合适及性价比较高的 CPU。

与同类产品相比, MIPS CPU 具有制作工艺精、芯片面积小、时钟频率高、消耗电量低等优点。尤其在频率高于 200MHz 的情况下, MIPS CPU 具有相当高的性能表现。MIPS 的初始设计就着眼于高性能商业计算领域, 如工作站、服务器和嵌入式消费电子等, 而非一般对于性能和存储量要求不高的手机业务等。从体系结构上看, MIPS 的设计是以性能为出发点的, 主要体现在以下方面:

(1) MIPS 有 32 个通用寄存器, 而在对性能要求不高的手机应用中, 早期的一些嵌入式处理器只有 16 个。较少的寄存器意味着需要较多的内存访问, 因此会产生较多的指令、数据读取延迟, 并增加由内存访问而产生的功耗。更多的寄存器更有利于指令编码, 如 MIPS 采用了动态编码器后, 其 Java 的性能得到了明显提高。而 Java 对嵌入式应用是十分重要的。

(2) MIPS 具有更好的浮点性能, 可以满足数字电视 (DTV)、机顶盒 (STB)、图形以及字体缩放的需求。虽然目前浮点性能对手机来说并不是最重要的, 但随着技术的进步, 手机上的应用处理或许会改变这种计算需求。MIPS 在浮点处理器 (float processing unit, FPU) 的设计上有其独到之处。

(3) MIPS 使用条件分支 (conditional branch), 较一些嵌入式处理器中的条件码 (condition code) 更有优势。因为条件码检查会降低处理速度。

(4) 微架构的优势。与其他微处理器架构相比, MIPS 在架构上具有较强的优势。比如有 6 个指令缓冲入口 (instruction buffer entries)、512 个入口的分支历史表 (branch history table), 这些都有助于提高处理器的性能。

(5) MIPS 支持用户定义指令。用户定义指令可以实现性能调整、设计重用。无须架构许可证就可以添加指令, 充分接近微处理器核, 紧密地集成到流水线和通用处理器中去。

(6) 多线程架构的优势。硬件多线程结构可以实现多核处理器并行处理的功能,也可以使访问内存和 I/O 设备的性能得到提高。例如,当某个线程等待读取内存时,处理器可以执行另外一个线程;当内存数据到达处理器时,处理器重新执行那个刚才暂停的线程。又如,在嵌入式处理器系统中,可以使用一个线程来接收某个 I/O 设备的数据,当数据没有准备好时暂停该线程,一旦数据准备好了再重新启动这个线程。这样可以快速响应外部设备,并且可以免除操作系统的中断处理程序和进程切换所带来的额外执行时间。

MIPS 具有强大的应用基础,能在 MIPS 上运行的操作系统,包括 Linux、WindRiver、WinCE、GNU 和 MontaVista 等;支持 14 种编译器,包括 MIPS SDE、Green Hills、GNU 和 WindRiver 等;支持 15 种调试器,包括 GNU、Green Hills、WindRiver、ASHLING 和 FS2 等;支持 18 种仿真工具,包括 Mentor Graphics、Synopsis、CoWare 和 Candence 等。

MIPS 的高性能表现赢得了市场的青睐,逐步在路由器、宽带接入、机顶盒、数字高清电视、集成电路、打印与图像处理、信息加密以及娱乐产品等电子消费市场取得领导地位。目前,基于 MIPS 技术开发的产品在数字电视、有线电视电视机顶盒、DVD 录像设备等高端领域市场占有率分别约为 59%、76% 和 75% (数据由 MIPS 科技公司提供)。此外,MIPS 也以授权的方式与诸多知名信息产品厂家、集成电路开发商,如 AMD、SHARP、NEC、TOSHIBA、SONY、TI、SYNOPSIS、ESS、ATI 等进行了合作。可以预见,在不久的将来,市场上基于 MIPS CPU 的高性能产品将如雨后春笋般地涌现,呈现欣欣向荣的景象。因此可以说 MIPS CPU 的性能特点响应了信息市场,特别是中高端产品市场的发展需求。

1.4 本书适用的读者

- (1) 设计基于 MIPS 架构的应用程序的人员。
- (2) 设计基于 MIPS 架构的嵌入式系统的人员。
- (3) 设计基于 MIPS 架构的片上系统的人员。
- (4) 结合自己的知识产权 (intellectual property, IP) 开发 RISC CPU 的人员。
- (5) 高等院校相关专业的本科生和研究生。
- (6) 想了解当今 RISC CPU 的先进设计技术的计算机爱好者。

1.5 本书的主要内容

本书分为三部分,介绍了 MIPS CPU 的基本原理和实际应用。