

可下载教学资料

<http://www.tup.tsinghua.edu.cn>



高等学校教材
计算机科学与技术

32位微型计算机 与接口技术

朱永华 等 编著

清华大学出版社



高等学校教材
计算机科学与技术

32位微型计算机 与接口技术

朱永华 等 编著

清华大学出版社
北京

内 容 简 介

本书共分9章,深入浅出地论述了80x86微处理器尤其是32位微处理器的工作原理、体系结构与接口技术。内容包括微型计算机概述、80x86微处理器、存储器系统、高速缓冲存储器、总线技术、输入输出及中断系统、可编程接口芯片及应用(其中包括定时计数器、并口、串口、A/D和D/A接口的工作原理及接口电路的软件、硬件设计)、保护技术。

本书每一章节的编排都从浅处入手,逐渐深入到Pentium微处理器的原理与特性。内容丰富,通俗易懂,适合作为计算机、自动控制、电子工程、机电工程及信息技术等专业学生的教学用书,也适合于所有从事微机及其应用系统设计的科技工作者自学。

本书封面贴有清华大学出版社防伪标签,无标签者不得销售。

版权所有,侵权必究。侵权举报电话:010-62782989 13701121933

图书在版编目(CIP)数据

32位微型计算机与接口技术/朱永华等编著. —北京:清华大学出版社,2008.4

(高等学校教材·计算机科学与技术)

ISBN 978-7-302-16859-1

I. 3… II. 朱… III. ①微型计算机—理论—高等学校—教材 ②微型计算机—接口—高等学校—教材 IV. TP36

中国版本图书馆CIP数据核字(2008)第006809号

责任编辑:丁 岭 徐跃进

责任校对:梁 毅

责任印制:王秀菊

出版发行:清华大学出版社

地 址:北京清华大学学研大厦A座

<http://www.tup.com.cn>

邮 编:100084

社 总 机:010-62770175

邮 购:010-62786544

投稿与读者服务:010-62776969, c-service@tup.tsinghua.edu.cn

质 量 反 馈:010-62772015, zhiliang@tup.tsinghua.edu.cn

印 刷 者:北京市昌平环球印刷厂

装 订 者:三河市新茂装订有限公司

经 销:全国新华书店

开 本:185×260 印 张:19 字 数:460千字

版 次:2008年4月第1版 印 次:2008年4月第1次印刷

印 数:1~3000

定 价:29.00元

本书如存在文字不清、漏印、缺页、倒页、脱页等印装质量问题,请与清华大学出版社出版部联系调换。联系电话:(010)62770177 转 3103 产品编号:023622-01

编审委员会成员

(按地区排序)

清华大学

北京大学

北京航空航天大学

中国人民大学

北京师范大学

北京交通大学

北京信息工程学院

北京科技大学

石油大学

天津大学

复旦大学

华东理工大学

华东师范大学

东华大学

上海第二工业大学

浙江大学

南京大学

南京航空航天大学

南京理工大学

周立柱 教授

覃 征 教授

王建民 教授

刘 强 副教授

冯建华 副教授

杨冬青 教授

陈 钟 教授

陈立军 副教授

马殿富 教授

吴超英 副教授

姚淑珍 教授

王 珊 教授

孟小峰 教授

陈 红 教授

周明全 教授

阮秋琦 教授

孟庆昌 教授

杨炳儒 教授

陈 明 教授

艾德才 教授

吴立德 教授

吴百锋 教授

杨卫东 副教授

邵志清 教授

杨宗源 教授

应吉康 教授

乐嘉锦 教授

蒋川群 教授

吴朝晖 教授

李善平 教授

骆 斌 教授

秦小麟 教授

张功萱 教授

南京邮电学院
 苏州大学
 江苏大学
 武汉大学
 华中科技大学
 中南财经政法大学
 华中师范大学
 国防科技大学
 中南大学
 湖南大学
 西安交通大学
 长安大学
 西安石油学院
 西安邮电学院
 哈尔滨工业大学
 吉林大学
 长春工程学院
 山东大学
 山东科技大学
 中山大学
 厦门大学
 福州大学
 云南大学
 重庆邮电学院
 西南交通大学

朱秀昌 教授
 龚声蓉 教授
 宋余庆 教授
 何炎祥 教授
 刘乐善 教授
 刘腾红 教授
 王林平 副教授
 魏开平 副教授
 叶俊民 教授
 赵克佳 教授
 肖 依 副教授
 陈松乔 教授
 刘卫国 教授
 林亚平 教授
 邹北骥 教授
 沈钧毅 教授
 齐 勇 教授
 巨永峰 教授
 方 明 教授
 陈莉君 副教授
 郭茂祖 教授
 徐一平 教授
 毕 强 教授
 沙胜贤 教授
 孟祥旭 教授
 郝兴伟 教授
 郑永果 教授
 潘小轰 教授
 冯少荣 教授
 林世平 副教授
 刘惟一 教授
 王国胤 教授
 杨 燕 副教授

改革开放以来,特别是党的十五大以来,我国教育事业取得了举世瞩目的辉煌成就,高等教育实现了历史性的跨越,已由精英教育阶段进入国际公认的大众化教育阶段。在质量不断提高的基础上,高等教育规模取得如此快速的发展,创造了世界教育发展史上的奇迹。当前,教育工作既面临着千载难逢的良好机遇,同时也面临着前所未有的严峻挑战。社会不断增长的高等教育需求同教育供给特别是优质教育供给不足的矛盾,是现阶段教育发展面临的基本矛盾。

教育部一直十分重视高等教育质量工作。2001年8月,教育部下发了《关于加强高等学校本科教学工作,提高教学质量的若干意见》,提出了十二条加强本科教学工作提高教学质量的措施和意见。2003年6月和2004年2月,教育部分别下发了《关于启动高等学校教学质量与教学改革工程精品课程建设工作的通知》和《教育部实施精品课程建设提高高校教学质量和人才培养质量》文件,指出“高等学校教学质量和教学改革工程”是教育部正在制定的《2003—2007年教育振兴行动计划》的重要组成部分,精品课程建设是“质量工程”的重要内容之一。教育部计划用五年时间(2003—2007年)建设1500门国家级精品课程,利用现代化的教育信息技术手段将精品课程的相关内容上网并免费开放,以实现优质教学资源共享,提高高等学校教学质量和人才培养质量。

为了深入贯彻落实教育部《关于加强高等学校本科教学工作,提高教学质量的若干意见》精神,紧密配合教育部已经启动的“高等学校教学质量与教学改革工程精品课程建设”,在有关专家、教授的倡议和有关部门的大力支持下,我们组织并成立了“清华大学出版社教材编审委员会”(以下简称“编委会”),旨在配合教育部制定精品课程教材的出版规划,讨论并实施精品课程教材的编写与出版工作。“编委会”成员皆来自全国各类高等学校教学与科研第一线的骨干教师,其中许多教师为各校相关院、系主管教学的院长或系主任。

按照教育部的要求,“编委会”一致认为,精品课程的建设工作从开始就要坚持高标准、严要求,处于一个比较高的起点上;精品课程教材应该能够反映各高校教学改革与课程建设的需要,要有特色风格、有创新性(新体系、新内容、新手段、新思路,教材的内容体系有较高的科学创新、技术创新和理念创新的含量)、先进性(对原有的学科体系有实质性的改革和发展、顺应并符合新世纪教学发展的规律、代表并引领课程发展的趋势和方向)、示范性(教材所体现的课程体系具有较广泛的辐射性和示范性)和一定的前瞻

性。教材由个人申报或各校推荐(通过所在高校的“编委会”成员推荐),经“编委会”认真评审,最后由清华大学出版社审定出版。

目前,针对计算机类和电子信息类相关专业成立了两个“编委会”,即“清华大学出版社计算机教材编审委员会”和“清华大学出版社电子信息教材编审委员会”。首批推出的特色精品教材包括:

(1) 高等学校教材·计算机应用——高等学校各类专业,特别是非计算机专业的计算机应用类教材。

(2) 高等学校教材·计算机科学与技术——高等学校计算机相关专业的教材。

(3) 高等学校教材·电子信息——高等学校电子信息相关专业的教材。

(4) 高等学校教材·软件工程——高等学校软件工程相关专业的教材。

(5) 高等学校教材·信息管理与信息系统。

(6) 高等学校教材·财经管理与计算机应用。

清华大学出版社经过 20 年的努力,在教材尤其是计算机和电子信息类专业教材出版方面树立了权威品牌,为我国的高等教育事业做出了重要贡献。清华版教材形成了技术准确、内容严谨的独特风格,这种风格将延续并反映在特色精品教材的建设中。

清华大学出版社教材编审委员会

E-mail: dingl@tup.tsinghua.edu.cn

本书采取的是两步走的方法。首先,用 Intel 8086 系统作为基本模型,讲授微型计算机基本的组成原理、工作原理。当然,Intel 8086 仅仅是一个模型,它的许多技术已经过时,本书用全新的视角对它的体系认真地审视,摒弃那些已淘汰的技术,淡化过时的技术细节,留下组成微型计算机的基本原理、基本方法。在讲清基本原理的基础上,本书通过若干个专题的系统阐述,把读者从 16 位微型计算机快速领入 32 位微型计算机的殿堂。从浅处入手,使学生在掌握基本原理的基础上逐渐领悟到当代微型计算机最新的体系结构和应用技术。

本教材的编写是假设读者已经学完计算机专业基础课程——“操作系统”、“计算机组成原理”、“汇编语言程序设计”等先修课程。因此,在书中没有对汇编语言、指令格式等内容作详细的系统的介绍。如读者在这方面有所欠缺,建议先阅读“汇编语言程序设计”的有关内容。

第1章描述了微处理器的发展,以总线为核心的微型计算机基本结构、计算机的操作过程、数值信息在计算机内的表示形式等。

第3章系统而又详尽地介绍了 Pentium 微处理器的系统结构与原理。

第5章介绍了高速缓冲存储器 cache、相关的管理技术、使用 cache 的理论基础以及 Pentium 的 cache 配置技术。

第6章详细讲解了微机系统的总线技术,包括在微机领域内常用的 PCI 总线、USB 总线、RS232 总线标准等。

第7章详细介绍了微型计算机的输入输出系统、中断技术及 DMA 技术,并由中断技术引申到高档微机的异常。

第8章介绍可编程接口芯片及应用,主要讲解了定时器、并行接口芯片、串行通信接口及模拟通道技术。

第9章详细描述了 Pentium 微处理器的保护机制。

由于编著者水平有限,书中难免有疏漏和不当之处,敬请广大读者不吝指正。

编 者

2007年9月

目 录

高等学校教材·计算机科学与技术

第 1 章 微型计算机系统概述	1
1.1 微型计算机的结构和工作原理	1
1.1.1 微型计算机常用的术语	1
1.1.2 微型计算机的基本结构	2
1.1.3 计算机的工作原理	4
1.1.4 微型计算机系统的主要性能指标	4
1.2 微型计算机的发展	5
1.3 微型计算机运算基础	6
1.3.1 计算机中的数制	6
1.3.2 数制转换	7
1.3.3 符号数的表示法与加减运算	8
1.3.4 二进制数的逻辑运算	11
1.3.5 字符的二进制编码	12
第 2 章 微处理器原理与特性	14
2.1 8086/8088 的结构	14
2.1.1 8086/8088 的内部结构	14
2.1.2 8086/8088 的寄存器	16
2.1.3 总线周期	19
2.1.4 8086/8088 引脚及其功能	20
2.1.5 8086/8088 存储器	26
2.1.6 80286 CPU 的内部寄存器	30
2.2 80386 微处理器	31
2.2.1 80386 的功能结构	31
2.2.2 80386 的内部寄存器	34
2.2.3 80386 三种工作方式的转换	39
2.2.4 80386 的特点	39
2.3 80486 微处理器	40

2.3.1	80486 的功能结构	40
2.3.2	80486 的内部寄存器	42
第3章 Pentium 系统结构与原理		44
3.1	概述	44
3.1.1	Pentium 微处理器常用术语	44
3.1.2	Pentium 微处理器操作方式	45
3.1.3	RISC 和 CISC	46
3.2	Pentium 寄存器	48
3.2.1	基本体系结构寄存器	49
3.2.2	系统级寄存器	50
3.3	Pentium 体系结构	54
3.4	Pentium 采用的新技术	57
3.4.1	超标量执行技术	57
3.4.2	分支转移预测判断技术	58
3.5	流水线技术	59
3.5.1	Pentium 整数流水线	59
3.5.2	Pentium 浮点流水线	59
3.5.3	指令流水线	60
3.5.4	指令预取	65
第4章 存储器管理		67
4.1	存储器与存储体系概述	67
4.1.1	存储器的分类	67
4.1.2	存储体系与层次结构	68
4.1.3	存储管理	72
4.1.4	Pentium 的存储器系统	73
4.2	分段存储管理	74
4.2.1	保护模式下的平台存储管理方式	74
4.2.2	多段存储管理方式	75
4.2.3	存储器段及其寄存器	77
4.2.4	段选择符	79
4.2.5	段描述符	80
4.2.6	段描述符表	84
4.3	分页存储管理	84
4.3.1	页的转换	84
4.3.2	分页控制位	86
4.3.3	线性地址	86
4.3.4	页表	87

131	4.3.5 页表项	87
131	4.3.6 转换旁视缓冲存储器 TLB	89
131	4.4 段与页转换组合	90
131	4.4.1 平台存储管理方式	90
131	4.4.2 段覆盖页	91
131	4.4.3 页覆盖段	91
131	4.4.4 页和段边界不对准	91
131	4.4.5 页和段边界对准	91
131	4.4.6 每段的页表	91
131	4.5 虚拟 8086 方式	92
131	第 5 章 高速缓冲存储器	93
131	5.1 cache 存储器	93
131	5.1.1 什么是 cache	93
131	5.1.2 局部性原理	95
131	5.1.3 技术术语	96
131	5.1.4 Pentium 片内 cache	97
131	5.2 cache 配置方案	98
131	5.2.1 Pentium 片内 cache 的配置	98
131	5.2.2 影响 cache 性能的因素	101
131	5.2.3 cache 大小规模和性能	102
131	5.2.4 缔合方式和性能	103
131	5.2.5 实际 cache	106
131	5.3 Pentium 的 cache 结构	106
131	5.3.1 cache 操作方式	107
131	5.3.2 数据 cache	108
131	5.3.3 数据 cache 更新方案	108
131	5.3.4 指令 cache	109
131	5.3.5 cache 读写操作	109
131	5.3.6 cache 替换算法与规则	110
131	5.3.7 cache 写贯穿	110
131	5.3.8 cache 写回	111
131	5.4 一致性协议	111
131	5.4.1 MESI cache 一致性协议模型	111
131	5.4.2 指令 cache 一致性协议	112
131	5.5 二级 cache	112
131	5.5.1 二级 cache 与一级 cache 的关系	114
131	5.5.2 统一的二级 cache	116
131	5.5.3 二级 cache 监视	120

5.5.4	数据传送方式	121
第6章 总线技术 123		
6.1	总线的基本知识	123
6.1.1	概述	123
6.1.2	总线的分类	124
6.1.3	总线的组成及性能指标	125
6.1.4	总线的标准化	125
6.1.5	总线操作与仲裁	126
6.1.6	几种典型总线及其特点	130
6.2	PCI 总线	131
6.2.1	PCI 总线特征	131
6.2.2	即插即用	132
6.2.3	PCI 总线信号	133
6.2.4	PCI 总线数据传送机制	135
6.2.5	PCI 总线周期	137
6.2.6	PCI 总线命令	139
6.2.7	PCI 总线系统结构	140
6.3	通信总线	141
6.3.1	RS-232C 总线	141
6.3.2	SCSI 总线	145
6.3.3	USB 总线	147
第7章 输入输出与中断技术 150		
7.1	输入输出及其接口	150
7.1.1	I/O 信息的组成	150
7.1.2	I/O 接口的作用	151
7.1.3	I/O 端口寻址方式	152
7.2	输入输出传送方式	153
7.2.1	程序控制的输入输出方式	153
7.2.2	中断控制的输入输出方式	156
7.2.3	直接存储器存取传送方式	157
7.3	中断	157
7.3.1	中断概述	157
7.3.2	中断源	158
7.3.3	中断分类	159
7.3.4	中断处理	159
7.3.5	中断优先权	160
7.3.6	80x86 中断	162

7.4	异常	168
7.4.1	异常分类	168
7.4.2	处理器定义的异常	170
7.4.3	中断及异常的屏蔽	173
7.4.4	保护模式下的中断和异常	174
7.4.5	中断的返回与转移	176
7.5	可编程中断控制器	177
7.5.1	8259A 的内部结构和引脚	177
7.5.2	8259A 的中断控制过程	180
7.5.3	8259A 的工作方式	180
7.5.4	8259A 的编程	183
7.5.5	8259A 应用举例	187
7.5.6	中断程序设计	190
7.6	直接存储器存取(DMA)方式	193
7.6.1	DMA 工作过程	193
7.6.2	DMA 控制器 8237A	194
7.6.3	8237A 的应用	203
第 8 章	可编程接口芯片及应用	208
8.1	可编程并行接口芯片 8255A	208
8.1.1	8255A 的引脚功能	209
8.1.2	8255A 的工作方式与控制字	210
8.1.3	工作方式的选择及其功能	212
8.1.4	8255A 应用举例	216
8.2	可编程定时器/计数器芯片 8253/8254	219
8.2.1	8253 的结构与功能	220
8.2.2	8253 的编程	222
8.2.3	8253 的工作方式	224
8.2.4	8254 与 8253 的区别	229
8.2.5	8253 应用举例	229
8.3	串行通信及 8251 串行接口电路	232
8.3.1	串行通信的基本概念	232
8.3.2	可编程串行接口芯片 8251A	236
8.3.3	8251A 初始化编程	240
8.3.4	8251A 应用举例	242
8.4	模拟通道与接口	244
8.4.1	D/A 转换接口概述	244
8.4.2	DAC0832	245
8.4.3	DAC1210	248

8.4.4	DAC 芯片与微机的连接	249
8.4.5	A/D 转换接口	253
8.4.6	ADC0809	254
8.4.7	AD574	256
8.4.8	A/D 转换芯片与微处理器的接口	258
第 9 章 Pentium 的保护机制		263
9.1	概述	263
9.2	段级保护	263
9.3	段描述符及保护	264
9.3.1	类型检查	265
9.3.2	界限检查	266
9.3.3	特权级	267
9.4	数据访问限制	268
9.5	控制转移	270
9.6	门描述符	271
9.6.1	堆栈转移	273
9.6.2	从一个过程返回	275
9.7	操作系统指令	277
9.7.1	特权指令	277
9.7.2	敏感指令	277
9.8	指针指令	277
9.8.1	描述符验证	279
9.8.2	指针完整性与请求特权级	279
9.9	页级保护	280
9.9.1	保存保护参数的页表项	280
9.9.2	两级页表的组合保护	281
9.9.3	页保护越权	282
9.9.4	段与页保护的组合	282
参考文献		283

第1章

微型计算机系统概述

1.1 微型计算机的结构和工作原理

1.1.1 微型计算机常用的术语

1. 位

位(b)是计算机所能表示的最基本、最小的数据单元。因为计算机采用二进制数,所以位就是1个二进制位,它有两种状态(“0”和“1”)。由若干个二进制位的组合就可以表示各种数据、字符等。

2. 字和字长

字(word)是计算机内部进行数据处理的基本单位,通常它与计算机内部的寄存器、算术逻辑单元、数据总线宽度相一致。计算机的每一个字所包含的二进制数的位数称为字长。

3. 字节(B)

把相邻的8位二进制数称为字节。字节长度是固定的,但不同计算机的字长是不同的。8位微机的字长为1B,而16位微机的字长为2B,32位微机的字长为4B。

目前为了表示方便,常把一个字节定为8位,把一个字定为16位,把一个双字定为32位。

4. 指令

指令(instruction)是规定计算机进行某种操作的命令,它是计算机自动控制的依据。计算机只能直接识别0和1数字组合的编码,这就是指令的机器码。微型计算机的机器码指令有1B、2B,也有多字节,如4B、6B等。

5. 程序

程序(program)是指令的有序集合,是一组为完成某种任务而编制的指令的序列。

6. 指令系统

指令系统(instruction system)指一台计算机所能执行的全部指令。

1.1.2 微型计算机的基本结构

微型计算机主要由中央处理单元(CPU)、存储器(RAM 和 ROM)、I/O 接口、I/O 设备及总线组成,如图 1.1 所示。

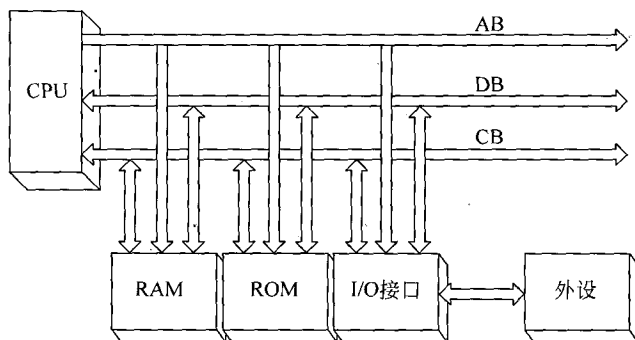


图 1.1 微型计算机的系统结构框图

1. 中央处理器或称微处理器

中央处理器(central processor unit,CPU)具有算术运算、逻辑运算和控制操作的功能,是微型计算机的核心部分。它主要由 3 个基本部分组成。

(1) 算术逻辑单元(arithmetic logic unit, ALU)。用来执行基本的算术运算和逻辑运算。

(2) 寄存器(register)组。CPU 中有多个寄存器,用来存放操作数、中间结果以及反映运算结果的状态标志位等。

(3) 控制器(control unit)。控制器具有指挥整个系统操作的功能。它按一定的顺序从存储器中读取指令,进行译码,在时钟信号的控制下,发出一系列的操作命令,控制 CPU 以及整个系统有条不紊地工作。

2. 存储器

存储器(memory)的主要功能是存放程序和数据,程序是计算机操作的依据,数据是计算机操作的对象。不管是程序还是数据,在存储器中都是用二进制的“1”或“0”表示,统称为信息。为实现自动计算,这些信息必须预先放在存储器中。存储器由寄存器组成,可以看成是一个寄存器堆。存储器被划分成许多小单元,称为存储单元。每个存储单元相当于一个缓冲寄存器。为了便于存入和取出,每个存储单元必须有一个固定的地址,称为单元地址。单元地址用二进制编码表示,每个存储单元的地址只有一个,固定不变,而存储在其中的信息是可以更换的。存储器的地址是数以千计的。为了减少存储器向外引出的地址线,在存储器内部都自带地址译码器。

向存储单元存放或取出信息,都称为访问存储器。访问存储器时,先由地址译码器将送来的单元地址进行译码,找到相应的存储单元;再由读写控制电路,根据送来的读写命令确