



高等院校电气信息类专业系列实验教材

数字电子技术

◎ 周晓霞 主编

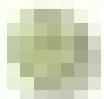
◎ 蒋彦 副主编



实验教程



化学工业出版社



清华大学出版社

数字电子技术

◎ 编著
◎ 审稿

实验教程



清华大学出版社

高等院校电气信息类专业系列实验教材

数字电子技术实验教程

周晓霞 主 编

蒋 彦 副主编



化学工业出版社

· 北京 ·

本书是一门独立设课的实验课程教材，共分为4章。第1章为数字电子技术实验基本知识；第2章为数字电子技术基本实验；第3章为数字电子技术参考实验；第4章为数字电子电路的仿真。附录介绍了部分常用集成电路资料，可供实验课和课程设计参考。

本书的突出特点是，在基本实验的基础上，加入了设计性实验。全书内容循序渐进，实践性强。实验中采用了Multisim10.0仿真软件，可使学生掌握用软件进行电路设计，为毕业后适应高科技迅速发展的需要打下良好的基础。

本书可作为高等院校电气工程及其自动化、自动化、电子信息工程、通信工程及相关专业的实验参考教材，也可供从事电子工程设计的技术人员参考。

图书在版编目(CIP)数据

数字电子技术实验教程/周晓霞主编. —北京：化学工业出版社，2008.5

(高等院校电气信息类专业系列实验教材)

ISBN 978-7-122-02814-3

I. 数… II. 周… III. 数字电路-电子技术-实验-高等学校-教材 IV. TN79-33

中国版本图书馆CIP数据核字(2008)第059705号

责任编辑：郝英华 郭燕春

装帧设计：橘头设计

责任校对：陶燕华

出版发行：化学工业出版社（北京市东城区青年湖南街13号 邮政编码100011）

印 装：化学工业出版社印刷厂

787mm×1092mm 1/16 印张6 3/4 字数149千字 2008年7月北京第1版第1次印刷

购书咨询：010-64518888（传真：010-64519686） 售后服务：010-64518899

网 址：<http://www.cip.com.cn>

凡购买本书，如有缺损质量问题，本社销售中心负责调换。

定 价：13.00元

版权所有 违者必究

前　　言

随着科学技术的迅速发展，理工科的学生不仅需要掌握基本理论知识，而且需要掌握基本实验技能，并具有一定的科研能力。通过实验不仅可以巩固、加深对基础理论知识的理解，而且可以培养学生独立分析问题、解决问题的能力和严谨的工作作风，为适应今后的工作打下良好的基础。

本书是一门独立设课的实验课程教材，共分为 4 章。第 1 章是实验基本知识，对于如何顺利完成实验、调试需具备的理论知识作了较全面的论述，初学者应掌握它。第 2 章是数字电子技术基本实验，共十一个实验项目，是按理论课的内容顺序编排的，包括 TTL 门电路参数测试、门电路及组合逻辑电路的设计、TTL 集电极开路门与三态输出门的应用、加法器、数据选择器、触发器的研究、计数器及译码显示电路、移位寄存器、集成定时器、电子秒表等内容。实验内容在着重培养学生基本知识和技能的基础上，加入了设计性实验，以提高学生的动手能力和设计能力，增强和加深学生对基础知识的理解。第 3 章是数字电子技术参考实验，包括四个实验项目：编码器、译码器、汽车尾灯控制电路设计、多路智力竞赛抢答器设计。这些参考实验具有通用性、趣味性和实用性，每个参考实验均提供了参考电路及其简要说明。第 4 章是数字电子电路的仿真，采用现在较实用的 Multisim 10.0 仿真软件，内容主要包括数字电子仿真实验常用仪表、仿真实验基本操作、Multisim 10.0 仿真实例、Multisim 10.0 数字仿真实验等。

本书是编者在十多年实验教学经验和经过多年使用的实验讲义的基础上编成的，周晓霞为主编，蒋彦为副主编。第 1~3 章及附录由周晓霞编写，第 4 章由蒋彦编写。本书由江苏大学高平主审，在此表示衷心的感谢。

限于编者水平，书中难免出现不妥之处，望广大读者批评指正。

编　者

2008 年 1 月

第1章 数字电子技术实验基本知识

目 录

第1章 数字电子技术实验基本知识	1
1.1 数字集成电路的分类及主要参数	1
1.2 实验方法概述	2
1.3 TTL 集成电路与 CMOS 集成电路的使用规则	4
1.4 实验电路的故障检查和排除	6
1.5 数字电路的安装与测试技术	8
第2章 数字电子技术基本实验	10
2.1 实验一：TTL 门电路参数测试	10
2.2 实验二：门电路及组合逻辑电路的设计	14
2.3 实验三：TTL 集电极开路门与三态输出门的应用	18
2.4 实验四：加法器	23
2.5 实验五：数据选择器	27
2.6 实验六：触发器的研究	31
2.7 实验七：计数器及译码显示电路	35
2.8 实验八：移位寄存器	39
2.9 实验九：集成定时器	44
2.10 实验十：电子秒表	49
2.11 实验十一：模数和数模转换	54
第3章 数字电子技术参考实验	58
3.1 参考实验一：编码器	58
3.2 参考实验二：译码器	60
3.3 参考实验三：汽车尾灯控制电路设计	61
3.4 参考实验四：多路智力竞赛抢答器设计	64
第4章 数字电子电路的仿真	69
4.1 数字电子仿真实验常用仪表	69
4.2 仿真实验基本操作	73
4.3 Multisim 10.0 仿真实例	77
4.4 Multisim10.0 数字仿真实验	83

第1章 数字电子技术实验基本知识

内容提要 本章介绍了数字电子技术实验的基本知识，其中包括数字集成电路的分类及主要参数、实验方法概述、TTL 集成电路与 CMOS 集成电路的使用规则、实验电路的故障检查和排除、数字电路的安装与测试技术。通过这一章的学习，使学生对如何做数字实验有一个初步的认识和了解。

1.1 数字集成电路的分类及主要参数

目前，在数字系统中使用最广的是 TTL 和 CMOS 两类集成电路。TTL 集成逻辑电路是由双极型半导体为元件构成的，而 CMOS 集成电路是由金属-氧化物-半导体场效应管为元件构成的。

(1) 晶体管-晶体管逻辑电路 (Transistor-Transistor Logic, TTL)

- ① TTL (中速 TTL)；
- ② STTL (肖特基 TTL)；
- ③ LSTTL (低功耗肖特基 TTL)；
- ④ ALSTTL (先进低功耗肖特基 TTL)。

(2) 射级耦合逻辑电路 (Emitter Coupled Logic, ECL)

(3) CMOS 集成电路

- ① CMOS (标准 CMOS4000 系列)；
- ② HC (高速 CMOS 系列)；
- ③ HCT (与 TTL 兼容的 HCMOS 系列)。

常用的集成逻辑电路有 TTL、ECL 和 CMOS 三种系列，各系列的分类及特点如表 1-1

表 1-1 三种系列电路的性能比较

参数	TTL				CMOS		ECL	
	74	74LS	74AS	74ALS	4000	74HC	10K	100K
V_{CC}/V	5	5	5	5	5	5	-5.2	-4.5
$V_{IH}(\min)/V$	2.0	2.0	2.0	2.0	3.5	3.5	-1.2	-1.2
$V_{IL}(\max)/V$	0.8	0.8	0.8	0.8	1.5	1.0	-1.4	-1.4
$V_{OH}(\min)/V$	2.4	2.7	2.7	2.7	4.6	4.4	-0.9	-0.9
$V_{OL}(\max)/V$	0.4	0.5	0.5	0.5	0.05	0.1	-1.7	-1.7
$I_{IH}(\max)/\mu A$	40	20	200	20	0.1	0.1	500	500
$I_{IL}(\max)/mA$	-1.6	-0.4	-2.0	-0.2	-0.1×10^{-3}	-0.1×10^{-3}	-0.5	-0.5
$I_{OH}(\max)/mA$	-0.4	-0.4	-2	-0.4	-0.51	-4	-50	-50
$I_{OL}(\max)/mA$	16	8	20	8	0.51	4	50	50
T_{od}/ns	10	10	1.5	4	45	10	2	0.75
$P(\text{功耗}/\text{门})/mW$	10	2	20	1	5×10^{-3}	1×10^{-3}	25	40

所示。

由表 1-1 的参数可知, ECL 电路速度快, 但是功耗大, 抗干扰能力小, 一般用于高速且干扰小的电路中; CMOS 电路静态功耗低, 线路简单, 集成度高; HCMOS 的速度有所提高, 故目前在大规模和超大规模集成电路中应用广泛; TTL 介于两者之间, 当要求工作频率不高而且不易损坏的情况下, 可选用 LSTTL。

1.2 实验方法概述

数字集成电路的出现, 特别是大规模集成电路的出现给数字电路带来了新的问题。设计者无需用分离元件构成各种门电路、触发器等基本逻辑部件。在大多数的情况下, 也不需要自行设计如计数器、译码器、移位寄存器等逻辑部件, 只要根据设计任务要求, 合理地选择集成器件, 用模块组装的方式将它们拼接起来即可。也就是说, 现在对于一个数字电路设计者来说, 他们的主要任务就是完成逻辑构思、灵活地选择元器件、正确拼接三项工作, 就能完成一个逻辑系统设计。近年来, 由于 PLD 可编程器件的出现和微电子技术的迅速发展, 改变了数字系统设计的程序方式, 硬件的搭试被仿真所替代。所谓仿真, 就是在计算机上建立起系统的模型, 然后加进合适的测试码或测试序列, 对此模型进行测试以验证系统是否符合预期的设计要求, 如不符合设计要求再进行修改, 直至满足。对于逻辑电路里用到的 SSI、MSI 器件还需要灵活地选择运用。

同时, 对实验的一般规律、要求还应有所了解和充分认识。有了这个思想准备, 实验才能达到预期效果。

1.2.1 实验准备

经验证明, 实验前的准备工作做得是否充分, 对实验结果是有很大影响的。只有实验者对实验目的、要求、内容以及与实验内容有关的理论知识, 都真正做到心中有数, 并且预先拟定好实验步骤, 完成实验预习报告后, 才能说做好了实验前的准备工作。实验一般分验证性实验和设计性实验, 对于不同性质的实验, 准备工作的重点和要求应有所不同。

(1) 验证性实验 由于验证性实验内容、实验电路等大多数是预先指定的, 对于验证性实验来说, 实验者的主观能动性体验就不多。做实验者往往有一种处于被动状态的感觉, 实验的兴趣就少多了。正因为如此, 对于验证性的实验, 实验者预先弄清实验目的和具体要求, 就显得格外重要了。另外, 验证性实验所验证的理论、现象等都属于已知的范围, 因此, 对于在实验中有可能出现现象和结果, 应该预先做出分析和估计。例如, 正确的实验结果是什么, 实验中是否会有异常现象, 产生的结果是什么, 是否应该采取某些措施等。否则对实验结果稀里糊涂、似是而非, 甚至实验做了还不知道自己做的是什么内容和为什么要做实验, 以至于实验收获甚微。这种现象在教学实验中是屡见不鲜的, 故希望实验者引起注意。

(2) 设计性实验 设计性实验的最大特点是, 除了实验目的和具体要求以外, 实验电路、步骤等都是实验者自己拟定。实验者完全处于主导地位, 主观能动性得到最大限度的发挥。但是在下面一些问题上的疏忽或处理不当, 往往会导致实验失败。

① 应首先熟悉集成元器件的使用条件和逻辑功能，然后再去设计实验电路。否则，将因集成元器件选择和使用不当，使得实验电路工作不正常，甚至无法工作。

② 设计电路一定要考虑得全面一些，合理一些。例如，设计时序电路时应考虑触发器时钟脉冲和输入端函数的同步关系，即输入端信号要优先于时钟脉冲的边沿。

③ 合理选择信号源，即是选用单脉冲源还是选用模拟电平。模拟电平有颤抖现象，故不能作为时钟脉冲来用，务必注意。

④ 数字电路中的竞争冒险问题，在设计过程中也应考虑进去。

(3) 实验预习报告 实验预习报告不同于正式实验报告，没有书写格式和要求，只要自己看得懂就行了。尽管如此，这绝不意味着随便写写就行了。相反，从某种意义上说，实验预习报告的重要性和作用绝不亚于正式实验报告。因为实验预习报告体现了实验前的准备是否充分，因而它是实验操作的依据。实验预习报告要求写得尽可能简洁、思路清楚、一目了然。内容包括实验电路的设计和实验电路图，拟定实验步骤和记录实验结果及数据的有关图表。要学会读元器件的管脚图，如图 1-1 所示，74 系列集成元件管脚一般都是逆时针方向读，下排左侧第一个为 1 脚，上排左侧第一个为 14 脚。同时，要把自己所用的仪器设备（电脑、软件、实验箱）的使用熟悉一下。

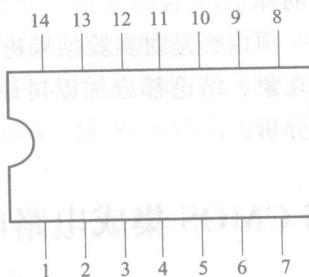


图 1-1 管脚排列顺序图

1.2.2 实验报告

实验结束后应写实验报告，不是一种形式上的需要，而是一项重要的基本功能训练。写实验报告是总结回顾实验结果，巩固实验成果，加深对基本理论的理解，从而可以进一步扩大视野。因此，忽视写实验报告的倾向是不对的。

实验报告都有一定的规范和要求。例如，实验报告必须写在规定的实验报告纸上，所有的图形、表格都必须用直尺、曲线板绘制，或者用微机绘制打印出来也可以。

实验报告内容包括：实验目的、实验所用的仪器和元件、实验步骤和内容、思考和讨论等。

1.2.3 设计方法和步骤

(1) 方框图 根据任务和要求首先画出方框图。方框图的作用是给出某一电路（或系统）的概念，能反映出该电路（或系统）的总体设计构思，因而在形式上较为简单。一个方框图表示的逻辑功能，并不涉及具体集成元件。但方框图要清晰的反映输入、数据流

通、重要的控制和输出之间的逻辑关系。当系统较为复杂时，一个方框往往是一个独立的子系统，这时就需要给出该子系统的详细方框图作为补充说明。

在方框图中，母线可以画成双线，要标明母线的根数。控制线、输入线、输出线等可以画成单线，也可以画成双线形式，不必标明它们的根数。方框图中的连线应尽可能避免交叉。方框图中的输入输出以及信号流向都没有严格的规定，以便于读图为准则。

(2) 状态图或真值表 状态图或真值表是设计电路(或系统)的依据，同时又是表述设计思想的最简捷的一种方式。通过状态图或真值表可以辅助理解逻辑电路的控制作用和逻辑功能。

(3) 文字说明 实验报告的文字说明要求简单明确。通过文字说明进一步阐述电路的工作原理、逻辑功能和设计思想。由于使用 MSI、LSI 集成电路(计数器、译码器、选择器、EPROM 等)不像使用 SSI 集成电路(门电路、触发器)设计电路那样有经典的设计规范，更多的是些设计技巧和逻辑构思，因而更需要用文字说明阐述设计方法。除此以外，对于实验有影响的注意事项等，也是文字说明内容之一。

(4) 逻辑图 逻辑图的图形符号必须按照国家颁发的标准绘制。逻辑图的信号流向或自上而下，或自左而右，以便看清所有的输入和输出信号。逻辑电路的核心部分应绘制在图的中间或上面部分，并有显著的标志。

(5) 讨论 实验报告的最后一项内容是对实验结果进行讨论，其内容范围和要求没有严格的规定，但是对重要的实验现象、结论都应加以讨论。除此以外对重要的异常现象、体会等都可以做一些简要说明和分析。

1.3 TTL 集成电路与 CMOS 集成电路的使用规则

1.3.1 TTL 电路的使用规则

(1) 电源电压 $V_{CC}=+5V\pm10\%$ ，超过这个范围将损坏器件或功能不正常。TTL 电路存在电源尖峰电流，要求电源具有小的内阻和良好的地线，必须重视电路的滤波。要求除了在电源输入端接有 $50\mu F$ 电容的低频滤波外，每隔 5~10 个集成电路，还应接入一个 $0.01\sim0.1\mu F$ 的高频滤波电容。在高速电路中和使用中规模以上集成电路时，还应适当增加高频滤波。

(2) 不使用的输入端处理办法(以与非门电路为例)

① 若电源电压不超过 5.5V，可以直接接入 V_{CC} ，也可以串入一只 $1\sim10k\Omega$ 的电阻，或者接 $2.4\sim5V$ 的固定电压。

② 若前级驱动器能力允许，可以与使用的输入端并联使用，但应当注意，对于 74LS 系列器件，应避免这样使用。

③ 悬空，相当于逻辑“1”，但是输入端容易受干扰，破坏电路功能。对于接有长线的输入端、中规模以上的集成电路和使用集成电路较多的复杂电路，所有控制输入端必须按逻辑要求可靠地接入电路，不允许悬空。

④ 对于不使用的与非门，为了降低整个电路功耗，应把其中 1 个输入端接地。

⑤ 或非门、或门，不使用的输入端应接地。对于与或非门中不使用的与门，至少应有1个输入端接地。

(3) TTL电路输入端通过电阻接地，电阻值R的大小直接影响电路所处的状态 当 $R \leq 680\Omega$ 时，输入端相当于逻辑“0”；当 $R \geq 10k\Omega$ 时，输入端相当于逻辑“1”。对于不同系列的器件，要求的阻值不同。

(4) TTL电路(除集电极开路输出电路和三态输出电路外)的输出端不允许并联使用 否则，不仅会使电路逻辑混乱，并且会导致器件损坏。

(5) 输出端不允许直接与+5V电源或地连接 否则会导致器件损坏。

1.3.2 CMOS 电路使用规则

(1) V_{DD} 接电源正极， V_{SS} 接电源负极(通常接地)，电源绝对不允许反接 CC4000系列的电源电压允许在 $+3 \sim +18V$ 范围内选择，实验一般要求为 $+5V$ 电源。 不同工作在不同电压下的器件，其输出阻抗、工作速度和功耗等参数也会不同，在设计使用中应引起注意。

(2) 对器件的输入信号 V_i 要求其电压范围 $V_{SS} \leq V_i \leq V_{DD}$ 。

(3) 所有输入端一律不准悬空 输入端悬空不仅会造成逻辑混乱，且会导致器件损坏。如果安装在电路板上的器件输入端有可能出现悬空时(例如，在印刷电路板从插座上拔下后)，必须在电路板的输入端加接限流电阻 R_p 和保护电阻R。如图1-2所示。 R_p 阻值选取：通常使输入电流不超过 $1mA$ ，故 $R_p = V_{DD}/1mA$ 。当 $V_{DD} = +5V$ 时， $R_p \approx 5.1k\Omega$ 。 R 一般取 $100k\Omega \sim 1M\Omega$ 。

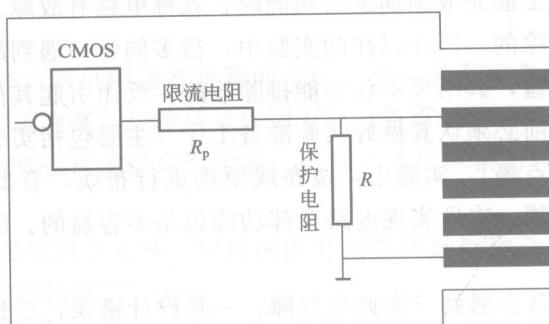


图1-2 印刷电路板的限流电阻和保护电阻

CMOS电路具有很高的输入阻抗，致使器件易受外界干扰、冲击和静电击穿。因此，通常在器件内部输入端接有二极管保护电路，如图1-3所示(其中 $R \approx 1.5 \sim 2.5k\Omega$)。输入保护网络的引入，器件输入阻抗有一定的下降，但仍能达到 $10^8\Omega$ 以上。

但是，保护电路吸收的瞬变能量有限。太大的瞬变信号和过高的静电电压将使保护电路失去作用，因此，在使用与存放时应特别注意。

(4) 不使用的输入端应按照逻辑要求直接接 V_{DD} 或 V_{SS} ，在工作速度不高的电路中，允许输入端并联使用。

(5) 输出端不允许直接与 V_{DD} 或 V_{SS} 连接，否则会导致器件损坏 除三态输出器件

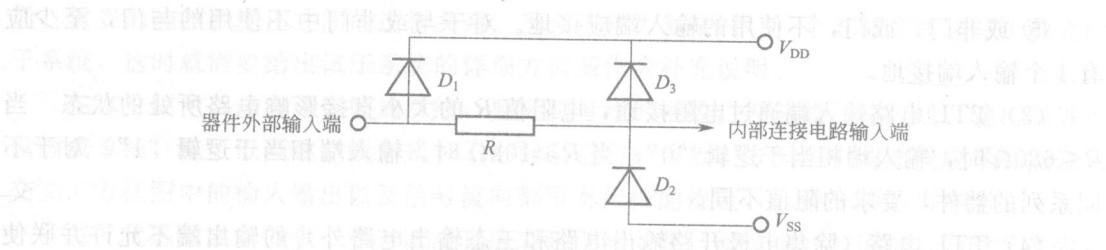


图 1-3 器件内部保护电路

外，不允许两个器件输出端连接使用。为了增加驱动能力，允许把同一芯片上电路并联使用，此时器件的输入端与输出端均对应相连。

(6) 在安装电路、改变电路连线或插拔电路器件时，必须切断电源，严禁带电操作。

(7) 焊接、测试和储存时的注意事项。

① 电路应存放在防静电的容器内。
② 焊接时必须将电路板的电源切断，电烙铁必须良好的保护接地，必要时可以拔下烙铁电源，利用余热进行焊接。

③ 所有测试仪器外壳必须良好接地。
④ 若信号源与电路板使用两组电源供电，开机时，应先接通电路板电源，再接通信号源电源；关机时，先断开信号源电路，再断开电路板电源。

1.4 实验电路的故障检查和排除

在实验中，当电路不能完成预期逻辑功能时，就称电路有故障。如果掌握了排除故障的方法，故障是不难排除的。但在以往的实验中，很多同学一遇到故障，不是过分依赖教师，就是盲目地乱猜乱碰，其结果不仅不能排除故障，反而引起其他问题。

实践证明，在实验前必须认真做好实验准备工作（主要包括实验电路的正确设计，了解所用器件的性能和特点等），实验中，按布线原则进行布线，有助于减少电路故障，特别是在复杂电路中，希望一次性实现电路全部功能也是不容易的。因此，必须进行检查和排除故障的过程。

在实验过程中，通常会遇到三类典型故障。一是设计错误，二是布线错误，三是器件与底板故障。其中大量的故障出现在接触不良（导线与底板插孔，器件管脚与底板插孔），其次是布线上的错误（漏线和错线）。

设计错误指的不是逻辑设计错误，而是指所用的器件不合适或电路中各器件之间在配合上的错误。例如：电路动作的边沿选择与电平选择；电路延迟时间的配合；以及某些器件的控制信号变化对时钟脉冲所处状态的要求等。这些因素在设计时应引起足够的重视。

下面介绍在正确设计的前提下，对实验故障的检查方法。

① 全部连线接好以后，仔细检查一遍。检查集成电路正方向是否插对、包括电源线与地线在内的连线是否有漏线与错线、是否有两个以上输出端错误地连在一起等。

② 使用万用表的“欧姆 10”挡，测量实验电路电源端与地线之间的电阻值，排除电源与地线的开路与短路现象。

③ 用万用表测量直流稳压电源输出电压是否为所需值 (+5V)，然后接通电源，观察电路及各种器件有无异常发热等现象。

④ 检查各集成电路是否均已加上电源。可靠的检查方法是用万用表测试棒直接测量集成块电源端和地线两脚之间的电压。这种方法可以检查出因底板、集成块引脚等原因造成故障。

⑤ 检查是否有不允许悬空的输入端（例如：TTL 中规模以上的控制输入端，CMOS 电路的各输入端等）未接入电路。

⑥ 进行静态（或单步工作）的测量。使电路处在某一输入状态下，观察电路的输出是否与设计要求一致。用真值表检查电路是否正常。若发现差错，必须重复测试，仔细观察故障现象，然后把电路固定在某一故障状态，用万用表测试电路中各器件输入、输出端的电压。对于 TTL 电路，所测应符合表 1-2 的数值范围。

表 1-2 TTL 电路静态工作各引出端电压值

引出端所处状态	电压范围	引出端所处状态	电压范围
输出高电平	$\geq 3V$	输入端接低电平	$\leq 0.4V$
输出低电平	$\leq 0.4V$	输入端接高电平	$\geq 3V$
输入端悬空	$1.0 \sim 1.4V$	两输出端短接(两输出端状态不同)	$0.6 \sim 1.4V$

⑦ 如果无论输入信号怎样变化，输出一直保持高电平不变，则可能是集成块没有接地或接地不良。若输出信号保持与输入信号同样规律变化，则可能是集成块没有接电源。

⑧ 对于多个与输入端器件，如果使用时有输入端多余，在检查故障时，可调换另外的输入端试用。实验中使用器件替换法也是一种有效的检查故障的方法，以排除器件功能不正常引起的电路故障。

⑨ 电路故障的检查方法可用逐级跟踪的方法进行。静态检查是使电路处在某一故障的工作状态，动态检查则在某一规律信号作用下检查各级工作波形。具体检查次序可以从输入端开始，按信号流程依次逐级向后检查，也可以从故障输出端向输入方向逐级检查，直至找到故障为止。

⑩ 对于含有反馈线的闭合电路，应设法断开反馈线进行检查，必要时对断开的电路进行状态预置后，再进行检查。

⑪ TTL 电路工作时产生电源尖峰电流，可能会通过电源耦合破坏电路正常工作，应采取必要的去耦措施。

⑫ CMOS 电路特有一种失效模式——锁定效应，也称可控硅效应，是器件固有的故障现象。它是由于器件内部存在反馈，使工作电流越来越大，直至发热烧坏器件。当 CMOS 器件工作在较高电源电压或输入输出信号由于电路上的原因可能出现高于 V_{DD} 或低于 V_{SS} 时，就可能出现锁定效应。因此，在电路中应采取以下措施加以预防。

- a. 注意电源的去耦，加粗地线，减小地线电阻。
- b. 在不影响电路工作情况下，尽量降低 V_{DD} 值。
- c. 在不影响电路工作速度的情况下，使电源允许提供的电流小于锁定电流（一般器件的锁定电流在 40mA 左右）。

d. 对输入信号进行钳位。

1.5 数字电路的安装与测试技术

数字电路的安装与测试工作是验证设计方案的实践过程，是应用理论知识来解决实践中各类问题的关键环节，是数字电路设计者必须掌握的基本技能。下面介绍一些数字电路安装与调试中常用的基本方法。

1.5.1 集成电路元件的逻辑功能测试

在安装电路之前，必须对所选用的数字集成电路器件进行逻辑功能测试，以避免因器件功能不正常而增加调试的困难。检测器件的方法是多种多样的，常用的方法如下。

- (1) 仪器检测法 可以用一些数字电路检测仪进行检测。
- (2) 逻辑功能实验检查法 用实验电路方法对该器件进行逻辑功能测试。
- (3) 替代法 用被测器件替代正常工作的数字电路中的相同器件。

1.5.2 集成电路器件的接插和布线方法

数字电路的实验通常在面包板上进行。插接集成器件时，把器件的缺口端朝左方，先对准插孔的位置，然后用力将其插牢，防止集成器件管脚弯曲或折断。

布线时应注意导线不易太长，最好贴近底板并在集成器件周围走线。切忌导线跨越集成器件的上空和杂乱的在空中搭成网状。数字电路的布线应整齐美观，这样既提高了电路的可靠性，又便于检查排除故障及更换器件。

导线连接顺序是：先接固定电平的连线，如电源正极（一般用红色导线）、地线（一般用黑色导线），门电路的多余输入端及电平固定的某些输入端（如触发器的控制端J、K）；然后按照电路中的信号流向顺序对划分的子系统逐一布线、调试；最后将各子系统连接起来。

1.5.3 数字电路的调试方法

数字电路的调试顺序也是先调试单元电路的子系统，然后逐渐扩大将几个单元电路进行联调，最后进行整机调试。一般根据信号流向逐级调试。由于数字电路系统中，相同单元电路和集成器件往往较多，为了尽快找出故障，常用以下调试方法。

(1) 替代法 将已经调试好的单元电路替代有故障或有问题的相同电路。这样能很快地判断出故障原因是在单元电路本身，还是在其他单元或连接线上。当发现某一局部电路有问题时，应检查该电路的连接线，当确定无误后再更换集成电路芯片。

(2) 对比法 将有问题的电路的状态、参数与相同正常电路进行逐项对比。

(3) 对分法 将有故障的电路对分为两个部分，可检查出有问题的那一部分而排除另一部分无故障的电路；然后再对有故障的部分进行对分检测，直到对分找出故障点为止。

实践表明，数字单元电路的故障大多数是接线错误或接触不良引起的，集成器件本身的问题是较少的。然而设计者在调试中发现工作不正常时，往往一开始就怀疑集成器件损

坏，这是应该引起注意的。

1.5.4 几种基本电路的测试方法

(1) 集成逻辑门电路 静态时，在各输入端分别接入不同的电平值，即逻辑“1”接高电平（输入端通过 $10k\Omega$ 电阻接电源正极），逻辑“0”接低电平（输入端接地）。用万用表测量各输入端的逻辑电平，并分析各逻辑电平值是否符合电路的逻辑关系。动态测试是指各输入端接入规定的脉冲信号，用示波器观察各输出端信号，并画出各输出信号的时序波形关系图，分析它们之间是否符合电路的逻辑关系。

(2) 集成触发器电路 静态时，主要测试触发器的复位、置位和翻转功能。动态时，在时钟脉冲作用下，测试触发器计数功能，用示波器观察电路各处波形的变化情况。也可以测定输入输出信号之间的分频关系，输出脉冲的上升和下降时间，触发灵敏度和抗干扰能力以及接入不同性质负载时，对于输出波形的影响。测试时，触发脉冲的宽度一般要大于数微秒，且脉冲的上升沿或下降沿要陡。

(3) 计数器电路 计数器电路的静态主要是测试电路复位、置位功能。动态测试是指在时序脉冲作用下测试计数器各输出状态是否满足计数功能表的要求，可用示波器观测各输出端的波形，并记录这些波形与时钟脉冲之间的波形关系。

(4) 译码器显示电路 首先测试数码管各段工作是否正常，如共阴极的发光二极管显示器，可以将阴极接地。再将各段通过 $1k\Omega$ 接电源正极 V_{CC} ，各段应该亮。再将译码器的数据输入端依次输入 $0001 \sim 1001$ ，则显示器对应显示出 $1 \sim 9$ 的数字。

译码器显示电路常见故障如下。

① 数码显示器上某个字总是“亮”而不“灭”。可能是译码器的输出幅度不正常或译码器的工作不正常。

② 数码显示器上某个字总是不“亮”。可能是数码管或译码器的连线不正确，或接触不良。

③ 数码管字符显示模糊，而且不随输入信号变化。可能是译码器的电源电压不正常或连线不正确或接触不良。

④ 数码管某段总是不“亮”。可能是数码管本身有问题，需更换新的。

对“1”输出高电平进行测试。

1.5 数字电路的实验与测试

第2章 数字电子技术基本实验

内容提要 本章介绍了数字电子技术中的基本实验，包括十一个实验项目。通过这些实验，加深学生对基础知识的理解，提高学生的实验技能和实际动手能力。

2.1 实验一：TTL门电路参数测试

2.1.1 实验目的

① 掌握 TTL “与非门” 电路参数的意义及其测试方法。

② 掌握 TTL “与非门” 静态电压传输特性曲线的测试方法。

2.1.2 实验原理与电路

在系统电路设计时，往往要用到一些门电路，而门电路的一些特性参数的好坏，在很大程度上影响整机工作的可能性。

本实验中仅选用 TTL 74LS00 二输入端四与非门进行参数的实验测试，以帮助学生掌握门电路的主要参数的意义和测试方法。

74LS00 集成电路外引线排列图如图 2-1 所示。

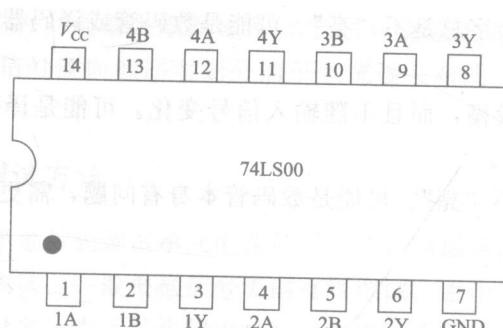


图 2-1 74LS00 集成电路外引线排列图

通常参数按时间特性分两种：静态参数和动态参数。静态参数指电路处于稳定的逻辑状态下测得的参数；动态参数指逻辑状态转换过程中与时间有关的参数。

TTL “与非门”的主要参数包括以下内容。

(1) 扇出系数 N_0 电路正常工作时，能带动的同型号门的数目称为扇出系数 N_0 。

(2) 输出高电平 V_{OH} 一般 $V_{OH} \geq 2.4V$ 。

(3) 输出低电平 V_{OL} 一般 $V_{OL} \leq 0.4V$ 。

(4) 电压传输特性曲线、开门电平 V_{on} 和关门电平 V_{off} 图 2-2 所示 V_i-V_o 关系曲线