

应用型本科电子信息类规划教材

史晓东 苏福根 陈凌霄 编著

数字电路与逻辑设计 实验教程

SHUZI MOKU WU LUOJI SHEJI

SHIYAN JIAOCHENG



北京邮电大学出版社
www.buptpress.com

TN790.2/30

2008

应用型本科电子信息类规划教材

数字电路与逻辑设计 实验教程

史晓东 苏福根 陈凌霄 编著

北京邮电大学出版社

·北京·

内 容 简 介

本书主要介绍数字电路及逻辑设计实验的相关内容,包括数字实验基础知识、数字电路测试仪表与方法、数字逻辑器件等,重点介绍数字可编程器件、EDA 工具、VHDL 硬件描述语言和数字综合系统设计。本书还将介绍几种数字实验装置,并配有丰富的实验内容,包括数字电路基本实验、EDA 实验和数字系统综合课题。

本书既介绍了数字电路的基本元件、常用仪表和实验技巧,又介绍了可编程器件(PLD)及 EDA 工具和技术,把新技术、新器件及时引入教学实践环节。内容循序渐进,能引导、启发学生的主动性和创新性。

本书可以作为大学本科和专科院校通信、电子工程类各专业的实验教材,也可供相关领域的工程技术人员参考。

图书在版编目(CIP)数据

数字电路与逻辑设计实验教程/史晓东,苏福根,陈凌霄编著. —北京:北京邮电大学出版社,2008. 4
ISBN 978-7-5635-1678-0

I. 数… II. ①史…②苏…③陈… III. 数字电路—逻辑设计—实验—教材 IV. TN79-33

中国版本图书馆 CIP 数据核字(2008)第 027368 号

书 名: 数字电路与逻辑设计实验教程
作 者: 史晓东 苏福根 陈凌霄
责任编辑: 方 瑜
出版发行: 北京邮电大学出版社
社 址: 北京市海淀区西土城路 10 号(邮编: 100876)
发 行 部: 电话: 010-62282185 传真: 010-62283578
E-mail: publish@bupt.edu.cn
经 销: 各地新华书店
印 刷: 北京源海印刷有限责任公司
开 本: 787 mm×1 092 mm 1/16
印 张: 24.25
字 数: 599 千字
印 数: 1—3 000 册
版 次: 2008 年 5 月第 1 版 2008 年 5 月第 1 次印刷

ISBN 978-7-5635-1678-0

定价: 38.00 元

• 如有印装质量问题,请与北京邮电大学出版社发行部联系 •

应用型本科电子信息类规划教材编委会

主 任:乐光新

副主任:(按姓氏笔画排列)

冯 林 吕 翊 胡建萍

唐志宏 曹雪虹 雷章富

成 员:(按姓氏笔画排列)

马云辉 刘大健 孙锦涛 张春先 李冠群

罗仁哲 郭世满 顾宝良 莫德举 雷 霖

前 言

作为电子信息类专业的重要技术基础课程,“数字电路与逻辑设计”是一门实践性很强的课程。与此相对应的“数字电路与逻辑设计实验”课程在学生学习和掌握相关技术和知识的过程中起到至关重要的作用。所以,在“数字电路与逻辑设计实验”课程中合理设置相关知识点和实验内容,及时引进相关的先进技术和器件,能够充分利用有限的学时,使学习者产生学习兴趣,较好地掌握相关基本原理以及基础知识和方法;并能够实际接触并掌握本学科的最新技术,为今后的学习和工作打下良好的基础。

基于以上认识,本书在内容安排上有如下特点:

1. 注重基础性

首先,本书从与模拟信号的区别、电平、参数、分类等几方面详细介绍了数字信号的特点和特征,使学生能够将编码的概念与实际的电平信号联系起来,为正确理解实验中观察到的波形打下基础。本书还从发展历史、分类、结构特点以及使用注意事项等方面介绍了实验中可能用到的数字逻辑器件和数字可编程逻辑器件,使学习者了解并能正确使用各种数字逻辑电路。

在实验项目的设定上,晶体管开关特性、限幅器与钳位器、逻辑门的逻辑功能与参数测试、集成逻辑电路的连接和驱动等实验项目也是以基础知识为着眼点,使学习者通过实验,能够理论联系实际,为进一步应用逻辑器件进行逻辑设计和实践打下基础。

2. 注重规范性

对任何知识的掌握程度都取决于对其认识的程度,同样正确深入认识课程本身和其中的各个知识点是学好这门课程的前提,学习的过程就是各种规范掌握的过程。为此,书中介绍了学习“数字电路与逻辑设计实验”课程时,一个完整的实验过程是怎样的,使学习者了解学习这门课程规范的流程和方法,为进一步学习打下基础。

本书在介绍 VHDL 语言时,通过各种例子强调作为一种高级语言,VHDL 可能与其他高级编程语言如 C++ 等貌似相同的外在特征,但是作为硬件描述语言,VHDL 与 C++ 有着完全不同使用规范和使用场合,所以初学者必须严格按照其规范进行使用,这样才能透彻理解并掌握它。

3. 完整性与独立性相结合

全书在尽量压缩篇幅的情况下力求内容的完整性,使学习者通过本课程的学习,既能了解和掌握中小规模集成逻辑电路使用方法,还能学习和掌握运用 EDA 手段,使用可编程逻辑器件进行数字系统的设计和实现。同时,各部分的内容又具有相对独立性,读者可以根据情况有针对性地选用一章或几章,这样有利于学时的安排和不同专业和学制选用。

感谢北京邮电大学电子工程学院电路中心和北京邮电大学世纪学院实验中心的教师们,他们长期从事实验实践教学积累了丰富经验和素材,为本书的出版打下良好的基础。特别是北京邮电大学电子工程学院电路中心的袁东明老师为本书的编写做了大量前期的基础性工作,提供了大量素材和经验,在此表示衷心感谢!

希望本书能对广大读者有所帮助。另外,由于作者学识有限,有些问题难免挂一漏万,期待读者批评指正。

编 者

2008 年 4 月

目 录

第 1 章 数字电路实验基础

1.1 模拟信号与数字信号	1
1.2 逻辑运算与符号	4
1.3 数字信号逻辑电平参数	5
1.4 数字信号分类	7
1.5 数字信号参数	10
1.6 实验的基本过程	10
1.6.1 实验预习	11
1.6.2 实验记录	11
1.6.3 实验报告	11

第 2 章 数字电路测试仪表与技术

2.1 逻辑笔	13
2.2 逻辑脉冲发生器	14
2.3 数字示波器	14
2.4 逻辑分析仪	21
2.4.1 探头	23
2.4.2 设置(时钟模式和触发功能)	24
2.4.3 捕获(实时捕获存储器)	26
2.4.4 分析与显示	27

第 3 章 数字逻辑器件

3.1 数字集成电路发展	30
3.2 集成电路的分类	31
3.3 逻辑器件系列	33
3.4 逻辑器件命名规则	36
3.5 逻辑器件的电平以及相互驱动	37
3.6 逻辑器件的封装及管脚识别	39

3.7 逻辑器件的选择和使用	43
第4章 数字可编程逻辑器件	
4.1 数字可编程器件发展	46
4.2 逻辑阵列	47
4.3 查找表	49
4.4 MAX7000S 系列	50
4.5 MAXII 系列	52
第5章 QuartusII 使用指南	
5.1 创建工程	56
5.2 设计输入	59
5.2.1 原理图设计输入	59
5.2.2 VHDL 设计输入	65
5.3 编译前设置	66
5.4 编译	68
5.5 仿真	70
5.6 引脚锁定和下载	74
第6章 VHDL 语言介绍	
6.1 什么是 VHDL	77
6.2 VHDL 的历史	78
6.2.1 需求	78
6.2.2 标准化	78
6.2.3 ASIC 标准	78
6.2.4 VHDL'93	78
6.2.5 总结:VHDL 的历史	79
6.3 可编程逻辑器件设计步骤	79
6.4 VHDL 设计实例	80
6.5 VHDL 的基本结构	82
6.5.1 实体	82
6.5.2 结构体	83
6.5.3 配置	85
6.5.4 子程序	86
6.5.5 库和程序包	87
6.6 VHDL 语言的数据类型和运算操作符	90
6.6.1 VHDL 语言的对象	90
6.6.2 VHDL 语言的数据类型	92

6.6.3 VHDL 语言的运算操作符	93
6.7 VHDL 语言的主要描述语句	95
6.7.1 并行语句	95
6.7.2 顺序语句	98
第 7 章 VHDL 设计实例	
7.1 用 VHDL 语言描述组合逻辑电路	104
7.1.1 简单门电路	104
7.1.2 编码器	111
7.1.3 译码器	114
7.1.4 数据选择器	117
7.1.5 比较器	118
7.1.6 加法器	119
7.2 用 VHDL 语言描述时序逻辑电路	122
7.2.1 触发器	122
7.2.2 寄存器和移位寄存器	125
7.2.3 计数器	136
7.2.4 分频器	140
7.2.5 序列信号发生器	142
7.3 用 VHDL 语言实现状态机设计	144
7.3.1 一般有限状态机的设计	145
7.3.2 有限状态机设计例程	149
第 8 章 数字系统设计	
8.1 数字系统概述	165
8.2 数字系统设计方法	166
8.3 数字系统设计的描述方法	171
8.4 数字系统设计举例	175
8.5 数字系统的安装与调测	179
8.5.1 用标准数字芯片实现数字系统时的安装与调测	179
8.5.2 用 PLD 专用集成芯片实现数字系统时的安装与调测	182
第 9 章 数字实验装置	
9.1 THD-1 型数字电路实验箱	184
9.1.1 实验箱的组成和使用	185
9.1.2 实验箱使用注意事项	186
9.2 EPM7128 数字逻辑实验开发板	187
9.2.1 电源	188

9.2.2	下载接口	188
9.2.3	时钟	189
9.2.4	发光二极管模块	190
9.2.5	7 段数码管模块	191
9.2.6	点阵模块	192
9.2.7	蜂鸣器模块	193
9.2.8	按键模块	193
9.2.9	拨码开关模块	194
9.2.10	PS2 模块	194
9.2.11	串口模块	195
9.2.12	扩展接口	196
9.2.13	面包板模块	196
9.2.14	管脚功能及编号表	196
9.3	MAXII 数字逻辑实验开发板	198
9.3.1	核心板	199
9.3.2	电源模块	199
9.3.3	下载模块	200
9.3.4	发光二极管模块	202
9.3.5	7 段数码管模块	202
9.3.6	点阵模块	202
9.3.7	蜂鸣器模块	206
9.3.8	按键模块	206
9.3.9	拨码开关模块	208
9.3.10	PS2 模块	209
9.3.11	串口模块	209
9.3.12	VGA 模块	210
9.3.13	RAM 模块	211
9.3.14	AD 模块	212
9.3.15	DA 模块	212

第 10 章 基本单元电路实验

实验 1	晶体管开关特性、限幅器与钳位器	214
实验 2	TTL 集成逻辑门的逻辑功能与参数测试	218
实验 3	CMOS 集成逻辑门的逻辑功能与参数测试	223
实验 4	集成逻辑电路的连接和驱动	226
实验 5	组合逻辑电路的设计与测试	231
实验 6	译码器及其应用	233
实验 7	数据选择器及其应用	238

实验 8	触发器及其应用	243
实验 9	计数器及其应用	250
实验 10	移位寄存器及其应用	255
实验 11	脉冲分配器及其应用	262
实验 12	使用门电路产生脉冲信号——自激多谐振荡器	265
实验 13	单稳态触发器与施密特触发器——脉冲延时与波形整形电路	268
实验 14	555 时基电路及其应用	274
实验 15	D/A、A/D 转换器	280
实验 16	智力竞赛抢答装置	286
实验 17	电子秒表	288
实验 18	$3\frac{1}{2}$ 位直流数字电压表	292
实验 19	数字频率计	300
实验 20	拔河游戏机	306
实验 21	随机存取存储器 2114A 及其应用	310
 第 11 章 EDA 基础实验		
实验 1	半加器的设计与仿真实验	321
实验 2	全加器的设计与仿真实验	322
实验 3	译码器的应用与设计实验	323
实验 4	VHDL 组合逻辑电路设计(一)	324
实验 5	VHDL 组合逻辑电路设计(二)	324
实验 6	VHDL 组合逻辑电路设计(三)	325
实验 7	VHDL 组合逻辑电路设计(四)	326
实验 8	VHDL 组合逻辑电路设计(五)	327
实验 9	触发器的设计	327
实验 10	VHDL 时序逻辑电路设计(一)	328
实验 11	VHDL 时序逻辑电路设计(二)	329
实验 12	VHDL 时序逻辑电路设计(三)	329
实验 13	VHDL 时序逻辑电路设计(四)	330
实验 14	数码管扫描显示控制器设计与实现	331
实验 15	序列信号发生器的设计与实现	332
实验 16	序列信号检测器的设计与实现	333
实验 17	发光二极管走马灯电路设计与实现	334
实验 18	自动售货机设计与实现	334
 第 12 章 数字系统综合实验		
课题 1	数字钟	336

课题 2	数字秒表	338
课题 3	交通灯控制器	340
课题 4	点阵显示控制器	341
课题 5	拔河游戏机	344
课题 6	经典数学游戏	346
课题 7	简易乒乓游戏机	347
课题 8	简易俄罗斯方块游戏机	349
课题 9	简易贪吃蛇游戏机	350
课题 10	洗衣机控制器	351
课题 11	简易乐曲播放器	353
课题 12	简易数字频率计	355
课题 13	简易函数发生器	357
课题 14	VGA 图像显示控制器	361
课题 15	PS/2 键盘接口控制器设计	363
课题 16	数字温湿度计	366
附录	常用芯片引脚图	369
参考文献		373



数字电路实验基础

1.1 模拟信号与数字信号

模拟信号(Analog Signal)是一种连续可变的信号,如人的语音、音乐和电视图像等信号。数字信号(Digital Signal)则是模拟数据经过转换后得到的离散的信号。数字电路里面处理的信号通常都是数字信号,而实际的信号却大多是模拟信号,所以在进入数字电路进行处理之前,必须把模拟信号转换成为数字信号,这个转换过程称为模拟/数字转换(A/D转换)。

以如图 1-1 所示的一个模拟信号作为例子,介绍一下 A/D 转换的过程。

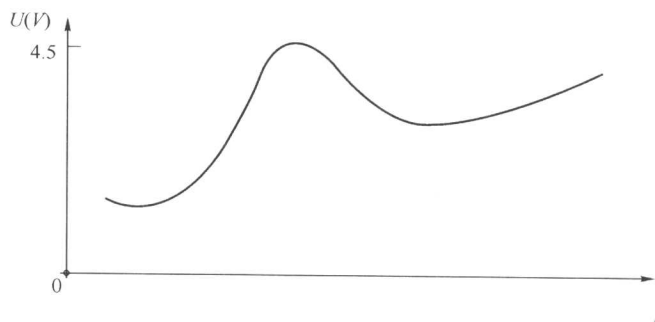


图 1-1 模拟信号

首先,A/D 变换是以某一时间间隔来划分连续的模拟信号,求在这个时间点上模拟信号的值,如图 1-2 所示。这个过程就是采样(Sample),得到的值就是样本值。根据奈奎斯特(Harry Nyquist,1889~1976)提出的奈奎斯特采样定理,这个时间间隔为模拟信号的最短周期的 $1/2$ 就足够了。这个时间间隔称为采样周期,记为 Δt ,那么 $1/\Delta t$ 就

是采样频率。

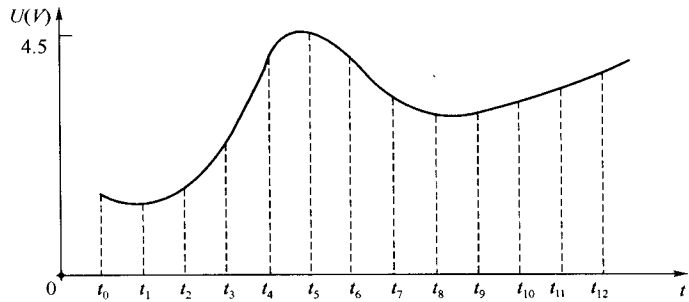


图 1-2 信号采样

其次就是把得到的样本值在振幅方向上以某种规则进行区间划分,给每一个区间一个唯一的值,以此决定每个样本值属于哪一个区间,将该区间的值分配给其样本值。图 1-3 中把电平区间分为 $[0, 0.5)$, $[0.5, 1.0)$, $[1.0, 1.5)$, $\dots$ 再用 $0, 1, 2, \dots$ 状态表示各空间,如 3.9 V 就赋值 7 。这种操作称为量化(Quantization)。量化级数直接关系到误差的大小,量化级数越多,误差越小,但是处理数据的位数也越大,复杂程度更高。从图中 t_4 和 t_6 两个采样点可以看出,虽然它们实际电平差别只有 0.1 V ,但是由于处在量化交界处,所以它们的量化值差了 1 。

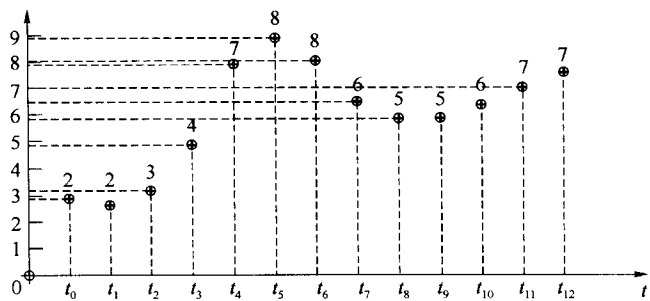


图 1-3 量化

最后,将量化值转换为二进制数值,例如 8 这个量化值,按照 8421 二进制编码就是 1000 。这时就可以用数字信号来表示模拟信号。这个操作称为编码(Coding)。编码除了使用 8421 二进制编码外还可以使用格雷码(Gray Code),余三码等其他编码方式。

这样把连续的模拟信号变换成为一个一个离散的编码值。这些编码值里面已经没有了原始信号的电平幅度信息,变成了各种状态,见表 1-1。

表 1-1 量化值编码表

采样时间	量化值	8421 编码 $D_3D_2D_1D_0$
t_0	2	0010
t_1	2	0010
t_2	3	0011
t_3	4	0100
t_4	7	0111
t_5	8	1000
t_6	8	1000
t_7	6	0110
t_8	5	0101
t_9	5	0101
t_{10}	6	0110
t_{11}	7	0111
t_{12}	7	0111

编码后的二进制数有两种输出方式,第一种是如图 1-4 所示的并行输出。这种输出方式的输出管脚比较多,数据宽度有多少就有多少管脚,输出速率等同于采样速率。每一路输出表示输出编码数据的固定的某一位。因为编码是有高低位的,所以输出管脚也是有高低位的。

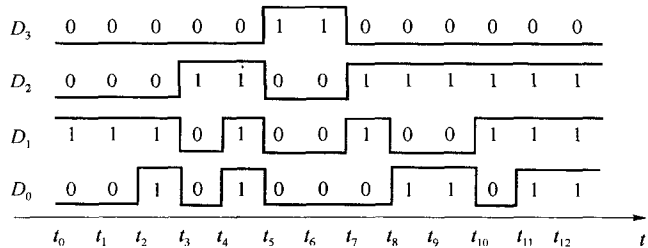


图 1-4 A/D 转换并行编码输出

第二种输出模式是如图 1-5 所示的串行输出。这种输出方式管脚只有 1 位,如果数据位数是 n ,那么输出速率就是采样速率的 n 倍。当量化级数比较大(8 位,12 位,甚至更高),并且输入信号速率本身就比较高时,输出速率将变得很大,这对于电路的设计和实现都会带来很大的困难。

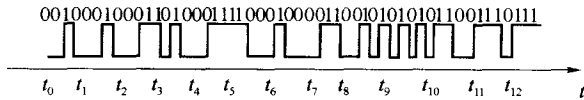


图 1-5 A/D 转换串行编码输出

得到编码后的数字数据(Digital Data)就可以进行各种各样的操作,如各种运算、压缩编

码、加密传递等,最后还可以通过数字/模拟转换器(D/A 转换)把数字信号还原成为模拟信号。

D/A 转换过程就是 A/D 转换的逆过程,把编码信号先恢复成为量化值,再根据 D/A 转换定义的量化划分规则恢复成为离散的电平(或电流)值。

由于 A/D 转换和 D/A 转换的相对独立性,数字电路有一些有趣的信号变换方法。例如,选择 D/A 转换时的量化区间(参考电平)是 A/D 转换时的量化区间(参考电平)的一倍,那么一个信号经过 A/D 转换后立即进行 D/A 转换,它的幅度将会被放大一倍。如果 A/D 转换和 D/A 转换选择相同的量化区间(参考电平),把一个信号经过 A/D 转换后的值通过乘法器乘以 2,再进行 D/A 转换同样可以实现把原信号幅度放大一倍。

可以看出,原来使用模拟信号处理的地方,如放大、滤波等都可以使用数值计算的方法进行处理。正是由于数值计算是可以精确控制的,因此数字电路比模拟电路多了一些可预见性,同时也增加了数字电路的逻辑性,需要设计者有较强的逻辑分析能力。

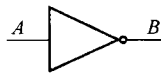
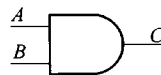
本书的主要内容就是介绍怎样使用数字集成电路芯片对数字信号进行各种基本操作,了解数字系统的基本设计方法。

1.2 逻辑运算与符号

本书约定采用正逻辑表示法,H 表示高电平(High Voltage),也就是逻辑 1,L 表示低电平(Low Voltage),也就是逻辑 0。与此相对的是负逻辑表示法,采用低电平表示逻辑 1,高电平表示逻辑 0。

逻辑运算最常用的几个运算符是:NOT、AND、OR、NOR、XOR,它们的电路图形和真值表见表 1-2。

表 1-2 基本逻辑运算电路图和真值表

		真值表																
NOT	非运算	$B=\text{NOT } A$ 	<table><tr><th>A</th><th>B</th></tr><tr><td>0</td><td>1</td></tr><tr><td>1</td><td>0</td></tr></table>	A	B	0	1	1	0									
			A	B														
0	1																	
1	0																	
AND	与运算	$C=A \text{ AND } B$ 	<table><tr><th>A</th><th>B</th><th>C</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	A	B	C	0	0	0	0	1	0	1	0	0	1	1	1
			A	B	C													
0	0	0																
0	1	0																
1	0	0																
1	1	1																

续表

			真值表															
OR	或运算	$C=A \text{ OR } B$ 	<table><tr><th>A</th><th>B</th><th>C</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	A	B	C	0	0	0	0	1	1	1	0	1	1	1	1
A	B	C																
0	0	0																
0	1	1																
1	0	1																
1	1	1																
NOR	或非运算	$C=A \text{ NOR } B$ 	<table><tr><th>A</th><th>B</th><th>C</th></tr><tr><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table>	A	B	C	0	0	1	0	1	0	1	0	0	1	1	0
A	B	C																
0	0	1																
0	1	0																
1	0	0																
1	1	0																
NAND	与非运算	$C=A \text{ NAND } B$ 	<table><tr><th>A</th><th>B</th><th>C</th></tr><tr><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table>	A	B	C	0	0	1	0	1	0	1	0	0	1	1	0
A	B	C																
0	0	1																
0	1	0																
1	0	0																
1	1	0																
XOR	异或运算	$C=A \text{ XOR } B$ 	<table><tr><th>A</th><th>B</th><th>C</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table>	A	B	C	0	0	0	0	1	1	1	0	1	1	1	0
A	B	C																
0	0	0																
0	1	1																
1	0	1																
1	1	0																

1.3 数字信号逻辑电平参数

从前面的介绍知道,数字信号是一种用于表示逻辑值的信号。多路信号可以组合起来表示一个二进制数(见图 1-4),一路信号在不同时刻也可以输出一个二进制数序列(见图 1-5)。但是,对于电路来说,目前所有的元件还不具备直接识别、处理二进制数的能力。作为半导体器件,它们唯一可以接受的信号就是电平值。通过电平的高低有无来表示逻辑 1 和逻辑 0 是目前半导体数字元件唯一的工作模式。所以,数字电路首先需要了解逻辑 1 及逻辑 0 的电平值定义。