

Cadence

电路图设计百例

姜艳波 编



Allegro

SPB

16.0



化学工业出版社

TN410.2/145

2008

Cadence 电路图设计百例

姜艳波 编

Allegro SPPB 16.0



化学工业出版社

北京

ISBN 978-7-122-03256-2

定价：38.00元

图书在版编目(CIP)数据

Cadence 电路图设计百例 / 姜艳波编. —北京: 化学工业出版社, 2008.5

ISBN 978-7-122-02556-2

I. C… II. 姜… III. 电路设计-计算机仿真 IV. TN702

中国版本图书馆 CIP 数据核字 (2008) 第 049289 号

姜艳波

责任编辑: 宋 辉

装帧设计: 尹琳琳

责任校对: 战河红

出版发行: 化学工业出版社 (北京市东城区青年湖南街 13 号 邮政编码 100011)

印 装: 化学工业出版社印刷厂

787mm×1092mm 1/16 印张 16% 字数 412 千字 2008 年 8 月北京第 1 版第 1 次印刷

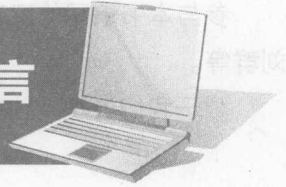
购书咨询: 010-64518888 (传真: 010-64519686) 售后服务: 010-64518899

网 址: <http://www.cip.com.cn>

凡购买本书, 如有缺损质量问题, 本社销售中心负责调换。

定 价: 38.00 元

版权所有 违者必究



Cadence Allegro Silicon Package Board 可简称为 Cadence SPB 或 Allegro SPB, 它是一个大型的 EDA 软件, 几乎可以满足电子设计的所有需求, 包括 ASIC 设计、FPGA 设计和 PCB 板设计。目前最高版本是 Allegro SPB 16.0。

Cadence 在仿真、电路图设计、自动布局布线、版图设计及验证等方面有着很大的优势。Cadence 的工具较多, 包括:

- Concept HDL 原理图设计输入工具。
- Check Plus HDL 原理图设计规则检查工具。
- Allegro Expert 专家级 PCB 版图编辑工具。
- SPECTRA Expert AutoRouter 专家级 PCB 自动布线工具。
- SigNoise 信噪分析工具。
- EMControl 电磁兼容性检查工具。
- Synplify FPGA/CPLD 综合工具。
- HDL Analyst HDL 分析器。
- Advanced Package Designer 先进的 MCM 封装设计工具。
- 仿真工具。

本书面向 Allegro SPB 16.0 的初、中级用户, 通过具体的实例, 详细讲解了如何使用 Allegro SPB 16.0 进行电路板设计。本书中的实例包括 Allegro SPB 16.0 的基础知识、原理图、元件库、PCB 设计、PCB 高级命令等, 针对每一方面都选择了有代表性的实例进行分步骤的详细讲解, 使读者能够迅速掌握核心知识。

全书共分为 10 章。

第 1 章通过 7 个具体的实例介绍了 Allegro SPB 16.0 开发的基础知识。

第 2 章通过 7 个实例详细介绍了 Allegro SPB 16.0 Design Entry HDL 平台。

第 3 章通过 6 个实例详细介绍了 Allegro SPB 16.0 元器件的操作。

第 4 章通过 12 个实例详细介绍了 Allegro SPB 16.0 原理图的绘制。

第 5 章通过 29 个实例详细介绍了 Allegro SPB 16.0 原理图文件的输入。

第 6 章通过 7 个实例详细介绍了 Allegro SPB 16.0 从原理图到 PCB 图的处理。

第 7 章通过 7 个实例详细介绍了 Allegro SPB 16.0 原理图库管理。

第 8 章通过 7 个实例详细介绍了在 Allegro SPB 16.0 中创建元器件。

第 9 章通过 9 个实例详细介绍了 Allegro SPB 16.0 元器件的编辑修改。

第 10 章通过 32 个实例详细介绍了 Allegro SPB 16.0 PCB 零件库焊盘和封装的创建。

参与本书编写的还有赵光、张玉平、李长林、王烁、王波波、刘文涛、杨邵豫、张瑞雪、刘群等。

限于我们的水平，书中难免存在不足之处，敬请读者批评指正！

编者

2008年3月

化学工业出版社电子类图书

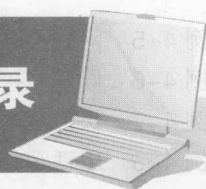
书 名	定 价
新编通用电子元器件替换手册	95.00
图说数字电子技术	16.00
新编实用电子电路 500 例	40.00
电源集成电路手册（上、下）	136.00
DSP 处理器和微控制器硬件电路	58.00
开关电路手册	58.00
数字逻辑集成电路手册	92.00
电工电子计算手册	42.00
Protel DXP 电路设计实用教程	45.00
新型开关电源电路分析与检修案例	45.00
实用电子技术基础	20.00
电子技术基础	18.00
电子工艺技术入门	20.00
微电子机械系统	28.00
DSP 处理器和微控制器硬件电路	58.00
电子制造技术——利用无铅、无卤素和导电胶材料	78.00
低成本倒装芯片技术——DCA, WLCSP 和 PBGA 芯片的贴装技术	68.00

以上图书由化学工业出版社 机械·电气分社出版。如要出版新著，请与编辑联系。如要以上图书的内容简介和详细目录，或者更多的专业图书信息，请登录 www.cip.com.cn。

地址：北京市东城区青年湖南街 13 号（100011）

购书咨询：010-64518888

编辑电话：010-64519262



第1章 创建原理图

1

- 例 1-1 新建一个设计项目 1
- 例 1-2 打开一个设计项目 3
- 例 1-3 设置一个设计项目 5
- 例 1-4 Design Entry HDL 的画面操作 7
- 例 1-5 Design Entry HDL 的显示 8
- 例 1-6 Design Entry HDL 应用 Stroke 10
- 例 1-7 Design Entry HDL 群组 (Group) 11



第2章 元器件操作

14

- 例 2-1 添加元器件 14
- 例 2-2 删除元器件 15
- 例 2-3 调整元器件 16
- 例 2-4 添加元器件属性 19
- 例 2-5 进入原理图库 20
- 例 2-6 进入 Part Developer 21
- 例 2-7 设置 Part Developer 22



第3章 原理图绘制

25

- 例 3-1 设置原理图格点图框 25
- 例 3-2 连接导线 27
- 例 3-3 元件位号标注 28
- 例 3-4 添加输入/输出端口 29
- 例 3-5 添加电源、接地符号和线路节点 30
- 例 3-6 检查原理图 31



第4章 原理图文件的输入

33

- 例 4-1 原理图生成模块符号 33
- 例 4-2 原理图打包 34
- 例 4-3 料单的生成和输出设置 36
- 例 4-4 电子规则检测设置 37

例 4-5	网表报告的生成	38
例 4-6	原理图打印设置	39
例 4-7	保存 PDF 文件设置	40
例 4-8	原理图文件归档	40
例 4-9	导入网表文件	41
例 4-10	Allegro PCB 系统参数设定	43
例 4-11	Allegro PCB 视图设置	47
例 4-12	Allegro PCB 信息的显示	50



第 5 章 创建元器件

52

例 5-1	新元件的创建	52
例 5-2	封装的创建	53
例 5-3	逻辑管脚的添加	55
例 5-4	管脚图的指定	57
例 5-5	电源管脚的处理	59
例 5-6	管脚的映射	60
例 5-7	符号的创建	63
例 5-8	校验元件	65
例 5-9	用 PDF 文档创建元件	66
例 5-10	创建复合封装的元件	71
例 5-11	创建不对称封装的元件	73
例 5-12	逻辑管脚的修改	79
例 5-13	封装的修改	84
例 5-14	符号的修改	88
例 5-15	启动元件列表编辑器并创建列表文件	90
例 5-16	修改元件列表	92
例 5-17	元件模板的创建	95
例 5-18	元件模板的调用	97
例 5-19	根据模板校验元件	97
例 5-20	从元件中提取模板	98
例 5-21	贴片焊盘的制作	100
例 5-22	通孔焊盘的制作	102
例 5-23	盲孔焊盘的制作	105
例 5-24	埋孔焊盘的制作	107
例 5-25	如何进入 Allegro Package 封装编辑器	109
例 5-26	创建 Flash 符号	110
例 5-27	创建 Format 符号	111
例 5-28	创建一个 Shape 符号	113
例 5-29	创建 PCB 外形框图符号	114



第 6 章 PCB 基础

119

例 6-1	进入 Allegro PCB Design GXL 界面	119
例 6-2	定义和运行脚本	120
例 6-3	元器件信息显示	122
例 6-4	使用电路板向导建立板框	124
例 6-5	手工建立板框	127
例 6-6	建立电路板机械符号	131
例 6-7	建立 DEMO 文件	138



第 7 章 PCB 布局及布线

144

例 7-1	添加 ROOM	144
例 7-2	手工摆放元件	145
例 7-3	快速摆放元件	147
例 7-4	添加连线	148
例 7-5	走线的删除	149
例 7-6	添加过孔	150
例 7-7	使用 Auto Router 自动布线	151



第 8 章 Allegro PCB 的覆铜

154

例 8-1	为平面层建立 Shape	154
例 8-2	使用 Anti Etch 分割平面	158
例 8-3	建立动态 Shape	160
例 8-4	改变 Shape 的类型	163
例 8-5	编辑边界并添加 Trace	164
例 8-6	定义复杂平面	165
例 8-7	添加负平面 Shape 并进行负平面孤铜检查	167



第 9 章 Allegro PCB 输出

171

例 9-1	自动添加测试点	171
例 9-2	修改测试点	173
例 9-3	自动重命名元件序号	176
例 9-4	手动重命名元器件	178
例 9-5	文字层的调整	179
例 9-6	设计检查	181
例 9-7	底片文件的输出	183
例 9-8	钻孔文件	186

例 9-9 生成器件清单	190
--------------------	-----



第 10 章 Allegro PCB 高级应用

192

例 10-1 显示飞线	192
例 10-2 功能交换	193
例 10-3 管脚交换	196
例 10-4 元件的交换	197
例 10-5 自动交换	198
例 10-6 用 Quickplace 进行布局	199
例 10-7 使用 ALT_SYMBOL 属性摆放	201
例 10-8 原理图与 Allegro 的交互选择	203
例 10-9 原理图和 Allegro 交互高亮和反高亮元件	204
例 10-10 原理图和 Allegro 交互高亮和反高亮网络	207
例 10-11 自动布局	209
例 10-12 扇出布线	213
例 10-13 群组布线	216
例 10-14 蛇形走线	218
例 10-15 使用 Bubble 选项布线	222
例 10-16 差分对布线	223
例 10-17 高速网络布线	229
例 10-18 45 度角调整	231
例 10-19 检查未连接的管脚	233
例 10-20 改善连接	234
例 10-21 编辑拐角	236
例 10-22 替换走线	237
例 10-23 使用 Cut 选项修改线	238
例 10-24 固定关键网络和 Gloss 参数设置	240
例 10-25 添加和删除泪滴	242
例 10-26 自定义平滑走线	243
例 10-27 进入约束管理器用户界面	245
例 10-28 约束对象——管脚对	248
例 10-29 约束对象——总线	250
例 10-30 设置设计约束	251
例 10-31 为元件添加基本属性	253
例 10-32 为元器件添加 Room 属性	255



参考文献

257

第 1 章 创建原理图

Cadence 的功能庞大，涉及到的功能模块也非常多，Allegro 原理图设计提供了两种原理图输入工具，Design Entry HDL 和 Design Entry CIS。

例 1-1 新建一个设计项目

Cadence 在开始任何一个设计时，都必须先建立一个项目，项目管理器可以帮助设计者完成这个工作。项目管理器同时提供了 Cadence PCB 设计和库管理的界面，是 Cadence 板级设计和库管理的接口。

操作结果



图 1-1 新建设计项目成功提示

操作步骤

(1) 首先启动项目管理器

在 Windows 的开始菜单中选择程序/Cadence SPB 16.0 /Project Manager 选项。在初次使用时会出现“Cadence Product Choices”对话框，选择 Allegro PCB Design HDL XL [PCB Design Expert] 选项，如图 1-2 所示。

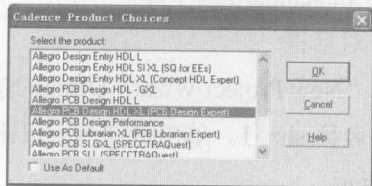


图 1-2 “Cadence Product Choices”对话框

如果每次启动 Cadence Product Choices 时都调用同一个工具包，可以在选择相应的工具包后勾选对话框中的 Use As Default 选项，那么每次启动 Cadence Product Choices 时就直接进入项目管理器界面，并且直接使用缺省的工具。如果想要更改为其他的产品，在进入项目管理器界面之后，执行 File/Change Product 菜单命令，会弹出“Cadence Product Choices”对话框

框，重新选择即可。


(2) 闪过界面

单击  按钮，会有一个初始化工具信息服务的界面闪过。

(3) 进入项目管理器界面

接下来会出现 Allegro PCB Design HDL XL: Project Manager 用户界面，如图 1-3 所示。项目管理器启动以后就可以新建一个设计项目。

(4) 打开“New Project Wizard”对话框

执行 File/New/New Design 菜单命令或者单击流程区的  图标，弹出“New Project Wizard-Project Name and Location”对话框，如图 1-4 所示（由于安装路径不同，Location 栏的路径显示可能与读者显示的不同）。

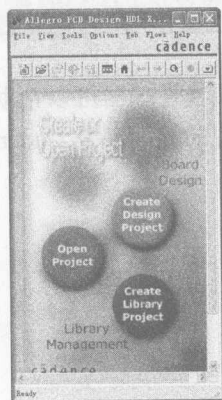


图 1-3 项目管理器用户界面

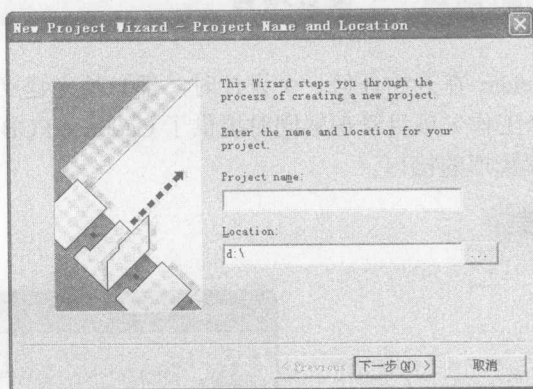




图 1-4 “Project Name and Location”对话框


(5) 输入工程名称和路径


在 Project Name 栏输入 shx，在 Location 栏输入项目路径 d:\shx，或者单击  图标选择项目路径。项目路径可以根据读者的习惯设置。如果硬盘上没有所需要的文件夹，在 Location 栏直接输入，系统会自动创建。

(6) 选择库文件



单击  按钮，弹出“New Project Wizard-Project Libraries”对话框，如图 1-5 所示。会发现在 Project 栏只有 shx_lib 和 standard 两个库。

(7) 打开“Design Name”对话框

单击  按钮，出现“New Project Wizard-Design Name”对话框，如图 1-6 所示。

(8) 在 Design 栏输入设计名称 shx_1。单击  按钮，弹出“New Project Wizard-Summary”对话框，如图 1-7 所示。

(9) 新工程创建成功

单击  按钮，出现“Project Manager”对话框，显示 New project creation successful。单击  按钮，新项目创建完成，回到项目管理器界面，如图 1-8 所示，现在一个新的设计项目在项目管理器内就创建好了。

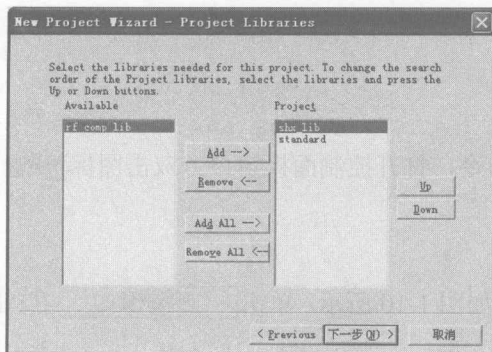


图 1-5 “Project Libraries” 对话框

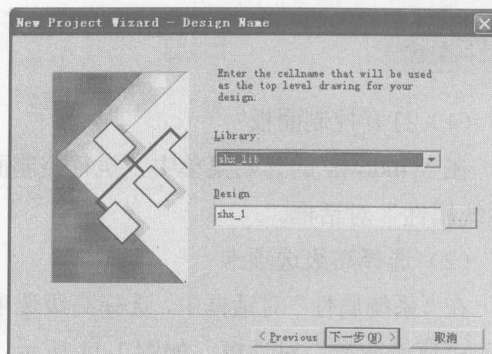


图 1-6 “Design Name” 对话框

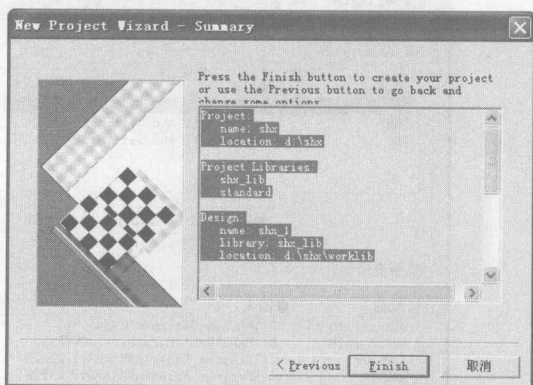


图 1-7 “Summary” 对话框

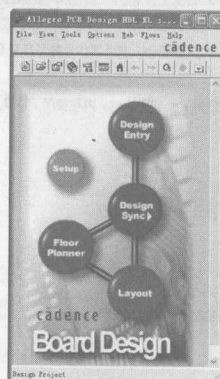


图 1-8 项目管理器界面

例 1-2 打开一个设计项目

在已经创建好设计项目的前提下，怎样才能打开该设计项目呢？本实例就介绍如何打开一个已经创建好的设计项目。

首先确认项目文件已经存在于硬盘上。在打开设计项目之前首先设置环境变量“CDS_SITE=目标路径\shx”。“目标路径”即读者设置的文件路径，“shx”即为了说明本实例内容而设置的文件夹名称。

操作结果

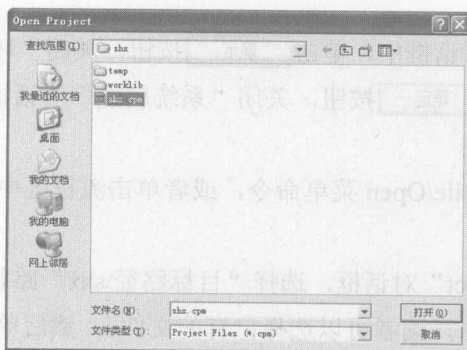



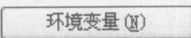
图 1-9 “Open Project” 对话框

操作步骤

(1) 打开控制面板

在 Windows 的开始菜单中，执行控制面板命令，打开控制面板窗口。双击图标  进入“系统属性”对话框。

(2) 选择高级选项卡

在“系统属性”对话框中，选择高级选项卡，如图 1-10 所示。单击  按钮，进入“环境变量”对话框，如图 1-11 所示。

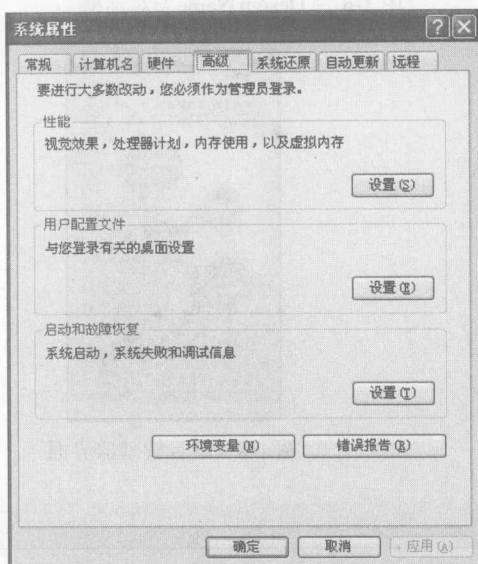


图 1-10 “系统属性”对话框

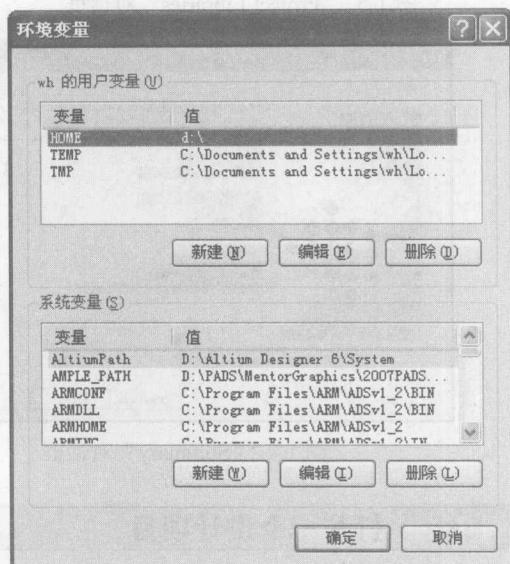







图 1-11 “环境变量”对话框

(3) 打开“新建用户变量”对话框


单击“用户变量”栏的按钮 ，启动“新建用户变量”对话框。在变量名栏输入 CDS_SITE，在变量值栏输入目标路径\shx，其中 shx 为读者自己设定的路径名称，如果在 D 盘中进行操作，则变量值为 D:\shx，如图 1-12 所示。单击  按钮，关闭“新建用户变量”对话框。

(4) 在“环境变量”对话框中，单击  按钮，关闭“环境变量”对话框。在“系统属性”对话框中，单击  按钮，关闭“系统属性”对话框。

(5) 打开一个设计项目

在项目管理器中执行 File/Open 菜单命令，或者单击流程区中的  图标。

(6) 选择文件

系统弹出“Open Project”对话框，选择“目标路径\shx”路径下面的 shx.cpm 文件（该文件为本实例设计的文件名，读者可以选择已有的文件），然后单击按钮 。

(7) 刷新项目管理器界面，如图 1-13 所示。

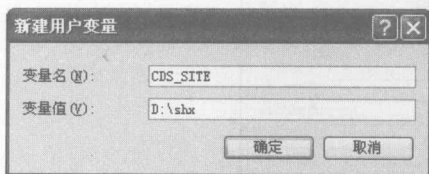


图 1-12 “新建用户变量”对话框

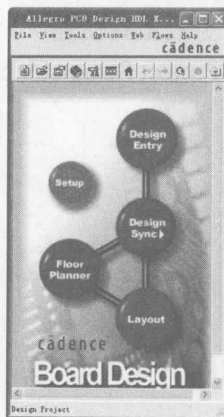


图 1-13 刷新项目管理器界面

例 1-3 设置一个设计项目

一个设计项目可以在很多方面进行设置，比如更改项目的设计、增加和移除库、改变缺省的文本编辑器和创建 site.cpm 项目文件等。

操作结果

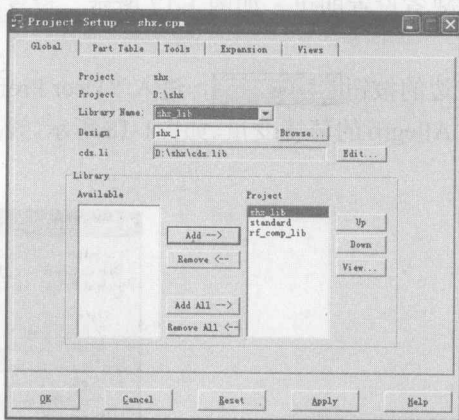



图 1-14 “Project Setup”对话框

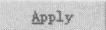
操作步骤

(1) 打开文件

打开“目标路径\shx”路径下面的 shx.cpm 文件，在项目管理器中执行 Tools/Setup 菜单命令，或者单击项目管理器流程区中的  图标。执行完命令，会弹出“Project Setup-shx.cpm”对话框。

(2) 选择库

确认 Global 选项卡的 Library Name 下拉列表中选择的库为 shx_lib。

(3) 在 Design 文本框中输入 shx_1。单击  按钮，保存设置。

(4) 更改工具设置

在“Project Setup-shx.cpm”对话框中选择 Tools 选项卡，如图 1-15 所示。

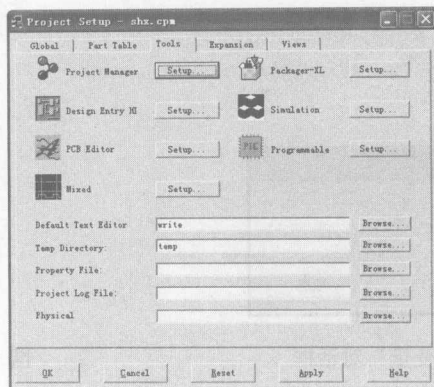


图 1-15 Tools 选项卡

(5) 打开“Project Setup”对话框

在 Tools 选项卡中，单击 Project Manager 右边的按钮 **Setup...**，进入“Project Setup”对话框，此对话框用于定制项目显示和从项目启动的工具。如图 1-16 所示。单击按钮 **OK**，退出。

(6) 单击 Design Entry HDL 右边的 **Setup...** 按钮，进入“Design Entry HDL Options”对话框，在对话框中，保存缺省设置即可。如图 1-17 所示。设置完成，单击按钮 **确定**，退出。

(7) 单击 PCB Editor 右边的按钮 **Setup...**，进入“User Preferences Editor”对话框，此对话框用于在图形界面设置 Allegro 的环境变量。如图 1-18 所示。设置完成，单击按钮 **OK**，退出。

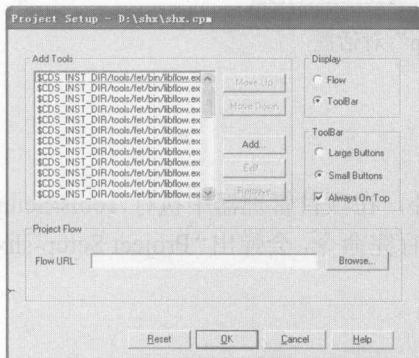


图 1-16 “Project Setup”对话框

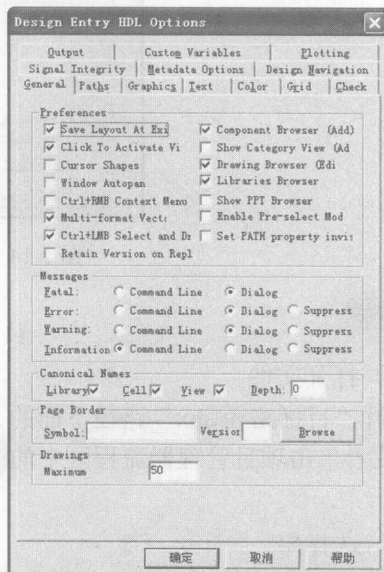


图 1-17 “Design Entry HDL Options”对话框

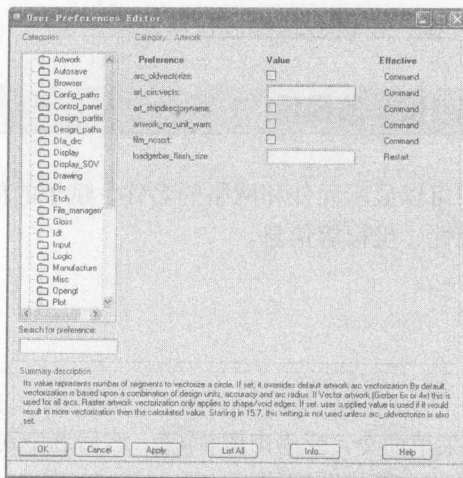


图 1-18 “User Preferences Editor”对话框

(8) 单击按钮 ，关闭 Project Setup 对话框。

至此，对一个设计项目进行设置的过程就介绍完了。

例 1-4 Design Entry HDL 的画面操作

在 Design Entry HDL 中绘制原理图时，我们可以对画面进行放大、缩小、平移等操作。

1. 画面放大

操作结果

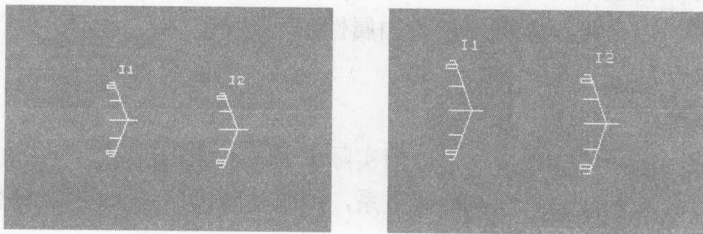




图 1-19 放大前后对比图

操作步骤

想要放大画面，可直接按 F11 键或单击图标 ，或者执行 View/Zoom In 菜单命令。

2. 画面缩小

操作步骤

想要缩小画面，可直接按 F12 键或单击图标 ，或者执行 View/Zoom Out 菜单命令。

3. 目标平移

操作步骤

选中目标，按住鼠标左键，即可平移该目标，也可以选中目标后单击鼠标右键执行 Move