

中国电子学会论文集



73.617083

ZDX

82-22

1079

73.617083

ZDX

2

第二届学术年会论文选

DIERJIE XUESHUNIANHUI LUNWENXUAN

(下)

1983.10

中国电子学会电子产品可靠性与质量管理学会编



PDG

编 者 的 话

中国电子学会电子产品可靠性与质量管理学会第二届学术年会征文启事发出后，得到了全国各地区、各部门、各单位广大从事可靠性与质量管理工作的同志们的热烈响应，共收到论文摘要三百七十余篇。在学会办公室初选的基础上，又经五月在广州召开委员会议作了审查。经审查同意在学术年会上交流的文章均收入这本“第二届学术年会论文选”。但限于篇幅，一般均有删简。

由于时间、人力及我们的经验、水平的限制，论文选难免存在不少缺点和错误，欢迎大家批评指正。

最后，借论文选出版的机会，谨向积极支持学术年会工作，踊跃应征的同志表示衷心的感谢。

1983年9月

年二届学术年会论文选(下)

目 录

失 效 机 理 及 失 效 分 析

半导体器件失效分析中的若干问题	姚建心	1
MOS器件的辐照效应及其加固	许 康	7
半导体器件早期接触失效机理及高温应力筛选	徐兴才	12
脱键分析	唐俊华	18
海缆用大功率晶体管的可靠性分析	杨家铿	21
一种反电子流方向的铝膜电迁移失效模式	王占奎	26
微带器件—铁氧体隔离器的失效机理与对策	陈文斗	28
集成与非功率门表面铝产生的微缺陷	胡绪洲 秘 能	34
晶体管cb结反向脉冲耐量分析与预测	周绍文	39
微等离子体发光与低击穿初探	汤崇瑜 黄杭生 张安康	46
在钴60辐照下CMOS电路失效机理的定性分析	田 云	52
用探能级瞬态谱(DLTS)作器件失效机理分析的尝试	张安康 孙勤生 汤崇瑜	57
塑封大功率三极管热疲劳失效分析	余致清 朱树德	59
硅平面型功率器件管芯的失效分析	赵秀平	63
几种常用失效分布下的失效机理	吴兴憲 刘维一	66
功率晶体管大电流密度下 h_{FE} 的温度特性	吴一清	73
硅小功率塑封晶体管质量浅析	李正玲 章海良	80
大功率晶体管芯片粘结失效分析	郑廷珪 王晓华	86

试 验 与 筛 选

CMOS倒相器(4007)的高温运行试验	许 康	88
老化筛选功能初探	于龙潜	91
EPROM的失效分析与筛选试验方法	须国宗	95
信号灯泡的加速老炼及色灯信号机可靠性问题的探讨	孙正明	101
航空陀螺电机的加速寿命试验与可靠性研究	北京航空仪表厂 北京航空学院余度研究组	108
CRT加速寿命试验方法	吴福源	114

老化筛选条件的研究.....	郑鹏洲	张 斌	119
确定电子设备最佳老炼时间的新方法.....	周延昆	卓礼章	123
塑封 IC (仿 P-24 电视机电路) 的高压水汽试验结果及分析.....	韩卓人	齐春秋	129
高频电容耦合法析测 P-N 结漏电流.....	曹泽淳	王为林	132
电子设备的可靠性增长试验.....		姚书炼	137
晶体管中子辐射筛选.....	梁伟修	周绍文	143

数 学 模 型

用可代逻辑式计算网络系统的可靠度.....	陆培恩	149
关于 FTA 的 NP 问题.....	梅启智 薛大知	张继荣 156
一种新的步进应力加速寿命试验数理统计分析法.....	刘鸿雁	161
多个威布尔分布形状参数的检验.....	费鹤良	徐锦龙 167
步进应力加速寿命试验数据处理方法.....	王玲玲	173
关于步进应力加速寿命试验的参数估计 (指数分布).....	茆诗松	张小琼 179
系统 MTBF 的后样分布及小样本最优抽样试验.....	龙永锡	赵宗贵 185
广义艾林模型及其在可靠性寿命试验中的应用.....	孙天蕙	李劲松 192
非相干故障树分析法.....	廖炳生	郝效敏 198
间断使用系统的可靠性分析及其在铁路信号系统中的应用.....	鲁 秀 叶 航	203

其 他

铝电解电容器工作电解液最佳配方的选择——非直接计算的		
产品稳定性的三次设计.....	朱 振	214
用冠醚络合硅表面的碱金属杂质.....	胡绪洲	221
半导体器件和集成电路粗检漏化学试剂分析.....	滕怀流	226
实现 $r \neq 0$ 的继电器寿命分布的初步讨论.....	袁先弟	231
运用可靠性技术指导老产品改进.....	张礼文	236
技术参数的稳定性分析.....	薄兰邵	245
半导体器件的漏孔及其漏率的统计分布规律.....	刘明远	刘振茂 252
电视机元器件现场失效率统计分析程序.....	王本安	260
国产星载及弹载行波管的研制.....	任裕安 赵瑞清	李宝林 265

半导体器件失效分析中的若干问题

杭州无线电二厂 姚建心

半导体器件包括二极管、晶体管、集成电路、可控硅器件等，它们的失效机理大致相同。作者通过对双极平面型晶体管失效进行大量分析后，对其失效现象的分类统计问题，晶体管“开路”失效模式分布不均匀性问题，以及表面反型层产生原因鉴别问题等作了些探讨，并提供一些实验分析结果。

一、失效现象的分类统计

通常，失效现象是按产品电参数，如电流放大系数、击穿电压、漏电等进行分类。但是，由于这些参数是反映器件质量的综合性指标，所以失效现象与失效模式之间关系也较复杂，难以对失效部位进行较准确的预测。

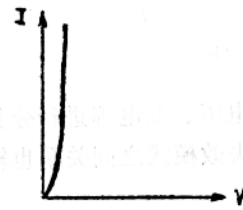
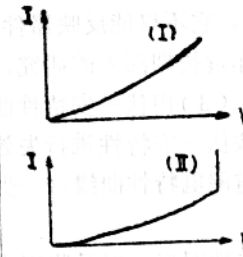
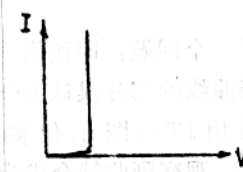
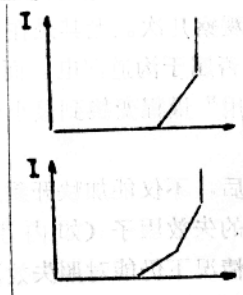
那么，失效现象采用什么方式分类较好呢？通过实践摸索比较，我们认为：在开封前，认真观察失效器件的伏—安特性曲线变化，并按特性曲线的不同形状进行分类，最有利于失效模式的鉴别。理由是：（1）伏—安特性是P-N结的基本特性，它不仅能反映器件的电性能，而且也能反映器件的可靠性；（2）人们对伏—安特性曲线作过长期的研究，多数异常伏—安特性曲线及产生原因也有了较全面的认识，便于借鉴；（3）用伏—安特性曲线显示器件的失效现象，能暴露出用电参数测试所不及的问题；（4）按伏—安特性进行失效现象分类，对应的失效模式比较单一，因此能较容易作出鉴别。象沟道漏电特性曲线这一失效现象其失效模式肯定是表面反型。

现将我们在失效分析中观察到的具有典型性的各种伏—安特性图形，以及鉴别出的所对应的主要失效模式和主要失效机理列于表1。

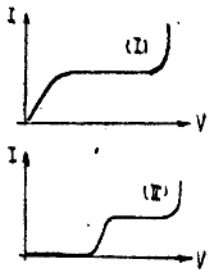
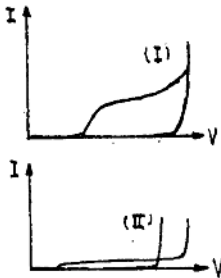
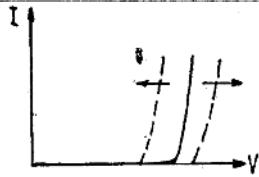
在观察伏—安特性曲线时，实际经验提醒我们，要注意这样一个问题：即按伏—安特性曲线的不同形状分类时，不要由于测试仪器量程选择不当，而将曲线的部分误认为全貌。举例来说，表面沟道漏电的特性曲线应该类似于“靠背椅子”。但用JT-1图示仪测试，若“Y轴作用”取量程为0.05mA/度，则当沟道漏电大于0.5mA时，观察到曲线会成为低软击穿或穿通状，如图1(b)所示。此时特性曲线中漏电流处于“饱和”一段和真正代表击穿的那一部分，图示仪上无法显示出来。所以在观察失效品伏—安特性时，有必要对同一图象，变换图示仪上的“X轴作用”和“Y轴作用”的量程，认真地多观察几次。尤其是在小电流下观察到曲线呈低软击穿或穿通，应将量程增大几十倍再观察是否属于沟道漏电。而对较大电流量程下观察到的似乎尚硬的正常击穿特性，则应将“X轴作用”量程变换到最小位置，如0.01mA/度再观察会不会是“双线”等现象。

在器件开封前，对伏—安特性有了如上述那样认真测试分类后，不仅能加快开封后的分析速度，更重要的是即使不小心在解剖分析过程中引进了一些新的失效因子（如内引线碰断，或新的沾污），而又没有被分析者所及时觉察出来，在这种情况下仍能对照失效现象分类结果予以排除，将真正的失效因素找出来，所得失效分析结果自然也就比较合乎本来面目。

表1 失效器件各种伏-安特性曲线及其分析

名称	伏-安特性图形	失效模式	失 效 机 理
开 路		支架及封装缺陷	外引线锈蚀折断; 管芯与支架粘连脱开。
		内引线键合失效	内引线脱焊或折断。
		铝膜缺陷	铝层薄、电迁移、腐蚀等造成铝条断及氧化层台阶断铝。
穿 通		键合失效	内引线弯度太大; 尾丝相碰短路。
		铝膜缺陷	铝膜金属电迁移、闪络短路; 浪涌电流致使电极金属熔化。
		P-N结击穿	氧化层缺陷; 二次击穿。
		设计问题	横向设计不合理, 或标记与图形靠得太近。
		表面沾污	表面杂质沾污; 附有大量水汽或异物混入。
软 击 穿		表面问题	管芯表面沾污或表面态密度过大而引起表面漏电产生类型(I)曲线; Fe、Ni、Cu等重金属杂质沾污产生类型(II)曲线。
		P-N结缺陷	扩散浓度低、没有形成良好的P-N结。
		材料问题	外延层的杂质补偿比较严重。
低 击 穿		氧化层问题	由于光刻图形边缘出现毛刺、锯齿或划痕, 扩散时P-N结局部存在尖峰。
		P-N结缺陷	两次扩散结深控制不当, 使基区宽度过窄、集电结和发射结穿通。
		材料问题	外延层有较高的层错或位错密度以及表面破坏点、合金点。
分 段 击 穿		氧化层缺陷	光刻图形边缘毛刺, 集电结表面处有针孔, 扩散后P-N结出现管道, 外加反向电压后, 首先在该处发生击穿。但因管道截面很小, 所以电流上升不快, 呈现大电阻特性, 随反向偏压继续升高, 将出现二次或多次击穿。
		材料问题	材料的缺陷和不均匀性以及表面存在合金点、破坏点, 使得P-N结面上出现尖峰凸起。

(续上表)

名称	伏-安特性图形	失效模式	失效机理
表面沟道漏电		SiO ₂ 层沾污	氧化层Na ⁺ 等正离子沾污,使Si-SiO ₂ 界面Si一侧感应出等量的负电荷,形成反型层,是非永久性沟道。
		材料问题	外延层杂质补偿度太大,在热氧化时,由于SiO ₂ 有吸硼排磷的分凝作用,在Si侧形成反型层,是永久性沟道。
		结表面掺杂浓度低	P型区表面掺杂浓度低,容易产生(I)类图形;P区表面掺杂浓度较(I)类稍高,氧化层沾污正离子杂质又严重,当外加电压升到某值时,才开始出现沟道漏电,即形成(II)类图形。
双 线		管芯表面问题	经各种老化试验及解剖后逐层测试分析表明,是由铝层、氧化层沾污及缺陷而引起表面效应。
蠕变		管芯表面问题	因表面沾污有可动电荷等杂质以及吸附有水汽,造成反向漏电增大与击穿的不稳定。
二次击穿		P-N结特性退化	P-N结内部局部热电击穿。如果扩散不均,基区太窄,或发射极电流分配不均都可能造成。
辉 光		管芯表面问题	表面沾污引起的击穿不稳。
		P-N结缺陷	微等离子体引起击穿。
		测试仪器布线	仪器或线路感应引起自激振荡。

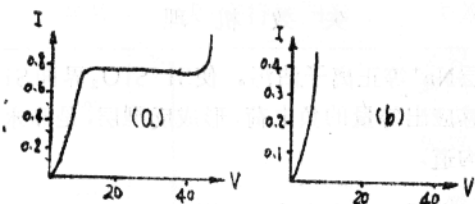


图1 选择不同量程, 所观察到的结果不同

我们曾按照上面这样做, 对我厂双极平面型晶体管 3DG130 进行了细致的失效分析, 及时而准确地得出了分析结果, 改进了设计和工艺技术措施, 从而使 3DG130 的成品率在原有基础上提高了一倍, 可靠性也明显提高。由于该器件在设计和工艺上具有典型性, 因此失效分析研究结果对其它双极平面型晶体管的失效分析也有一定的参考价值。现将 3DG130 失效树分析图示于图 2。

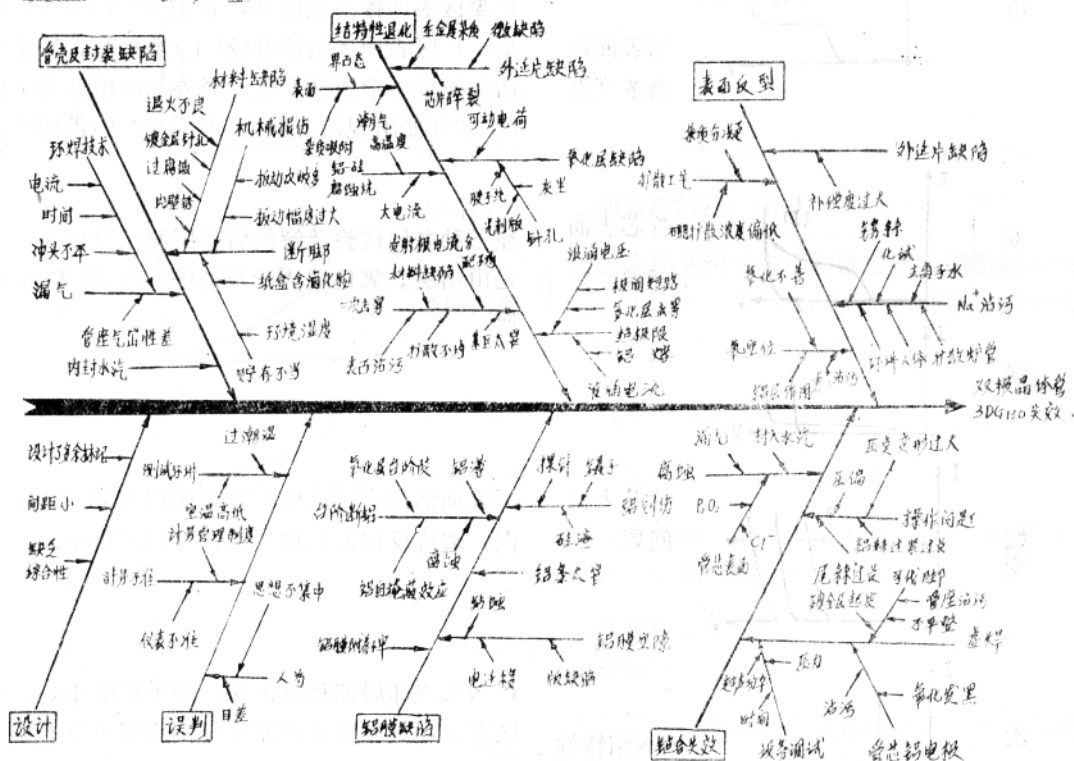


图2 双极晶体管 3DG130 失效树分析图

二、晶体管“开路”失效模式分布的不均匀性

晶体管开路, 往往是可靠性筛选、用户考核或上机使用中暴露出的主要失效现象之一。作者通过对大量表现为开路的失效品进行解剖分析后, 发现一个至今尚未被人们所觉察而值得深思的问题, 即基极开路与发射极开路在数量比例上有显著差别。我们称这种差别为晶体管“开路”失效模式分布不均匀性问题。此现象对内引线为硅铝丝、金属壳封装的平面型器件尤其突出。表 2 的数据清楚地说明了这个问题的存在。

表 2 NPN 型晶体管开路失效模式的分布情况

失效品取 样来源	产品型号	开路分类比 开路总数	开路 模式	b 极开路 (失效现象: BV_{ceo} 正常, BV_{cbo} 及 BV_{ebo} 测不出)	e 极开路 (失效现象: BV_{cbo} 正常, BV_{ceo} 及 BV_{ebo} 测不出)	e 极和 b 极都开路 (失效现象: BV_{cbo} 、 BV_{ceo} 、 BV_{ebo} 都测不出)
厂内可靠性筛选出的开路失效品	3DG130	73		69.9% (51只)	20.5% (15只)	9.6% (7只)
	3DA87	100		71% (71只)	24% (24只)	5% (5只)
用户考核或上机使用后退回的开路失效品	3DG130	20		85% (17只)	10% (2只)	5% (1只)
	3DA87	25		76% (19只)	16% (4只)	8% (2只)

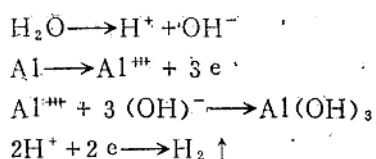
我们进而对这些开路器件解剖分析判明, 主要失效模式一是基本氧化层台阶处断铝, 二是 b 脚内引线压点断脱。

基区氧化层台阶处易断铝, 这并不是一个陌生的问题。产生这一问题的原因, 是由于基区引线孔氧化层台阶高且陡, 发射区引线孔的氧化层台阶比较浅且平缓。如果铝蒸得薄, 加上蒸发过程中铝的自掩蔽效应, 基区引线孔台阶处的铝膜比发射区引线孔台阶处铝膜更薄, 在各种通电筛选和上机使用过程中, 电流密度在基区氧化层台阶处的薄铝膜中就很大; 从而发生铝的电迁移效应, 使台阶处的铝膜首先断开。在温度冲击中也会受热应力和机械应力使基区氧化层台阶处铝膜首先断开。解决这一问题的措施, 可设法将氧化层窗口腐蚀成坡状或适当增加铝膜厚度。

至于 b 脚内引线压点比 e 脚内引线压点更容易断脱, 这是一个新发现的问题。如果仅从纯化学腐蚀或电化学腐蚀作用考虑, 则内引线与可伐管座 e、b 脚压点失效的几率应该完全一样, 可是事实上又并非如此。

为了探讨这一机理, 作者从双极型晶体管在正常工作状态下, 各个管脚所处的电位不同出发, 提出这样一种见解: 即管座 e、b 可伐脚上内引线压点失效之所以有别, 是由于两种金属接触, 电化腐蚀速度与这两种金属所处电位高低有关。具体说明如下。

当两种不同金属处于电解质中, 金属之间会引起伴随着电流发生的化学反应, 称之为电化腐蚀。由金属通论可知, 金属原子容易失去电子变成正离子, 这是它们的共性。愈位前《金属元素化学活动性顺序表》之前的金属愈容易失去电子。当铝丝与镀金的可伐引线 (可伐由 53% Fe、29% Ni、18% Co 所组成) 的压焊点表面附近有水汽和沾污时, 即等于两种不同金属处于电解质中。由于铝在“金属化学活动序”中的位置在金、铁、镍、钴之前, 所以铝将失去三个电子成为 Al^{+++} 投入电解质与 $(OH)^{-}$ 结合成为 $Al(OH)_3$, 铝失去的电子移向可伐脚表面与 H^{+} 结合变成氢气放出。其反应式:



这种铝丝电化腐蚀过程，在没有外电场作用下，e、b两条可伐脚上的压点腐蚀速度应该相同。但是，在功率老化、寿命试验等可靠性筛选成正常使用过程中，对于NPN型晶体管总是集电结加反向偏压，发射结加正向电压。此时相对地说，基极可伐脚的电位将比铝丝电位高，内引线中电场方向是由可伐脚指向铝丝；而发射极可伐脚的电位却比铝丝电位低，电场方向是由铝丝指向可伐脚。这样一来，就导致两种不同结果：基极内引线铝金属失去电子在外电场作用下被加速转移到可伐脚表面与 H^+ 离子结合变成氢气，即基极电化腐蚀速度加快，见示意图3。而发射极内引线铝金属失去电子在外电场作用上反而不利于转移，即发射极电化腐蚀作用减慢。这一快一慢的后果，就产生了基极内引线压点断脱现象远比发射极严重的现象。电化腐蚀的过程虽然较长，但如果键合点本身就存在某种缺陷，那么即使在几个小时的电老化筛选，也能导致键合点断脱。

因为基极内引线可与可伐脚键合点容易腐蚀这一失效问题同工作状态直接有关，所以要克服这一失效问题尚有待深入研究。不过有一点是可以肯定的，就是要克服内引线压点被腐蚀，关键在于消除电解质。只要铝丝和管座清洗干净，封装前半成品充分烘烤，并保证环境的净化和干燥，随时注意排除引进水汽和杂质沾污的一切因素，压点断脱现象可以大大减少。

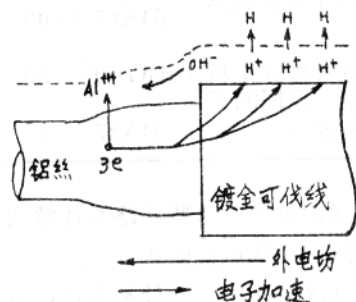


图3 基极内引线键合点电化腐蚀加速示意图

三、反型层产生原因的鉴别

失效分析结果表明，表面反型是造成平面型器件失效的重要模式。引起表面反型有二种情况。一是 SiO_2 层中存在大量的正电中心，例如 Na^+ 、 H^+ 、氧空位等。 Na^+ 之类碱金属离子在外电场和高温下有移动性。由于静电感应，它们能使 SiO_2-Si 界面处 Si 侧产生相同数量的负电荷。由半导体表面理论可以算得出，当离子量超过 $2 \sim 5 \times 10^{12}/cm^2$ 时，NPN晶体管的基区表面就会反型。所以，生产中对工艺卫生稍有疏忽，就有可能出现严重的表面沟道漏电现象。二是热氧化过程中的杂质分凝现象也会导致硅表面向N型转化。在热氧化过程中硼有向二氧化硅中聚集的趋势，使硅表面硼浓度大大降低，以致反型。外延材料补偿度过高或基区硼扩散浓度偏低这二种情况更甚。

如何将由于材料、工艺技术以及工艺卫生等不同原因引起的表面反型区别开来，以便对症下药，采取相应的措施？我们通过实验证明，下面两种办法都是简单易行的。

第一种办法，采取磷吸收工艺来鉴别反型层。这是因为磷吸收工艺后生成的磷硅玻璃($P_2O_5-SiO_2$)薄层对 Na^+ 有“提取”和“阻挡”作用。如果磷吸收工艺后表面沟道漏电显著减少，则表明反型层主要由于 SiO_2 层沾污引起的；若没有变化或变化很小，则说明表面反型是由于材料和工艺问题造成的。我们曾取10只有明显反型的样品，在 $400^\circ C$ 下磷处理20分钟，发现8只样品的沟道漏电流显著减小，2只样品变化不大。

此试验说明，变化不大的两只管子沟道漏电是由于材料和氧化扩散工艺造成，其余8只主要由 SiO_2 层内可动电荷形成的沟道漏电。

第二种办法是去除氧化层观察反型是否消失。因为 SiO_2 层中正电荷感生的沟道是不稳定的,随着 SiO_2 层的去除而消失。杂质分凝引起的沟道是稳定的,与 SiO_2 层无关。上面分析过的10只样品在磷处理工艺后去除 SiO_2 层,4*、9*表面沟道漏电仍然存在,另外8只反型层完全消失。说明两种方法分析判断结果是一致的。

MOS 器件的辐照效应及其加固

中国科学院上海冶金研究所 许康

有关MOS器件的抗辐照性能,自64年证明它对 γ -射线一类电离辐照比双极型还敏感以后,人们便纷纷研究考察其起因及其本质,并相应采取措施予以加固。

本文论述 MOS 器件在上述电离辐照下所发生的主要失效模式及其有关机理,介绍迄今为止为改进 MOS 器件的抗辐照性能而采取的加固技术及其效果,以及包括MOS RAM、 μp 一类LSI电路在内当前有关器件的加固水平和发展前景。

一、辐照条件下的主要失效模式和失效机理

1. 主要失效模式

辐照对半导体器件的主要影响有位移效应和电离效应。后者对 MOS 器件尤为致命,主要表现在以下三方面。

一是栅 SiO_2 层中正电荷的大量积累,使阈值电压 V_T 向负方向漂移并相应导致跨导退化,源漏电流增加;

二是 Si/SiO_2 界面态密度增加,使MOS C-V 畸变,1/f 噪声增加,跨导下降以及高剂量下 V_T 向正方向漂移;

三是瞬时光电流引起软差错或干扰 (Softerror, upset)。

具体失效模式可概括为瞬时失效和永久或半永久失效二类。

(1) 瞬时失效 即电离辐照感生的大量电子、空穴对被p-n 结电场收集而造成的瞬时光电流,将会导致电路逻辑电平改变或使所存信息发生差错而失效。剂量率越大,脉冲越宽,所造成的失效也越多。一旦辐照停止这种失效通常又立即能恢复,故称“瞬时失效”。

在 CMOS IC 中,更由于存在寄生 pnpn 或可控硅效应而使这种瞬时失效倍加严重,往往导致触发导通 (Latch-up) 产生大电流而失效甚至烧毁,如果电源不去除的话。近来随着器件尺寸不断缩小,其代表存储信息的电荷量相应减少以致一些单个带电粒子,例如陶瓷封装及衬底本身所含微量放射性元素发射的 α 粒子,即可造成16K以上D.RAM发生差错或干扰。而宇宙射线中的高能带电粒子 (尤其高Z元素) 所引起的上述包括可控硅效应在内的“扰乱”将更为严重。有人甚至称之为“瘟疫”,不仅严重妨害大型机RAM的空间应用,而且也将大大限制未来VLSI、VHSIC的进一步发展。

(2) 永久或半永久性失效及其退火行为 即辐照所感生氧化层体内和表面电荷积累所造成的 V_T 漂移或 $V_G\alpha I_{DS}$ 特性,即跨导的退化失效。因这种失效除非高温或另外注入电子,一

般在室温恢复较慢甚至或不大可能复原,故有时称作“永久性”或“半永久性失效”。

但还有很多实验表明,辐照后损伤会发生某些瞬时退火,表现在 V_T 不仅恢复甚至超过原始值向正方向漂移,尤其加正偏退火的n-沟更为突出,也可能在照后1000秒左右功耗电流 I_{DD} 迅速下降显示出来。据称这种退火并非通常意义上的使辐照损伤随时间而逐渐减少、消除,而是可能同照后较长时间内辐照感生能态或陷阱的进一步发展有关。可用有关界面态的建立基本分二步来解释这种退火行为随偏压的关系,即(1)辐照及感生的电荷穿过 SiO_2 层期间($<1sec$)所加偏压决定界面态的最终值,而(2)辐照后持续若干秒期间所加正偏压将加快界面态的建立。至于p-沟管因对界面态较不敏感,故退火影响不大。

通过MOS电容照后退火行为发现,A1栅的照后界面态密度低,且具有简单的 $\Delta V_{FB} \propto \ln t$ 关系,而硅栅的由于照后感生较多的界面态以及横向不均匀性(LNUS)而具有更为复杂的退火曲线;且凡界面态和LNUS小的电容,长期退火对温度和偏压的依赖关系微小,反之则大,并可籍降低栅 SiO_2 厚度改善之。

然而最近也有人发现RCA公司中等加固(Z-工艺)的p-沟管有异常退火现象,而n沟管则无。有时若将高剂量辐照过的器件保持在低剂量下或再次用高剂量辐照,则将加速上述退火效应或仍保持退火后 V_{TN} 为正值。实际卫星运行也表明,在最后132天基本无辐照条件下最大的退火效应发生在未偏置的PMOS(5.3%)和RCA加偏置的NMOS(1.9%)。顺便指出,通常在大剂量率短时间和小剂量率长时间辐照(但总剂量相同)之间所观察到的差别,除高剂量率下器件偏置可能发生变化造成外,上述退火效应也可能是原因之一。

由上可知,至今有关退火效应的实验观察彼此尚不一致,所涉及到的机理有些还不太清楚,有些只能定性说明,缺少定量分析。而人们为了确定或比较器件的加固程度以及预测其在核爆高剂量率或空间低剂量率环境下能否正常运行,均需确切知道并控制器件照后的退火或恢复机理。因此弄清它不仅在理论上而且尤其在实际上具有重要意义。

2. CMOS器件的四种失效模式

上述永久或半永久性失效具体对CMOS而言,尚可有以下四种失效模式:(1)开关失调;(2)高频或tpd增加失效;(3)静态功耗电源增加失效以及(4)噪声容限降低失效。

上述四种失效模式均可用CMOS倒相器中个别管子的 ΔV_T 和迁移率退化以及场氧反型来解释,尤其当正栅偏置辐照且S、D接正(n沟)或接地(p沟)时产生的失效更多,也即最坏的辐照偏置条件。故对A1栅CMOS上述(1)、(3)、(4)多数均因 V_{TN} 变负引起,(2)则多数由 ΔT_{Dp} 引起,后者在硅栅CMOS尤为严重。

3. SiO_2 体内正电荷积累和表面态密度增加的本质

为了提高器件抗辐照性能,显然对于上述辐照损伤的本质及其产生机理应有很好了解。但迄今尚缺乏完整的认识,且有不少分歧。

(1)关于 SiO_2 体内电荷积累模型基本上分二类,即(1)基于纯 SiO_2 中Si-O价键基本缺陷的本征模型;(2)基于杂质运动和俘获的非本征或杂质模型,如图1(a)、(c)所示。图1(b)对二者均适用,因非桥联氧三Si-O·在无定形 SiO_2 中无论有无杂质均会发生。

目前对第一种模型有关空穴陷阱的能级位置尚有分歧。看来Revesy的看法似较正确,他认为辐照把 SiO_2 中变形 σ 键上的电子激发跑掉,留下的空穴又被位于价带以上 0.4eV 处的狭窄能级 π_1 带俘获,并通过价带同 E' 中心即C中心三 $\text{Si}\cdot$ 可发生直接辐射复合(π_1)或非辐射复合(π_2)而相互联系起来。至于杂质的存在将通过增加 SiO_2 的元序或结构缺陷来增强本征俘获。

对非本征模型,辐照感生的正电荷俘获和积累直接和 Na 、 H 一类杂质有关。辐照将使借助库仑力而非桥联氧共有的键破坏,留下带正电的 Na^+ 、 H^+ 而造成静的正电荷积累。一旦辐照停止,这些杂质离子依然保持未桥联的电活性,因而易引起诸如室温 $C-V$ 特性或 V_T 漂移等一系列电学扰动。借助热退火可加快 Na^+ 、 H^+ 扩散盘与非桥联氧再次结合中和而复原。

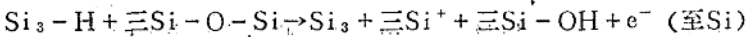
由此可知,不论哪种模型,凡 SiO_2 中 $\text{Si}-\text{O}$ 键变形越少或越完整,杂质或结构缺陷越少,则越能抗辐照。

(2) 关于 Si/SiO_2 界面态密度增加模型。迄今仍无比较确切的模型。通常认为界面态是由于表面 Si 缺氧造成的悬键所致。氧化、退火时 H_2 或水汽的存在可藉形成 $\text{Si}_3\text{-H}$ 、 $\text{Si}_3\text{-OH}$ 键使上述悬键减少而降低界面态密度。但辐照将使之破坏而恢复或引入新的表面态能级,从而增加界面态密度。Sah S.T.认为尤其 $\text{Si}_3\text{-OH}$ 更可能,并产生 E' 中心。它往往俘获电子,即起电子陷阱作用。对 n 沟器件,当剂量 $>10^5\text{rads}(\text{Si})$ 时尤易发生。但 p 沟器件不明显。因此有人认为电离辐射引起的界面态能级或者为位于禁带上半部的高密度受主陷阱中心(俘获电子),或者是同仅为 N MOS 所独有的工艺过程有关。

事实上对 p 沟器件的 $n\text{-Si}$,反型发生于费密能级 E_F 靠近价带时,因而 E' 中心即三 $\text{Si}\cdot$ 倾向于带正电或保持中性;对 n 沟器件的 $p\text{-Si}$,反型发生于 E_F 靠近导带时,故三 $\text{Si}\cdot$ 倾向于带负电或保持中性。最近有人通过ESR和 $C-V$ 技术观察到 MOS 结构中 Si/SiO_2 上 E' 中心同辐射感生界面态密度增加之间强烈的依赖关系。

又 $\text{Si}_3\text{-H}$ 还会按 $\text{Si}_3\text{-H} + h^+ \rightarrow \text{Si}_3\cdot + \text{H}^+$ 或 $\text{Si}_3\text{-H} + h^+ \rightarrow \text{Si}_3^+ + \text{H}$ 而俘获空穴,并与 Si 交换电子,如 $\text{Si}_3^+ + e^- (\text{由Si}) \rightarrow \text{Si}_3\cdot$ 。

$\text{Si}_3\text{-H}$ 还可与桥联氧作用即



该反应还可用以解释高温负偏时界面态密度的增加即慢俘获。因此 H_2 对辐照效应影响很大且较复杂。若能将界面上 H_2 排除掉,并通过 $\text{Si}_3\cdot + \text{三Si}-\text{O}\cdot \rightarrow \text{Si}_3-\text{O}-\text{Si}$ 生成完全的 $\text{Si}-\text{O}$ 键,则当可认为是获得加固的良好退火法。但要求退火气氛中极低的 H_2 (H_2O),通常较难做到。一般在 1000°C 干 N_2 退火时往往增加 $\text{Si}-\text{H}$ 和 $\text{Si}-\text{OH}$ 浓度。因此相对于 H_2 (H_2O)进行氧化退火条件的适应控制(例如用 He),应是获得加固的 Si/SiO_2 界面工艺的重要步骤。而有关氧化退火气氛中水汽对辐照加固影响的许多矛盾现象,说明该问题至今犹

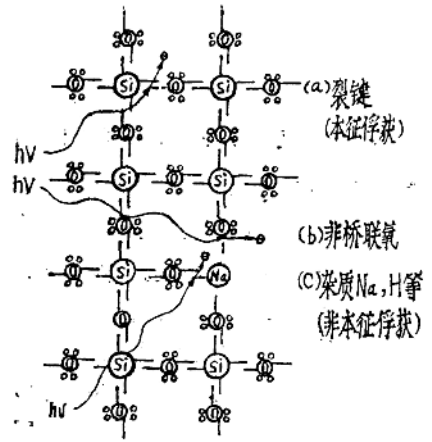


图 1.

未很好解决。

二、MOS器件的辐照加固

1. 对永久或半永久性失效的加固

(1) 栅氧加固

早先曾采用扩散或离子注入掺Cr、Al于SiO₂或以Al₂O₃代SiO₂等进行加固,但都不太理想。其中Cr、Al分别只能加固p沟和n沟器件,且重复性较差;而Al₂O₃在高场下也因过多注入电子(尤其高温正偏)而易引起不稳定性,故虽在实验室可达10⁷-10⁸ rads(Si)的总剂量,但至今曾未见诸工业生产。也有用Si₃N₄+SiO₂双介质的,但同样有界面陷阱引起的稳定性问题。最近报导用820℃于O₂生长100 Å薄SiO₂后在1000℃NH₃气氛中氮化可使加固性能明显提高,但究竟系薄SiO₂层还是Si₃N₄起主要作用尚不清楚。

目前MOS器件的加固多数采用SiO₂结构最佳化工艺。其基本出发点是根据上述辐照损伤的本征或非本征模型,通过改进表面处理、热生长和其后退火、蒸发烧结等一系列工艺条件,以便从根本上改进无定形SiO₂薄膜的基本结构,使其本征和非本征(杂质)缺陷降到最少。研究表明,适当降低热生长和退火等温度有利于加固。例如对于Al栅MOS,以1000℃于O₂或850℃~950℃温度O₂最佳,前者最好不退火或在≤850℃退火;后者可由H₂、O₂合成或恒沸点的HCl/H₂O共沸混合物提供恒定比例的HCl/H₂O蒸汽,且最好在920℃左右退火。据此对硅栅MOS器件,源漏区最好低温扩散或改用离子注入,并用激光退火。同时降低栅SiO₂层厚度t_{ox}对改善加固性能更具有重要意义。盖电离辐照损伤引起的 $\Delta V_{Tat_{ox}}^a$,指数a=2-3(Al栅)或1.5-2.0(硅栅),故按比例缩小的HMOS应对加固有利。另外改进表面质量以及降低层错、位错等对加固也很重要。至于蒸发,一般W丝蒸Al有Na⁺沾污而电子束蒸发Al时的软X-光易引起SiO₂上半部损伤(尤其p沟)等问题,故除非另有特殊措施,一般最好改用电阻丝或感应加热BN或透明C坩埚进行蒸Al,并避免用H₂退火烧结。

虽然上述最佳化工艺有逐渐成为工业标准的趋势,但仍有许多疑难或分歧需要澄清。例如为什么于O₂生长以1000℃最佳,用HCl腐蚀表面为什么有的能改善,有的不起作用以及和栅介质t_{ox}的关系等等。

(2) 场氧加固

随着MOS器件集成度的提高,厚SiO₂层即场氧的加固日益突出,因辐照时n沟器件的场氧往往因反型漏电而先于栅氧失效。通常可仿效栅氧,适当增加V_{TN}那样,通过离子注入增加p阱或p型衬底表面浓度提高场开启电压,以及加防漏截止环,并把栅氧伸延至该环上以减少寄生MOS效应等方法进行加固。当然更应通过改善场氧本身的结构完整性进行加固。遗憾的是有关这方面的报导极少,而且保密。采用高压氧化也许是个方向。

此外没有场氧的Al栅SOS技术以及半绝缘衬底上的MES FET,尤其GaAs MES FET应是十分可取的,后者更由于栅区受控于Schottcky势垒结而非MOS场效应电容,因而更抗辐照。据报导单个GaAs MES FET承受>10⁸ rads(Si)的水平。

2. 对瞬时失效的加固

(1) 对CMOS可控硅效应的加固

早先采用掺Au减少少子 $\tau < 100\mu s$ 使二寄生三极管的 β 乘积 < 1 ，以后又发展了中子辐照或改用SOS、SOI以及低阻衬底上外延的方法进行加固。同样也可用氧本征吸收产生的大量微缺陷作复合中心来降低寿命达到。近又提出用Shoffsky势垒结代替源漏处的p-n结，以降低少子注入，减少 β 乘积来使之加固。

(2) 对软失效的加固

产生软差错的机理与触发可控硅效应的基本相同，因此也可采用降低少子寿命 τ 的办法加固，例如用 $10^{16}n/cm^2$ 中子辐照可使16KDRAM的软失效率改善50倍。另外适当增加p阱或衬底浓度，特别是采用SOS技术，使辐照感生光电流的敏感区减至最小。后者如能克服成本高，以及Si—蓝宝石界面态引起的背面沟道漏电，则将是未来VLSI、VHSIC加固的重要途径，正越来越受到重视，另外管壳内部或芯片表面涂以可减少粒子穿透的聚酰亚胺一类有机物对加固也很有利。

通常用临界电荷即高能辐射或带电粒子所带能量在其通过敏感区所沉积或感生导致位差或可控硅触发的最小电荷数 Q_c 来表征其加固程度。 Q_c 越大加固越好，产生的位差或软失效越少。

3. 线路上的加固

除上述工艺加固外，在线路上也应考虑较富裕的参量设计容限，包括 ΔV_T ， Δt_{pd} ， Δg_m …等以便能承受因辐照所引起更大的参量变化而依旧保持功能正常，或者一旦遭受瞬时失效而仍能很快恢复照前运行状态而不致发生中断。这也许一时较难做到，但对保证IC更能抗辐照却是极为重要的。

对于软失效或位差，如允许还可借适当增加电源电压和临界电荷 Q_c 而降低之。当然也可用金属片屏蔽进行加固，但有其局限性，特别对空间高能质子往往是徒劳的，且带来超负荷等不利因素。表1为一般MOS和双极型器件加固前后的抗辐照能力比较。

表1 MOS和双极型器件加固前后的抗辐照水平比较

器件种类	未加固			加固		
	中子, n/cm^2	总剂量, rad(Si)	剂量率, rad(Si)/S	中子, n/cm^2	总剂量 rad(Si)	剂量率, rad(Si)/S
三极管结型 FET	$10^{10} - 10^{12}$	$>10^4$	/			
可控硅	$10^{10} - 10^{12}$	10^4	10^2			
发光二极管	10^{13}	$>10^5$	/			
线性IC	$10^{12} - 10^{14}$	$10^4 - 10^7$	10^6	$3 \times 10^{13} - 3 \times 10^{14}$		
T ² L, ST ² L	$10^{14} - 10^{15}$	$10^4 - 10^7$	$10^6 - 10^7$			$10^9 - 10^2$
ECL	$>10^{15}$	10^7	$>10^8$	$3 \times 10^{15} - 8 \times 10^{16}$		
PL	3×10^{15}	$10^5 - 10^6$	10^8	10^{14}	10^6	10^{10}
LSL	1×10^{15}	1×10^7	10^6			8×10^7
NMOS	10^{15}	$7 \times 10^2 - 3 \times 10^3$	3×10^6	$10^{15} - 10^{16}$	$1 \times 10^4 - 5 \times 10^5$	
CMOS	体Si	10^{15}	10^7		$10^5 - 10^8$	$10^9 - 10^{10}$
	SOS	$>10^{15} - 10^{16}$	10^8	5×10^9	$5 \times 10^3 - 10^7$	$10^{10} - 10^{11}$

三、结 语

(1) 有关 MOS 器件辐照损伤机理的了解较前大有进步, 但仍有不少疑难和分歧需澄清, 特别是有关其退火行为以及 H_2 的影响, 更应深入研究;

(2) 基于降低栅氧 t_{ox} 及其结构最佳化等提出的加固技术, 可使硅栅 CMOS LSI 的总剂量达 $5 \times 10^5 \sim 5 \times 10^6$, Al 栅的达 $10^6 \sim 10^7 \text{ rads(Si)}$ 水平, 个别 Al 栅 CMOS SSI 更可达 $1 \times 10^8 \text{ rads(Si)}$;

(3) 通过掺 An 、提高 p 阱浓度、中子辐照以及 n^+ 上外延 n^- 作衬底等加固, 可使硅栅 CMOS 的剂量率达 $3 \times 10^9 \sim 6 \times 10^{10}$ (体 Si) 或 $5 \times 10^{10} \sim 5 \times 10^{11} \text{ rads(Si)/S}$ 水平;

(4) 随着 VLSI, VHSIC 的发展, α 粒子一类高能粒子流所引起的软失效或位差率愈加严重, 对此发展能提高 Q_c 的和 SOS 或 SOI 相结合的 HCMOS 以及可能还有 GaAs MESFET 将具有重要意义。

半导体器件早期接触失效机理及高温应力筛选

七四二厂 徐兴才

摘要 本文讨论了半导体器件早期接触失效的二种失效模式——键合失效及高温下金铝键合系统开路失效。

通过对金铝、铝铝两种键合系统 200°C 高温贮存试验, 结果 1000hr 铝铝系统无一失效, $\lambda = 1 \times 10^{-5}/\text{hr}$, 而金铝系统 $\lambda = 1.25 \times 10^{-4}/\text{hr}$, 相差一个数量级。试验 3500hr 后, 铝铝系统无接触失效, 而金铝系统全部 EB 开路失效。用 SEM 电子能谱分析, 证实了金铝合金中硅含量的存在是导致键合点周围铝金属化开路失效的因素。用高温应力加速试验和最小方差无偏估计, 获得金铝键合系统接触失效激活能为 1.04eV , 和 Schnable 等人的结论相吻合。

要确保器件的接触可靠性, 应大力推广铝铝超声键合系统, 并作为优质产品评比的重要依据之一。对于民用电子产品大动态工作和在 T_{JM} 临界工作的器件, 也不宜采用金铝热压键合系统。本文提出了高温应力筛选技术, 采用了器件在高温贮存后先测 EB 正向压降, 剔除早期接触失效器件, 使器件现场失效率降低了 1 个数量级。

一、早期接触失效的两种基本模式

半导体器件早期接触失效是指器件在电应力和温度应力下 (正温或负温) 所表现的电接触失效。

这种接触失效的特点, 除部分器件因金属化台阶处缺陷在浪涌电流作用下永久性开路失效外, 大部分器件则表现为器件在高温或低温下失效, 而当环境温度恢复至常温后, 则器件性能可恢复正常; 但当器件再置于高、低温应力下存放或工作时, 又会出现接触失效。这部分器件, 整机厂称为“热开路”、“冷开路”。

这种接触失效的另一特点表现为早期失效。根据几年来整机反馈的大量信息表明,“热开路”比例占0.3~1%,且大多数为早期失效,大致分布在196小时整机高温老化过程中。所以只要控制早期接触失效,器件的接触可靠性可以大大提高。

1. 接触失效的主要模式——键合失效 (Bonding failure)

为分析器件接触失效的失效规律,曾对上海电视一厂B₃₁-1、B₃₁-3、B₁₀-3共10000台反馈“热开路”器件58支DG304进行失效分析。

(1) 用JT-1测试 h_{FE} ,96.6%的器件都在规范以内,只有3.4%器件EB呈现开路。

(2) 58支管子经 $175\pm5^{\circ}\text{C}$ 、96hr高温贮存,再用JT-1测试三极管正向输入特性曲线(V_{BE} , $I_B=50\text{mA}$, $I_C=0$),有54支管子EB均呈现开路和瞬接触失效(比例占93.1%),如图1所示。

(3) 54支“热开路”器件中,有14支在JT-1测试时输出特性曲线正常。再测 V_{BE} ,除一支开路、一支瞬间开路外,其余12支器件 V_{BE} 均正常。说明接触失效器件在测试 V_{BE} 后EB接触似乎“变好”了。

(4) 开帽分析,并用丙三醇去内涂胶。

58支失效管子去胶后,其中49支E或B铝

金属化键合点脱落;7支铝金属化键合点只要用探针轻拨则自行脱落;1支铝金属化E梳条台阶处烧断;1支B内引线与柱子键合点变形过度似断非断。这些结果说明,器件早期接触失效的主要模式为“键合失效”。这部分器件属“弱键合”器件。

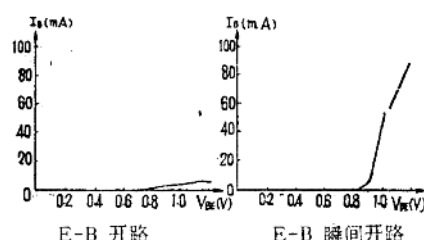


图1 DG304“热开路”反馈器件经 175°C 、96hr高温贮存后接触失效 V_{BE} 曲线

2. 高温应力条件下接触失效的模式——金铝键合系统合金的形成

军用电子器件和某些在大动态条件工作的器件,都涉及到高温应力条件下贮存和工作。为了对金铝及铝铝系统器件在高温应力下的可靠性进行评价,选取30G111同一批管芯共300支,分成三批:1*~100*铝铝超声键合,去内涂胶;101*~200*铝铝超声键合涂1152内涂胶;201*~300*金铝热压键合涂1152内涂胶。这三批管子同时在 $200^{\circ}\text{C}\pm5^{\circ}\text{C}$ 条件下进行6000小时的高温贮存试验,测试 V_{BE} 结果列于表1。

由表1可知,金铝系统热压键合器件720小时就出现EB开路,试验到3500小时后160支器件全部EB开路失效。取置信度 $1-\alpha=60\%$,金铝系统720小时 $\lambda=4.27\times10^{-5}$ /小时,低于亚五级水平,试验到1000小时 $\lambda=1.25\times10^{-4}$ /小时。铝铝超声键合系统的器件,试验到1000小时 $\lambda=1\times10^{-5}$ /小时(比金铝系统键合器件可靠性要高一个数量级);试验到3500小时 $\lambda=2.64\times10^{-6}$ /小时;6000小时后有1支E内引线与柱子键合点开路失效(图2)。

对金铝热压键合共12支失效器件开帽分析,其失效模式全部为键合点周围产生金铝合金导致高阻接触图3。