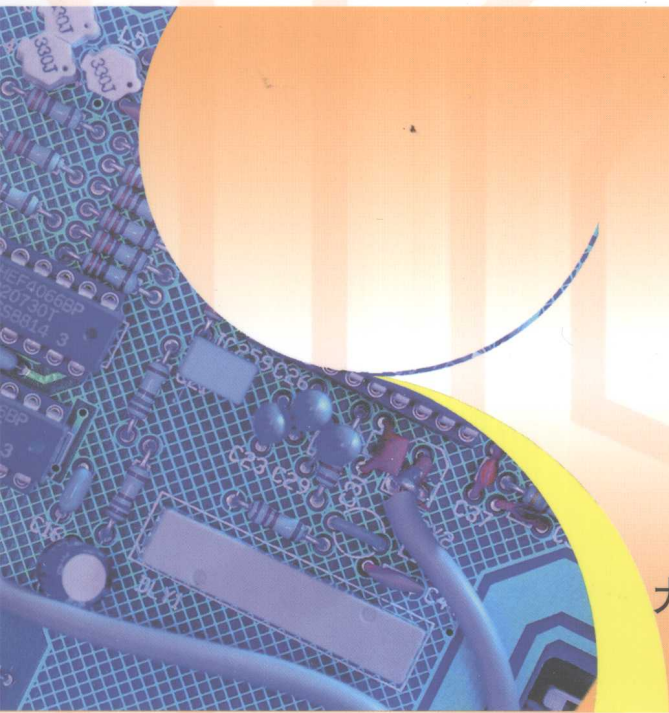




普通高等院校电子信息类专业应用型规划教材

# 数字电路与系统



大连理工大学城市学院电子技术研究室 编  
唐志宏 韩振振 主编



北京邮电大学出版社  
[www.buptpress.com](http://www.buptpress.com)

普通高等院校电子信息类专业应用型规划教材

# 数字电路与系统

大连理工大学城市学院电子技术研究室 编

唐志宏 韩振振 主编

北京邮电大学出版社

·北京·

## 内 容 简 介

本书是由具有多年丰富教学和实践经验的高校教师编写,密切结合实际,概念清晰,结构合理,重点突出,便于教学和学习。

本书内容包括数字逻辑基础、集成逻辑门、组合逻辑电路、触发器、时序逻辑电路、存储器和可编程逻辑器件、脉冲波形产生和定时电路、数模和模数转换电路、数字系统设计举例等,各章附有习题和答案。

本书可作为高校电子信息类、计算机类及自动化类等专业的教材和教学参考书,也可作为具有中等文化程度的工程技术人员和感兴趣的读者的自学读物。

### 图书在版编目(CIP)数据

数字电路与系统/唐志宏,韩振振主编. —北京:北京邮电大学出版社,2008

ISBN 978-7-5635-1575-2

I. 数… II. ①唐…②韩… III. 数字集成电路—系统设计—高等学校—教材 IV. TN431.2

中国版本图书馆 CIP 数据核字(2007)第 185239 号

---

书 名: 数字电路与系统

作 者: 唐志宏 韩振振

责任编辑: 王晓丹

出版发行: 北京邮电大学出版社

社 址: 北京市海淀区西土城路 10 号(邮编: 100876)

发 行 部: 电话: 010-62282185 传真: 010-62283578

E-mail: publish@bupt.edu.cn

经 销: 各地新华书店

印 刷: 北京忠信诚胶印厂

开 本: 787 mm×960 mm 1/16

印 张: 20

字 数: 426 千字

版 次: 2008 年 2 月第 1 版 2008 年 2 月第 1 次印刷

---

ISBN 978-7-5635-1575-2

定 价: 29.80 元

· 如有印装质量问题,请与北京邮电大学出版社发行部联系 ·

# 应用型本科电子信息类规划教材编委会

主任:乐光新

副主任:(按姓氏笔画排列)

冯 林 吕 翊 胡建萍

唐志宏 曹雪虹 雷章富

成 员:(按姓氏笔画排列)

马云辉 刘大健 孙锦涛 张春先 李冠群

罗仁哲 郭世满 顾宝良 莫德举 雷 霖

# 前 言

本书《数字电路与系统》是由具有多年丰富教学和实践经验的高校教师编写。本书是编者在原编著教材《数字电路逻辑设计》的基础上,结合当前数字电子技术发展及实际应用和课程教学的需要,对原书内容进行了部分修改和调整,力求结构合理、重点突出,以更有利于学生的学习。本书在内容安排上有如下新的特点:

1. 在第 2 章数字逻辑基础中,首先给出反相圈“o”的概念及应用。
2. 在第 4 章组合逻辑电路中,给出逻辑电路有效电平的概念,这对于学生读懂实际应用中的逻辑电路图十分有用。
3. 在第 6 章时序逻辑电路中,重点介绍同步时序逻辑电路的分析和设计,并通过实例,用简洁的方法和步骤,给出比较容易掌握和理解的设计过程。
4. 在第 7 章存储器和可编程逻辑器件中,介绍了目前广泛使用的 CPLD、FPGA 和闪存存储器(Flash Memory)。
5. 在第 10 章数字系统设计举例中,简介算法状态机(ASM)图表,并通过实例,比较详细地介绍了简单数字系统的设计过程;也给出了 VHDL 语言数字系统设计实例。
6. 在第 4 章介绍硬件描述语言(VHDL)及其在逻辑门、组合逻辑电路方面的应用,并在第 6 章介绍 VHDL 语言在时序逻辑电路方面的应用。

另外,将书中讲解的中规模数字集成电路的国标逻辑符号统一安排附录中予以专门具体说明,而在前面章节不做介绍。

本书内容分为三部分:数字逻辑、脉冲波形产生和定时电路、数模与模数转换电路,其中重点是数字逻辑部分。教师可根据学生所学专业、课程学时及不同层次、不同类型的教学要求,对本教材的内容进行选择使用。学习本书内容原则上不需要高等数学、电路、电子线路等大学课程的基础。

本书由唐志宏编写第 1、2、4、5、6、10 章和附录,李美花编写第 3 章,王鲁云参加编写第 4 章,马彧编写第 4、6、10 章 VHDL 部分和第 7 章,张辉编写第 8、9 章和参加编写第 5 章,并对相关书稿进行了整理,制作了电子教案。韩振振教授对本书编写给予了指导。全书由唐志宏拟定编写大纲和最后统一定稿。

因编者水平所限,书中难免存在错误和不妥之处,请读者不吝指正。

编 者

2007 年 9 月

# 目 录

第 1 章 引言	1
1.1 数字电路和数字系统	1
1.2 数字逻辑和逻辑代数	2
1.3 数字集成电路和器件	3
第 2 章 数字逻辑基础	5
2.1 数制与代码	5
2.1.1 数制	5
2.1.2 数制间的转换	7
2.1.3 有符号的二进制数	10
2.1.4 二进制代码	13
2.2 基本逻辑运算和逻辑门	15
2.2.1 基本逻辑运算	15
2.2.2 基本逻辑门电路	17
2.2.3 复合逻辑运算及其逻辑门	19
2.2.4 正逻辑和负逻辑	21
2.3 逻辑函数及逻辑代数公式	22
2.3.1 逻辑函数	22
2.3.2 逻辑代数基本公式和常用公式	23
2.4 逻辑函数标准表达式	25
2.4.1 最小项	25
2.4.2 逻辑函数标准表达式	25
2.4.3 最大项及标准或与表达式	27
2.5 逻辑函数化简	27
2.5.1 逻辑函数化简的意义	27

2.5.2	代数化简法	28
2.5.3	卡诺图化简法	29
2.6	逻辑函数的门电路实现	34
2.6.1	两级与或逻辑电路	34
2.6.2	两级与非逻辑电路	34
2.6.3	两级或非逻辑电路	36
2.6.4	与或非逻辑电路	37
	习题	37
<b>第3章</b>	<b>集成逻辑门</b>	<b>43</b>
3.1	概述	43
3.2	CMOS 逻辑门	44
3.2.1	CMOS 基本电路	44
3.2.2	CMOS 电路特性参数	47
3.2.3	其他 CMOS 电路	51
3.2.4	CMOS 逻辑系列	56
3.3	TTL 逻辑门	57
3.3.1	TTL 基本电路	57
3.3.2	TTL 电路特性参数	59
3.4	ECL 逻辑门	60
3.5	数字集成电路实际使用	61
3.5.1	CMOS/TTL 接口电路	61
3.5.2	数字集成电路型号识别	63
3.5.3	数字集成电路使用注意事项	64
	习题	64
<b>第4章</b>	<b>组合逻辑电路</b>	<b>68</b>
4.1	组合逻辑电路分析和设计	68
4.1.1	组合逻辑电路特点	68
4.1.2	组合逻辑电路分析	69
4.1.3	组合逻辑电路设计	70
4.1.4	有效电平	72
4.2	加法器	72
4.2.1	半加器	72
4.2.2	全加器	73

4.2.3	四位二进制加法器	74
4.3	算术逻辑单元	78
4.3.1	一位简单算术逻辑单元	78
4.3.2	集成算术逻辑单元	78
4.4	编码器	80
4.4.1	二进制编码器	80
4.4.2	二十进制编码器	81
4.4.3	优先编码器	82
4.5	译码器	83
4.5.1	译码的概念	83
4.5.2	二进制译码器	84
4.5.3	二十进制译码器	86
4.5.4	显示译码器	87
4.6	数据选择器和数据分配器	89
4.6.1	数据选择器	89
4.6.2	数据分配器	91
4.7	数值比较器	93
4.7.1	四位数值比较器	93
4.7.2	数值比较器应用	93
4.8	组合逻辑电路的竞争冒险	95
4.8.1	竞争冒险的产生	95
4.8.2	竞争冒险的判断	96
4.8.3	竞争冒险的消除	96
4.9	VHDL 语言	96
4.9.1	VHDL 基本程序结构	97
4.9.2	VHDL 数据和运算符	98
4.9.3	VHDL 基本语句——并发描述语句	101
4.9.4	VHDL 基本语句——顺序描述语句	106
4.10	组合逻辑电路 VHDL 设计举例	110
4.10.1	三输入与非门	110
4.10.2	三态门	110
4.10.3	半加器、全加器、四位串行进位加法器	111
4.10.4	4 线-7 段显示译码器	113
4.10.5	八选一数据选择器	114
4.10.6	四位数值比较器	115



习题	116
<b>第 5 章 触发器</b>	<b>121</b>
5.1 基本 RS 触发器	121
5.1.1 与非门构成的基本 RS 触发器	121
5.1.2 或非门构成的基本 RS 触发器	123
5.2 时钟触发器	123
5.2.1 时钟 RS 触发器(RS 锁存器)	123
5.2.2 时钟 D 触发器(D 锁存器)	125
5.2.3 时钟 JK 触发器	125
5.2.4 时钟 T 触发器	126
5.2.5 触发器的触发方式和空翻问题	127
5.3 边沿触发器	128
5.3.1 维持阻塞正边沿 D 触发器	128
5.3.2 传输延迟负边沿 JK 触发器	129
5.3.3 CMOS 主从结构正边沿 D 触发器	130
5.4 主从触发器	131
5.4.1 主从 RS 触发器	132
5.4.2 主从 JK 触发器	133
5.5 触发器的动态特性	134
5.5.1 建立时间	134
5.5.2 保持时间	134
5.5.3 传输延迟时间	134
5.5.4 最高时钟频率	135
5.6 触发器的激励表及相互转换	135
5.6.1 触发器的激励表	135
5.6.2 触发器的相互转换	136
5.7 集成触发器	137
5.7.1 集成 D 触发器 74HC/HCT74	137
5.7.2 集成 JK 触发器 74LS112	138
习题	139
<b>第 6 章 时序逻辑电路</b>	<b>144</b>
6.1 概述	144
6.1.1 时序逻辑电路的一般描述	144

6.1.2	Mealy 机和 Moore 机 .....	146
6.1.3	同步时序逻辑电路和异步时序逻辑电路 .....	146
6.2	同步时序逻辑电路分析 .....	147
6.2.1	同步时序电路分析的步骤 .....	147
6.2.2	同步时序电路分析举例 .....	147
6.3	计数器 .....	150
6.3.1	异步二进制计数器 .....	151
6.3.2	同步二进制计数器 .....	152
6.3.3	十进制计数器 .....	152
6.3.4	常用集成计数器 .....	154
6.4	寄存器 .....	159
6.4.1	寄存器基本结构 .....	159
6.4.2	典型集成移位寄存器 x194 .....	162
6.4.3	寄存器应用 .....	163
6.5	同步时序逻辑电路设计 .....	165
6.5.1	同步时序电路设计步骤 .....	165
6.5.2	同步时序电路设计举例 .....	167
6.6	时序逻辑电路 VHDL 设计举例 .....	172
6.6.1	D 触发器 .....	172
6.6.2	四位 D 触发器 .....	173
6.6.3	四位同步二进制加计数器 .....	174
6.6.4	四位同步十进制加计数器 .....	175
	习题 .....	176
<b>第 7 章</b>	<b>存储器和可编程逻辑器件 .....</b>	<b>184</b>
7.1	概述 .....	184
7.2	随机存取存储器 .....	185
7.2.1	静态随机存取存储器 .....	186
7.2.2	存储器容量扩展 .....	189
7.2.3	动态随机存取存储器 .....	190
7.3	只读存储器 .....	193
7.3.1	只读存储器基本结构 .....	194
7.3.2	一次性可编程只读存储器 .....	195
7.3.3	电擦写可编程只读存储器 .....	196
7.3.4	闪存存储器 .....	198

7.4 可编程逻辑器件 .....	200
7.4.1 可编程逻辑器件的基本结构和表示方法 .....	200
7.4.2 可编程逻辑阵列 .....	201
7.4.3 可编程阵列逻辑 .....	203
7.4.4 通用阵列逻辑 .....	203
7.5 复杂可编程逻辑器件 .....	205
7.5.1 CPLD 内部结构 .....	205
7.5.2 CPLD 编程简介 .....	208
7.6 现场可编程门阵列 .....	209
7.6.1 查找表原理 .....	209
7.6.2 FPGA 结构及编程 .....	210
习题 .....	212
<b>第 8 章 脉冲波形产生和定时电路 .....</b>	<b>215</b>
8.1 脉冲波形产生电路 .....	215
8.1.1 概述 .....	215
8.1.2 多谐振荡器 .....	215
8.1.3 单稳态触发器 .....	218
8.1.4 石英晶体多谐振荡器 .....	220
8.2 555 定时电路 .....	221
8.2.1 555 定时电路的结构和功能 .....	221
8.2.2 555 定时电路组成多谐振荡器 .....	222
8.2.3 555 定时电路组成单稳态触发器 .....	223
8.3 其他典型集成定时电路 .....	224
8.3.1 TTL 集成单稳态触发器 74121 .....	224
8.3.2 CMOS 集成振荡器 CD4047 .....	225
习题 .....	227
<b>第 9 章 数模和模数转换电路 .....</b>	<b>231</b>
9.1 概述 .....	231
9.1.1 转换关系和量化编码 .....	232
9.1.2 主要技术指标 .....	234
9.2 数模转换器 .....	235
9.2.1 权电阻网络 DAC .....	236
9.2.2 倒 T 形电阻网络 DAC .....	237

9.2.3	权电流型 DAC .....	238
9.3	集成 DAC 及应用 .....	239
9.3.1	集成 DAC0832 .....	239
9.3.2	集成 AD7524 .....	240
9.4	模拟-数字转换器 .....	242
9.4.1	反馈式 ADC .....	242
9.4.2	积分式 ADC .....	245
9.4.3	并行比较式 ADC .....	247
9.5	集成 ADC 及应用 .....	249
9.5.1	集成 ADC0809 .....	249
9.5.2	集成双斜积分式 ADC .....	250
	习题 .....	251
<b>第 10 章</b>	<b>数字系统设计举例 .....</b>	<b>256</b>
10.1	数字系统描述和设计 .....	256
10.1.1	数字系统描述 .....	256
10.1.2	数字系统设计 .....	257
10.2	ASM 图表及设计举例 .....	258
10.2.1	ASM 图表 .....	258
10.2.2	ASM 图表设计举例 1:交通灯控制器 .....	259
10.2.3	ASM 图表设计举例 2:彩灯控制器 .....	263
10.3	VHDL 语言及设计举例 .....	267
10.3.1	交通灯控制器 .....	267
10.3.2	彩灯控制器 .....	270
	习题参考答案 .....	275
附录	典型中规模集成电路的国标逻辑符号及说明 .....	299
参考文献	.....	304

# 第1章 引言

当今世界,科学技术的发展日新月异,但令人感受最为直接、最为深刻的还是信息技术的迅猛发展。计算机这一以往科技人员手中名贵的工具,现在正成为普通百姓家庭的一件家用电器。目前广泛应用的 CD、VCD、DVD、MP3、MP4、手机、IC 卡、因特网(Internet)、电子邮件(E-mail)、网上 QQ 等,无不在改变人们的工作方式、学习方式甚至生活方式。有人说,世界已进入数字经济时代。信息技术的迅猛发展掀起新时代的数字革命,数字经济时代的一切信息将数字化。

## 1.1 数字电路和数字系统

数字电路是一门新兴的电子电路技术学科。按照电路信号形式的不同,通常将电子电路分为模拟电路(即模拟电子技术)和数字电路(即数字电子技术)两大类。模拟电路是接收和处理模拟信号的电路,模拟信号是在时间和幅值上都连续变化的信号。例如机械式指针手表的秒、分、时显示是连续变化的,可以看成是模拟信号。数字电路是接收和处理数字信号的电路,数字信号是在时间和幅值上都不连续,并取一定离散数值的信号,通常是由数字 0 和 1(也可以说是由低电平电信号和高电平电信号)组成的信号。例如数字电子表显示时间是离散的数值,秒、分、时都是不连续的,电子表中的信号是数字信号。数字电路构成数字系统,数字系统实现对数字信号的存储和各种操作,以满足各种数据处理和信号处理的应用需要。以数字电路为基础的数字技术是实现信息化的硬件基础。

处理数字信号的系统是数字系统,最典型的数字系统就是计算机。数字系统具有如下几个优点。

(1) 数字系统具有较小的误差。因为数字系统中的信号只有两种离散取值,远比模拟信号的连续取值更容易区分,所以数字系统很少出现错误。即使出现错误,数字系统对错误的检测和修正也是比较容易和简单的。另外,相对来说,模拟电路对元件参数的变化比较敏感,而数字电路中的元件工作于开关状态,对元件参数变化不太敏感,因此,数字系统有更高的可靠性和稳定性。

(2) 数字系统具有更高的精确性。数字系统可以通过增加表示信息的变量个数来增加信息处理的精确性,而模拟系统的精确性却仅取决于元件的精确性。

(3) 数字系统不但适用于数值性信息的处理,而且适用于非数值性信息的处理,而模拟系统却只能处理数值性信息。

(4) 数字系统处理信息可将一项大任务划分为多项独立的子任务,并且这些子任务能被按顺序分别完成,这样可以形成模块化和成本较低的系统。

(5) 数字系统处理信息可以采用通用的信息处理系统(比如计算机)来处理不同的任务,从而减少专门系统的成本。

随着微电子技术的发展,可以以更低的成本和更高的性能来开发更复杂的数字系统(即大规模、超大规模数字集成电路)。尽管模拟系统集成化的开发成本在不断下降,性能也在不断增强,但由于基本数字器件的简单性,还是数字系统集成化发展更为迅速。

随着数字技术和微电子技术的不断发展,采用数字系统来处理模拟信号将会越来越普遍。但这并不影响模拟电路的应用,数字系统不能完全替代模拟系统的工作。

## 1.2 数字逻辑和逻辑代数

数字电路与模拟电路之间,除了接收和处理的信号不同之外,还有一个主要区别就是输出和输入之间表达的关系不同。模拟电路输出和输入之间表达的是一种数值关系,而数字电路输出和输入之间表达的是一种因果关系,即逻辑关系。因此,数字电路也称逻辑电路,或称数字逻辑电路。

在数字电路中,输出和输入变量都是只有两种状态的逻辑变量。逻辑变量的两种状态分别是状态为真和状态为假,通常用数字1表示真,用数字0表示假。逻辑变量的取值只能在数字0和1中选择,而不能有第三种取值。数字电路中基本的逻辑关系(或称逻辑运算)有逻辑与、逻辑或和逻辑非,由这三种基本逻辑运算可以组成多种复合逻辑运算。实现逻辑运算的电路称为逻辑门。逻辑门是组成数字电路的最小单元。数字逻辑电路根据功能和结构特点不同,可划分为组合逻辑电路和时序逻辑电路。组合逻辑电路完全是由逻辑门构成的,不包含存储器件。数字逻辑电路的存储功能是由存储器件完成的,最基本的存储器件是触发器。时序逻辑电路是包含存储器件的电路。在数字电路实际应用中,通常既包括组合电路,也包括时序电路。

逻辑代数是分析和设计数字逻辑电路的数学工具,也称为布尔代数、开关代数。早期的数字系统(比如拨号电话系统)是由继电器的通断状态构成的开关网络系统。开始,开关网络的设计是采用直觉的试验方式进行的。但是,当系统的容量比较大时,这种凭人们直觉的试验,使系统实现既费时又不规范。1938年,工作在美国贝尔电话实验室的数学家、现代信息理论的创始人克劳德·山农,提出了用于分析和设计开关网络的开关代数。开关代数实际上是将近百年前英国数学家和逻辑学家乔治·布尔创立的布尔代数直接运用于开关电路的结果,也就是将前面提及的与、或、非逻辑运算应用于开关电路的分析和设计。尽管开关代数仅是布尔代数的一种特殊情况,即二值的布尔代数,但是大多数人还是习惯使用术语“布尔代数”。目前,一般情况下所提的布尔代数、逻辑代数都是指开关代数,而不是早期的布尔代数。

布尔在 1854 年发表的《思维的规律》中,把公元前 300 年的希腊哲学家亚里士多德提出的逻辑概念,简化为代数符号,并用于描述人们语言表达的复杂逻辑关系。这种对语言逻辑符号的描述是非常重要的。山农的开关代数在逻辑上将人们对电路的复杂和意义不确切的文字描述转换为简洁和明了的数学描述——逻辑表达式,将原来仅停留在数学含义上的布尔代数应用于工程实际。这个理论是非常有意义的,因为它由此揭开了开关网络系统(即数字系统)分析和设计的新篇章,同时也奠定了计算机逻辑设计的理论基础。从 1939 年到 1944 年,历时 5 年,一台名为 Mark I 的电子机械计算机在美国哈佛大学问世。此后,在 1946 年,世界上第一台由电子真空管构成的电子数字计算机 ENIAC 在美国宾夕法尼亚大学诞生。

### 1.3 数字集成电路和器件

数字技术的发展离不开一项新的高科技支柱技术——微电子技术。微电子技术中最主要的就是集成电路技术,这项技术不仅使电子设备和系统微型化,而且引起系统设计、工艺、封装等方面的巨大变革。集成电路(简称 IC)的发展可追溯到晶体管的问世。1947 年美国电话电报公司(AT&T)贝尔实验室的三位科学家在一块小小的硅片上制成第一个晶体管,开始了以晶体管取代电子管的时代。随着晶体管的广泛应用和晶体管制造工艺的发展,1958 年出现了第一块集成电路,它将组成电路的元器件和连线都像制造晶体管那样做在一小块硅片上。初期的集成电路仅能在一个尺寸很小的芯片上制造十几个或几十个晶体管,现在已发展到一个小芯片上包含有几百万个元件的集成电路。

集成电路分为模拟集成电路和数字集成电路,目前发展比较迅猛的是数字集成电路。通常,将集成 100 个晶体管以下的集成电路称为小规模集成电路(简称 SSI),将集成 100~1 000 个晶体管的集成电路称为中规模集成电路(简称 MSI),将集成 1 000~10 000 个晶体管的集成电路称为大规模集成电路(简称 LSI),而将集成 10 000 个晶体管以上的集成电路称为超大规模集成电路(简称 VLSI)。

20 世纪 70 年代是集成电路飞速发展的年代,这个年代出现了 8 位微处理器芯片,例如,1971 年第一片微处理器问世。这个年代是大规模集成电路的年代,这时集成电路可能是一个复杂的功能部件,也可能是一台整机(如单片微型计算机)。80 年代则是超大规模集成电路的年代,集成度已超过 10 万。最初的 IBM-PC 机的微处理器(即中央处理单元 CPU) Intel 8086 在 1978 年问世,之后相继出现了 Intel 80186、80286,1985 年出现了 32 位的 386 处理器,1989 年出现了 486 处理器,1996 年奔腾处理器问世,以后又出现了安腾、迅驰等速度更快、功能更强大的芯片。

集成电路从出现到今天仅有近 50 年的时间,但其发展速度却是惊人的,它对生产和生活的影响也是非常深远的。1946 年世界上第一台电子数字计算机 ENIAC,占地 150 平方米,重 30 多吨,耗电几百千瓦,但其运算速度和能力却仅与今天高级一点的袖珍计算

器差不多。

由于数字集成电路具有集成度高、功耗小、性能可靠、使用方便、价格低廉等优点,因此获得了广泛的应用。数字集成电路不但被应用在各类的计算机上,而且也被应用在工业、军事、航空航天、交通、邮电、气象等诸多领域。人们的生活也已离不开它,生活中的洗衣机、电冰箱、微波炉、电饭煲、空调、摄像机、游戏机、电子玩具、照相机等,到处都要用到集成电路。

数字系统是由数字集成电路组成的。在数字系统中广泛使用不同类型、不同功能的数字集成电路。目前,根据集成电路制造工艺的不同,数字集成电路可分为双极型和MOS型两大类。双极型数字集成电路又分为TTL、ECL和HTL三种电路,曾被广泛使用的是TTL电路。MOS型数字集成电路分为PMOS、NMOS和CMOS三种,由于CMOS数字集成电路功耗低、集成度高、价格便宜,目前被广泛使用。从数字集成电路实现的功能来看,有各类逻辑门、触发器、编码器、译码器、数据选择器、锁存器、寄存器、计数器、随机存取存储器、只读存储器、加法器、数值比较器等逻辑功能器件。如果从数字集成电路实现方式来看,还有各类可编程逻辑器件,如可编程逻辑阵列(PLA)、可编程阵列逻辑(PAL)、通用阵列逻辑(GAL)、复杂可编程逻辑器件(CPLD)和现场可编程门阵列(FPGA)等包含更多个逻辑功能器件的芯片,这些器件在使用前需要“编程”。另外还有专用集成电路(ASIC),可实现用户专门需要的逻辑功能。



## 第2章 数字逻辑基础

本章是学习数字逻辑电路的基础,介绍数制与代码、基本逻辑运算与逻辑门、逻辑函数及逻辑代数公式、逻辑函数标准表达式、逻辑函数化简和逻辑函数的门电路实现等内容。

### 2.1 数制与代码

在数字系统中,经常要使用四种数制:十进制、二进制、八进制和十六进制。因为数字逻辑电路只能识别和处理二进制数码,所以,数字系统中所有信息都要用二进制数码表示。

#### 2.1.1 数制

##### 1. 十进制

十进制是人们熟悉并经常使用的一种数制。十进制所用的数字符号有0、1、2、3、4、5、6、7、8、9共计10个数码。基数是数制的最基本特征,是指数制中所用数码的个数。因为十进制有10个数码,故十进制的基数为10。

十进制的进位法则是逢十进一,就是低位计满十,向高位进一,或从高位借一,到低位就是十。

十进制数7532可以表示为

$$(7532)_{10} = 7 \times 10^3 + 5 \times 10^2 + 3 \times 10^1 + 2 \times 10^0$$

式中 $10^0$ 、 $10^1$ 、 $10^2$ 和 $10^3$ 被称为相应各位的权值,权值是从右到左逐位扩大10倍,从左到右逐位减小10倍;而7、5、3、2被称为相应各位的系数。所以,一个十进制数的数值就是这个数的各位系数与各位权值乘积之和。

##### 2. 二进制

二进制只有两个数码:0和1,因此,二进制的基数是2。二进制的进位法则是逢二进一,就是低位计满二,向高位进一,或从高位借一,到低位就是二。

二进制数1001可以表示为

$$(1001)_2 = 1 \times 2^3 + 0 \times 2^2 + 0 \times 2^1 + 1 \times 2^0$$

式中 $2^0$ 、 $2^1$ 、 $2^2$ 和 $2^3$ 被称为二进制相应各位的权值,权值是从右到左逐位扩大2倍,从左到右逐位减小2倍;而1、0、0、1被称为二进制的各位系数。