

高等学校教材

ShuziDianziJishu

数字电子技术

成 立 主 编

 机械工业出版社
CHINA MACHINE PRESS



高等学校教材

数字电子技术

主编 成 立
参编 王康宜 杨新华
高 平
主审 周连贵 郭永贞



机械工业出版社

本书是全国高校电子技术基础课程协作组组织编写的一本高等学校教材，也是江苏省“十五”教育科学规划立项课题“走向信息技术本位的教学改革与大学生信息素质的培养”的一项研究成果。

全书共分8章，分别讲述了数字电路基础、逻辑门电路、组合逻辑电路、集成触发器、时序逻辑电路、半导体存储器 and 可编程逻辑器件、数模与模数转换器、脉冲波形的产生与变换等内容。此外，书中写进了反映国内外数字电子技术日新月异的研发成果和发展趋势，充实了国内外最新的数字电路和系统的有关知识；书中加强了 MSI 组合电路和时序电路芯片应用技术的介绍，并从例题和习题的选配上加大了这一方面的教学力度；对于学生能够看懂的内容，本书提供给学生课外阅读。另外，基于制作多媒体课件的需要，编写时在教材的条理性、图文并茂、基本概念和分析方法的阐述、归纳、处理和升华，以及综合技能和信息素质的培养上都下了功夫。本书的主要知识点都配备有适量的例题，为学生课后阅读和练习提供了分析和解题的思路。另外书中精选了一定数量的习题供教学选用，书后给出了部分习题答案和学习本课程所需的附录 A~G。

本书通俗易懂，文笔流畅，条理清楚，可读性和可教性都较好，适用于理工科高等学校电类专业（包括自动化、电气技术、电子与信息工程、电子科学与技术、生物医学工程、通信和计算机、测控和机电一体化等专业）“数字电子技术”课程的教学，也可供从事电子信息工作的工程技术人员参考。

图书在版编目 (CIP) 数据

数字电子技术/成立主编. —北京: 机械工业出版社, 2003.12

高等学校教材

ISBN 7-111-13182-7

I. 数... II. 成... III. 数字电路—电子技术—高等学校—教材 IV. TN79

中国版本图书馆 CIP 数据核字 (2003) 第 091788 号

机械工业出版社 (北京市百万庄大街 22 号 邮政编码 100037)

责任编辑: 贡克勤 版式设计: 冉晓华 责任校对: 韩 晶

封面设计: 张 静 责任印制: 闫 焱

北京中加印刷有限公司印刷·新华书店北京发行所发行

2004 年 1 月第 1 版第 1 次印刷

787mm×1092mm¹/₁₆·18 印张·399 千字

定价: 25.00 元

凡购本书, 如有缺页、倒页、脱页, 由本社发行部调换

本社购书热线电话 (010) 68993821、88379646

封面无防伪标均为盗版

前 言

本书是全国高校电子技术基础课程协作组组织编写的高等学校系列教材之一，也是江苏省“十五”教育科学规划立项课题“走向信息技术（IT）本位的教学改革与大学生信息素质的培养”的一项研究成果。

自从20世纪70年代末以来，在国内电气类、电子信息类和自动化类专业电子技术基础课程方面已经出版了几套教材，这些教材的使用范围广，一般已经数版修订，深受高校工科电类专业广大师生的欢迎，有的已荣获国家级奖励或部、省级奖励。在这种情况下，还有没有必要于新世纪初叶在同一门课程上再编写新的教材？如有必要，新编教材又应该具有怎样的特色？这是两个首先要解决的问题。

在同一门课程上，协作组认为，应该允许和鼓励教师编写不同风格的教材，因为不同风格教材有的内容详尽且完备，有的剪裁得体而精练，只有这样才能做到推陈出新，相得益彰。多年来国家教育部工科院校电子技术基础课程教学领导小组正是这样做的。在多年的教学实践中，许多教师的共同感受是：在数字电子技术这门课程上，内容与学时的矛盾一直很尖锐，而且新技术、新器件、新应用层出不穷。21世纪是数字革命的时代。而现有的某些教材虽编写水平较高，但篇幅过大，教与学都感到不便。有的教材内容颇为陈旧，甚至已经落伍，有的教材存在的问题较多，学生意见较大。因此，编写一本既要内容精练，时代气息强烈，又能较好地满足教学应用需求的数字电子技术教材，是协作组高校共同的愿望。

经过协作组研究决定，要求参加协作组的各院校通力合作，编写一本符合上述要求的数字电子技术教材。于是拟参编院校随即召开了会议，会上对编写思路、具体要求和相关事宜，以及具体分工等问题进行了详尽的讨论，并与机械工业出版社联系，取得了出版社的热情支持。经过长达一年紧张而有序的工作，编写出了这本教材。与国内同类教材相比，本教材具有如下特点：

1. 紧扣大纲，培养信息素质和处理信息知识的能力。紧紧扣住1993年全国电子技术课程教学领导小组颁发的高校工科电子技术基础课程（数字部分）教学基本要求，注重在培养学生分析问题和解决问题的能力、实验动手和设计技能、实际应用能力和实行启发式教学，以及启发思考、归纳小结和精讲多练等方面下了功夫。

2. 更新知识，注重应用。写进了反映国内外数字电子技术日新月异的研发成果和发展趋势等内容，充实了国内外最新的数字电子技术、数字电路和系统的有关知识。例如，射极耦合逻辑（ECL）电路、双极互补金属氧化物半导体（BiCMOS）数字逻辑电路，通信用[包括软件无线电和数字信号处理器（DSP）用]快闪式存储器、A/D和D/A转换器、电子设计自动化（EDA）和可编程逻辑器件（PLD）的高科技产品及其使用方法等内容。以上所

充实的内容有的可以简介,作为需了解知识,有的可列入选讲内容,有的则可作重点介绍。

3. 处理得当,精工细作,打造精品。所编教材易教易学,具有一定的可教性、可读性和可操作性,适合于学生阅读。例如:书中不介绍SSI、MSI芯片内部电流、电压的计算,加强了MSI组合逻辑电路和时序逻辑电路芯片应用内容的介绍,并从例题和习题的选配上加大了这一方面的教学力度,简明而实用;对于学生能够看懂的内容,提供给学生课外阅读,这样做既可培养学生自学能力,又可节省课内学时数;另外,因为新编教材可供制作多媒体课件之用,所以编写时在教材的条理性、图文并茂以及基本概念和分析方法的归纳和升华上下了功夫。

4. 精选例题和习题。所编教材的主要知识点都配备有例题,为学生课后阅读和练习提供了分析和解题的思路。另外,精选了一定数量习题供教学选用,书后给出了部分习题答案。

全书共分为8章。书中凡是章节打“*”处为选讲内容,章后习题也是如此。讲授本书所需的总学时数约为60,其中各章的学时数建议分配如下:

章号 1 2 3 4 5 6 7 8 实验

学时 5 6 8 6 9 8 4 6 8

编写本教材的具体分工如下:由江苏大学成立教授担任主编,并编写其中的第1~3章和前言、目录以及统稿、修改和定稿等,华北工学院王康宜副教授参编第4~5章,兰州理工大学杨新华副教授参编第6章,江苏大学高平讲师编写第7~8章和附录。在统稿和修改过程中,王振宇工程师、江苏大学高平讲师和唐平讲师协助主编完成了大量的计算机图文处理和习题解答工作,在此表示由衷的感谢。

本书由南京理工大学周连贵教授和南京工程学院郭永贞教授担任主审,江南大学赵曾贻副教授和江苏科技大学徐和杰副教授亦参加了本书的审稿工作。4位老师在炎热的暑期中,认真、仔细地审阅了全书的文稿和图稿,提出了许多宝贵的修改意见和建议,给本人改稿以启示。本书于2003年9月6日在江苏大学召开了审稿会,与会老师又对修改稿提出了一些中肯的意见和建议,主编随即夜以继日地重新修改,仔细斟酌,这对于提高书稿质量起到了重要的作用。值此新教材出版之际,编者衷心地感激4位审稿老师、机械工业出版社领导和编辑老师给予本教材的热情支持和帮助。

限于编者的水平,所编教材还存在着许多不完善的地方,恳请各位老师和广大读者给予批评指正。

编者

目 录

	2.4 CMOS 逻辑门电路	1
	2.4.1 CMOS 反相器	1
	2.4.2 CMOS 与非门	1
	2.4.3 CMOS 传输门和双向缓冲器	1
	2.4.4 CMOS 漏极开路门和三态门	1
	2.5 BiCMOS 门电路	1
	2.5.1 BiCMOS 反相器	1
	2.5.2 BiCMOS 逻辑门电路	1
	2.6 逻辑门电路中的几个问题	1
	2.6.1 正负逻辑问题	1
	2.6.2 扇入系数和扇出系数	1
	2.6.3 逻辑门的延迟时间	1
	2.6.4 逻辑门的功耗	1
	2.6.5 逻辑门的噪声容限	1
	2.6.6 逻辑门的扇入扇出	1
	2.6.7 逻辑门的抗干扰能力	1
	2.6.8 逻辑门的串扰	1
	2.6.9 逻辑门的寄生电容	1
	2.6.10 逻辑门的寄生电感	1
	2.6.11 逻辑门的寄生电阻	1
	2.6.12 逻辑门的寄生电容和电感	1
	2.6.13 逻辑门的寄生电阻和电感	1
	2.6.14 逻辑门的寄生电容和电感	1
	2.6.15 逻辑门的寄生电阻和电感	1
	2.6.16 逻辑门的寄生电容和电感	1
	2.6.17 逻辑门的寄生电阻和电感	1
	2.6.18 逻辑门的寄生电容和电感	1
	2.6.19 逻辑门的寄生电阻和电感	1
	2.6.20 逻辑门的寄生电容和电感	1
	2.6.21 逻辑门的寄生电阻和电感	1
	2.6.22 逻辑门的寄生电容和电感	1
	2.6.23 逻辑门的寄生电阻和电感	1
	2.6.24 逻辑门的寄生电容和电感	1
	2.6.25 逻辑门的寄生电阻和电感	1
	2.6.26 逻辑门的寄生电容和电感	1
	2.6.27 逻辑门的寄生电阻和电感	1
	2.6.28 逻辑门的寄生电容和电感	1
	2.6.29 逻辑门的寄生电阻和电感	1
	2.6.30 逻辑门的寄生电容和电感	1
	2.6.31 逻辑门的寄生电阻和电感	1
	2.6.32 逻辑门的寄生电容和电感	1
	2.6.33 逻辑门的寄生电阻和电感	1
	2.6.34 逻辑门的寄生电容和电感	1
	2.6.35 逻辑门的寄生电阻和电感	1
	2.6.36 逻辑门的寄生电容和电感	1
	2.6.37 逻辑门的寄生电阻和电感	1
	2.6.38 逻辑门的寄生电容和电感	1
	2.6.39 逻辑门的寄生电阻和电感	1
	2.6.40 逻辑门的寄生电容和电感	1
	2.6.41 逻辑门的寄生电阻和电感	1
	2.6.42 逻辑门的寄生电容和电感	1
	2.6.43 逻辑门的寄生电阻和电感	1
	2.6.44 逻辑门的寄生电容和电感	1
	2.6.45 逻辑门的寄生电阻和电感	1
	2.6.46 逻辑门的寄生电容和电感	1
	2.6.47 逻辑门的寄生电阻和电感	1
	2.6.48 逻辑门的寄生电容和电感	1
	2.6.49 逻辑门的寄生电阻和电感	1
	2.6.50 逻辑门的寄生电容和电感	1
	2.6.51 逻辑门的寄生电阻和电感	1
	2.6.52 逻辑门的寄生电容和电感	1
	2.6.53 逻辑门的寄生电阻和电感	1
	2.6.54 逻辑门的寄生电容和电感	1
	2.6.55 逻辑门的寄生电阻和电感	1
	2.6.56 逻辑门的寄生电容和电感	1
	2.6.57 逻辑门的寄生电阻和电感	1
	2.6.58 逻辑门的寄生电容和电感	1
	2.6.59 逻辑门的寄生电阻和电感	1
	2.6.60 逻辑门的寄生电容和电感	1
	2.6.61 逻辑门的寄生电阻和电感	1
	2.6.62 逻辑门的寄生电容和电感	1
	2.6.63 逻辑门的寄生电阻和电感	1
	2.6.64 逻辑门的寄生电容和电感	1
	2.6.65 逻辑门的寄生电阻和电感	1
	2.6.66 逻辑门的寄生电容和电感	1
	2.6.67 逻辑门的寄生电阻和电感	1
	2.6.68 逻辑门的寄生电容和电感	1
	2.6.69 逻辑门的寄生电阻和电感	1
	2.6.70 逻辑门的寄生电容和电感	1
	2.6.71 逻辑门的寄生电阻和电感	1
	2.6.72 逻辑门的寄生电容和电感	1
	2.6.73 逻辑门的寄生电阻和电感	1
	2.6.74 逻辑门的寄生电容和电感	1
	2.6.75 逻辑门的寄生电阻和电感	1
	2.6.76 逻辑门的寄生电容和电感	1
	2.6.77 逻辑门的寄生电阻和电感	1
	2.6.78 逻辑门的寄生电容和电感	1
	2.6.79 逻辑门的寄生电阻和电感	1
	2.6.80 逻辑门的寄生电容和电感	1
	2.6.81 逻辑门的寄生电阻和电感	1
	2.6.82 逻辑门的寄生电容和电感	1
	2.6.83 逻辑门的寄生电阻和电感	1
	2.6.84 逻辑门的寄生电容和电感	1
	2.6.85 逻辑门的寄生电阻和电感	1
	2.6.86 逻辑门的寄生电容和电感	1
	2.6.87 逻辑门的寄生电阻和电感	1
	2.6.88 逻辑门的寄生电容和电感	1
	2.6.89 逻辑门的寄生电阻和电感	1
	2.6.90 逻辑门的寄生电容和电感	1
	2.6.91 逻辑门的寄生电阻和电感	1
	2.6.92 逻辑门的寄生电容和电感	1
	2.6.93 逻辑门的寄生电阻和电感	1
	2.6.94 逻辑门的寄生电容和电感	1
	2.6.95 逻辑门的寄生电阻和电感	1
	2.6.96 逻辑门的寄生电容和电感	1
	2.6.97 逻辑门的寄生电阻和电感	1
	2.6.98 逻辑门的寄生电容和电感	1
	2.6.99 逻辑门的寄生电阻和电感	1
	2.6.100 逻辑门的寄生电容和电感	1
	习题 1	19
第 2 章 集成逻辑门电路		21
引言		21
2.1 基本逻辑门电路		21
2.1.1 二极管与门及或门电路		21
2.1.2 非门电路 (BJT 反相器)		22
2.2 TTL 逻辑门电路		23
2.2.1 TTL 与非门的电路结构和工作原理		23
2.2.2 TTL 与非门的技术参数		27
2.2.3 集电极开路门和三态门		32
2.3 射极耦合逻辑门电路 (ECL 门)		36

前言

第 1 章 数字电路基础

引言

1.1 数字电路概述

1.1.1 模拟信号和数字信号

1.1.2 数字电路的特点

1.1.3 数字电路的发展与分类

1.1.4 数字电路的分析方法

1.2 计数制与编码

1.2.1 常用的计数制及其相互转换规律

1.2.2 编码

1.3 逻辑代数基础

1.3.1 逻辑代数的 3 种基本运算

1.3.2 逻辑代数的基本公式和常用公式

1.3.3 逻辑代数的基本规则

1.4 逻辑函数的建立及其表示方法

1.5 逻辑函数的化简

1.5.1 逻辑函数的最简形式

1.5.2 逻辑函数的公式化简法

1.5.3 用卡诺图化简逻辑函数

1.6 具有无关项逻辑函数的化简

习题 1

第 2 章 集成逻辑门电路

引言

2.1 基本逻辑门电路

2.1.1 二极管与门及或门电路

2.1.2 非门电路 (BJT 反相器)

2.2 TTL 逻辑门电路

2.2.1 TTL 与非门的电路结构和工作原理

2.2.2 TTL 与非门的技术参数

2.2.3 集电极开路门和三态门

2.3 射极耦合逻辑门电路 (ECL 门)

2.4 CMOS 逻辑门电路	39
2.4.1 CMOS 反相器	39
2.4.2 CMOS 门电路	41
2.4.3 CMOS 传输门和双向模拟开关	42
2.4.4 CMOS 漏极开路门及三态门	43
2.5 BiCMOS 门电路	45
2.5.1 BiCMOS 反相器	45
2.5.2 BiCMOS 逻辑门电路	45
2.6 逻辑门电路使用中的几个问题	46
2.6.1 正负逻辑问题	46
2.6.2 逻辑门电路多余输入端的处理措施	47
2.6.3 逻辑门电路应用举例	47
2.7 几种集成门电路的性能比较	48
习题 2	49
第 3 章 组合逻辑电路	54
引言	54
3.1 组合逻辑电路概述	54
3.2 组合逻辑电路的分析	55
3.2.1 分析组合逻辑电路的一般步骤	55
3.2.2 几种常用的组合逻辑电路和器件	55
3.3 组合逻辑电路的设计	60
3.3.1 组合逻辑电路的设计概述	60
3.3.2 组合逻辑电路的设计方法	60
3.4 用小规模集成电路 (SSI) 实现组合逻辑电路的设计	61
3.4.1 设计组合逻辑电路的一般步骤	61
3.4.2 组合逻辑电路的设计举例	61
3.4.3 编码器的设计	63
3.4.4 译码器	66
3.4.5 数值比较器	75
3.5 组合逻辑电路中的竞争冒险	77
3.5.1 产生竞争冒险的原因	77
3.5.2 消除竞争冒险的方法	78
3.6 用 MSI 芯片设计其他的组合逻辑电路	79
3.6.1 用数据选择器实现组合逻辑功能	79
3.6.2 用译码器实现多种组合逻辑功能	82
3.6.3 用全加器实现多种组合逻辑功能	84
3.7 组合逻辑电路的综合应用实例	86
习题 3	88

第 4 章 集成触发器	93
引言	93
4.1 触发器概述	93
4.2 基本 RS 触发器	93
4.2.1 用与非门构成的基本 RS 触发器	94
4.2.2 由或非门构成的基本 RS 触发器	96
4.2.3 集成基本 RS 触发器	96
4.3 时钟触发器	97
4.3.1 同步 RS 触发器	98
4.3.2 主从触发器	99
4.3.3 边沿触发器	104
4.4 T 触发器和 T' 触发器	111
4.4.1 T 触发器	111
4.4.2 T' 触发器	111
习题 4	112
第 5 章 时序逻辑电路	117
引言	117
5.1 时序逻辑电路概述	117
5.2 时序逻辑电路的分析方法	118
5.2.1 分析时序逻辑电路的一般步骤	118
5.2.2 寄存器和移位寄存器	119
5.2.3 计数器	124
5.3 时序逻辑电路的设计	140
5.3.1 时序逻辑电路的几种设计方法	140
5.3.2 一般同步时序逻辑电路的设计方法	141
5.4 MSI 时序逻辑器件的应用	152
5.4.1 MSI 计数器芯片的应用	152
5.4.2 MSI 寄存器芯片的应用	159
习题 5	164
第 6 章 半导体存储器和可编程逻辑器件	170
引言	170
6.1 半导体存储器	170
6.1.1 半导体存储器的特点	170
6.1.2 半导体存储器的分类	170
6.1.3 半导体存储器的主要技术指标	171
6.2 随机存取存储器 (RAM)	171
6.2.1 RAM 的结构	171

6.2.2 RAM 的存储单元	174
6.3 只读存储器 (ROM)	177
6.3.1 ROM 的结构	177
6.3.2 掩模式只读存储器 (固定 ROM)	177
6.3.3 可编程只读存储器 (PROM)	179
6.3.4 可擦除可编程只读存储器 (EPROM)	180
6.4 存储器容量的扩展	185
6.5 可编程逻辑器件 (PLD)	187
6.5.1 PLD 概述	187
6.5.2 可编程阵列逻辑 (PAL)	190
6.5.3 通用阵列逻辑 (GAL)	193
6.5.4 复杂的可编程逻辑器件 (CPLD)	198
* 6.5.5 现场可编程门阵列 (FPGA)	204
* 6.5.6 在系统可编程逻辑器件 (ISP-PLD)	210
* 6.5.7 可编程逻辑器件的开发技术简介	212
习题 6	214
第 7 章 数模与模数转换器	215
引言	215
7.1 D/A 转换器	215
7.1.1 D/A 转换器及其主要参数	215
7.1.2 权电流型 D/A 转换器	217
7.1.3 倒 T 形电阻网络 D/A 转换器	217
7.1.4 模拟电子开关	219
7.2 A/D 转换器	222
7.2.1 A/D 转换的一般工作过程	222
7.2.2 并行比较型 A/D 转换器	224
7.2.3 逐次逼近型 A/D 转换器	225
7.2.4 双积分式 A/D 转换器	228
7.2.5 A/D 转换器的主要技术指标	230
* 7.2.6 集成 A/D 转换器及其应用	231
习题 7	234
第 8 章 脉冲波形的产生与变换	236
引言	236
8.1 实际的矩形波及其参数	236
8.2 集成 555 定时器	237
8.2.1 集成 555 定时器简介	237
8.2.2 集成定时器 CC7555 的内部逻辑电路	237

8.2.3	CC7555 的工作原理	238
8.3	用 555 定时器构成脉冲的产生与变换电路	239
8.3.1	555 定时器构成施密特触发器	239
8.3.2	用 555 定时器构成单稳态触发器	241
8.3.3	用 555 定时器构成多谐振荡器	243
8.4	用门电路组成的脉冲信号电路和集成脉冲发生器	247
8.4.1	用 TTL 门电路组成的施密特触发器	247
8.4.2	TTL 集成施密特触发门	248
8.4.3	用门电路组成的积分型单稳态触发器	249
8.4.4	集成单稳态触发器	251
8.4.5	石英晶体振荡器	253
8.5	脉冲信号产生与变换电路应用举例	255
	习题 8	258
	附录	262
	附录 A 美国标准信息交换码 (ASCII)	262
	附录 B 二进制数算术运算	262
	B.1 二进制数加法	263
	B.2 二进制数减法	263
	B.3 二进制数乘法	263
	B.4 二进制数除法	263
	B.5 用带符号位的二进制数以实现减法运算	263
	附录 C TTL 和 CMOS 逻辑门电路的技术参数	264
	附录 D 二进制逻辑单元图形符号简介 (国家标准 GB4728.12—1996)	265
	D.1 二进制逻辑单元图形符号的组成	265
	D.2 逻辑状态及其有关约定	267
	附录 E 国产半导体集成电路型号命名法 (GB3430—1989)	269
	E.1 型号的组成	269
	E.2 示例	269
	附录 F 常用 ADC 和 DAC 芯片简介	270
	附录 G 电阻器型号、名称和标称系列	272
	G.1 电阻器型号名称对照	272
	G.2 电阻器 (电位器)、电容器标称系列及其误差	272
	部分习题答案	273
	参考文献	277

内容因区次要视野斯本量出由字... 器件器部有科号半研器数行, 器式触, 视由门眼

点种印编申字数 2.1.1

第 1 章 数字电路基础

土翻由字数有刺又 1 每整 0 排整 博整字数前二式将而因... 博整所 0 排整是而... 字数前
关系伙的同之前用申字数已平由解整, 不添补解整玉亦了出民 1-1 表... 平由排解平由高量按

引言 当今世界, 以数字电子技术为主要标志的科技进步日新月异, 高科技向现实生产力的转化越来越快, 初见端倪的数字经济时代昭示着人类的经济和社会生活将发生巨大变化。无论是信息的存储形式, 信息的检索方法, 还是信息的利用手段都发生了前所未有的变革。例如人们可以通过因特网 (Internet)、万维网 (WWW) 等查阅所需要的各种资料, 计算机、计算器、个人数字处理器、多媒体技术、电子邮件 (E-mail)、公告板 (BBS)、视频会议、在线讨论、虚拟技术、手机和卫星系统等均被广泛应用, 这一切都给数字经济时代带来了革命性的影响。

数字电路几乎用于每个电子设备或系统中, 上述设备和系统无一不用到数字电路。

本章首先介绍数字电路的概述、数制和码制的基本知识, 然后讨论逻辑代数的应用知识, 最后讲述两种逻辑函数的化简方法: 公式化简法和卡诺图化简法。

1.1 数字电路概述

1.1.1 模拟信号和数字信号

在电子信息工程中, 产生、传递、加工和处理的信号可以分成两大类, 一类是: 无论从时间上或者从信号的大小上看, 其变化都是连续的, 这一类信号称为模拟信号。图 1-1a、b 显示了两种典型的模拟信号。用以产生、传递、加工和处理模拟信号的电路称为模拟电路。模拟电路 (如放大电路、正弦波振荡器等) 已在模拟电子技术课程中学习过。另一类是: 无论从时间上或从信号的大小上看, 其变化都是离散的, 或者说不连续的, 这一类信号称为数字信号, 如图 1-1c 所示。产生、传递、加工和处理数字信号的电路被称为数字电路, 例

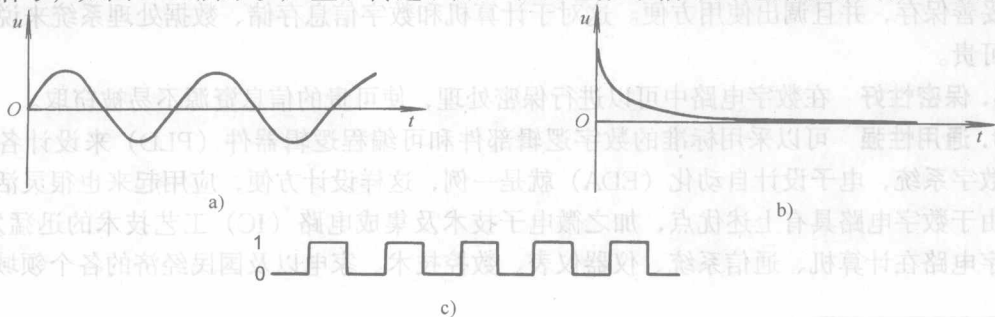


图 1-1 模拟信号和数字信号的波形图

a) 正弦波 b) 指数衰减波 c) 周期性数字信号波形

如门电路、触发器、计数器和半导体存储器等等。数字电路是本课程所要学习的内容。

1.1.2 数字电路的特点

在数字电路中用数字0和1来表示数字信号。这里的0和1不是大家熟知的十进制数中的数字，而是逻辑0和逻辑1，因而称为二值数字逻辑。逻辑0和逻辑1反映在数字电路上就是高电平和低电平。表1-1列出了在正逻辑体系下，逻辑电平与数字电压值之间的对应关系^①。

表 1-1 逻辑电平与数字电压值之间的对应关系（正逻辑体系）

电压/V	二值数字逻辑	电 平
+5	1	H (高电平)
0	0	L (低电平)

二值数字逻辑的产生，是基于客观世界的许多事物可以用彼此相关而又互相对立的两种状态来描述。例如，是与非、真与假、开与关、低与高，等等。因为在数字电路中可用电子器件的开关特性来实现，即电路中的半导体器件，如二极管、三极管（包括双极型晶体管BJT和增强型MOSFET），它们处于开关状态，时而导通，时而截止，所以，数字电路具有以下的一些特点。

1. 一般采用二进制数 在数字电路中，一般都采用二进制计数体制，因为BJT和MOSFET具有导通和截止两种稳定状态，可用二进制数的两个数码来表示，而且这样组成的基本单元电路结构简单，对电路中各元器件参数的精度要求不高，并允许有较大的分散性，只要能正确区分两种截然不同的状态即可。这一特点对于实现数字电路的集成化极为有利。

2. 抗干扰能力强，精度高 由于数字电路传递、加工和处理的都是二值逻辑电平，这就不易受到外界的干扰，因而电路的抗干扰能力较强。另外，数字电路还可以用增加二进制数的位数来提高电路的运算精度。

3. 便于长期存储，使用方便 二值数字信号便于长期存储的特点，使大量的信息资源得以妥善保存，并且调出使用方便。这对于计算机和数字信息存储、数据处理系统来说十分难能可贵。

4. 保密性好 在数字电路中可以进行保密处理，使可贵的信息资源不易被窃取。

5. 通用性强 可以采用标准的数字逻辑部件和可编程逻辑器件（PLD）来设计各种各样的数字系统，电子设计自动化（EDA）就是一例，这样设计方便，应用起来也很灵活。

由于数字电路具有上述优点，加之微电子技术及集成电路（IC）工艺技术的迅猛发展，使数字电路在计算机、通信系统、仪器仪表、数控技术、家电以及国民经济的各个领域都得

① 表中表示的逻辑体系是正逻辑，即1表示高电平，0表示低电平。负逻辑体系则相反。有关正、负逻辑问题将在2.6.1中专门介绍。本书如无特殊说明，一律采用正逻辑体系。

到了广泛应用。目前,数字电子技术已成为工程技术人员所必须具备的基础知识。

1.1.3 数字电路的发展与分类

数字电路的发展与模拟电路一样,经历了由电子管、半导体分立器件到 IC 的过程。但数字集成电路比模拟集成电路发展得更快。从 20 世纪 60 年代开始,数字集成器件用双极型工艺制成了小规模逻辑器件,随后发展到中、大规模逻辑器件;20 世纪 70 年代末,超大规模集成电路——微处理器的出现,使数字集成电路的性能产生了质的飞跃。

目前,制备数字集成器件所用的材料以硅锗(SiGe)半导体为主,在高速数字集成电路中,也使用化合物半导体材料,例如砷化镓(GaAs)等。

逻辑门电路是一种重要的逻辑单元电路。TTL 逻辑门电路问世较早,其工艺经过不断的改进,至今仍为主要的逻辑器件之一。随着 MOS 工艺,特别是 CMOS(互补 MOS)工艺的长足进展,TTL 器件的主导地位有被 CMOS 器件所取代的趋势。

近 10 多年来,PLD 特别是现场可编程门阵列(FPGA)的飞速发展,为数字电子技术开创了新局面。这些数字集成器件不仅规模大,而且将硬件与软件相结合,使数字集成电路的功能更加趋于完善,使用起来也更加灵活。

从集成度来说,数字集成电路可分为小规模(SSSI)、中规模(MSI)、大规模(LSI)、超大规模(VLSI)和特大规模(ULSI)等 5 类数字集成电路^①。所谓集成度,是指每一块数字 IC 芯片所包含的 BJT 或 MOSFET 的个数。表 1-2 列出了 5 类数字集成电路的规模和分类依据。

表 1-2 5 类数字集成电路的规模和分类依据

分 类	晶体管的个数	典型的数字集成电路
小 规 模	最多 10 个	逻辑门电路
中 规 模	10~100	计数器、全加器、译码器
大 规 模	100~1000	小型存储器、门阵列
超大规模	1000~10 ⁶	大型存储器、微处理器
特大规模	10 ⁶ 以上	可编程逻辑器件、多功能集成电路

由表 1-2 可见,存储器是基本数字部件之一,它的集成度很高。利用它可存储数据 1 或 0,所存储数据可以取出分析或直接利用,例如打印机可从计算机的存储器里取出信息并打印在纸上。通常数字信息的存储视为将信息写入存储器,而信息恢复则理解为从存储器中读出信息。

总的来说,数字电路又可分为组合逻辑电路和时序逻辑电路两大类。利用组合逻辑电路和时序逻辑电路可以控制、操作和运算数字系统的信息。有关这一方面的知识将在后续章节详细介绍。

^① SSI、MSI、LSI、VLSI 和 ULSI 分别是 Small Scale Integration、Medium Scale Integration、Large Scale Integration、Very Large Scale Integration 和 Ultra-Large Scale Integration 的缩写。

近30年来,随着微电子技术和数字IC芯片集成度的不断提高,例如中央微处理器(CPU)的集成度大致是每6年提高8倍,动态随机读/写存储器(DRAM)的集成度是每6年提高12倍,伴随着计算机技术和EDA技术的迅速发展,为了分析、仿真和设计数字电路或系统,提高它们的性能-价格比,可采用硬件描述语言,例如ABEL、VHDL语言或ISP Synario软件包,借助计算机实现电子设计自动化。在设计较复杂数字系统时,用硬件描述语言的优点将更加突出。

1.1.4 数字电路的分析方法

数字电路的主要研究对象是电路的输出与输入之间的逻辑关系,因而在数字电路中不能采用模拟电路的分析方法,例如微变等效电路分析法。由于数字电路中的器件处于开关状态,因而这里所采用的数学工具是逻辑代数,分析电路功能主要用逻辑表达式、特性表、真值表和波形图等。

1.2 计数制与编码

任何一个数通常都可以用两种不同的方法来表示:一种是按“值”表示法,即选定某种进位的计数体制来表示某个数值,这就是计数制。按“值”表示一个数时需要解决3个问题:一是选择恰当的“数字符号”及其组合规则;二是确定小数点的位置;三是正确表示出数的正、负符号。另一种是按“形”表示法。所谓按“形”表示法,就是用一组由二进制数组成的代码来表示某些数值。按“形”表示法表示一个数时,先要确定编码规则,然后按此编码规则编出一组由二进制数组成的代码,并给每个代码赋以一定的含义,这就是编码。本节将简要介绍在数字电路中常用的几种计数制和编码方法。

1.2.1 常用的计数制及其相互转换规律

同一个数可以用不同进位的计数制来计量,在日常生活中,人们习惯于使用十进位计数制。而在数字电路中,采用的是二进位计数制和十六进位计数制。下面将分别讨论各种进位计数制的计数规则及其相互转换规律。

1. 十进制 十进位计数制简称十进制,它用0, 1, 2, 3, 4, 5, 6, 7, 8, 9等10个数码的组合来表示一个数,当任何一位数比9大1时,则向相邻高位进1,而本位复0,这称为“逢十进一”。任何一个十进制数都可以用其幂的形式表示,例如:

$$125.68 = 1 \times 100 + 2 \times 10 + 5 \times 10^0 + 6 \times 0.1 + 8 \times 0.01$$

显然,任意一个十进制数N可以表示为

$$(N)_{10} = K_{n-1} \times 10^{n-1} + K_{n-2} \times 10^{n-2} + \dots + K_i \times 10^i + \dots + K_1 \times 10^1 + K_0 \times 10^0 + K_{-1} \times 10^{-1} + K_{-2} \times 10^{-2} + \dots + K_{-m} \times 10^{-m} \quad (1-1)$$

式中, n 、 m 为正整数; K_i 为系数,是十进制10个数码中的某一个;10是进位基数; 10^i 是十进制数的位权($i = n-1, n-2, \dots, 1, 0, \dots, -m$),它表示系数 K_i 在十进制数

中的地位,位数越高,权值越大,例如 10^4 前的1表示10000,而 10^2 前的1表示100。对任意R进制数 $(N)_R$ 可表示为

$$(N)_R = K_{n-1} \times R^{n-1} + K_{n-2} \times R^{n-2} + \cdots + K_i \times R^i + \cdots + K_1 \times R^1 + K_0 \times R^0 + K_{-1} \times R^{-1} + K_{-2} \times R^{-2} + \cdots + K_{-m} \times R^{-m} \quad (1-2)$$

式中,R为进位基数; R^i 为位权; K_i 为系数,是R个数码中的一个。

2. 二进制 二进制计数制简称二进制,它只有两个数字符号0和1,其计数规律为“逢二进一”,当1+1时,本位复0,并向相邻高位进1,即1+1=10(读作“壹零”)。二进制数的幂表示形式为

$$(N)_2 = K_{n-1} \times 2^{n-1} + K_{n-2} \times 2^{n-2} + \cdots + K_i \times 2^i + \cdots + K_1 \times 2^1 + K_0 \times 2^0 + K_{-1} \times 2^{-1} + K_{-2} \times 2^{-2} + \cdots + K_{-m} \times 2^{-m} \quad (1-3)$$

式中, K_i 为系数;2为进位基数; 2^i 是二进制数的位权,二进制数不同位数的位权分别为 $2^{n-1}, \dots, 2^1, 2^0, 2^{-1}, \dots, 2^{-m}$ 。任意一个二进制数按位权展开,都可转换为十进制数,这种转换方法称作多项式替代法。

例1-1 试将 $(1101.101)_2$ 转换成十进制数。

解: 根据多项式替代法,将每一位二进制数乘以位权,便得相应的十进制数,即

$$\begin{aligned} (1101.101)_2 &= 1 \times 2^3 + 1 \times 2^2 + 0 \times 2^1 + 1 \times 2^0 + 1 \times 2^{-1} + 0 \times 2^{-2} + 1 \times 2^{-3} \\ &= (13.625)_{10} \end{aligned}$$

十进制数也可转换为二进制数,一般采用基数除/乘法,即把十进制数的整数部分连续除以二进制的进位基数2取余数,最后得到的余数为转换后的二进制数整数部分的高位;小数部分则连续乘2取整数,最先得到的整数(包括0)为转换后的二进制数小数部分的高位。现举一例。

例1-2 试将十进制数 $(13.625)_{10}$ 转换为二进制数。

解: 根据基数除/乘法,本题转换过程如下:

1000	0110	0010	1000	0000	0000	0000	0
1100	1110	2 13	0100	1000	1000	1000	1
0100	1010	2 6 余 1	1100	0100	0.625 D	0100	2
0110	0010	2 3 余 0	1000	1100	× 2	1100	3
1110	0011	2 1 余 1	0000	0100	1.250 1	0100	4
1010	1011	2 0 余 1	1000	1101	× 2	1010	5
0010	1111	2 0 余 1	0000	0011	0.5 0	0110	6
0011	0111	2 0 余 1	1000	1011	× 2	1110	7
1011	1010	0 余 1	1101	1111	1.0 1	0001	8
						1001	9

于是得 $(13.625)_{10} = (1101.101)_2$

3. 十六进制 由于多位二进制数不便认识和记忆,因此,对于一些在计算机中常用的数据、信息,多用十六进制数来表示。十六进制数共有16个数码:0,1,2,3,4,5,6,7,8,9,A(对应于十进制数10),B(11),C(12),D(13),E(14),F(15),其计数

规律为“逢十六进一”，即 $F+1=10$ 。

十六进制的进位基数为 $16=2^4$ ，因此二进制与十六进制数之间转换可采用直接转换法：把二进制数的整数部分，从低位起每 4 位分成一组，最高位一组如不足 4 位时以 0 补足；而小数部分则从高位起每 4 位分成一组，最低位一组如不够 4 位时，也在其后用 0 补足，然后依次以 1 位十六进制数替换所有各组的 4 位二进制数即可。例如 $(11110100101.011011)_2=(7A5.6C)_{16}$ 。

同样，也可用直接转换法将十六进制数转换成二进制数，即用 4 位二进制数替换 1 位十六进制数。如 $(68A.2C)_{16}=(11010001010.001011)_2$ 。

1.2.2 编码

计算机、微处理器等数字系统所处理的信息大多数为数值、文字、符号、图形、声音和图像信号等，它们都可以用多位二进制数来表示，这种多位二进制数称为代码。如上所述，若用一组代码，并给每个代码赋以一定的含义则称为编码。若所需编码的信息有 N 项，则需用二进制数码的位数 n 应满足如下关系式

$$2^n \geq N \quad (1-4)$$

根据式 (1-4)，有 $n \geq \log_2 N$ 。例如若 $N=8$ ，则取 $n = \log_2 8 = 3$ 。

在数字逻辑电路中，常使用二进制码，亦称为 BCD (Binary-Coded-Decimal，简称 BCD) 码。所谓 BCD 码，就是用 4 位二进制数组成的代码来表示 1 位十进制数。由于 4 位二进制数可以组成 16 个不同的代码，而十进制数的 10 个数码只需用其中的 10 个代码来表示，所以从 16 个代码中选用其中任意 10 个代码组合来进行编码，将会有若干种不同的编码方案。常用的几种二进制码如表 1-3 所示。

表 1-3 常用的几种二进制码表

十进制数 \ 编码种类	8421 码	2421 码	2421 B 码	5421 码	余 3 码	余 3 循环码	格雷码
0	0000	0000	0000	0000	0011	0010	0000
1	0001	0001	0001	0001	0100	0110	0001
2	0010	0010	0010	0010	0101	0111	0011
3	0011	0011	0011	0011	0110	0101	0010
4	0100	0100	0100	0100	0111	0100	0110
5	0101	0101	1011	1000	1000	1100	0111
6	0110	0110	1100	1001	1001	1101	0101
7	0111	0111	1101	1010	1010	1111	0100
8	1000	1110	1110	1011	1011	1110	1100
9	1001	1111	1111	1100	1100	1010	1101
权	8421	2421	2421	5421	无	无	无

从表 1-3 中可以看出，同一组代码在不同的编码中具有不同的含义，如 0100 代码，在 8421 码、2421 码、5421 码和余 3 循环码中代表十进制数 4，在余 3 码中代表 1，在格雷码中代表 7。表中最常用的 8421 码是采用的 4 位二进制数的前 10 个代码来表示十进制数的 10 个

数码,这种编码的特点是,从高位到低位的每一位的权值分别为8、4、2、1,这也是8421码名称的由来。凡是编码表中代码的每一位都具有一固定权值的编码称为有权码,如8421码、2421A码、2421B码和5421码都是有权码;如果编码表中代码的每一位并无固定的权值,则称为无权码,余3码、余3循环码和格雷码都是无权码。

通常,人们可通过计算机键盘上的字母、符号和数值向计算机发送数据和指令,每一个键符可用一个二进制码来表示。ASCII就是其中的一种,它是用7位二进制数码来表示的,其编码表见附录A。关于二进制的算术运算,可参阅附录B,这里不再赘述。

1.3 逻辑代数基础

英国数学家乔治·布尔(George Boole)于1847年在他的著作中首先对逻辑代数进行了系统论述,故逻辑代数始称布尔代数,因为逻辑代数研究二值变量的运算规律,所以亦称二值代数。1938年,香农把逻辑代数用于开关和继电器网络的分析和化简,率先将逻辑代数用于解决工程实际问题中。经过几十年的发展,逻辑代数已成为分析和设计逻辑电路所不可缺少的数学工具。

在普通代数学中,变量的取值范围从 $-\infty \sim +\infty$,而在逻辑代数中,变量的取值只能是0和1,而且必须记住,逻辑代数中的0和1与十进制数中的0和1有着完全不同的含义,它代表了矛盾或者对立的两个方面,如开关的闭合与断开;一件事情的是与非、真与假;信号的有与无;电位或电平的高与低,等等。至于在某个具体问题上0和1究竟具有什么样的含义,则应该视具体研究的对象来定。

1.3.1 逻辑代数的3种基本运算

在逻辑代数中,有与、或、非3种基本逻辑运算。下面用3个指示灯的控制电路来分别说明3种基本逻辑运算的物理意义。设开关A、B为逻辑变量,约定开关闭合为逻辑1、开关断开为逻辑0;设灯为逻辑函数F,约定灯亮为逻辑1,灯灭为逻辑0。

1. 与运算 图1-2a是用来说明与逻辑运算的电路。图中要实现的事件是指示灯F亮,开关A、B的闭合是事件发生的条件。显然,在该电路中,电压U通过开关A和B向灯供电,只有开关A、B同时闭合,灯F才会亮。故逻辑与(也称为逻辑乘)可定义如下:一个事件的发生具有多个条件。只有当所有的条件都具备之后,此事件才会发生。将逻辑变量所有各种可能取值的组合,以及与其一一对应的逻辑函数值之间的关系用表格的形式表示出来,称为逻辑函数的真值表。逻辑与运算的真值表如表1-4所示。表示逻辑与运算的逻辑函数表达式为 $F=A \cdot B$,式中“ \cdot ”为与运算符号,在不致引起混淆的前提下也可默认不写。与运算的规则为 $0 \cdot 0 = 0$, $0 \cdot 1 = 0$, $1 \cdot 0 = 0$, $1 \cdot 1 = 1$ 。在数字电路中,实现逻辑与运算的单元电路称为与门,与门的逻辑符号如图1-2b所示。与运算可以推广到多个逻辑变量的情形,即 $F=A \cdot B \cdot C \cdots$ 。