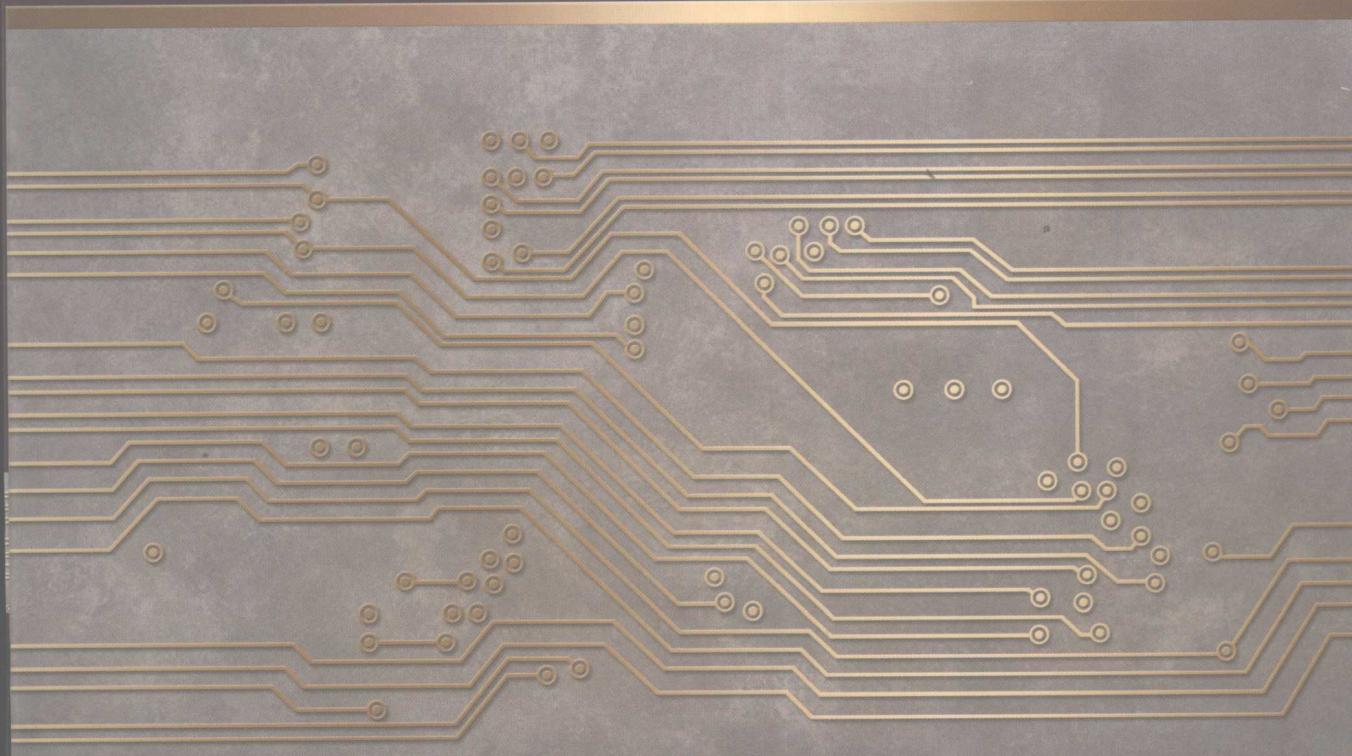


新编电气与电子信息类本科规划教材 · 电子电气基础课程

电路与电子技术

(下册 · 数字电子技术)(第2版)

张纪成 主编 李燕荣 李冰 副主编



電子工業出版社

PUBLISHING HOUSE OF ELECTRONICS INDUSTRY

<http://www.phei.com.cn>

新编电气与电子信息类本科规划教材·电子电气基础课程

电路与电子技术 (下册·数字电子技术)

(第2版)

张纪成 主编
李燕荣 李冰 副主编

電子工業出版社

Publishing House of Electronics Industry

北京·BEIJING

内 容 简 介

本套书分为上、中、下三册，上册为电路原理部分，中册为模拟电子技术部分，下册为数字电子技术部分。下册内容包括：逻辑代数、门电路、组合逻辑电路、触发器、时序逻辑电路、脉冲波形的产生与整形、半导体存储器和可编程逻辑、数模转换器和模数转换器、数字系统，共9章。本书内容丰富，语言流畅，通俗易懂，重点突出，保证基础，立足应用。每章都有丰富的例题和习题，各章前有概述、后有小结，书后有部分习题答案。

本书适合作为电子、电气、自动化、通信、计算机、机电一体化等专业本科生、大专生及成人教育多学时教材或参考书，还可供工程技术人员自学使用。

未经许可，不得以任何方式复制或抄袭本书之部分或全部内容。

版权所有，侵权必究。

图书在版编目(CIP)数据

电路与电子技术. 下册, 数字电子技术/张纪成主编. —2 版. —北京: 电子工业出版社, 2008. 1

新编电气与电子信息类本科规划教材·电子电气基础课程

ISBN 978-7-121-05765-6

I. 电… II. 张… III. ①电路理论—高等学校—教材 ②电子技术—高等学校—教材 ③数字电路—电子技术—高等学校—教材 IV. TM13 TN79

中国版本图书馆 CIP 数据核字(2008)第 003910 号

责任编辑：冉 哲

印 刷：北京牛山世兴印刷厂

装 订：

出版发行：电子工业出版社

北京市海淀区万寿路 173 信箱 邮编：100036

开 本：787×1092 1/16 印张：18 字数：460 千字

印 次：2008 年 1 月第 1 次印刷

印 数：4 000 册 定价：24.00 元

凡所购买电子工业出版社图书有缺损问题，请向购买书店调换。若书店售缺，请与本社发行部联系，联系及邮购电话：(010)88254888。

质量投诉请发邮件至 zlts@phei.com.cn，盗版侵权举报请发邮件至 dbqq@phei.com.cn。

服务热线：(010)88258888。

前　　言

本书第1版自2002年出版以来,已历时5个春秋。此期间,电子技术发展迅速,新技术、新工艺、新产品日新月异,有些刚刚问世,不久却成了明日黄花;其间教学内容与课程体系改革进一步深入发展,所以教材内容应该适当取舍、修改,使教材日臻完善,以满足课堂教学的需要,跟上时代的步伐。

本次修订除满足课程基本需要外,还充分考虑了培养21世纪人才所具备的条件——基础扎实、知识面宽、能力强、素质高等,所以修订中仍注意保持第1版的特色:突出基本理论、基本知识、基本技能;反映现代电子技术中的新发展、新成果、新产品及新技术;加强电子技术应用,重点介绍常用的集成电路芯片的功能及使用方法;配以适量例题及习题,以求理论联系实际;将“电路与电子技术”一书分成上、中、下三册,即“电路原理”、“模拟电子技术”和“数字电子技术”。除此之外,本次修订更重视创新能力的培养,为此,我们进行了精心策划、精心设计、精心取材,力求定义准确、概念明确、阐述清楚、深入浅出、图文并茂,增强可读性,便于读者自学。

对于“电路与电子技术(下册·数字电子技术)”,具体修改如下。

(1)第4章中增加不同逻辑功能的触发器之间的相互转换;第7章中增加快闪存储器。

(2)第1~6章分别增加了一些例题及实用集成电路芯片,如增加布尔代数、卡诺图化简实例;增加CMOS管扇出系数实例;增加74LS153四选一数据选择器;增加74LS283级联8位二进制加法器,增加555定时器实例;增加时序电路综合设计例题等。

(3)第1~8章都有删除及增加的内容以提高可读性、科学性、准确性。

参加本版数字电子技术部分修订工作的有李燕荣(第1~6章、第9章部分)、张纪成(第7章部分、第8章部分)、张兴会(第7章部分)、许景春(第8章部分)、魏永继(第9章部分)、李冰负责提供资料、附录和文献。张纪成任主编,负责全书的策划、组织、统稿、定稿。李燕荣、李冰任副主编协助主编工作。

在本书的修订过程中,得到了电子工业出版社高等教育分社编辑的指导与帮助,在此表示诚挚的感谢。另外,也对几年来关心、支持我们的读者深表谢意。

由于时间仓促,加之作者水平有限,本书虽经修改但可能还会有疏漏或错误之处,恳请读者批评指正。

作　者

2007年12月

目 录

第 1 章 逻辑代数	(1)
1.1 概述	(1)
1.1.1 脉冲电路	(1)
1.1.2 数字电路	(2)
1.2 数制	(2)
1.2.1 常用的计数制	(2)
1.2.2 数制的转换	(4)
1.3 码制	(6)
1.3.1 二-十进制编码	(6)
1.3.2 循环码	(7)
1.4 逻辑函数及其描述方法	(9)
1.4.1 逻辑变量	(9)
1.4.2 基本逻辑运算	(9)
1.4.3 逻辑函数表达式	(10)
1.4.4 真值表	(11)
1.4.5 逻辑门及逻辑电路图	(11)
1.5 逻辑代数的基本定律和规则	(13)
1.5.1 基本定律及常用公式	(13)
1.5.2 三个规则	(14)
1.6 逻辑函数表达式的标准形式	(15)
1.6.1 最小项表达式	(16)
1.6.2 最大项表达式	(17)
1.7 逻辑函数的化简	(18)
1.7.1 代数法	(18)
1.7.2 卡诺图法	(19)
1.7.3 具有关项的逻辑函数化简	(22)
1.8 正逻辑与负逻辑	(23)
本章小结	(24)
习题 1	(25)
第 2 章 门电路	(28)
2.1 三极管开关特性	(28)

2.1.1 双极型三极管的开关特性	(28)
2.1.2 增强型 MOS 管的开关特性	(29)
2.2 集成门电路	(30)
2.2.1 TTL 与非门	(30)
2.2.2 CMOS 反相器	(35)
2.2.3 其他类型门电路	(38)
本章小结	(44)
习题 2	(44)
第 3 章 组合逻辑电路	(49)
3.1 概述	(49)
3.2 组合逻辑电路的分析方法	(49)
3.3 常用的组合逻辑部件	(51)
3.3.1 编码器	(51)
3.3.2 译码器	(54)
3.3.3 数据选择器与数据分配器	(59)
3.3.4 加法器	(61)
3.3.5 数值比较器	(64)
3.4 组合逻辑电路的设计方法	(65)
3.4.1 设计步骤	(65)
3.4.2 设计举例	(66)
3.5 组合逻辑电路的竞争冒险	(69)
3.5.1 产生竞争冒险现象的原因	(69)
3.5.2 竞争冒险现象的检查消除方法	(70)
本章小结	(72)
习题 3	(72)
第 4 章 触发器	(75)
4.1 触发器的基本形式	(75)
4.1.1 基本 RS 触发器	(75)
4.1.2 同步触发器	(77)
4.2 主从结构触发器	(81)
4.2.1 主从 RS 触发器	(81)
4.2.2 主从 JK 触发器	(83)
4.3 边沿触发器	(85)
4.3.1 维持阻塞 D 触发器	(85)
4.3.2 边沿触发型 JK 触发器	(87)
4.4 CMOS 触发器	(88)

4.4.1 CMOS 主从 D 触发器	(88)
4.4.2 CMOS 主从 JK 触发器	(89)
4.5 不同逻辑功能触发器之间的相互转换	(89)
4.5.1 JK 触发器转换为其他触发器	(89)
4.5.2 D 触发器转换为其他触发器	(90)
本章小结	(92)
习题 4	(92)
第 5 章 时序逻辑电路	(96)
5.1 概述	(96)
5.1.1 时序逻辑电路的基本特性	(96)
5.1.2 时序逻辑电路的分类	(96)
5.2 时序逻辑电路的分析方法	(97)
5.2.1 同步时序逻辑电路分析	(97)
5.2.2 异步时序逻辑电路分析	(99)
5.3 常用的时序逻辑部件	(101)
5.3.1 寄存器	(101)
5.3.2 计数器	(103)
5.3.3 序列信号发生器	(117)
5.3.4 顺序脉冲发生器	(118)
5.4 同步时序逻辑电路的设计方法	(119)
5.4.1 原始状态表的形成	(119)
5.4.2 状态化简	(120)
5.4.3 状态分配	(121)
5.4.4 驱动方程和输出方程	(122)
5.4.5 设计举例	(123)
本章小结	(127)
习题 5	(127)
第 6 章 脉冲波形的产生与整形	(130)
6.1 施密特触发器	(130)
6.1.1 用门电路构成的施密特触发器	(130)
6.1.2 TTL 集成施密特触发器	(131)
6.1.3 CMOS 集成施密特触发器	(133)
6.1.4 施密特触发器的应用	(134)
6.2 单稳态触发器	(135)
6.2.1 用门电路组成的单稳态触发器	(135)
6.2.2 TTL 集成单稳态触发器	(138)

6.2.3 CMOS 集成单稳态触发器	(139)
6.2.4 用施密特触发器构成的单稳态触发器	(141)
6.2.5 单稳态触发器的应用	(141)
6.3 多谐振荡器	(142)
6.3.1 用门电路组成的多谐振荡器	(142)
6.3.2 用施密特触发器构成的多谐振荡器	(144)
6.3.3 用单稳态触发器构成的多谐振荡器	(145)
6.3.4 石英晶体多谐振荡器	(145)
6.4 555 集成定时器	(146)
6.4.1 集成定时器的工作原理	(146)
6.4.2 集成定时器的应用	(147)
本章小结	(150)
习题 6	(150)
第 7 章 半导体存储器和可编程逻辑	(153)
7.1 随机存储器(RAM)	(153)
7.1.1 静态随机存储器(SRAM)	(153)
7.1.2 动态随机存储器(DRAM)	(157)
7.2 只读存储器(ROM)	(162)
7.2.1 掩膜只读存储器(ROM)	(163)
7.2.2 可编程只读存储器(PROM)	(165)
7.2.3 可擦除的可编程只读存储器(EPROM)	(165)
7.2.4 电可擦除的可编程 ROM(E ² PROM)	(168)
7.2.5 ROM 的应用	(172)
7.3 存储器容量的扩展	(174)
7.3.1 位扩展方式	(174)
7.3.2 字扩展方式	(174)
7.4 可编程逻辑器件	(175)
7.4.1 可编程逻辑阵列 PLA	(176)
7.4.2 可编程阵列逻辑器件 PAL	(180)
7.5 可编程通用阵列逻辑器件 GAL	(182)
7.5.1 GAL 器件的基本结构	(182)
7.5.2 GAL 结构控制字	(185)
7.5.3 GAL 的工作模式	(185)
7.6 现场可编程门阵列 FPGA	(187)
7.6.1 概述	(187)
7.6.2 现场可编程门阵列结构	(189)

7.7 在线系统编程技术	(193)
7.7.1 ISP 技术特点	(194)
7.7.2 ISP 逻辑器件分类	(194)
7.7.3 ispLSI 器件	(195)
7.7.4 在线系统编程原理及方式	(200)
本章小结	(201)
习题 7	(202)
第 8 章 数模转换器和模数转换器	(204)
8.1 D/A 转换器	(204)
8.1.1 权电阻网络 D/A 转换器	(204)
8.1.2 T 型和倒 T 型电阻网络 D/A 转换器	(206)
8.1.3 权电流型 D/A 转换器	(210)
8.1.4 D/A 转换器的输出方式	(212)
8.1.5 D/A 转换器的主要技术指标	(216)
8.1.6 D/A 转换器的输入/输出特性	(217)
8.2 典型 D/A 转换器集成芯片	(218)
8.2.1 概述	(218)
8.2.2 DAC0832 芯片	(218)
8.2.3 DA7520 与 DA7521 芯片	(220)
8.2.4 DAC1210 芯片	(221)
8.3 A/D 转换器	(223)
8.3.1 A/D 转换器转换的基本步骤	(223)
8.3.2 直接 A/D 转换器	(226)
8.3.3 间接 A/D 转换器	(230)
8.3.4 A/D 转换器的主要技术指标	(233)
8.4 典型的 A/D 转换器集成芯片	(234)
8.4.1 概述	(234)
8.4.2 ADC0809 芯片	(235)
8.4.3 AD574A	(237)
8.4.4 AD9048	(239)
8.5 多路转换器与采样保持器	(241)
8.5.1 概述	(241)
8.5.2 常用的多路模拟转换器芯片	(241)
8.5.3 多路模拟转换器的主要参数	(244)
8.5.4 常用的采样—保持器芯片	(244)
8.5.5 采样—保持电路的主要参数	(245)

8.5.6 一个 16 路数据采集系统电路	(246)
本章小结	(247)
习题 8	(248)
第 9 章 数字系统	(249)
9.1 数字系统的基本概念和特点	(249)
9.1.1 数字系统的基本概念	(249)
9.1.2 数字系统的特点	(250)
9.2 数字系统的基本逻辑子系统	(251)
9.2.1 算术/逻辑运算单元(ALU)	(251)
9.2.2 随机存储器(RAM)	(255)
9.2.3 数据总线	(256)
9.2.4 输入与输出	(258)
9.3 控制器的设计	(259)
9.3.1 控制器的基本概念	(259)
9.3.2 算法状态机和算法流程图	(260)
9.3.3 小型控制器设计举例	(261)
9.3.4 微程序控制器	(263)
本章小结	(266)
习题 9	(266)
附录 A 部分习题答案	(267)
附录 B 常用逻辑符号对照表	(277)
参考文献	(278)

第1章 逻辑代数

数字电路研究的主要内容是各种数字逻辑电路的分析与综合。数字电路采用的计数制是二进制，逻辑代数是研究二进制数字运算的数学工具。在本章中，首先介绍二进制数的表示方法和基本运算法则，以及二进制数和十进制数的相互转换，进而讨论逻辑代数的基本运算法则、基本定律和规则，逻辑函数的建立及其化简方法，为逻辑电路的研究提供必要的数学基础。

1.1 概述

1.1.1 脉冲电路

1. 基本概念

(1) 模拟信号和模拟电路。在时间上和数值上连续变化的信号称为模拟信号，电路信号是模拟信号的电路称为模拟电路。例如，正弦信号在时间上和数值上都是连续变化的，它是模拟信号。

(2) 脉冲信号和脉冲电路。脉冲这个词包含着脉动和短促的意思。所谓电压脉冲和电流脉冲，是指存在时间极短的电压和电流信号。从广义上说，通常把按非正弦规律变化的电压和电流信号统称为脉冲信号。常见的脉冲波形有矩形波、方波、锯齿波及三角波，如图 1.1 所示。这些信号是连续变化的时间信号。

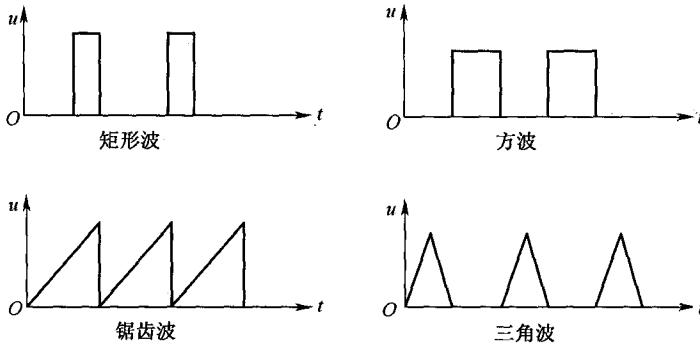


图 1.1 常见的 4 种脉冲波形

脉冲电路是完成脉冲波形的产生与变换的电路，通常由开关器件和包含动态元件（电容 C 或电感 L）的线性网络组成。

2. 脉冲波形的基本参数

脉冲波形的种类很多，波形参数各不相同，下面以常见的矩形波为例来说明脉冲波形的基本参数，如图 1.2 所示。

(1) 脉冲幅度 U_m : 脉冲电压变化的最大值。

(2) 脉冲上升时间 t_r : 脉冲上升沿从 $0.1U_m$ 上升到 $0.9U_m$ 所需的时间。

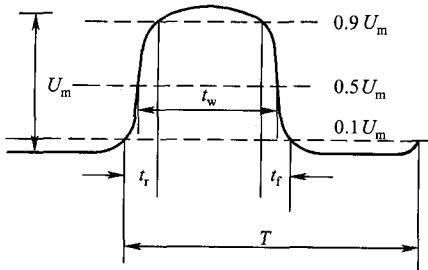


图 1.2 矩形波的基本参数

(3) 脉冲下降时间 t_f : 脉冲下降沿从 $0.9 U_m$ 下降到 $0.1 U_m$ 所需的时间。

(4) 脉冲宽度 t_w : 脉冲前后沿在 $0.5 U_m$ 两点之间的时间间隔。

(5) 脉冲周期 T : 在周期性脉冲序列中, 两个相邻脉冲间的时间间隔。有时也用频率 f ($f = \frac{1}{T}$) 表示单位时间内脉冲重复的次数。

(6) 占空比 q : 脉冲宽度与脉冲周期的比值, 即 $q = \frac{t_w}{T}$ 。

1.1.2 数字电路

在时间上和数值上都不连续变化的信号称为数字信号, 电路信号是数字信号的电路称为数字电路。数字电路中最常用的是由 0、1 两种数值组成的数字信号, 这种二值信号又称为二进制信号。

数字电路可分为组合逻辑电路和时序逻辑电路两大类。组合电路的输出状态仅与当前的输入状态有关, 而时序电路的输出状态不仅取决于当前的输入状态, 而且还与电路的过去状态有关。数字电路是由集成逻辑门电路及触发器组成的, 在一般情况下, 它们都是具有两种状态的电子器件, 用它们来处理二值数字信号是非常方便的。

数字电路处理的是二值数字信号, 因而必须搞清楚各种进位计数制及其相互间的转换关系。

1.2 数制

数制即计数制, 有非进位计数制和进位计数制两种。在日常生活中, 一般使用按进位的方法进行计数的进位计数制。

1.2.1 常用的计数制

数制的种类繁多, 最常用的数制是二进制、八进制、十进制和十六进制。为了便于了解计数制, 首先给出以下 3 个概念。

(1) 数位: 数码在一个数中的位置。

(2) 基数: 在某种计数制中, 每个数位上所能使用数码符号的个数称为计数制的基数。

(3) 位权: 在每个数位上的数码符号所代表的数值等于该数位上的数码乘上一个固定数值, 这个固定的数值就是位权。

1. 十进制

十进制的基本特点如下。

(1) 每个数位可出现的数码有 10 个: 0、1、2、3、4、5、6、7、8、9, 即基数为 10。

(2) 逢十进一, 借一当十。

对于任意一个由 n 位整数和 m 位小数组成的十进制数 D , 其按权展开式为

$$D = D_{n-1} \times 10^{n-1} + D_{n-2} \times 10^{n-2} + \cdots + D_0 \times 10^0 + D_{-1} \times 10^{-1} + \cdots + D_{-m} \times 10^{-m}$$

$$= \sum_{i=n-1}^{-m} D_i \times 10^i$$

式中, i 为数位的编码; D_i 表示第 i 位的数码, 取值范围为 $0 \sim 9; 10^{n-1}, 10^{n-2} \cdots 10^0, 10^{-1} \cdots 10^{-m}$ 是十进制的位权。例如

$$(314.16)_{10} = 3 \times 10^2 + 1 \times 10^1 + 4 \times 10^0 + 1 \times 10^{-1} + 6 \times 10^{-2}$$

2. 二进制

二进制的基本特点如下。

(1) 每个数位可出现的数码有两个: 0 和 1, 即基数为 2。

(2) 逢二进一, 借一当二。

对于任意一个由 n 位整数和 m 位小数组成的二进制数 B , 其按权展开式为

$$B = B_{n-1} \times 2^{n-1} + B_{n-2} \times 2^{n-2} + \cdots + B_0 \times 2^0 + B_{-1} \times 2^{-1} + \cdots + B_{-m} \times 2^{-m}$$

$$= \sum_{i=n-1}^{-m} B_i \times 2^i$$

式中, B_i 为 0 或 1。例如

$$(1101.01)_2 = 1 \times 2^3 + 1 \times 2^2 + 0 \times 2^1 + 1 \times 2^0 + 0 \times 2^{-1} + 1 \times 2^{-2}$$

不难看出, 它与十进制数的差别仅仅在于进位基数变化了, 每个位权数为 2 的幂次数, 即相邻两位相同数码代表的值互为 2 倍关系。

二进制数的算术运算与十进制算术运算类似, 但是更为简单。其运算规则为

加法规则	减法规则	乘法规则
$0+0=0$	$0-0=0$	$0 \times 0=0$
$0+1=1$	$0-1=1$ (借一当二)	$0 \times 1=0$
$1+0=1$	$1-0=1$	$1 \times 0=0$
$1+1=10$ (逢二进一)	$1-1=0$	$1 \times 1=1$

由于二进制数的每位只有两种取值: 0 和 1, 因此在数字电路中, 可用电路的两种状态表示, 实现起来很方便。例如, 在数字电路中, 可用高电平表示 1, 低电平表示 0, 或用三极管的导通表示 1, 截止表示 0。二进制数的运算规则简单, 求和与求积运算均只有 3 个规则, 电路实现起来简单易行, 而且数字传输和处理不容易出错, 使电路更加可靠。但是, 用二进制表示一个数时, 数位过长不便于书写和记忆, 为此在实际应用中通常用八进制数和十六进制数作为二进制数的缩写。

3. 八进制

八进制的基本特点如下。

(1) 每个数位可出现的数码有 8 个: 0、1、2、3、4、5、6、7, 即基数为 8。

(2) 逢八进一, 借一当八。

对于任意一个由 n 位整数和 m 位小数组成的八进制数 S , 其按权展开式为

$$S = S_{n-1} \times 8^{n-1} + S_{n-2} \times 8^{n-2} + \cdots + S_0 \times 8^0 + S_{-1} \times 8^{-1} + \cdots + S_{-m} \times 8^{-m}$$

$$= \sum_{i=n-1}^{-m} S_i \times 8^i$$

式中, S_i 为 $0 \sim 7$ 中的任意一个。例如

$$(317)_8 = 3 \times 8^2 + 1 \times 8^1 + 7 \times 8^0$$

4. 十六进制

十六进制的基本特点如下。

(1) 每个数位可出现的数码有 16 个: 0、1、2、3、4、5、6、7、8、9、A、B、C、D、E、F, 即基数为 16。

(2) 逢十六进一, 借一当十六。

对于任意一个由 n 位整数和 m 位小数组成的十六进制数 H 可表示为

$$H = H_{n-1} \times 16^{n-1} + H_{n-2} \times 16^{n-2} + \cdots + H_0 \times 16^0 + H_{-1} \times 16^{-1} + \cdots + H_{-m} \times 16^{-m}$$
$$= \sum_{i=n-1}^{-m} H_i \times 16^i$$

式中, H_i 为 0~9 及 A、B、C、D、E、F 中的任意一个, 例如

$$(3C4)_{16} = 3 \times 16^2 + 12 \times 16^1 + 4 \times 16^0$$

由以上 4 种计数制, 可得到以下结论:

对于一个 N 进制数, 其每个数位上可出现的数码为 0、1、2、…、 $N-1$, 即基数为 N , 并且符合逢 N 进一的原则。

对于一个 N 进制数 M 可表示为

$$M = M_{n-1} \times N^{n-1} + M_{n-2} \times N^{n-2} + \cdots + M_0 \times N^0 + M_{-1} \times N^{-1} + \cdots + M_{-m} \times N^{-m}$$
$$= \sum_{i=n-1}^{-m} M_i \times N^i$$

式中, M_i 为各位上的数码, 是 0~ $N-1$ 中的任意一个数; N 为计数制基数; N^i 为位权数。

1.2.2 数制的转换

1. 二进制与十进制的转换

(1) 二进制转换为十进制。将二进制数按权展开后, 经过计算所得的结果即为转换后的十进制数。例如

$$(1011.01)_2 = 1 \times 2^3 + 0 \times 2^2 + 1 \times 2^1 + 1 \times 2^0 + 0 \times 2^{-1} + 1 \times 2^{-2}$$
$$= 8 + 0 + 2 + 1 + 0 + 0.25 = (11.25)_{10}$$

(2) 十进制转换为二进制。对十进制数的整数部分和小数部分分别利用不同的方法进行变换。

① 整数部分。采用的方法是“除 2 取余法”, 即将十进制数除以 2, 取其余数作为相应二进制数的最低位 K_0 , 再除以 2 得余数 K_1 , 直到商为 0 时, 得到最高位 K_{n-1} , 则 $K_{n-1}K_{n-2}\cdots K_1K_0$ 为转换后得到的二进制数。

例如: 将 $(121)_{10}$ 转换为二进制数。转换过程为

$$\begin{array}{r|l} 2 & 121 \\ 2 & 60 \dots & \text{余数} = 1 = K_0 \\ 2 & 30 \dots & \text{余数} = 0 = K_1 \\ 2 & 15 \dots & \text{余数} = 0 = K_2 \\ 2 & 7 \dots & \text{余数} = 1 = K_3 \\ 2 & 3 \dots & \text{余数} = 1 = K_4 \\ 2 & 1 \dots & \text{余数} = 1 = K_5 \\ 0 & & \text{余数} = 1 = K_6 \end{array}$$

$$(121)_{10} = (1111001)_2$$

② 小数部分。采用的方法是“乘 2 取整法”，即将十进制数乘以 2，取乘积整数部分作为相应十进制数小数点后最高位 K_{-1} ，反复乘以 2，逐个得到 $K_{-2}、K_{-3}、\dots、K_{-m}$ ，直到乘积的小数部分为 0 或小数点后的位数达到精度要求为止。

例如：将 $(0.625)_{10}$ 转换成二进制数，转换过程为

$$\begin{array}{r} 0.625 \\ \times 2 \\ \hline 1.250 \end{array} \quad \text{整数部分} = 1 = K_{-1}$$

$$\begin{array}{r} 0.250 \\ \times 2 \\ \hline 0.500 \end{array} \quad \text{整数部分} = 0 = K_{-2}$$

$$\begin{array}{r} 0.500 \\ \times 2 \\ \hline 1.000 \end{array} \quad \text{整数部分} = 1 = K_{-3}$$

$$(0.625)_{10} = (0.101)_2$$

对于既有整数又有小数部分的十进制数，可将其整数与小数部分分别转换成二进制数，再把两者连接起来即可。

例如：将 $(12.25)_{10}$ 转换成二进制数。

$$(12)_{10} = (1100)_2, (0.25)_{10} = (0.01)_2$$

$$(12.25)_{10} = (1100.01)_2$$

2. 二进制与十六进制的转换

二进制的基数为 2，十六位进制的基数为 16，且 $2^4 = 16^1$ ，可见，十六进制数的 1 位对应于二进制数的 4 位，所以十六进制与二进制互换是十分简便的。

(1) 二进制转换为十六进制。采用的方法为“4 位并 1 位”法，即以小数点为基准，整数部分从右至左，每 4 位一组，最高位不足 4 位时，添 0 补足 4 位；小数部分从左至右，每 4 位一组，最低有效位不足 4 位时，添 0 补足 4 位。然后将各组的 4 位二进制数按 $2^3, 2^2, 2^1, 2^0$ 的位权展开后相加，得到 1 位十六进制数。

例如：将 $(1011010101.011101)_2$ 转换为十六进制数得

$$\begin{array}{ccccccccc} (0010 & & 1101 & & 0101 & . & 0111 & & 0100)_2 \\ \downarrow & & \downarrow & & \downarrow & . & \downarrow & & \downarrow \\ = & (2 & & D & & 5 & . & 7 & & 4)_{16} \end{array}$$

$$(1011010101.011101)_2 = (2D5.74)_{16}$$

(2) 十六进制转换为二进制。采用的方法为“1 位拆 4 位”法，即把 1 位十六进制数写成对应的 4 位二进制数，然后连接起来，即为转换的二进制数。

例如：将 $(5A0B.0C)_{16}$ 转换为二进制数得

$$\begin{array}{ccccccccc} (5 & & A & & 0 & & B & . & 0 & & C)_{16} \\ \downarrow & & \downarrow & & \downarrow & & \downarrow & . & \downarrow & & \downarrow \\ = & (0101 & & 1010 & & 0000 & & 1011 & . & 0000 & & 1100)_2 \end{array}$$

$$(5A0B.0C)_{16} = (101101000001011.000011)_2$$

3. 二进制与八进制的转换

二进制与八进制之间也存在着二进制与十六进制之间相似的关系。由于八进制的基数为8,且 $2^3=8^1$,所以二进制数的3位对应于八进制数的1位。

(1)二进制转换为八进制。采用的方法为“3位并1位”,即以小数点为基准,整数部分从右至左,每3位一组,最高位不足3位时,添0补足3位;小数部分从左至右,每3位一组,最低有效位不足3位时,添0补足3位。然后将各组的3位二进制数按 2^2 、 2^1 、 2^0 的位权展开后相加,得到1位八进制数。

例如:将 $(1010111011.0010111)_2$ 转换为八进制数得

$$\begin{array}{ccccccccc} (001 & 010 & 111 & 011 & . & 001 & 011 & 100)_2 \\ \downarrow & \downarrow & \downarrow & \downarrow & & \downarrow & \downarrow & \downarrow \\ = (1 & 2 & 7 & 3 & . & 1 & 3 & 4)_8 \end{array}$$

$$(1010111011.0010111)_2 = (1273.134)_8$$

(2)八进制转换为二进制。采用的方法为“1位拆3位”,即把1位八进制数写成对应的3位二进制数,然后连接起来,即得到转换后的二进制数。

例如:将 $(2754.41)_8$ 转换为二进制数得

$$\begin{array}{ccccccccc} (2 & 7 & 5 & 4 & . & 4 & 1)_8 \\ \downarrow & \downarrow & \downarrow & \downarrow & & \downarrow & \downarrow \\ = (010 & 111 & 101 & 100 & . & 100 & 001)_2 \end{array}$$

$$(2754.41)_8 = (10111101100.100001)_2$$

1.3 码制

数字系统只能处理二进制数据,而信息除了有前面介绍的数值型信息外,还有由字母、标点符号、控制字符组成的非数值型信息。为使数字系统能够处理非数值型信息,需要将其用不同的二进制代码来表示,这一过程即为编码过程,编码时所遵循的原则称为码制。

1.3.1 二-十进制编码

将十进制数中的0~9这10个数码,每个数码都用4位二进制数表示,就是二进制编码的十进制数,简称为BCD码或二-十进制编码。BCD码分为有权码和无权码两类。

若BCD码的每位都有固定的权值,且BCD码按权展开后相加所得的数值与其所表示的十进制数相等,即BCD代码与其所表示的十进制数之间的关系满足

$$N = \sum_{i=0}^3 W_i a_i$$

式中,N代表十进制数字, W_i 和 a_i 为第*i*位的权值和二进制代码。这种编码称为有权码。

若BCD码的每位没有固定的权值,不能用按权展开式来求得它所代表的十进制数,这种编码称为无权码。

4位二进制码组合在一起有16种状态,任选其中10种作为十进制编码,所以BCD码有多种形式。表1.1中列出了几种常用的BCD码。

表 1.1 几种常用的 BCD 码

十进制数	8421 码	2421 码	余 3 码	4221 码	余 3 循环码
0	0000	0000	0011	0000	0010
1	0001	0001	0100	0001	0110
2	0010	0010	0101	0010	0111
3	0011	0011	0110	0011	0101
4	0100	0100	0111	0110	0100
5	0101	1011	1000	0111	1100
6	0110	1100	1001	1100	1101
7	0111	1101	1010	1101	1111
8	1000	1110	1011	1110	1110
9	1001	1111	1100	1111	1010

1. 8421 BCD 码

8421 BCD 码是使用最广泛的一种 BCD 码, 8421 是指这种编码每位的权值从左至右依次为 8、4、2、1, 所以它是一种有权码。根据每位权值, 可以很方便地得到 8421 BCD 码所代表的十进制数值。

【例 1.1】 计算 8421 BCD 码 0110 的十进制数值。

$$\text{解: } (0110)_{\text{8421BCD}} = 0 \times 8 + 1 \times 4 + 1 \times 2 + 0 \times 1 = (6)_{10}$$

BCD 码总是用 4 位二进制数为一组来表示 1 位十进制数, 要将一个多位十进制数表示成 8421 BCD 码, 就要将此十进制数的各位数字分别用相应的 8421 BCD 码表示。

【例 1.2】 将十进制数 293 表示成 8421 BCD 码。

解:

$$\begin{array}{cccc}
 \text{十进制数} & 2 & 9 & 3 \\
 & \downarrow & \downarrow & \downarrow \\
 \text{8421 BCD} & 0010 & 1001 & 0011 \\
 (293)_{10} = (001010010011)_{\text{8421BCD}}
 \end{array}$$

2. 余 3 码

如果将每一个 4 位余 3 码看成是一个 4 位二进制数的话, 它的数值比它所表示的十进制数大 3, 所以这种代码称为余 3 码。它是一种无权码, 不能按权展开来求它所代表的十进制数。从表 1.1 中可以发现, 余 3 码的编码特点是: 0 与 9, 1 与 8, 2 与 7……每一对 BCD 码的和都等于 1111, 又称为自补码。这种性质的编码便于简化电路。

1.3.2 循环码

循环码, 又称为格雷码, 有许多种形式。其共同的特点如下。