



高等学校电子与通信类专业“十一五”规划教材

DSP系统应用与实训

陈子为 姚振东 编著
吴延海 主审



西安电子科技大学出版社
<http://www.xduph.com>



高等学校电子与通信类专业“十一五”规划教材

DSP 系统应用与实训

陈子为 姚振东 编著

吴延海 主审

西安电子科技大学出版社

2008

内 容 简 介

本书在简要介绍 F206EVM DSP 实验系统的构成、硬件资源、仿真器的使用方法和 CCS 入门的基本操作的基础上,按照“基础实验”、“专项实验”、“综合实验”和“课程设计”的顺序,循序渐进、由浅入深地安排了 18 个实验和 8 个课程设计实验课题,以实验和课程设计的形式,图文并茂地介绍了 DSP 的相关重点。本书最大的特点是注重 Matlab 在 DSP 应用系统开发中的作用,注重实验过程的引导与启发。

本书实验及实践内容丰富,适合不同学时、不同要求的实验教学,既可作为《DSP 器件及应用》(西安电子科技大学出版社 2008 年出版)一书的配套实验指导书,也可单独用做高等院校工科本科生“DSP 原理及应用”、“DSP 技术”、“DSP 系统设计与实践”等课程的实验教材,还可用于做 DSP 技术培训班的教材,适用于电气信息类各专业本科生。

★本书配有电子教案,需要者可从出版社的网站上免费下载。

图书在版编目(CIP)数据

DSP 系统应用与实训/陈子为,姚振东编著. —西安:西安电子科技大学出版社,2008.5
高等学校电子与通信类专业“十一五”规划教材
ISBN 978-7-5606-2012-1

I. D… II. ①陈… ②姚… III. 数字信号—信息处理系统—高等学校—教材
IV. TN911.72

中国版本图书馆 CIP 数据核字(2008)第 034908 号

策 划 毛红兵

责任编辑 雷鸿俊 毛红兵

出版发行 西安电子科技大学出版社(西安市太白南路 2 号)

电 话 (029)88242885 88201467 邮 编 710071

http://www.xduph.com E-mail: xdupfxb001@163.com

经 销 新华书店

印刷单位 陕西光大印务有限责任公司

版 次 2008 年 5 月第 1 版 2008 年 5 月第 1 次印刷

开 本 787 毫米×1092 毫米 1/16 印 张 9.5

字 数 216 千字

印 数 1~4000 册

定 价 14.00 元

ISBN 978-7-5606-2012-1/TN·0416

XDUP 2304001-1

*** 如有印装问题可调换 ***

本社图书封面为激光防伪覆膜,谨防盗版。

西安电子科技大学出版社
高等学校电子与通信类专业“十一五”规划教材
编审专家委员会名单

主 任: 杨 震 (南京邮电大学校长、教授)

副主任: 张德民 (重庆邮电大学通信与信息工程学院副院长、教授)

秦会斌 (杭州电子科技大学电子信息学院院长、教授)

通信工程组

组 长: 张德民 (兼)

成 员: (成员按姓氏笔画排列)

王 晖 (深圳大学信息工程学院副院长、教授)

巨永锋 (长安大学信息工程学院副院长、教授)

成际镇 (南京邮电大学通信与信息工程学院副院长、副教授)

刘顺兰 (杭州电子科技大学通信工程学院副院长、教授)

李白萍 (西安科技大学通信与信息工程学院副院长、教授)

张邦宁 (解放军理工大学通信工程学院卫星系系主任、教授)

张瑞林 (浙江理工大学信息电子学院院长、教授)

张常年 (北方工业大学信息工程学院院长、教授)

范九伦 (西安邮电学院信息与控制系系主任、教授)

姜 兴 (桂林电子科技大学信息与通信学院副院长、教授)

姚远程 (西南科技大学信息工程学院副院长、教授)

康 健 (吉林大学通信工程学院副院长、教授)

葛利嘉 (中国人民解放军重庆通信学院军事信息工程系系主任、教授)

电子信息工程组

组 长: 秦会斌 (兼)

成 员: (成员按姓氏笔画排列)

王 荣 (解放军理工大学通信工程学院电信工程系系主任、教授)

朱宁一 (解放军理工大学理学院基础电子学系系主任、工程师)

李国民 (西安科技大学通信与信息工程学院院长、教授)

李邓化 (北京信息工程学院信息与通信工程系系主任、教授)

吴 谨 (武汉科技大学信息科学与工程学院电子系系主任、教授)

杨马英 (浙江工业大学信息工程学院副院长、教授)

杨瑞霞 (河北工业大学信息工程学院院长、教授)

张雪英 (太原理工大学信息工程学院副院长、教授)

张 彤 (吉林大学电子科学与工程学院副院长、教授)

张焕君 (沈阳理工大学信息科学与工程学院副院长、副教授)

陈鹤鸣 (南京邮电大学光电学院院长、教授)

周 杰 (南京信息工程大学电子与信息工程学院副院长、教授)

欧阳征标 (深圳大学电子科学与技术学院副院长、教授)

雷 加 (桂林电子科技大学电子工程学院副院长、教授)

项目策划: 毛红兵

策 划: 曹 晔 寇向宏 杨 英 郭 景

前 言

近年来,信号处理的理论和技术不断发展,社会迫切需要掌握数字信号处理(DSP)理论和开发技术的人才。为适应这一需求,我国许多高校都开设了 DSP 的相关课程和实验。但是,长期以来,学生还是感觉信号处理课程内容难学难用,主要原因是信号处理课程具有较强的理论性和实践性,学生没有将理论与实践相结合,造成了对 DSP 原理和方法理解不深刻,对 DSP 技术应用不灵活。这就需要高度重视实验、实习等实践性教学环节,通过实践培养和提高学生的创新能力,让学生在实践中加强对理论的理解和灵活应用。但如何通过实践环节来培养工科大学生的创新意识以及如何更好地开展实验教学是所有高等教育工作者需关注的问题,它已成为当前高等院校工科专业教学改革的热点和难点问题。目前,实验教学的形式和内容(特别是实验教材)的现状却不容乐观,正式出版的实验教材品种很少;多数院校的实验教材都是校内讲义,验证性实验内容偏多,综合性、设计性实验内容很少,不利于学生创新能力的培养;优秀实验教材不多,与理论教材相比尤其明显。这样,众多学校很难选到合适的优秀实验教材。

在这种形势下,编者根据多年从事信号处理课程的教学和科研经历以及 DSP 实验室实验管理经验,编写了本实验教材。本书分为两个部分,共 7 章。第一部分为“F206EVM DSP 实验系统用户手册”,分为 3 章介绍:第 1 章为“F206EVM DSP 实验系统介绍”,概述 F206EVM DSP 实验系统的构成、特点、使用说明等;第 2 章为“硬件仿真器的使用”,介绍实验所用仿真器 XDS510PP 的使用方法;第 3 章为“CCS 使用指南”,主要介绍 CCS 的配置及使用方法。第二部分为“DSP 实验”,分为“基础实验”、“专项实验”、“综合实验”、“课程设计”等 4 章。按照由浅入深的原则,循序渐进地安排了 18 个实验和 8 个课程设计实验课题,每个实验包含实验项目与目的、实验设备、实验原理、实验内容与步骤、问题与思考,有些实验还给出了实验结果、程序举例和实验说明。本书以实验和课程设计的形式,图文并茂地介绍了 DSP 的相关重点,内容通俗易懂,能够让更多的在校学生、DSP 爱好者及工程技术人员更快速地学习和掌握 DSP 应用技术。

在编写本书的过程中,我们努力克服传统教材存在的种种问题,在吸取其他优秀 DSP 教材经验的基础上,形成了自己的一些特色:①书中分为“基础实验”、“专项实验”、“综合实验”和“课程设计”等多个层面实验,并遵从由浅入深、循序渐进的原则安排,适合不同层次、不同专业的读者,也适合不同学时、不同要求的实验教学。②注重 Matlab 在 DSP 应用系统开发中的作用,体现了软件仿真和硬件实现并重。③注重实验过程的引导与启发。在实验中一般只提供软件仿真 DSP 示例程序(或相关的示例程序),实验所需程序要求读者根据所给的示例程序自己编写。每个实验均给出一定数量的实验思考题,加强读者对实验的理解。④加大了综合性、设计性实验的比重,强调实践动手能力和工程应用能力的培养,给出了一定数量的硬件开发实验,并根据不同专业或不同兴趣的学生设置了通信、控制、

语音处理、图像处理等方面的实验或课程设计。强调工程设计的观念,从总体方案设计到最后的程序固化,设计了一整套实验。⑤注重创新能力的培养。对于基础实验和专项实验给出较详细的实验步骤,对综合性实验给出简要的实验步骤,而对课程设计只给出实验原理,不给实验步骤,要求读者自行设计、自行安排实验。为了检验实验效果,部分实验还给出了最后的实验结果供参考。本书涉及的所有实验程序(包括 Matlab 仿真程序、配套实验程序、实验思考题的程序)均在自行开发的 F206EVM 实验开发系统上调试通过,并给出了较详细的注释。需要这些程序的读者可通过网站 <http://wlcc.cuit.edu.cn/ShJsMd.asp> 下载或向本书作者发电子邮件(电子邮箱为 czw@cuit.edu.cn)索取。

本书第 1、2 章由姚振东教授编写,第 3~7 章及附录由陈子为编写,全书由陈子为统稿。本书在编写过程中得到了成都信息工程学院电子工程系主任谢明元教授、副主任何建新教授的大力支持。2004 级电子信息工程专业信号处理方向学生郎林、李龙、蒋艳琼、魏燕、张克堂等对本书实验程序进行了反复的调试和验证,在此一并向他们表示衷心的感谢!另外,本书的编写参考了许多优秀的 DSP 技术书籍和实验教材,有些还未正式出版,在参考文献中未一一列出,在此向这些书籍的作者表示真诚的谢意。

本书是《DSP 器件及应用》(西安电子科技大学出版社 2008 年出版)一书的延伸,既可作为《DSP 器件及应用》一书的配套实验指导书,也可单独用做高等院校工科本科生“DSP 原理及应用”、“DSP 技术”、“DSP 系统设计与实践”等课程的实验教材,适用于电气信息类专业本科生。

由于 DSP 技术的高速发展,加之编者的水平和编写时间的限制,虽然我们已尽最大努力,但不当之处仍在所难免,敬请广大专家、读者批评指正。

陈子为

2008 年 1 月

目 录

第一部分 F206EVM DSP 实验系统用户手册

第 1 章 F206EVM DSP 实验系统介绍	1
1.1 系统构成及功能特点	1
1.1.1 F206EVM 硬件配置	1
1.1.2 F206EVM 对外接口资源	3
1.2 F206EVM 功能模块介绍	3
1.2.1 DSP 核心单元	3
1.2.2 扩展存储器单元	5
1.2.3 高速 A/D 单元	6
1.2.4 高速 D/A 单元	6
1.2.5 语音处理单元	6
1.2.6 异步串行口单元	7
1.2.7 DSP 总线外扩单元	8
1.2.8 电源稳压单元	8
1.3 用户开关和指示灯	8
1.3.1 按键开关	10
1.3.2 跳线与接插件	10
1.3.3 电位器	11
1.3.4 信号指示灯	11
1.4 对外的扩展总线接口	11
第 2 章 硬件仿真器的使用	14
2.1 XDS510PP 硬件仿真器简介	14
2.2 硬件仿真器使用方法	16
2.2.1 软件平台	16
2.2.2 软件安装	16
2.3 系统检查	17
2.3.1 仿真器与目标 DSP 系统的连接	17
2.3.2 仿真器的测试	17
第 3 章 CCS 使用指南	19
3.1 CCS 软件设置	19
3.2 调试应用程序	24

第二部分 DSP 实验

第 4 章 基础实验	29
实验 1 CCS 基本操作实验	29
实验 2 寻址方式与数据存储实验	37
实验 3 算术运算软件仿真实验	43
实验 4 I/O 实验	44
实验 5 定时器实验	49
实验 6 中断实验	55
第 5 章 专项实验	58
实验 7 异步串行通信实验	58
实验 8 信号采集处理实验	59
实验 9 A/D 转换与 D/A 转换实验	61
实验 10 IIR 滤波器的 DSP 实现	62
实验 11 FIR 滤波器的 DSP 实现	68
实验 12 基于 FFT 的谱分析实验	72
第 6 章 综合实验	78
实验 13 数字振荡器/正弦波发生器实验	78
实验 14 数字式任意波形产生器实验	81
实验 15 自适应滤波器的 DSP 实现	85
实验 16 语音信号的压缩与回放实验	91
实验 17 灰度图像的反色与二值化处理实验	95
实验 18 TMS320F206 的 Flash 烧写实验	100
第 7 章 课程设计	106
题目 1 DTMF 信号的产生与检测	106
7.1.1 DTMF 编解码器的原理	106
7.1.2 DTMF 编解码器的 DSP 实现	109
7.1.3 设计任务与要求	109
题目 2 基于 DSP 的数字发射机调制器	110
7.2.1 调幅	110
7.2.2 调频	111
7.2.3 设计任务与要求	112
题目 3 伪随机序列发生器	112
7.3.1 伪随机序列的产生原理	112
7.3.2 设计任务与要求	113
题目 4 数字锁相环	113
7.4.1 锁相环简介	113
7.4.2 环路滤波器	114
7.4.3 环路滤波器实现考虑因素	115
7.4.4 设计任务与要求	115
题目 5 数字回响的 DSP 实现	115

7.5.1 数字回响的产生原理	116
7.5.2 设计任务与要求	117
题目 6 图像的灰度矫正	117
7.6.1 灰度矫正的理论	117
7.6.2 图像的直方图均衡	118
7.6.3 设计任务与要求	119
题目 7 基于 DSP 的简易电子琴	119
7.7.1 电子琴的原理	119
7.7.2 设计任务与要求	120
题目 8 基于 F206EVM 实验系统的扩展模块开发	120
7.8.1 TMS320F206 DSP 的以太网接口设计	120
7.8.2 TMS320F206 DSP 的 LCD 接口设计	122
7.8.3 基于 TMS320F206 的键盘及 LED 显示模块设计	123
7.8.4 设计任务与要求	123
附录	124
附录 A F206EVM 实物图	124
附录 B F206EVM 电路原理图	125
附录 C F206EVM 资源列表	132
附录 D DSP 片内 Flash 烧写原理及步骤	133
参考文献	141

第一部分

F206EVM DSP 实验系统用户手册

第 1 章 F206EVM DSP 实验系统介绍

1.1 系统构成及功能特点

TMS320F206EVM DSP 实验系统(以下简称 F206EVM)是一块既可以单独运行又可以通过并行口(打印口)LPT 与主机连接的评估板,用户可用来检测、确定 TMS320F206(以下简称 F206)数字信号处理器的性能是否满足实际应用的需要。同时,该评估板也是开发和运行 F206 软件的非常优秀的开发平台。

该实验系统使用 TI 公司的 TMS320F206 DSP 芯片,兼容所有 F206 的代码,DSP 芯片在板上能全速运行。它具有 4.5 KB 16 位片上程序/数据 RAM、32 KB 16 位片上 Flash 以及 64 KB 板上存储器、片上 UART、高速 A/D 和 D/A 转换器、语音编解码芯片 AIC 等。另外,EVM 板上还提供了 DSP 的扩展引脚,能很方便地使该板与其他 DSP、MCU 等相连,给用户外搭所需电路提供了方便。为了简化软件开发、缩短调试时间,板上提供了非常友好的用户接口,这包括用户开关(按键、跳线)、指示灯、JTAG 接口等,这些用户接口可利用简单的代码进行扩展。因此,该实验系统具有系统开放、使用简单的特点,能够解决实际应用中的许多问题,对于 DSP 初学人员学习、理解 DSP 的结构,掌握 DSP 开发过程,是一个很实用的工具。

F206EVM 可作为高校电子类、计算机类学生学习 TI 公司 TMS320/C2000 系列 DSP 技术的实验装置,可实现一般性的 DSP 实验功能,也具有中频信号处理的能力。配合 XDS510PP 可以让学生学会 DSP 的软硬件开发、软硬件仿真调试、程序的 Flash 下载(固化)和独立运行等技能。F206EVM 也可用于语音处理以及中低速信号处理等科研用途。

1.1.1 F206EVM 硬件配置

F206EVM DSP 实验系统由 DSP 芯片、扩展存储器、JTAG 仿真下载接口、通用串行接口(UART)、高速 A/D 和 D/A 转换、语音处理接口(AIC)和电源等部分组成,如图 1-1 所示,其实物图见附录 A,详细电路原理图见附录 B。

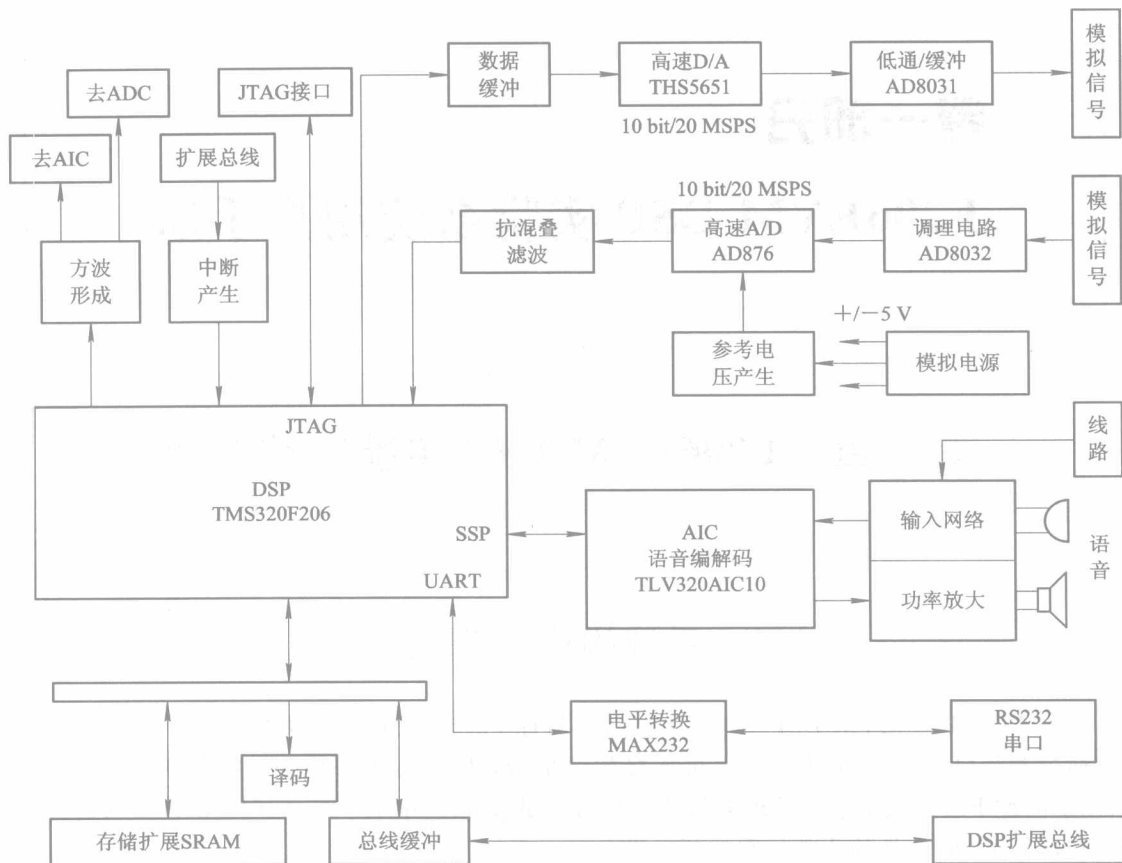


图 1-1 TMS320F206EVM 原理框图

F206EVM DSP 实验系统的硬件资源主要包括：

- DSP 芯片：TMS320F206 一片，32 kW Flash + 4 kW SARAM + 544 W DARAM。
- 异步串行口：RS232 异步串行口实验电路。
- 状态切换/显示：按键、发光二极管。
- 高速 A/D：AD876，10 位分辨率，采样频率为 20 MHz，强调新型流水线 ADC 概念。
- 高速 D/A：THS5651，10 位分辨率，0~20 MHz 速率，可实现数字调制及任意信号发生器等功能。
- 语音处理(低速 A/D、D/A 转换器)：带有同步缓冲口的 16 位的 A/D、D/A 采样芯片 TLV320AIC10(语音编解码芯片)，最高采样频率为 22 kHz，RCA 接口供模拟信号输入。有硬件滤波及话筒输入、扬声器输出功能。
- 外扩数据存储：高速 SRAM，程序 32K×16 位 + 数据 32K×16 位。
- DSP 总线外扩：扩展外部接口功能。
- JTAG 仿真器接口：符合 IEEE 1149.1 标准，实现在线仿真和程序下载。
- 电源稳压：单一电源供电(+12 V)，输入+12 V，产生+5 V 数字电源、+/-5 V 模拟电源。

1.1.2 F206EVM 对外接口资源

F206EVM 具有丰富的对外接口资源及实验系统配置。这些接口资源除了满足常规的实验教学需求以外,还可以方便用户进行二次开发和功能扩展。其具体的接口资源及实验系统配置如下:

(1) F206EVM 对外接口资源,包括扩展总线接口、串行通信接口、线路话筒接口、高速模拟信号输入输出接口、JTAG 仿真口和外接电源口。

(2) F206EVM 实验系统配置,包括 F206EVM 实验板 1 块、电源线 1 根、驻极体话筒 1 个、小喇叭 1 个、3 芯串行通信电缆 1 根及同轴电缆 2 根。

1.2 F206EVM 功能模块介绍

F206EVM 实验板由 DSP 核心单元、扩展存储器、高速 A/D、高速 D/A、语音处理、异步串行口、DSP 总线外扩接口、电源稳压等 8 个单元组成。其布局如图 1-2 所示。

1.2.1 DSP 核心单元

F206EVM 的 DSP 核心单元见电路板上的 TMS320F206 DSP CHIP 部分,包括 DSP 芯片、时钟电路、按键开关 K100~K103、指示灯 D100~D101、74F04、74F74 和电路板上部的 JTAG 仿真器接口(JTAG PROGRAM PORT)等。

DSP 芯片 TMS320F206 为 'C2xx 的第一个型号,具有典型的代表性。其他 'C2xx 型号的芯片的 CPU 内核结构与此完全相同,并且 TMS320F206 的片上存储资源较为丰富,除典型外设外,不再设置复杂的片上外设,因此采用此芯片比较容易入门。

系统时钟由 40 MHz 的有源晶振产生方波时钟信号,输入到 F206 的 CLKIN 管脚,由于 F206 的 DIV1 和 DIV2 接地,故 F206 的片内外设 PLL 对输入的 CLKIN 信号做二分频,得到 DSP 内部主时钟信号 CLKOUT1 为 20 MHz,也即指令周期。

小贴士

CLKOUT1 的控制寄存器 CLK 位于 I/O 映射地址 FFE8h,通过修改 CLK 的 Bit 0,可设置 CLKOUT1 管脚是否输出(见表 1-1)。

更详细的信息请参考《DSP 器件及应用》(参考文献[26])2.5.1 节及《TMS320C20x User's Guide(Rev. C)》(参考文献[1])Chapter 8.2、Chapter 8.3 的内容。

表 1-1 CLKOUT1 的控制

CLK 寄存器 Bit0 值	1	0
CLKOUT1 管脚状态	无输出	系统时钟 CLKOUT1 在该引脚上输出
复位时: CLK 寄存器 Bit0 的值为 0		

复位电路中设置了手动复位功能,K103 为复位按键。

指示灯 D101 由状态寄存器 ST1 的 XF 状态位控制,D100 由通用 IO 口(IOSR)的 IO2 位控制。

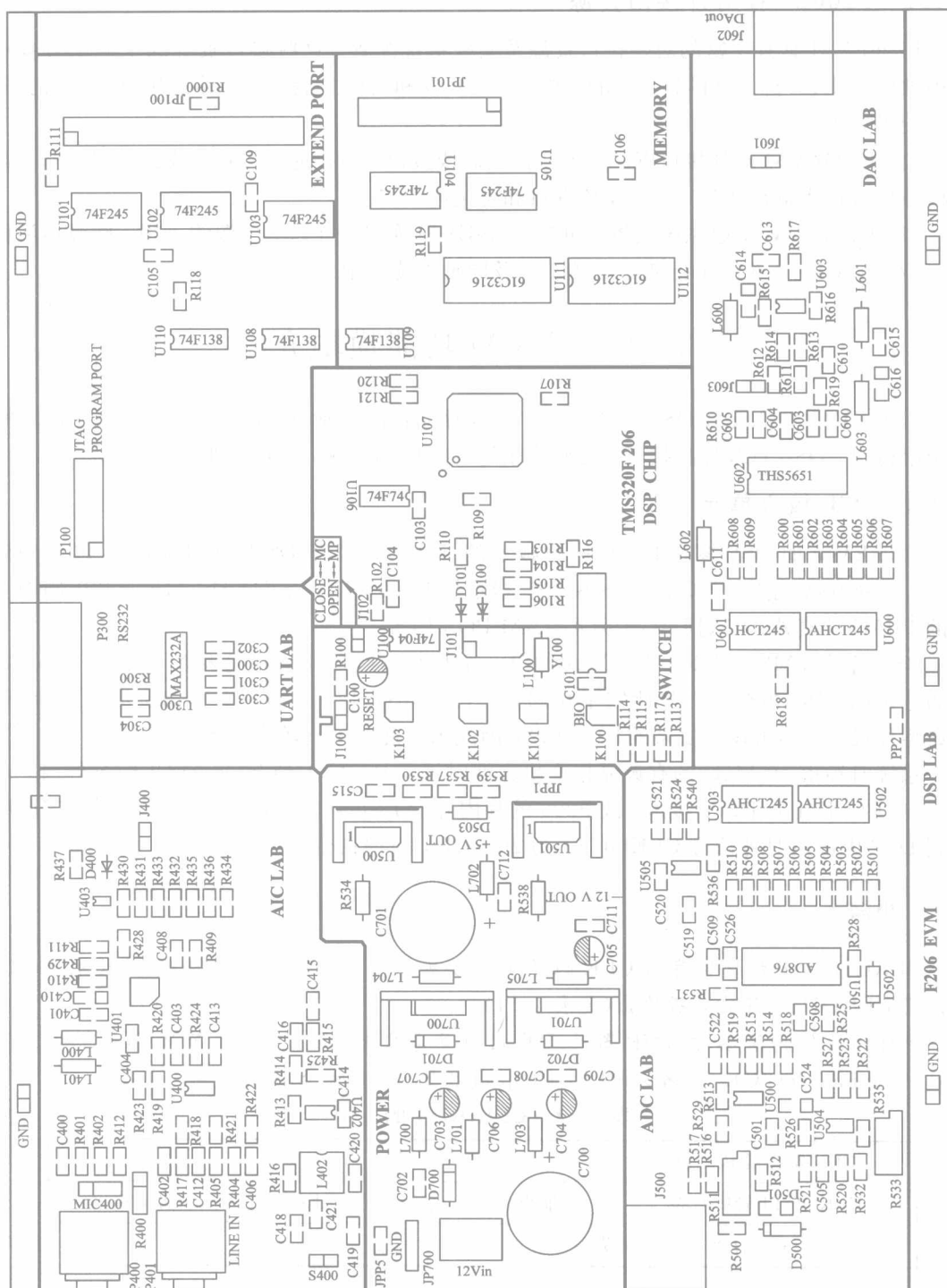


图 1-2 F206EVM 布局图

1.2.2 扩展存储器单元

F206EVM 的扩展存储器单元见电路板上的 MEMORY 部分。扩展存储器由两片 32 kW 的 SRAM(61C3216)实现, 分别构成 32K 片外程序存储器和 32K 片外数据存储器。存储器地址线接 A0~A14, 读写线通过对 $\overline{\text{BR}}$ 、 $\overline{\text{WE}}$ 、 $\overline{\text{RD}}$ 、 $\overline{\text{IS}}$ 、A15 译码获得; 程序存储器接片选 $\overline{\text{PS}}$, 数据存储器接片选 $\overline{\text{DS}}$ 。

使用 TMS320F206 的扩展总线时, 应注意到: 所有这些管脚在 EMU1/ $\overline{\text{OFF}}$ 为低电平时均为高阻状态; 当 DSP 访问片内资源时, 这些管脚均处于高阻状态。

当使用指令访问片外程序存储器(地址空间[0000h~7FFFh])时:

读操作: $\overline{\text{PS}} = 0$ 、 $\overline{\text{DS}} = 1$ 、A15 = 0、 $\overline{\text{IS}} = 1$ 、 $\overline{\text{RD}} = 0$ 、 $\overline{\text{WE}} = 1$ 、 $\overline{\text{BR}} = 1$, 此时 U109 (74F138)译码器输出 Y5=1、Y6 = 0, 两片 SRAM 的读允许有效, 而存储器的片选信号 $\overline{\text{CE}}$ 只有 U111 有效, 故读的存储器是 U111, 即程序存储器。

写操作: $\overline{\text{PS}} = 0$ 、 $\overline{\text{DS}} = 1$ 、A15 = 0、 $\overline{\text{IS}} = 1$ 、 $\overline{\text{RD}} = 1$ 、 $\overline{\text{WE}} = 0$ 、 $\overline{\text{BR}} = 1$, 此时 U109 (74F138)译码器输出 Y5 = 0、Y6=1, 两片 SRAM 的写允许有效, 而存储器的片选信号 $\overline{\text{CE}}$ 只有 U111 有效, 故写的存储器是 U111, 即程序存储器。

当使用指令访问片外数据存储器(地址空间[0000h~7FFFh])时, 情况类似, 读/写操作访问存储器 U112, 即数据存储器。

J102 短接时, F206 访问片内程序存储器; 断开时(默认状态)访问片外程序存储器。

小贴士

存储器访问及分配。

F206 具有 3 个独立的寻址空间: 64K 程序空间、64K 数据空间和 64K I/O 空间, 如图 1-3 所示。

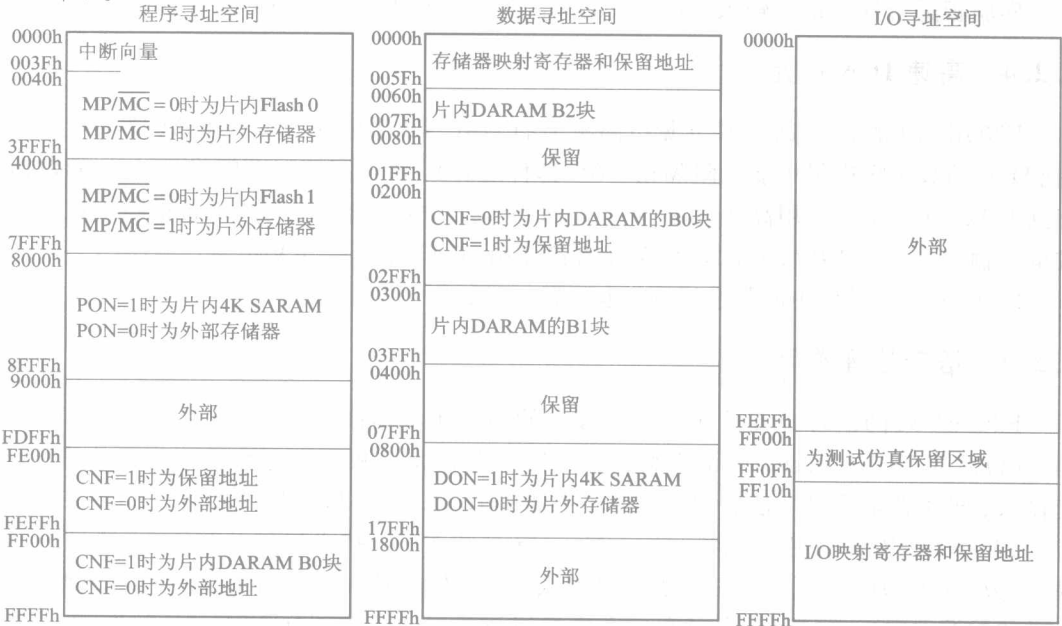


图 1-3 TMS320F206 存储器分配

DSP 片内存储器映射到程序存储器或数据存储器是由状态寄存器 ST1 的 BIT 12 (CNF) 和 I/O 映射寄存器 PMST 的 BIT 2(DON)、BIT 1(PON)来控制的。

对于程序存储器的访问还应考虑处理器模式位 $MP/\overline{MC}$ 的作用, 当 $MP/\overline{MC}=0$ 时为微计算机模式, 能使用所有片内资源, 0000h~0FFFFh 地址空间映射到片内 Flash 存储器; 当 $MP/\overline{MC}=1$ 时为微处理器模式, 使用片外资源, 0000h~7FFFh 地址空间映射到片外存储器。但 SARAM 和 DARAM 的使用只受 CNF、PON 的控制, 不受此影响。

对于数据存储器, 对 SARAM 和 DARAM 的使用只受 CNF、DON 的控制。

1.2.3 高速 A/D 单元

F206EVM 的高速 A/D 单元见电路板上的 ADC LAB 部分。F206EVM 采用典型的多级式流水线 ADC, 这种 ADC 具有并行比较式(快闪式)ADC 的快速优点。由于采用多级流水线结构, 并且由于采用跟踪/保持模式(而非采样/保持), 结果芯片的复杂程度大为降低, 因此性价比极高。

ADC 由 $\pm 12\text{ V}$ 电源二次稳压产生的专用 $\pm 5\text{ V}$ 电源供电; ADC 的上下限参考电压由 $+2.5\text{ V}$ 参考源通过高稳定低噪声运放产生 ($+3.6\text{ V}/+1.6\text{ V}$); 信号的输入通过高速宽带低噪声运放进行电平搬移后得到(电压变化范围控制在 $+1.6\sim+3.6\text{ V}$ 之间)。

ADC 的采样时钟 CLK 由 DSP 的定时器输出 TOUT(脉宽为 CLKOUT1 周期的脉冲)二分频得到, 因此采样速率可调整。

虽然 ADC 具有三态输出能力, 但由于切换速度过慢, 使用不便, 因此由 DSP 进行读控制 ($\overline{OEad}$), 通过高速三态门输入到 DSP 中。这种做法也有利于把 DSP 的数字噪声尽可能地阻隔在 ADC 部件之外。必须注意的是, 读数操作必须和时钟保持同步, 这要靠编程来保证。

AD 公司的 AD876 和 TI 公司的 TLC876 功能和管脚完全兼容, 可以互换。但必须注意的是二者的结构不完全相同, 其电参数(特别是输入阻抗)有较大的差距。

实验板适合视频信号输入, 对一般的交流信号具有限幅/钳位作用。

1.2.4 高速 D/A 单元

F206EVM 的高速 D/A 单元见电路板上的 DAC LAB 部分。基于和 ADC 一样的原因(把 DSP 的数字噪声尽可能地阻隔在 DAC 部件之外), 通过高速三态门将 DSP 中的数据锁存到 DAC 中。DAC 采用高速电流型芯片 THS5651, 电流输出由高速宽带低噪声运放转换成电压输出。由于功耗较低, DAC 单元直接使用 ADC 的 $\pm 5\text{ V}$ 电源。

DAC 可用于通信中的数字调制, 也可做一般的信号发生器。

1.2.5 语音处理单元

F206EVM 的语音处理单元见电路板上的 AIC LAB 部分。AIC 采用带有同步缓冲口的 16 位芯片 TLV320AIC10(语音编解码芯片), 最高采样频率为 22 kHz , 有硬件滤波、话筒输入、扬声器输出等功能。AIC 也可作为低速 A/D、D/A 转换器使用。

TLV320AIC10 使用过采样(Over Sampling)的 $\Sigma-\Delta$ 技术提供从数字/模拟(D/A)和模拟/数字(A/D)的高分辨率、低速信号变换。该器件包括两个串行的同步转换通道(用于各自的数据方向): 在 DAC 之前有一个内插滤波器(Interpolation Filter), ADC 之后有一

个抽取滤波器(Decimation Filter)。 $\Sigma - \Delta$ 结构在低系统速度和低价格下产生高分辨率的 A/D 和 D/A 转换。

该器件的选项和电路结构可通过串行接口进行编程,其选项包括复位、掉电、通信协议、串行时钟率、信号采样率、增益控制及测试方式等。如 TLV320AIC10 提供 5 V 电源,利用运放将单端输入转换为差分输入到 TLV320AIC10 中。F206EVM 就是利用此原理工作的,其特点如下:

- ◇ 单 3~5.5 V 模拟/数字电源供电。

- ◇ 工作模式下最大功耗: 100 mW; 在 3.3 V 工作电压、8 KSPS 采样率下,典型的功耗为 39 mW。

- ◇ 硬件掉电(Power-Down)方式下功耗: 0.5 mW,此时采样率为 8 KSPS。

- ◇ 通用 16 位信号处理。

- ◇ 最大输出转换率: 片内 FIR 滤波器启用时为 22 KSPS; FIR 滤波器不用时为 88 KSPS。

- ◇ 2 的补码数据格式。

- ◇ 全部器件为差分结构。

- ◇ ADC 为 128 倍过采样, DAC 也为 128 倍过采样(内部)。

- ◇ 串行接口。

- ◇ 当二次通信(Secondary Communication)时, ALTIN 端提供数据监视。

- ◇ 系统测试方式, 数字反馈(Digital Loopback)测试和模拟反馈(Analog Loopback)测试。

- ◇ 多种转换速率可选, 如 $MCLK/(128 \times N)$ 或 $MCLK/(512 \times N)$ 。

- ◇ 可以配置成主机或从机方式。

- ◇ 具有自动级联检测与级联编程功能, 支持最多 8 片的级联。

- ◇ 支持 MIC 和 LINE IN 两种输入方式(二选一), 且对输入和输出都具有可编程增益控制(PGA)。

- ◇ 提供 600 Ω 的输出驱动能力。

TLV320AIC10 单元的时钟由 DSP 的 CLKOUT1 主时钟通过一个 D 触发器(U106B)二分频得到(Mclk), 频率为 10 MHz。

话筒输入直接接 TLV320AIC10 的副输入端(差分输入), 线路输入通过 RCA(Radio Corporation of America)接头将模拟信号输入, 再经过运放处理成差分信号后加入到 TLV320AIC10 的主输入端(差分输入), 由程序选择这两个通道的使用。RCA 接头就是通常所说的莲花头, 利用 RCA 线缆传输模拟信号是目前最普遍的音频连接方式。每一根 RCA 线缆负责传输一个声道的音频信号, 输出端通过一个音频功率放大器后输出到喇叭发声。

TLV320AIC10 为串行口 SPI 连接模式, 与 DSP 的同步串行口 SSP 对接后完成数据的输入/输出和控制命令的加载。硬件滤波则由程序选择其功能。

1.2.6 异步串行口单元

F206EVM 的异步串行口单元见电路板上的 UART LAB 部分。异步串行口由

MAX232A 进行电平转换,实现 UART 的 TTL 电平到 RS232 电平的转换。这个 RS232 接口不是标准的异步串行口,它只有 RXD 和 TXD 信号。

1.2.7 DSP 总线外扩单元

F206EVM 的 DSP 总线外扩单元见电路板上的 EXTEND PORT 部分。F206EVM 提供了外部扩展总线的能力,地址线通过接插件 JP100 连接,数据线通过接插件 JP101 连接,在 F206EVM 和片外总线间加入了缓冲器 74F245,增加了驱动能力,并对 F206EVM 起到隔离作用。

当地址总线 A15=1 时访问外部扩展总线。

通过接插件 JP100 的 2 脚可将板外的中断源和 DSP 的 $\overline{\text{INT3}}$ * 引脚相连(*需将跳线 J101 的 7、8 脚短接)。外部中断源也可以通过板上跳线 J100 和 DSP 的中断引脚 NMI 、 $\overline{\text{Hold/INT1}}$ 、 $\overline{\text{INT2}}$ 相连,每次只能连接外部的一个中断源。通过跳线 J101 选择外部中断源和 DSP 的某一个引脚相连。评估板也将 DSP 的 $\overline{\text{PS}}$ 、 $\overline{\text{DS}}$ 、 $\overline{\text{IS}}$ 、 $\text{R}/\overline{\text{W}}$ 、 $\overline{\text{STRB}}$ 、 $\overline{\text{RD}}$ 、 $\overline{\text{WE}}$ 、 $\overline{\text{BR}}$ 等外部寻址空间使用的信号连接到接插件 JP100 上,以方便控制板外扩展存储器。通过接插件 JP100 也可将 F206 的多处理器控制信号(见表 1-2)与板外系统连接。

表 1-2 多处理器控制信号

DSP 管脚	XF	$\overline{\text{BIO}}$	$\overline{\text{BR}}$	$\overline{\text{HOLDA}}$
JP100 管脚	4	6	8	20

小贴士

当使用存储器映射寄存器 GREG(地址 DS@0005h)设置全局数据存储器后,指令访问到设置的板外全局数据存储器时 $\overline{\text{BR}}=0$,这段板外扩展存储器作为全局存储器;当没有访问到有 GREG 设置的存储器地址范围时,访问的是板外扩展的局部数据存储器。

1.2.8 电源稳压单元

F206EVM 的电源稳压单元见电路板上的 POWER 部分,在此提供了板上所需的各种电源。+12 V 电源通过一个整流二极管输入,避免电源接反造成损坏。这个 +12 V 直接作为高速 ADC 的一路电源输入;由一个开关电源 LM2576S-12 接成电压反转模式,产生 -12 V 电源,作为高速 ADC 的另一路电源输入。另外由一个开关电源 LM2576S-5 接成降压模式,产生 +5 V 电源,作为全机电源。

注意

电压反转的负电源功率要求较小,使用信号电感作为电源电感。在异常情况下负载突然加重时可能导致该电感(L705)的击穿,此时必须更换新电感才能正常工作。

1.3 用户开关和指示灯

用户开关和指示灯示意图如图 1-4 所示。