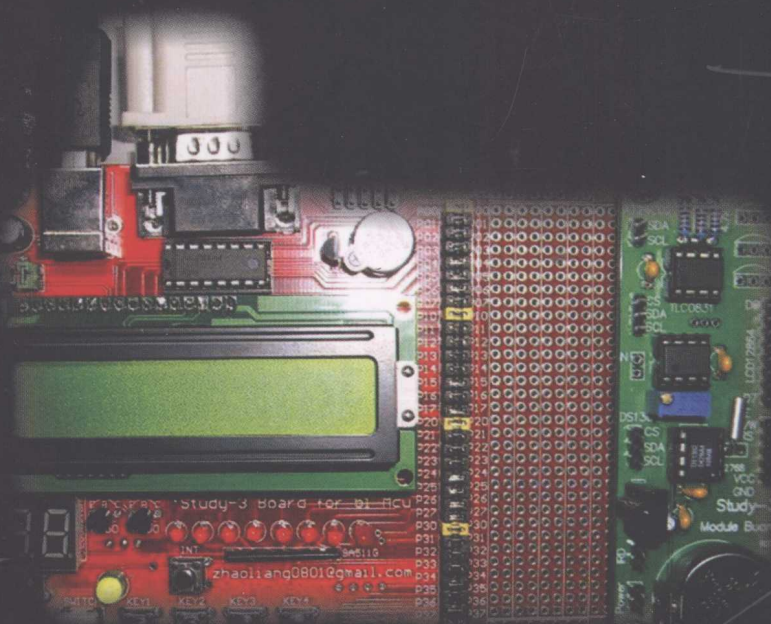


单片机开发基础 与经典设计实例

王秋爽 曾昭龙等编著



TP368.1/409

2008

单片机开发基础与 经典设计实例

王秋爽 曾昭龙 等编著

机械工业出版社

随着微电子技术的高速发展,单片机在国民经济的各个领域得到了广泛的应用。目前大部分工科院校都开设了单片机课程,另外,对于许多科技人员、研发人员和专业技术人员来说,掌握单片机是十分必要的。本书以 80C51 单片机为主,同时兼顾了 PIC、Motorola、MSP 和凌阳等型号单片机。本书既着重单片机的基本知识、功能原理的深入阐述,又理论联系实际,详细剖析各种实际应用的设计实例。

本书既可以作为广大从事电子、计算机、控制等行业的研发工程师以及工程技术人员的参考书或自学教材,也可以作为高等学校单片机接口技术、微机原理等课程配套的参考书或实验教程。

图书在版编目(CIP)数据

单片机开发基础与经典设计实例/王秋爽等编著. —北京:机械工业出版社, 2008.1

ISBN 978-7-111-23081-6

I. 单… II. 王… III. 单片微型计算机 IV. TP368.1

中国版本图书馆 CIP 数据核字(2007)第 194961 号

机械工业出版社(北京市百万庄大街 22 号 邮政编码 100037)

责任编辑:张俊红 版式设计:冉晓华 责任校对:李 婷

封面设计:陈 沛 责任印制:李 妍

保定市中国画美凯印刷有限公司印刷

2008 年 3 月第 1 版第 1 次印刷

184mm×260mm·22 印张·544 千字

0001—4000 册

标准书号:ISBN 978-7-111-23081-6

定价:40.00 元

凡购本书,如有缺页、倒页、脱页,由本社发行部调换

销售服务热线电话:(010) 68326294

购书热线电话:(010) 88379639 88379641 88379643

编辑热线电话:(010) 88379764

封面无防伪标均为盗版

前 言

20 世纪跨越了三个“电”的时代，即电气时代、电子时代和现已进入的“电脑时代”。单片机作为微型计算机一个重要的分支，已经在国内外获得了广泛应用，人们对单片机的功用范围也提出了更高的要求。随着微电子技术、系统集成技术和电子技术的飞速发展，一大批新颖、独特、高集成度、高性价比的单片机竞相问世。单片机的使用领域已经深入到智能仪表、实时工控、通信设备、导航系统、家用电器等工业、农业、国防、教育等各个方面。随着单片机技术的迅猛发展和应用领域不断扩大，掌握和应用最新的单片机技术已经成为科研工作者的当务之急。可见，掌握单片机的基础知识和设计开发是十分必要的。

本书以 80C51 单片机为主，同时兼顾了 PIC、Motorola、MSP 和凌阳等公司单片机；既着重单片机的基本知识、功能原理的深入阐述，又理论联系实际，详细剖析各种应用的设计实例。

本书分为两篇：上篇为基础篇，以 80C51 系列单片机为主体详细讲述了单片机的结构和原理、指令系统、中断系统与定时器/计数器、输入和输出、存储器及 I/O 接口扩展、典型接口器件以及单片机应用系统设计，帮助读者迅速熟悉单片机设计的必要背景知识；下篇为大型实例篇，通过 10 个不同型号单片机的典型应用实例，详细介绍了单片机的数据采集、控制系统、超声测距、液晶显示、智能电话等应用系统的研制过程、应用系统的开发、开发系统组成。这对初学者进一步系统掌握单片机应用系统的设计思想及培养解决实际生产应用技术问题具有重要的引导作用。

本书主要通过典型实例的形式，由浅入深、以系统设计为主线，做到了软件、硬件的结合，详细介绍了不同系列单片机应用系统开发的流程、方法、技巧和设计思想。本书语言流畅，讲解详细，对每一个系统设计中的难点结合实际的设计经验进行了详细的介绍。各章之间保持相对的独立性，读者既可通读全书，亦可选读部分章节的内容。本书的实例部分采用汇编语言，部分采用 C 语言实现，可以帮助读者掌握这两种语言的编程应用技巧，让已有 8051 汇编语言编程经验的读者进一步学习单片机高级语言编程。各实例中的程序，有的只是一个基本框架，有的则是某个具体模块，读者学习吸收后完全可以做到举一反三，以实现自己的更为完整、具体的系统应用。

全书基础详实，实例典型，讲述清楚，汇集了作者多年来单片机应用开发的经验和研究心得。这些实例都具有代表性和广泛性，每个实例都有具体的硬件电路和软件程序设计，并且基本上每一章后面都给出了具体的程序代码，读者只要稍加修改，就可以借鉴应用到自己的设计中去。本书适合作高等院校学生课程设计、毕业设计及电子设计竞赛教学辅导用书，也可作单片机设计应用开发人员参考用书。

本书主要由王秋爽和曾昭龙编写，参与部分编写工作的人员还有罗春辉、彭建文、刘铮、刘海、郝志会、苏建川、郑帅、袁淑玲、张卫国、权小周、阎发强、薛建芳、赵浩平、杜平、王宇龙、刘磊、赵海波、郑涛、田雪、林丽君、王涛、陈智强、丁海波、尹斯星、贾建收和张玲等。另外，作者在编写本书的过程中参考和借鉴了不少专家、学者和单片机爱好

者的著作、学术论文、交流讨论文章和经验总结等，在此对他们表示最诚挚的谢意！

需要说明的是，为了保持部分电路的原样，书中有些图形和文字符号并没有按国家标准做统一处理，这点请广大读者引起注意。同时，由于有些论文文章和经验总结等出处已不可查证，因而未能在参考文献中列出，这里对这些专家、学者和单片机爱好者再一次表示谢意！

本书既可以作为广大从事电子、计算机、控制等行业的研发工程师以及工程技术人员的参考书或自学教材，也可以作为高等学校单片机接口技术、微机原理等课程配套的参考书或实验教程。

由于时间仓促，加之作者水平有限，书中难免存在错误或不足之处，恳请广大读者批评指正，E-mail: buptzjh@163.com。

作 者

2008 年 1 月

目 录

前言

上篇 基 础 篇

第 1 章 MCS-51 单片机的硬件组成	1	2.3 并行口和串行口通信	36
1.1 单片机的硬件结构	1	2.3.1 并行接口	36
1.1.1 MCS-51 单片机的组成和内部结构	1	2.3.2 串行通信基础知识	36
1.1.2 CPU 的结构	1	2.3.3 串行接口	38
1.2 MCS-51 单片机的引脚	3	2.3.4 串行口波特率	44
1.3 MCS-51 单片机的存储器	7	2.3.5 串行口的扩展	44
1.3.1 程序存储器	7	第 3 章 80C51 单片机指令和程序设计	48
1.3.2 内部数据存储器	8	3.1 单片机指令系统概述	48
1.3.3 特殊功能寄存器	9	3.1.1 寻址方式	48
1.3.4 位地址空间	12	3.1.2 MCS-51 系列单片机指令系统	50
1.3.5 外部数据存储器	12	3.2 80C51 单片机的 C 语言设计	56
1.4 存储器的数据操作	13	3.2.1 80C51 的标识符和关键字	56
1.5 MCS-51 单片机的时钟和时序	13	3.2.2 80C51 编译器能识别的数据类型	57
1.5.1 时钟电路	13	3.2.3 变量的存储种类和存储器类型	58
1.5.2 MCS-51 单片机的时序	14	3.2.4 绝对地址的访问	62
1.6 复位及复位电路	15	3.3 80C51 汇编语言程序设计	64
1.6.1 复位操作	15	3.3.1 汇编语言的特点	64
1.6.2 复位信号及其产生	16	3.3.2 伪指令	64
1.6.3 复位电路	16	3.3.3 汇编语言程序设计举例	65
1.7 单片机的低功耗方式	17	3.4 Keil 80C51 的使用	66
第 2 章 80C51 单片机内部资源	19	第 4 章 单片机外部扩展及应用	
2.1 中断系统	19	(一)	72
2.1.1 概述	19	4.1 外部总线结构与存储器编址	72
2.1.2 80C51 单片机中断系统	20	4.1.1 外部总线结构	72
2.1.3 80C51 中断服务函数	24	4.1.2 外部存储器编址以及地址译码	73
2.2 定时器/计数器	25	4.1.3 常用芯片和器件简介	75
2.2.1 定时器/计数器 0、1 的结构及工作原理	25	4.2 并行 I/O 口的扩展	77
2.2.2 定时器/计数器 0、1 的 4 种工作方式	27	4.2.1 8255 可编程并行 I/O 接口芯片	77
2.2.3 定时器/计数器 0、1 的编程和应用实例	30	4.2.2 8255 芯片与 CPU 的连接	81
2.2.4 定时器/计数器 2	35	4.2.3 8255 应用举例	83
		4.2.4 用 74HC 系列芯片扩展 I/O 接口	84
		第 5 章 单片机外部扩展及应用	
		(二)	86

5.1 Flash 存储器的扩展	86	5.2.2 独立式键盘及其工作原理	90
5.1.1 28SF040A Super Flash 简介	86	5.2.3 行列式键盘及其工作原理	91
5.1.2 89C52 单片机和 28SF040A 的 接口	87	5.3 单片机系统中的显示接口	93
5.2 单片机系统中的键盘接口	89	5.3.1 LED 显示器的结构原理	93
5.2.1 键盘的工作原理	89	5.3.2 LED 静态显示接口	94
		5.3.3 LED 动态显示接口	95

下篇 实 例 篇

第 6 章 基于 80C51 单片机的多通道 磁信号检测分析仪	97	第 8 章 超声波液位传感器设计	135
6.1 预备知识	97	8.1 预备知识	135
6.2 设计要求	98	8.1.1 超声波的分类及性质	135
6.3 硬件设计	99	8.1.2 超声波传感器的测量原理	135
6.3.1 传感器及其消磁电路	99	8.2 设计要求	136
6.3.2 放大滤波电路	100	8.2.1 系统总体设计	136
6.3.3 多通道数据 A/D 转换	101	8.2.2 计时精度	137
6.3.4 A/D 转换器选择与单片机的接口 电路	101	8.3 硬件设计	137
6.4 软件设计	104	8.3.1 发射电路	138
6.4.1 主程序设计	104	8.3.2 接收电路	138
6.4.2 中断服务程序设计	106	8.3.3 模拟信号输出电路	140
6.4.3 数据采集模块	106	8.3.4 数码管显示电路	142
6.4.4 通信模块	107	8.3.5 单片机电路	143
第 7 章 智能电话转接器的单片机 实现	109	8.4 软件设计	144
7.1 预备知识	109	8.4.1 主程序设计	144
7.2 设计要求	110	8.4.2 中断程序设计	145
7.2.1 系统原理	110	8.4.3 子程序设计	146
7.2.2 外电打入工作流程图	110	第 9 章 PIC 单片机实现粉尘净化 控制系统	153
7.3 硬件设计	113	9.1 预备知识	153
7.3.1 中央控制系统	113	9.2 设计要求	153
7.3.2 复位和时钟	116	9.3 系统硬件设计	154
7.3.3 语音输出	117	9.3.1 单片机系统与电源	154
7.3.4 双音频信号识别 (按键识别)	118	9.3.2 压差信号处理	155
7.3.5 自动拨号	118	9.3.3 键盘输入	157
7.3.6 信号音识别	118	9.3.4 液晶显示	157
7.3.7 信号切换	120	9.3.5 PWM 输出	159
7.3.8 液晶显示和定时	121	9.4 系统软件设计	159
7.4 软件设计	123	9.4.1 主程序设计	159
7.4.1 系统的上电复位	123	9.4.2 子程序设计	160
7.4.2 自动拨号信号识别	125	9.4.3 中断程序设计	161
7.4.3 语音录音和播放	130	第 10 章 基于 MSP430 单片机的导航 数据信号测量系统	178
		10.1 预备知识	178

10.2 设计要求	179	13.1.1 模块需求分析	258
10.3 硬件设计	180	13.1.2 PIC18FXX8 单片机概述	258
10.3.1 前端信号处理电路	180	13.1.3 集成开发环境	265
10.3.2 电源电路和复位模块	181	13.2 设计要求	266
10.3.3 A/D 采集模块	182	13.3 硬件部分设计	267
10.3.4 串口通信模块	189	13.3.1 单片机引脚分配	269
10.4 软件设计	195	13.3.2 指示灯安排设计	269
10.4.1 软件开发环境与仿真调试系统	195	13.4 软件设计	269
10.4.2 主控制系统设计	198	13.4.1 算法讨论	270
10.4.3 中断程序设计	198	13.4.2 主程序	270
10.4.4 时钟及低功耗设定	200	13.4.3 中断子程序	271
第 11 章 基于单片机的电动机控制	206	13.4.4 自检程序	272
11.1 预备知识	206	13.4.5 CAN 总线通信协议说明	273
11.2 设计要求	206	13.4.6 程序清单	275
11.2.1 方案论证与比较	206	第 14 章 基于 PIC 单片机的大屏幕	
11.2.2 传动和控制算法	210	液晶显示系统	292
11.2.3 控制算法设计	214	14.1 预备知识	292
11.3 系统调试、数据及测试	218	14.2 设计要求	292
11.4 软件设计	218	14.3 系统硬件设计	292
11.4.1 电动机 A 驱动程序	218	14.3.1 单片机系统与电源	292
11.4.2 电动机 B 驱动程序	221	14.3.2 液晶控制器与液晶屏	293
11.4.3 C52 芯片主控制程序	224	14.3.3 扩展 EEPROM	296
第 12 章 基于 SPCE061A 单片机的		14.3.4 串口通信	296
电话录音系统	235	14.4 系统软件设计	297
12.1 预备知识	235	14.4.1 液晶的驱动	297
12.2 设计要求	235	14.4.2 图片和字符的显示	298
12.2.1 电话录音系统的功能与结构	235	14.4.3 直线和圆的显示	299
12.2.2 设计任务	237	14.4.4 主程序	300
12.2.3 SPCE061A 单片机介绍	237	第 15 章 用单片机控制直流无刷	
12.2.4 SPCE061A 的开发	242	电动机	323
12.3 硬件设计	243	15.1 预备知识	323
12.3.1 来电显示模块	245	15.2 设计要求	323
12.3.2 电话录音模块	248	15.3 硬件设计	323
12.4 软件设计	249	15.3.1 电动机介绍	323
12.4.1 主程序设计	249	15.3.2 驱动器介绍	324
12.4.2 电话录音中断处理程序设计	251	15.3.3 控制电路设计	328
12.4.3 来电解调程序设计	252	15.4 软件设计	337
12.4.4 来电显示程序设计	256	15.4.1 程序流程图	337
第 13 章 基于 PIC 单片机实现的		15.4.2 程序清单	339
药粒计数装置	258	参考文献	344
13.1 预备知识	258		

上篇 基础篇

第 1 章 MCS-51 单片机的硬件组成

1.1 单片机的硬件结构

本章先介绍单片机的硬件结构、复位电路和时钟电路。读者通过本章的学习，要从总体上了解单片机具有哪些功能，为用户提供了哪些资源，以便为合理应用这些资源打下良好的基础。

1.1.1 MCS-51 单片机的组成和内部结构

单片机系列有 51、52 两个系列。MCS-51 系列有 8031、8051、8751 共 3 种机型，它们的指令系统和引脚完全相同，而其差别在于片内有无 ROM 或 EPROM。8031 内部无 ROM，8051 内部有 4KB ROM，8751 内部有 4KB EPROM。MCS-52 系列有 8032、8052、8752 共 3 种机型，52 系列的指令系统及引脚与 51 系列相同，但 52 系列有 3 个 16 位定时器/计数器、6 个中断源，片内有 256 字节的 RAM。8032 内部无 RAM，8052 内部有 8KB ROM，8752 内部有 8KB EPROM。

8051 单片机内部总体结构框图如图 1-1 所示，它主要包含下列硬件资源：中央处理器（CPU）、振荡电路、内部总线、程序存储器和数据存储器、定时器/计数器、I/O 口、串行口和中断系统。

图 1-1 中，各功能部件由内部总线连接在一起。为了进一步说明 8051 的内部结构和工作原理，可将图中硬件功能单元分为 6 个部分（即 CPU、存储器、并行 I/O 端口、中断系统、定时器/计数器、串行通信口）进行介绍。本章介绍 3 部分内容，其他内容将在后面各章分别介绍。

1.1.2 CPU 的结构

CPU 是单片机内部的核心部件。MCS-51 单片机的 CPU 由运算器、控制器以及位处理器（布尔处理机）组成。

1. 运算器

运算器包括算术逻辑单元（ALU）、暂存器 1、暂存器 2、累加器 A、寄存器 B 和 BCD 码调整电路以及程序状态字寄存器（PSW）等。运算器的功能是算术运算、加 1 和减 1 运算、十进制调整、逻辑操作、数据传送，可以对半字节（4 位）、单字节等数据进行操作。例如能完成加、减、乘、除、比较等算术运算和与、或、异或、求补、循环等逻辑操作，操

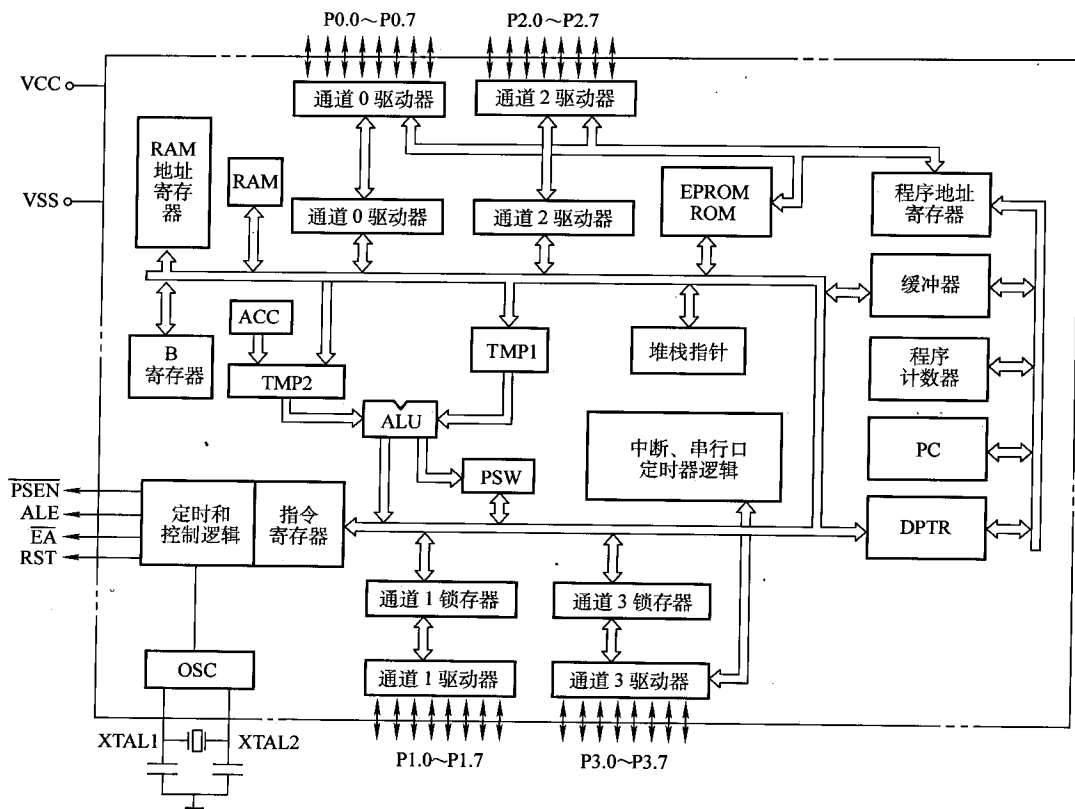


图 1-1 8051 单片机内部总体结构框图

作结果的状态信息送至程序状态寄存器。

2. 控制器

控制器是控制单片机的神经中枢，用来控制各部分的协调工作，协调单片机和外围芯片的工作。

它包括程序计数器 (PC)、指令寄存器 (IR)、指令译码 (ID)、数据指针 (DPTR)、堆栈指针 (SP)、RAM 地址寄存器、时钟发生器、定时控制逻辑等。控制器以主振频率为基准发出 CPU 的控制时序，从程序存储器取出指令，放在指令寄存器寄存，然后对指令进行译码，并通过定时和控制逻辑电路，在规定的时刻发出一定序列的微操作信号，协调 CPU 各部分的工作，以完成指令所规定的操作。其中一些控制信号通过芯片的引脚送到片外，如 ALE、EA、PSEN 等。

3. 位处理器 (布尔处理机)

MCS-51 有一个功能强大的位处理器，它实际上是一个完整的位处理微计算机，它以 PSW 中的进位标志位 C 为其累加器，专门用于处理位操作，有相应的位寻址 RAM 和 I/O 空间。

它设有一些特殊的硬件逻辑，如位处理器的累加器 CY。CPU 能按位操作，有自己的位寻址空间。位处理功能在开关决策、逻辑电路仿真和实时控制方面非常有效。MCS-51 指令系统中有 17 条位操作指令，构成了布尔处理机的指令集。

1.2 MCS-51 单片机的引脚

MCS-51 系列单片机芯片引脚有 3 种类型：40 脚 DIP，44 脚 PLCC 封装；48 脚 DIP，52 脚 PLCC 封装；68 引脚 PLCC 封装。51 系列中各种芯片的引脚是互相兼容的，如 8051、8751 和 8031 均采用 40 引脚双列直插封装 (DIP) 方式。由于受到引脚数目和集成度的限制，部分引脚具有第 2 功能。

8051 引脚逻辑符号及分布如图 1-2 所示，其引脚按功能分为如下 4 组：

1. 电源引脚 VCC 和 GND

1) VCC (40 脚)：电源端，接 +5V 电平。

2) GND (20 脚)：接地端。

2. 时钟电路引脚 XTAL1 和 XTAL2

1) XTAL1 (19 脚)：接外部晶振一端，为内部振荡电路反相放大器的输入端。

2) XTAL2 (18 脚)：外接部晶振另一端，为内部振荡电路反相放大器的输出端，振荡频率就是晶体固有频率。

由这两个引脚加外部晶体和电容构成的时钟电路为 MCS-51 单片机正常工作所必需的时钟信号。

3. 控制信号引脚 RST、ALE、PSEN 和 EA

1) RST (9 脚)：复位信号输入端，高电平有效。当此输入端保持两个机器周期 (24 个时钟振荡周期) 的高电平时，就可以完成复位操作。RST 引脚的第 2 个功能是 V_{pd} ，即备用电源的输入端。当掉电时，可由掉电保护电路将 +5V 电源接入 RST 端，以保护内部 RAM 中的数据。

2) ALE/ $\overline{\text{PROG}}$ (30 脚)：地址锁存允许信号端。CPU 访问外存储器时，ALE 输出信号的下降沿作为 16 位地址信号低 8 位的锁存信号。当 MCS-51 单片机上电正常工作后，即使 CPU 不访问外部存储器，ALE 引脚也不断向外输出频率为 1/6 振荡频率的脉冲信号。访问外部数据存储器时，

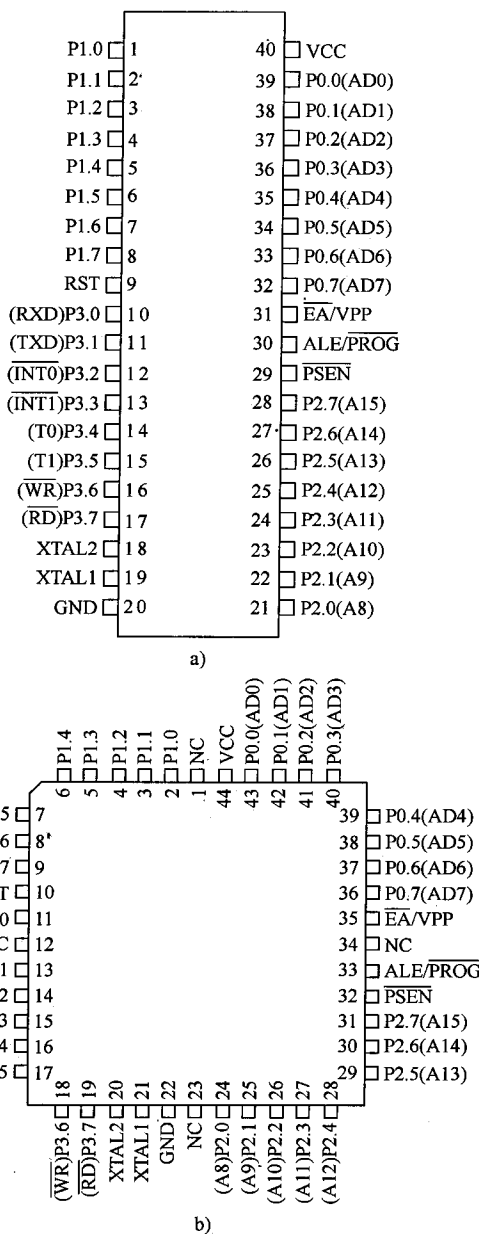


图 1-2 8051 引脚逻辑符号及分布

a) 双列直插式封装 (DIP) 类型引脚

b) PLCC 封装类型引脚

ALE 信号在两个机器周期中只出现一次,即丢失一个脉冲,所以 ALE 信号只能在系统无外部数据存储器时,作为系统中其他外部接口的时钟信号。通过检测有无 ALE 信号,可以判断 CPU 是否工作正常。ALE 端的负载驱动能力为 8 个 LSTTL 负载。此引脚的第 2 个功能 PROG 是对片内带有可编程的 ROM 的单片机编程写入(固化程序)时,作为编程脉冲的输入端。

3) $\overline{\text{PSEN}}$ (29 脚): 程序存储允许输出信号端。在访问片外程序存储器时,此端定时输出负脉冲作为读片外存储器的选通信号。CPU 在从外部 ROM 取指期间, $\overline{\text{PSEN}}$ 信号在每个机器周期(12 个时钟周期)中两次有效。

4) $\overline{\text{EA}}/\text{VPP}$ (31 脚): 外部程序存储器地址允许输入端/固化编程电压输入端。当 $\overline{\text{EA}}$ 引脚接高电平时, CPU 先访问片内程序存储器,并执行内部程序存储器中的指令,然后再访问外部 ROM 的内容。 $\overline{\text{EA}}$ 引脚接低电平(接地)时, CPU 只访问外部 ROM,并执行外部程序存储器中的指令,而不管是否有片内程序存储器。

$\overline{\text{EA}}/\text{VPP}$ 引脚的第 2 个功能 VPP 是有片内 EPROM 的芯片固化编程时,作为编程电压输入端。

4. I/O (输入/输出) 端口 P0、P1、P2 和 P3

1) P0: 双向 I/O 口,既可以作地址/数据总线口,也可以作普通 I/O 口。

2) P1: 准双向 I/O 口,通用 I/O 口。

3) P2: 准双向口,既可以作地址总线口输出地址高 8 位,也可以作普通 I/O 口用。

4) P3: 多用途端口,既可作普通 I/O 口,也可以按每位定义的第 2 功能操作,例如作为读写信号等。

8051 单片机有 4 个 8 位的并行接口 P0、P1、P2、P3,共 32 根 I/O 线。每个口主要由 4 部分构成: 端口锁存器、输入缓冲器、输出驱动器和引至芯片外的端口引脚。它们都是双向通道,每一条 I/O 线都能独立地用作输入或输出,作输出时数据可以锁存,作输入时数据可以缓存。

在访问片外扩展的存储器或外部 I/O 接口芯片时,由 P0 口和 P2 口构成数据和地址总线(低 8 位地址和数据由 P0 口分时传送,高 8 位地址由 P2 口传送),P3 口的一部分作为控制线;在无片外扩展存储器的系统中,这 4 个口均可作为双向的 I/O 端口使用。

但这 4 个通道的功能不完全相同,图 1-3 给出了 4 个通道中各个通道的一位逻辑图。

从图 1-3 中可以看到,P0 口和 P2 口内部各有一个 2 选 1 的选择器,受内部控制信号的控制。图上所示位置则是处在 I/O 口工作方式。4 个接口工作在一般 I/O 方式时,具有以下基本相同的特性:

1) 作为输出口用时,内部带锁存器,故可以直接和外设相连,不必加锁存器。

2) 作为输入口用时,有两种读方式,与此相对应有两种读操作指令,即所谓读锁存器和读引脚。读锁存器实际上并不从外部引脚读入数据,而只是把端口锁存器中的内容读到内部总线,经过某种运算和变换后,再写回到锁存器。属于这类操作的指令很多,如对端口内容取反等。这类指令称为“读-修改-写指令”,读引脚时才真正把外部的数据读入到内部总线。逻辑图中各有两个输入缓冲器, CPU 根据不同的指令,分别发出“读锁存器”或“读引脚”信号给两个不同的输入缓冲器,以完成两种不同的读操作。

执行读引脚指令时读入 I/O 引脚状态,当端口作为输入口使用时,要先将端口锁存器

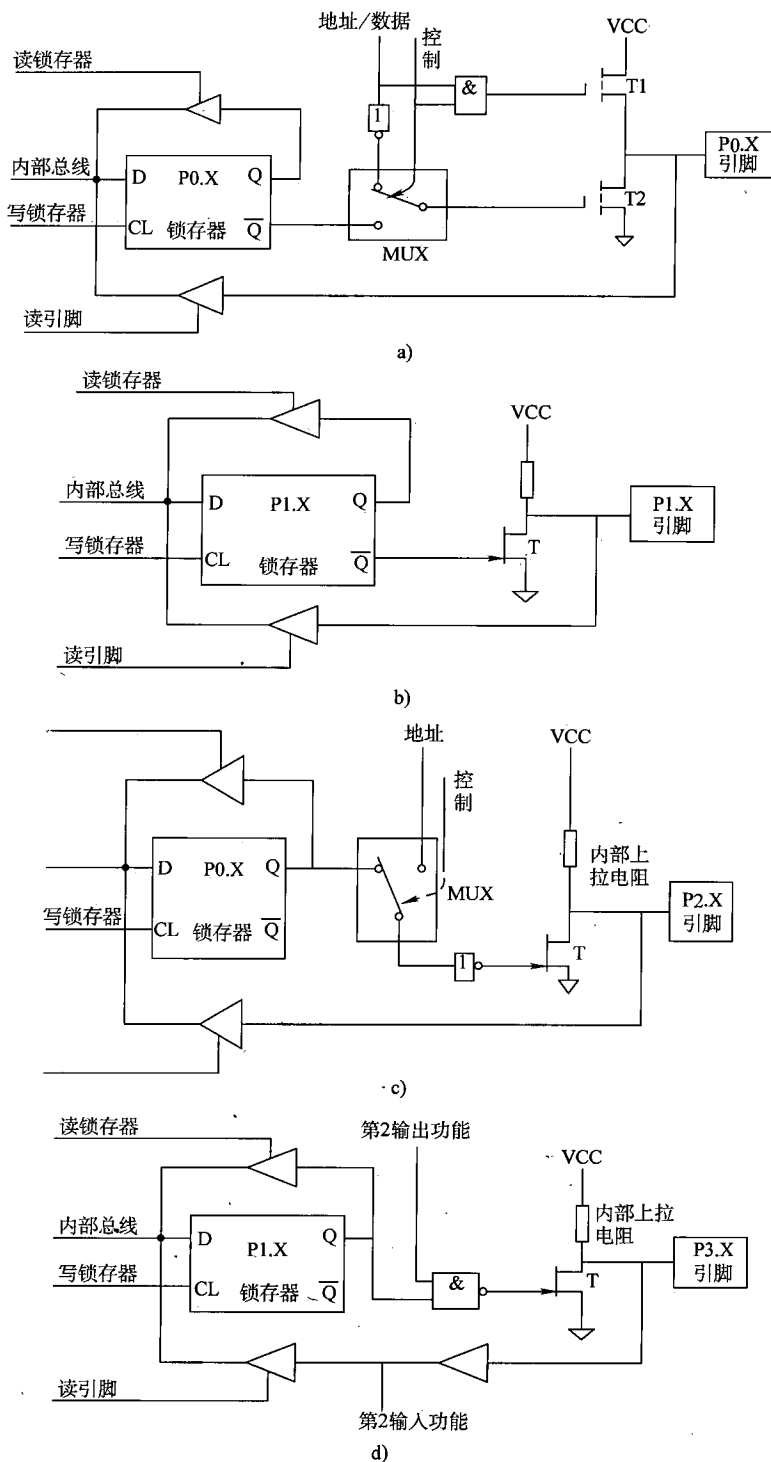


图 1-3 P0~P3 口的内部结构

a) P0口 b) P1口 c) P2口 d) P3口

置“1”，然后再执行读引脚操作，否则就可能读错；端口锁存器的内容为“0”时，加到输出驱动场效应管栅极的信号为“1”，该场效应晶体管就导通，对地呈现低阻抗。这时，即使引脚上输入的是“1”信号，也会因端口的低阻抗而使信号变低，使得外加的“1”信号读入后为“0”。若先执行锁存器置“1”操作，则可以驱动场效应晶体管关断，引脚信号直接加到三态缓冲器上，实现正确的读引脚操作。

P0 口电路中包含一个数据输出锁存器、两个三态数据输入缓冲器、一个数据输出的驱动电路和一个输出控制电路。

P0 口为三态双向口；P1 ~ P3 含内部上拉电阻，只有锁存器置 1 时，方能作为输入口用，故为准双向口。P1 口无第 2 功能，只做 I/O 口用；而 P0、P2 和 P3 除可做一般 I/O 口外，还有第 2 功能。

MCS-51 单片机引脚中没有专门的地址总线 and 数据总线，在外扩存储器和接口时，由 P2 口输出地址总线的高 8 位，由 P0 口输出地址总线的低 8 位，同时对 P0 口采用了总线复用技术，P0 口又兼作 8 位双向数据总线，即由 P0 分时输出低 8 位地址或输入/输出 8 位数据。在不作为总线扩展用时，P0 口和 P2 口可以作为普通 I/O 口使用。

P0 口作为低 8 位地址总线和 8 位数据总线用时，内部控制信号使 MUX 开头倒向上端，从而使地址/数据信号通过输出驱动器输出。当外部存储器读写时，P0 口就用作低 8 位地址总线 and 数据总线用，这时 P0 口是一个真正的双向口。

P2 口还可以作为高 8 位地址总线用，同样通过 MUX 开头的倒换来完成。P2 在外部存储器读写时作为高 8 位地址线用。

P3 口的每一位都有各自的第 2 功能，如表 1-1 所示。4 个端口的负载能力也不相同，P1、P2 和 P3 口都能驱动 4 个 LSTTL 负载，但驱动 MOS 电路时，若作为地址/数据总线线，可以直接驱动；而作为 I/O 口时，需外接上拉电阻，才能驱动 MOS 电路。

表 1-1 P3 口的第 2 功能

口 线	特殊功能	信号名称
P3.0	RXD	串行输入口
P3.1	TXD	串行输出口
P3.2	$\overline{\text{INT0}}$	外部中断 0 输入口
P3.3	$\overline{\text{INT1}}$	外部中断 1 输入口
P3.4	T0	定时器 0 外部输入口
P3.5	T1	定时器 1 外部输入口
P3.6	$\overline{\text{WR}}$	写选通输出口
P3.7	$\overline{\text{RD}}$	读选通输出口

5. P0、P1、P2 与 P3 的功能比较和区别

(1) P0 口

1) 结构：电路中包含一个数据输出锁存器、两个三态数据输入缓冲器、一个数据输出的驱动电路和一个输出控制电路。

2) 功能与驱动能力：P0 口可以作为通用的 I/O 口；P0 口可以作为单片机系统的地址/数据线使用；P0 口可以驱动 8 个标准的 TTL 负载电路；在 P0 口作为通用的 I/O 口时，必须外接上拉电阻。

(2) P1 口

1) 结构: 电路中包含有一个数据输出锁存器、一个三态数据输入缓冲器和一个数据输出的驱动电路。

2) 功能和驱动能力: P1 口只可以作为通用的 I/O 口使用; P1 口可以驱动 4 个标准的 TTL 负载电路; P1 口作为通用的 I/O 口使用时, 在从 I/O 端口读入数据时, 应该首先向相应的 I/O 口内部锁存器写“1”。

例如从 P1 口的低 4 位输入数据:

```
MOV P1, #0FH
```

```
MOV A, P1
```

(3) P2 口

1) 结构: 电路中包含一个数据输出锁存器、一个三态数据输入缓冲器、一个多路转换开关和一个数据输出的驱动电路。

2) 功能和驱动能力: P2 口可以作为通用的 I/O 口使用; P2 口还要作为单片机地址总线的高 8 位使用; P2 口可以驱动 4 个标准的 TTL 负载电路。

(4) P3 口

1) 结构: 电路中包含一个数据输出锁存器、两个三态数据输入缓冲器、一个数据输出的驱动电路和一个输出控制电路。

2) 功能和驱动能力: P3 口可以作为通用的 I/O 口使用; P3 口可以作为单片机系统的第 2 功能的输入和输出; P3 口可以驱动 4 个标准的 TTL 负载电路。

1.3 MCS-51 单片机的存储器

MCS-51 系列单片机存储器结构的主要特点是采用程序存储器和数据存储器寻址空间分开的哈佛结构。对 MCS-51 系列 (8031 除外) 而言, 有 4 个物理上相互独立的存储器空间, 即内、外程序存储器和内、外数据存储器, 如图 1-4 所示。

从用户编程使用的角度来看, 存储器可划分为 3 个逻辑地址空间: 片内外统一编址的 64KB (0000H ~ 0FFFFH) 的程序存储器地址空间; 256B (00H ~ 0FFH) 的内部数据存储器地址空间 (其中 128B 有专用寄存器地址空间, 仅有部分字节是有实际定义的); 64KB (0000H ~ 0FFFFH) 的外部数据存储器地址空间。为了区分不同的存储地址空间, 采用不同的指令来分别访问这 3 个不同的逻辑空间。

下面分别介绍程序存储器和数据存储器的具体配置特点。

1.3.1 程序存储器

程序存储器用于存放程序及表格和常数。MCS-51 系列单片机程序存储器地址指针为 16 位, 且片内、片外 ROM 是统一编址的, 故程序存储器最大容量共计 64KB。

对片内有程序存储器的单片机, 如 8051 和 8751, 通过片外 16 条地址总线可扩充 60KB 的外部程序存储器。当引脚 EA 接高电平时, 则优先使用片内程序存储器, 程序计数器 (PC) 在 0000H ~ 0FFFFH 范围内取指令 (即前 4KB 地址); 当 PC 值 (即指令地址) 超过 0FFFFH 后, CPU 就自动转向片外 ROM 取指令。当引脚 EA 接低电平 (接地) 时, 片内 ROM 不起作用, CPU 只能从片外 ROM/EPROM (地址范围为 0000H ~ 0FFFFH) 中取指

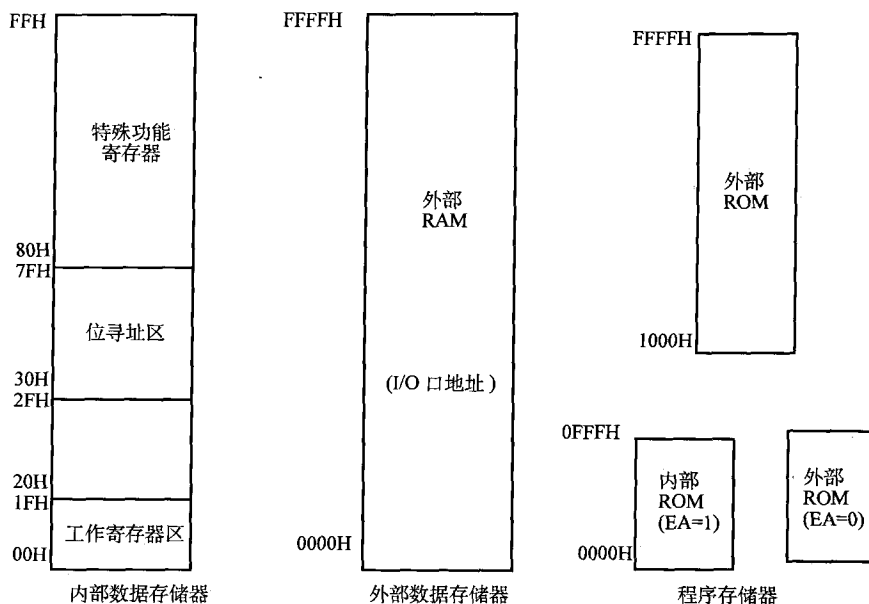


图 1-4 MCS-51 单片机存储器配置图

令。8051 从片内程序存储器和片外程序存储器取指令时速度相同，且使用相同的指令 MOVC 访问片内、外程序存储器。

在程序存储器中，有 6 个特殊地址单元，作为复位和中断服务程序入口地址。其中，0000H 为单片机复位后，PC = 0000H，即程序从 0000H 开始执行指令。一般在该单元存放一条跳转指令，跳转到用户设计的主程序的第一条指令；其余 5 个特殊单元分别对应 5 个中断服务程序的入口地址：0003H 为外部中断 0 入口地址，000BH 为定时器 0 溢出中断入口地址，0013H 为外部中断 1 入口地址，001BH 为定时器 1 溢出中断入口地址，0023H 为串行口中断入口地址。

1.3.2 内部数据存储器

内部数据存储器 00H ~ 7FH 共有 128B，其中 00H ~ 1FH 单元为工作寄存器区，这 32 个连续单元又分成 4 组，每组由 8 个通用工作寄存器（R0 ~ R7）组成，通过对程序状态字（PSW）中 RSI 和 RSO 的设置，可决定选用其中一组工作寄存器。CPU 复位后，总是选中第 0 组工作寄存器。各区工作寄存器地址如表 1-2 所示。

表 1-2 工作寄存器地址表

寄存器	0 区地址	1 区地址	2 区地址	3 区地址
R0	00H	08H	10H	18H
R1	01H	09H	11H	19H
R2	02H	0AH	12H	1AH
R3	03H	0BH	13H	1BH
R4	04H	0CH	14H	1CH
R5	05H	0DH	15H	1DH
R6	06H	0EH	16H	1EH
R7	07H	0FH	17H	1FH

工作寄存器区后的 16B 单元 20H~2FH 为位寻址区,单元的每一位都有自己的位地址号,可用位寻址和字节寻址方式访问该空间,这 128 个位的位地址编号为 00~7FH。

MCS-51 的堆栈区也设在内部数据存储器区, 8 位的堆栈指针 (SP) 原则上可指向内部数据存储器 00H ~ 7FH 中的任意地址单元。堆栈深度最大可达 128B, SP 始终指向栈顶, 堆栈是向上生成的。但为了使用工作寄存器区和位寻址区, 应使 SP 指向 30H 地址以上单元。图 1-5 给出了内部 RAM 的结构。

7FH	用户区
⋮	
30H	
2FH	位寻址区 (位地址 00~7F)
⋮	
20H	
1FH	工作寄存器区 3 (R0~R7)
⋮	工作寄存器区 2 (R0~R7)
⋮	工作寄存器区 1 (R0~R7)
00H	工作寄存器区 0 (R0~R7)

1.3.3 特殊功能寄存器

在 21 个特殊功能寄存器中, 有 11 个特殊功能寄存器具有位寻址能力, 它们的字节地址正好能被 8 整除, 其位地址分布如表 1-3 所示。

表 1-3 特殊功能寄存器分布

F8								
F0	B							
E8								
E0	A							
D8								
D0	PSW							
C8								
C0								C7
B8	IP							BF
B0	P3							B7
A8	IE							AF
A0	P2							A7
98	SCON	SBUF						9F
90	P1							97
88	TCON	TMOD	TL0	TL1	TH0	TH1		8F
80	P0	SP	DPL	DPH			PCON	87

地址