



教育部
高等职业教育示范专业规划教材
(电气工程及其自动化类专业)

数字电子技术

主编 卢庆林



教育部高等职业教育示范专业规划教材
(电气工程及自动化类专业)

数字电子技术

主 编 卢庆林
副主编 邱丽芳 王翠兰
参 编 王光福 王 芳
主 审 周良权



机械工业出版社

本书是在高职教育教学改革与实践基础上,结合多年教学、科研和生产实践经验编写而成的。以培养综合应用能力为主,适当降低理论深度,围绕需求精选内容,列举了大量应用范例,便于教学。

主要内容有:数字逻辑基础、逻辑门电路、组合逻辑电路分析与设计、触发器及其应用、时序逻辑电路、脉冲信号的产生与整形、数/模和模/数转换电路以及半导体存储器等。

本书内容简洁,深入浅出,注重实用,兼顾课堂教学和自学要求,条理清晰,通俗易懂。为方便教学,每章后附有小结和思考题与练习题。

为方便教师授课,本书特备有免费电子教案,有需要者可与责任编辑联系。

本书可作为高等职业院校电子、通信、计算机以及电气自动化类专业“数字电子技术”课程的教材,也可供从事电子技术方面的工程技术人员与广大电子技术爱好者参考。

图书在版编目(CIP)数据

数字电子技术/卢庆林主编. —北京:机械工业出版社, 2005.7

教育部高等职业教育示范专业规划教材. 电气工程及自动化类专业

ISBN 7-111-16591-8

I. 数... II. 卢... III. 数字电路-电子技术-高等学校:技术学校-教材 IV. TN79

中国版本图书馆 CIP 数据核字(2005)第 050909 号

机械工业出版社(北京市百万庄大街 22 号 邮政编码 100037)

责任编辑:于宁 版式设计:张世琴 责任校对:王欣

封面设计:鞠杨 责任印制:陶湛

北京铭成印刷有限公司印刷·新华书店北京发行所发行

2005 年 7 月第 1 版第 1 次印刷

787mm × 1092mm 1/16 · 10.25 印张 · 248 千字

定价:16.00 元

凡购本书,如有缺页、倒页、脱页,由本社发行部调换

本社购书热线电话(010)68326294

封面无防伪标均为盗版

前 言

高等职业技术学院的培养目标有着鲜明的职业技术教育特色,其教育教学目标不同于普通高校的本科教育,也有别于普通高校的专科教育。实践证明,高等职业院校各种专业教学目标必须面向各种职业岗位群。为此,职业能力对于培养对象是至关重要的。本教材从以下几个方面突出高职特色。

(1) 贯彻从高职教育的实际出发,以培养综合能力为主线,适当降低理论深度,加强应用的教材改革思想。

1) 着眼于职业岗位群需要,以岗位和后续专业课需要为依据精选内容。

2) 注意数字电子技术综合应用能力的培养,对基本方法和基本技能力求完整、明确、实用。对数字电路的一些基本概念、基本方法,如数制的转换、逻辑函数化简、组合逻辑电路的分析和设计、触发器及应用、集成计数器的电路连接方法及典型集成电路的应用等内容的介绍力求清楚准确,做到学用结合。

3) 突出常用集成电路功能及使用方法的介绍,减少对其内部电路的讲解和讨论。

(2) 以实际应用为出发点,不苛求理论上的系统性和完整性。

(3) 本教材注意在论述上深入浅出,对数字电子技术的基本概念、基本理论和基本方法不降低要求;对那些陈旧的、实际应用价值不大的、不适合在职业教育层次展开的问题予以忽略,降低教学难度。

(4) 在内容讲解上力求通俗易懂,应用实例丰富并与实际应用结合紧密,兼顾课堂教学和自学要求,便于学生掌握和仿效。为方便教学,每章后附有小结和思考题与练习题,便于复习和总结。习题难度适中,有针对性。

教材的主要内容包括:数字逻辑基础、逻辑门电路、组合逻辑电路分析与设计、触发器及其应用、时序逻辑电路、脉冲信号的产生与整形、数/模和模/数转换电路以及半导体存储器等。教材教学学时可在60学时左右的范围内灵活安排。为方便教师授课,本书特备有免费电子教案,有需要者可与责任编辑联系,电话:010-88379758。

本教材由卢庆林任主编,邱丽芳、王翠兰任副主编。其中第一、二章由王翠兰编写,第三章由王光福编写,第五章由王芳编写,第七、八章由邱丽芳编写,第四、六章由卢庆林编写并负责全书的组织、修改和定稿工作。

本教材由上海理工大学周良权教授主审,周教授对全部书稿进行了认真审阅,并提出了许多宝贵建议和修改意见,在此表示衷心感谢。

由于编者水平有限,书中难免有不妥甚至错误之处,恳请读者批评指正。

编者

目 录

| | | | |
|--------------------|----|---------------------|----|
| 前言 | | 第三章 组合逻辑电路分析与设计 | 50 |
| 第一章 数字逻辑基础 | 1 | 第一节 组合逻辑电路分析方法 | 50 |
| 第一节 概述 | 1 | 一、组合逻辑电路的特点 | 50 |
| 一、数字信号与数字电路 | 1 | 二、组合逻辑电路的分析方法 | 50 |
| 二、数字电路的特点与分类 | 1 | 三、组合逻辑电路的设计方法 | 51 |
| 第二节 数制及码制 | 2 | 第二节 常用组合集成电路 | 53 |
| 一、数制及其转换 | 2 | 一、全加器 | 53 |
| 二、几种常用编码 | 4 | 二、编码器 | 55 |
| 第三节 逻辑代数基础 | 5 | 三、译码器 | 57 |
| 一、基本概念及基本逻辑运算 | 5 | 四、数值比较器 | 61 |
| 二、逻辑函数及其表示方法 | 8 | 五、数据选择器 | 62 |
| 三、逻辑代数的基本公式、定律和规则 | 9 | 第三节 常用组合集成电路应用 | 64 |
| 第四节 逻辑函数的化简与变换 | 11 | 一、译码器的应用 | 64 |
| 一、公式法化简 | 11 | 二、四位全加器的应用 | 65 |
| 二、卡诺图化简法 | 13 | 三、数据选择器的应用 | 65 |
| 本章小结 | 19 | 第四节 组合逻辑电路中的竞争与冒险现象 | 66 |
| 思考题与练习题 | 19 | 一、竞争与冒险 | 66 |
| 第二章 逻辑门电路 | 21 | 二、竞争与冒险的识别 | 66 |
| 第一节 分立元件门电路 | 21 | 三、消除竞争冒险的方法 | 67 |
| 一、二极管、三极管的开关特性 | 21 | 本章小结 | 67 |
| 二、三种基本门电路 | 24 | 思考题与练习题 | 68 |
| 三、常用复合门电路 | 25 | 第四章 触发器及其应用 | 70 |
| 第二节 TTL集成门电路 | 26 | 第一节 概述 | 70 |
| 一、TTL与非门 | 26 | 第二节 基本RS触发器 | 70 |
| 二、TTL与非门的外特性及主要参数 | 29 | 一、电路组成 | 70 |
| 三、TTL数字集成电路系列 | 32 | 二、功能分析 | 70 |
| 四、TTL门电路的其他类型 | 34 | 三、集成RS触发器 | 73 |
| 五、TTL集成门电路的使用注意事项 | 36 | 四、应用举例 | 73 |
| 六、集成逻辑门电路应用举例 | 38 | 第三节 同步触发器 | 74 |
| 第三节 CMOS集成门电路 | 39 | 一、同步RS触发器 | 74 |
| 一、CMOS反相器 | 39 | 二、同步JK触发器 | 75 |
| 二、其他类型的CMOS逻辑门 | 40 | 第四节 边沿触发器 | 77 |
| 三、CMOS集成逻辑门的使用注意事项 | 42 | 一、边沿JK触发器 | 77 |
| 四、TTL电路和CMOS电路的接口 | 43 | 二、T和T'触发器 | 79 |
| 本章小结 | 45 | 三、维持阻塞D触发器 | 79 |
| 思考题与练习题 | 45 | 四、触发器应用举例 | 82 |

| | | | |
|-----------------------------|------------|------------------------------|------------|
| 第五节 触发器的相互转换 | 83 | 第四节 多谐振荡器 | 121 |
| 一、JK 触发器转换为 D、T 触发器 | 83 | 一、555 定时器构成的多谐振荡器 | 121 |
| 二、D 触发器转换为 JK、T 触发器 | 83 | 二、TTL 与非门构成的多谐振荡器 | 123 |
| 本章小结 | 83 | 三、石英晶体多谐振荡器 | 124 |
| 思考题与练习题 | 84 | 本章小结 | 124 |
| 第五章 时序逻辑电路 | 87 | 思考题与练习题 | 125 |
| 第一节 时序逻辑电路的一般分析方法 | 87 | 第七章 数/模(D/A)和模/数(A/D) | |
| 一、时序逻辑电路的特点 | 87 | 转换电路 | 127 |
| 二、时序电路的分析方法与步骤 | 87 | 第一节 数/模转换器(DAC) | 127 |
| 三、时序逻辑电路分析实例 | 88 | 一、数/模转换器的基本概念 | 127 |
| 第二节 寄存器 | 91 | 二、权电阻网络 D/A 转换器 | 127 |
| 一、寄存器的功能和分类 | 91 | 三、R—2R 倒 T 形电阻网络 D/A | |
| 二、数码寄存器 | 91 | 转换器 | 129 |
| 三、移位寄存器 | 92 | 四、D/A 转换器的主要技术指标 | 130 |
| 第三节 计数器 | 94 | 五、集成 DAC 及应用 | 130 |
| 一、计数器的功能和分类 | 94 | 第二节 模/数转换器(ADC) | 133 |
| 二、二进制计数器 | 94 | 一、ADC 的基本概念 | 133 |
| 三、十进制计数器 | 97 | 二、逐次逼近型 ADC | 135 |
| 四、N 进制计数器 | 98 | 三、双积分型 ADC | 137 |
| 五、常用中规模集成计数器应用 | 99 | 四、ADC 的主要技术指标 | 139 |
| 六、顺序脉冲发生器 | 105 | 五、集成 ADC | 139 |
| 本章小结 | 108 | 本章小结 | 140 |
| 思考题与练习题 | 109 | 思考题与练习题 | 141 |
| 第六章 脉冲信号的产生与整形 | 111 | 第八章 半导体存储器 | 142 |
| 第一节 集成 555 定时器 | 111 | 第一节 概述 | 142 |
| 一、电路组成 | 111 | 第二节 只读存储器(ROM) | 142 |
| 二、工作原理 | 112 | 一、固定 ROM 的结构和工作原理 | 142 |
| 第二节 施密特触发器 | 112 | 二、可编程只读存储器(PROM) | 144 |
| 一、CMOS 与非门组成的施密特 | | 三、可擦除可编程只读存储 | |
| 触发器 | 113 | 器(EPROM) | 144 |
| 二、施密特触发器的回差特性 | 113 | 四、只读存储器的应用 | 145 |
| 三、用 555 定时器构成施密特触发器 | 114 | 第三节 随机存取存储器(RAM) | 148 |
| 四、施密特触发器应用 | 115 | 一、RAM 的基本结构和工作原理 | 148 |
| 第三节 单稳态触发器 | 116 | 二、RAM 的存储单元 | 148 |
| 一、微分型单稳态触发器 | 116 | 三、RAM 存储器容量的扩展 | 151 |
| 二、积分型单稳态触发器 | 117 | 本章小结 | 154 |
| 三、集成单稳态触发器 | 117 | 思考题与练习题 | 155 |
| 四、用 555 定时器构成单稳态触发器 | 118 | 参考文献 | 156 |
| 五、单稳态触发器的应用 | 119 | | |

第一章 数字逻辑基础

本章主要介绍在分析数字电路时所涉及到的一些基础知识,包括数字电路中所使用的二进制、十六进制数以及编码的概念和相互转换方法,较详细地介绍数字电路的重要分析工具——逻辑代数。

第一节 概 述

一、数字信号与数字电路

在模拟电子技术中,被传递、加工和处理的信号是模拟信号,这类信号的特点是在时间和幅度上都是连续变化的,如广播电视中传送的各种语音信号和图像信号,如图 1-1a 所示。用于传递、加工和处理模拟信号的电路称作模拟电路。

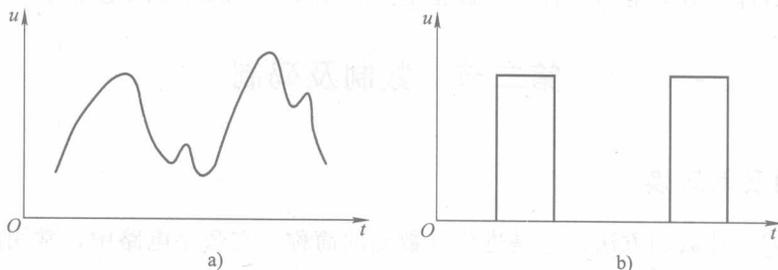


图 1-1 模拟信号和数字信号

a) 模拟信号 b) 数字信号

在数字电子技术中,被传递、加工和处理的信号是数字信号,这类信号的特点是在时间和幅度上都是断续变化的,这类信号只在某些特定时间内出现,如图 1-1b 所示。用于传递、加工和处理数字信号的电路,称作数字电路。

二、数字电路的特点与分类

1. 数字电路的特点

数字电路主要研究输出和输入信号之间的对应逻辑关系,其分析的主要工具是逻辑代数。因此数字电路又称作逻辑电路。与模拟电路相比,数字电路主要有如下特点。

1) 便于高度集成化。由于数字电路采用二进制代码,一个事物凡具有两个对立状态并可构成电路,都可用 0 和 1 来表示这两个状态,因此基本单元电路的结构简单,允许电路参数有较大的离散性,有利于将众多的基本单元电路集成在同一硅片上进行批量生产。

2) 工作可靠性高、抗干扰能力强。数字信号用 1 和 0 来表示信号的有和无,数字电路辨别信号的有和无是很容易做到的,从而大大提高了电路的工作可靠性。同时,数字信号不

易受到噪声干扰。因此,它的抗干扰能力很强。数字信号 1 和 0 除了表示为逻辑状态进行逻辑运算,还可用来表示二进制数符,进行算术运算。

- 3) 数字信息便于长期保存。借助磁盘、光盘等媒体可将数字信息长期保存。
- 4) 数字集成电路产品系列多、通用性强、成本低。
- 5) 保密性好。数字信息容易进行加密处理,不易被窃取。

2. 数字电路的分类

根据电路结构的不同,可分为分立元件电路和集成电路两大类。分立元件电路是将晶体管、电阻、电容等元器件用导线在线路板上连接起来的电路;而集成电路则是将上述元器件和导线通过半导体制造工艺做在一块硅片上而成为一个不可分割的整体电路。集成电路体积小、使用方便,已得到极为广泛的应用。

根据一块半导体芯片上包含元器件的多少,可分为小规模、中规模、大规模和超大规模集成电路。一般认为,包含的元器件在 100 个以内的称为小规模集成电路(简称 SSI);包含 100~1000 个的称为中规模集成电路(简称 MSI);包含 1000~100000 个的称为大规模集成电路(简称 LSI);包含 100000 个以上的称为超大规模集成电路(简称 VLSI)。

根据半导体的导电类型不同,可分为单极型电路和双极型电路。以单极型 MOS 管作为基本器件的数字电路,称为单极型电路,如 NMOS、PMOS、CMOS 集成电路等;以双极型晶体管作为基本器件的数字电路,称为双极型电路,如 TTL、ECL 集成电路等。

第二节 数制及码制

一、数制及其转换

所谓数制就是计数的方法,它是进位计数制的简称。在数字电路中,常用的数制有十进制、二进制、八进制和十六进制等。

1. 十进制

十进制是以 10 为基数的计数体制。在十进制中,每一位有 0、1、2、3、4、5、6、7、8、9 十个数码,它的进位规律是逢十进一,即 $1+9=10$ 。在十进制数中,数码所处的位置不同时,它所代表的数值是不同的,如

$$(246.134)_{10} = 2 \times 10^2 + 4 \times 10^1 + 6 \times 10^0 + 1 \times 10^{-1} + 3 \times 10^{-2} + 4 \times 10^{-3}$$

上式称为十进制数的按权展开式。式中, 10^2 、 10^1 、 10^0 为整数部分百位、十位、个位的权,而 10^{-1} 、 10^{-2} 、 10^{-3} 为小数部分十分位、百分位和千分位的权,它们都是 10 的幂。数码与权的乘积,称为加权系数,因此,十进制数的数值为各位加权系数之和。

2. 二进制、八进制和十六进制

二进制是以 2 为基数的计数体制。在二进制中,每位只有 0 和 1 两个数码,它的进位规律是逢二进一,即 $1+1=10$ 。在二进制数中,各位的权都是 2 的幂,如

$$(1001.01)_2 = 1 \times 2^3 + 0 \times 2^2 + 0 \times 2^1 + 1 \times 2^0 + 0 \times 2^{-1} + 1 \times 2^{-2} = (9.25)_{10}$$

式中,整数部分的权分别为 2^3 、 2^2 、 2^1 、 2^0 ,小数部分的权分别为 2^{-1} 、 2^{-2} 。

八进制是以 8 为基数的计数体制,在八进制中,每位有 0、1、2、3、4、5、6、7 八个数码,它的进位规律是逢八进一,各位的权为 8 的幂。如八进制数 $(437.25)_8$ 可表示为

$$(437.25)_8 = 4 \times 8^2 + 3 \times 8^1 + 7 \times 8^0 + 2 \times 8^{-1} + 5 \times 8^{-2} = (287.328\ 125)_{10}$$

式中, 8^2 、 8^1 、 8^0 、 8^{-1} 、 8^{-2} 分别为八进制数各位的权。

十六进制是以 16 为基数的计数体制, 在十六进制中, 每位有 0、1、2、3、4、5、6、7、8、9、A (10)、B (11)、C (12)、D (13)、E (14)、F (15) 十六个不同的数码, 它的进位规律是逢十六进一, 各位的权为 16 的幂。如十六进制数 $(3BE.C4)_{16}$ 可表示为

$$(3BE.C4)_{16} = 3 \times 16^2 + 11 \times 16^1 + 14 \times 16^0 + 12 \times 16^{-1} + 4 \times 16^{-2} = (958.765\ 625)_{10}$$

式中, 16^2 、 16^1 、 16^0 、 16^{-1} 、 16^{-2} 分别为十六进制数各位的权。表 1-1 中列出了十进制、二进制、八进制、十六进制不同数制的对照关系。

表 1-1 十进制、二进制、八进制、十六进制对照表

| 十进制 | 二进制 | 八进制 | 十六进制 | 十进制 | 二进制 | 八进制 | 十六进制 |
|-----|------|-----|------|-----|------|-----|------|
| 0 | 0000 | 0 | 0 | 8 | 1000 | 10 | 8 |
| 1 | 0001 | 1 | 1 | 9 | 1001 | 11 | 9 |
| 2 | 0010 | 2 | 2 | 10 | 1010 | 12 | A |
| 3 | 0011 | 3 | 3 | 11 | 1011 | 13 | B |
| 4 | 0100 | 4 | 4 | 12 | 1100 | 14 | C |
| 5 | 0101 | 5 | 5 | 13 | 1101 | 15 | D |
| 6 | 0110 | 6 | 6 | 14 | 1110 | 16 | E |
| 7 | 0111 | 7 | 7 | 15 | 1111 | 17 | F |

3. 不同数制间的转换

(1) 非十进制转换为十进制 可以将非十进制数写为按权展开式, 求出各加权系数之和, 就是与其对应的十进制数。

$$\begin{aligned} \text{例 1-1 } (11010.011)_2 &= 1 \times 2^4 + 1 \times 2^3 + 0 \times 2^2 + 1 \times 2^1 + 0 \times 2^0 + 0 \times 2^{-1} + 1 \times 2^{-2} + 1 \times 2^{-3} \\ &= (26.375)_{10} \end{aligned}$$

$$\begin{aligned} \text{例 1-2 } (172.01)_8 &= 1 \times 8^2 + 7 \times 8^1 + 2 \times 8^0 + 0 \times 8^{-1} + 1 \times 8^{-2} \\ &= (122.015\ 625)_{10} \end{aligned}$$

$$\text{例 1-3 } (4C2)_{16} = 4 \times 16^2 + 12 \times 16^1 + 2 \times 16^0 = (1218)_{10}$$

(2) 十进制转换为非十进制 整数部分转换可用“除基取余法”, 即将原十进制数连续除以要转换的计数体制的基数, 每次除完所得余数就作为要转换数的系数(数码)。先得到的余数为转换数的低位, 后得到的为高位, 直到除得的商为 0 为止。这种方法概括起来可说成“除基数, 得余数, 作系数, 从低位, 到高位”。符号 LSB 表示最低位, 符号 MSB 表示最高位。

$$\text{例 1-4 } (26)_{10} = (\quad)_2 = (\quad)_{16}$$

| | | | | | | |
|----|-----|---|---|---|-----|-----|
| 商 | 0 | 1 | 3 | 6 | 13 | 26 |
| 余数 | 1 | 1 | 0 | 1 | 0 | ÷ 2 |
| | ↑ | | | | ↑ | |
| | MSB | | | | LSB | |

上算式中右侧表示原十进制数 26, 欲转换为二进制数, 需将 26 连除 2。左侧上方表示每次除的商, 左侧下方表示每次所得的余数, 从左至右, 先得的余数为二进制数的最低位 LSB, 最后得的余数为二进制数的最高位 MSB。所以 $(26)_{10} = (11010)_2$ 。

同理，欲将 $(26)_{10}$ 转换为十六进制数，将有

| | | | |
|----|---|---|------|
| 商 | 0 | 1 | 26 |
| 余数 | 1 | A | ÷ 16 |

所以， $(26)_{10} = (1A)_{16}$ 。

小数部分转换可采用“乘基取整法”，即将原十进制纯小数乘以要转换的数制的基数，取其积的整数部分作系数，剩余的纯小数部分再乘基数，先得到的整数作数的高位(MSB)，后得到的作低位(LSB)，直到其纯小数部分为0或到一定精度为止。这种方法可概括地说“乘基数，取整数，作系数，从高位，到低位”。

例 1-5 将 $(0.875)_{10}$ 转换为二进制数。

$$\begin{aligned} 0.875 \times 2 &= 1.750 \cdots \cdots 1 && \text{MSB} \\ 0.750 \times 2 &= 1.500 \cdots \cdots 1 \\ 0.500 \times 2 &= 1.000 \cdots \cdots 1 && \text{LSB} \end{aligned}$$

所以， $(0.875)_{10} = (0.111)_2$

(3) 二进制与八进制、十六进制数间的转换 由于八进制的基数 $8 = 2^3$ ，十六进制的基数 $16 = 2^4$ ，故每位八进制数码都可以用3位二进制数来表示，每位十六进制数码都可以用4位二进制数来表示。所以二进制数转换为八进制数的方法是：整数部分从低位开始，每三位二进制数为一组，最后不足三位的，则在高位加0补足三位为止；小数点后的二进制数则从高位开始，每三位二进制数为一组，最后不足三位的，则在低位加0补足三位，然后写出每组对应的八进制数，按顺序排列即为所转换成的八进制数。同理，二进制数转换为十六进制数与上述方法一样，所不同的是每四位为一组。

例

$$(11100101.11101011)_2 = (011\ 100\ 101.111\ 010\ 110)_2 = (345.726)_8$$

$$(10011111011.111011)_2 = (0100\ 1111\ 1011.1110\ 1100)_2 = (4FB.EC)_{16}$$

上述方法是可逆的，将八进制数的每一位写成3位二进制数；十六进制数的每一位写成4位二进制数，左右顺序不变，就能从八进制、十六进制直接转化为二进制。

如

$$(745.361)_8 = (111\ 100\ 101.011\ 110\ 001)_2 = (111100101.011110001)_2$$

$$(3BE5.97D)_{16} = (0011\ 1011\ 1110\ 0101.1001\ 0111\ 1101)_2 = (11101111100101.100101111101)_2$$

二、几种常用编码

码制是指利用二进制代码表示数字或符号的编码方法。十进制数码(0~9)是不能在数字电路中运行的，必须将其转换为二进制数。用二进制码表示十进制码的编码方法称为二进制码，即BCD码。常用BCD码的几种编码方式如表1-2所示。

表 1-2 常用的几种 BCD 码

| BCD码 十进制数码 | 8421 码 | 5421 码 | 2421 码 | 余 3 码 (无权码) | 格雷码 (无权码) |
|---------------|--------|--------|--------|----------------|--------------|
| 0 | 0000 | 0000 | 0000 | 0011 | 0000 |
| 1 | 0001 | 0001 | 0001 | 0100 | 0001 |

| | | (续) | | | | |
|-------|------|--------|--------|--------|----------------|--------------|
| 十进制数码 | BCD码 | 8421 码 | 5421 码 | 2421 码 | 余 3 码 (无权码) | 格雷码 (无权码) |
| 2 | | 0010 | 0010 | 0010 | 0101 | 0011 |
| 3 | | 0011 | 0011 | 0011 | 0110 | 0010 |
| 4 | | 0100 | 0100 | 0100 | 0111 | 0110 |
| 5 | | 0101 | 1000 | 1011 | 1000 | 0111 |
| 6 | | 0110 | 1001 | 1100 | 1001 | 0101 |
| 7 | | 0111 | 1010 | 1101 | 1010 | 0100 |
| 8 | | 1000 | 1011 | 1110 | 1011 | 1100 |
| 9 | | 1001 | 1100 | 1111 | 1100 | 1000 |

将十进制数转换为 BCD 码, 就是分别将十进制数中的每一位按顺序写为 4 位二进制码。

如 $(129)_{10} = (0001\ 0010\ 1001)_{8421\text{BCD}}$ 。

BCD 码分为有权码和无权码。表 1-2 中的 8421 码、5421 码、2421 码为有权码, 它们都是将自然 4 位二进制数的十六个组合舍去六个而得到的, 只不过舍去的具体组合不同而已。被保留的十个组合的每一位都是有权的, 它们的按权展开式的计算结果分别对应十个阿拉伯数字, 所以也称为二-十进制码。

在表 1-2 中, 余 3 码、格雷码为无权码。余 3 码是由 8421 码加 3 (0011) 得到的, 不能用权展开式来表示其转换关系。格雷码的特点是: 相邻的两个码组之间仅有一位不同, 因而常用于模拟量和数字量的转换, 在模拟量发生微小变化而可能引起数字量发生变化时, 格雷码只改变一位, 这样与其他码同时改变两位或多位的情况相比更为可靠, 即可减少转换和传输出错的可能性。另外还有其他编码方法, 如奇偶校验码、汉明码等。

国际上还规定了一些专门用于字母、专用符号、数字的处理和常用程序指令的二进制代码, 如 ISO 码、ASCII 码等, 读者可根据需要查阅有关书籍和手册。

第三节 逻辑代数基础

逻辑代数是研究逻辑电路的数学工具, 是分析和设计逻辑电路的理论基础。根据三种基本逻辑运算, 可推导出一些基本公式和定律, 形成了一些运算规则, 熟悉、掌握并且会运用这些规则, 对于掌握数字电子技术十分重要。

一、基本概念及基本逻辑运算

1. 基本概念

逻辑代数又称为布尔代数, 它描述客观事物间的逻辑关系。与普通代数一样, 逻辑代数也用字母表示变量, 称为逻辑变量。逻辑变量的取值只有两个值, 即 0 和 1。但这两个值不具有数量大小的意义, 仅表示客观事物的两种相反的状态, 如开关的闭合与断开; 电位的高与低等。因此, 逻辑代数有其自身独立的规律和运算法则, 而不同于普通代数。

数字电路在早期又叫开关电路, 因为它主要是由一系列开关元件组成, 具有相反的两状态特征, 所以特别适于用逻辑代数来进行分析和研究, 因此逻辑代数广泛应用于数字电路的逻辑运算。

2. 基本逻辑运算

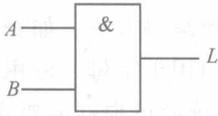
基本的逻辑关系有与逻辑、或逻辑和非逻辑三种，与之对应的逻辑运算为与运算(逻辑乘)、或运算(逻辑加)、非运算(逻辑非)。

(1) 与逻辑 若决定某一事物结果的所有条件同时具备时，结果才会发生，这种因果关系称为与逻辑。图 1-2 所示电路中，开关(条件) S_1 与 S_2 都闭合时，灯 HL 亮(结果)才会发生，那么 HL 与 S_1 和 S_2 的关系就是与逻辑关系。分别用 A 、 B 、 L 表示开关 S_1 、 S_2 及灯 HL 的逻辑状态，对逻辑变量进行逻辑赋值，1 表示灯亮及开关闭合，0 表示灯灭及开关断开，则 L 与 A 和 B 的关系可写成一个逻辑函数表达式

$$L = A \cdot B \quad (1-1)$$

式(1-1)就是与逻辑的函数表达式，式中“ \cdot ”表示“与”运算。显然对于输入变量的不同取值，输出变量均有与其对应的逻辑值。把输入、输出变量所有相互对应的逻辑值(状态)列在一个表格内，这种表格称为逻辑函数的真值表，简称真值表。两个输入变量与逻辑函数的真值表、逻辑符号及规律如表 1-3 所示。

表 1-3 与逻辑函数真值表、逻辑符号及逻辑规律

| 真 值 表 | | 逻辑符号 | 逻辑规律 | |
|-------|-----|---|--------------------|-----|
| A | B |  | 有 0 出 0 全 1 出 1 | |
| 0 | 0 | | | L |
| 0 | 1 | | | |
| 1 | 0 | | | |
| 1 | 1 | | | |

对于多变量的逻辑乘可写成 $Z = A \cdot B \cdot C \dots$ ，简记为 $Z = ABC \dots$ ，其逻辑符号如图 1-3 所示。

(2) 或逻辑 若决定某一事物结果的诸条件中只要有一个或一个以上条件具备，结果就会发生，这种因果关系叫做或逻辑。图 1-4 所示电路就是一个或逻辑事例。只要开关 S_1 (A)或者 S_2 (B)有一个或者两个都合上时，灯 HL (L)就会亮。逻辑变量赋值同上述与逻辑，则可得到或逻辑的不同表示方法，如表 1-4 所示。

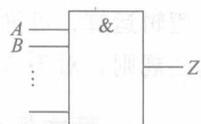
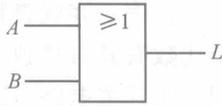


图 1-3 与逻辑符号

表 1-4 或逻辑的几种表达方法

| 逻辑表达式 | 逻辑真值表 | | 逻辑符号 | 逻辑规律 | |
|-------------|-------|-----|--|--------------------|-----|
| $L = A + B$ | A | B |  | 有 1 出 1 全 0 出 0 | |
| | 0 | 0 | | | L |
| | 0 | 1 | | | |
| | 1 | 0 | | | |
| | 1 | 1 | | | |

逻辑式中的“+”表示“或”运算，即逻辑加法运算。

(3) 非逻辑 只要某一条件具备了，事件便不发生；而当此条件不具备时，事件一定发生，这样的因果关系叫做非逻辑，也称逻辑求反。图 1-5 就是一个非逻辑的事例。按照与逻辑的赋值规则，可得到非逻辑关系的不同表示方法，如表 1-5 所示。

逻辑表达式中变量 A 上边的“-”号表示“非”运算，即逻辑求反运算。逻辑符号中的“o”代表非运算。

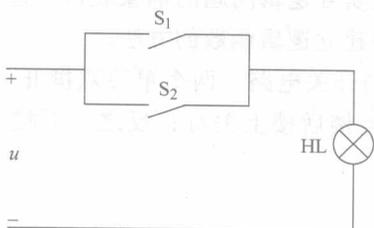


图 1-4 或逻辑电路举例

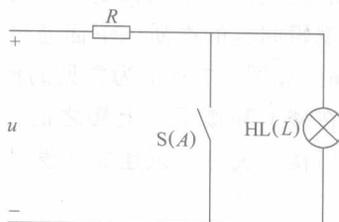


图 1-5 非逻辑电路举例

表 1-5 非逻辑的几种表达方法

| 逻辑表达式 | 逻辑真值表 | | 逻辑符号 | 逻辑规律 |
|---------------|-------|---|------|--------------------|
| $L = \bar{A}$ | A | L | | 进 0 出 1 进 1 出 0 |
| | 0 | 1 | | |
| | 1 | 0 | | |

以上通过电路实例，说明了与、或、非三种基本的逻辑运算，并介绍了用真值表、逻辑表达式、逻辑符号来表示这三种逻辑运算的方法。而实际的逻辑问题往往要比单一的与、或、非复杂得多，不过它们都可以用这三种基本逻辑运算的组合来实现，并称之为复合逻辑运算。常见的有与非、或非、异或、同或等，它们的表达方法见表 1-6。

表 1-6 几种复合逻辑的表达方法

| 名称 | 与非 | 或非 | 异或 | 同或 | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
|------|---|------------------------|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| 函数式 | $Y = \overline{AB}$ | $Y = \overline{A + B}$ | $Y = \overline{AB} + \overline{A\overline{B}} = A \oplus B$ | $Y = AB + \overline{A\overline{B}} = A \odot B$ | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 真值表 | <table border="1"> <tr><td>A</td><td>B</td><td>Y</td></tr> <tr><td>0</td><td>0</td><td>1</td></tr> <tr><td>0</td><td>1</td><td>1</td></tr> <tr><td>1</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>1</td><td>0</td></tr> </table> | A | B | Y | 0 | 0 | 1 | 0 | 1 | 1 | 1 | 0 | 1 | 1 | 1 | 0 | <table border="1"> <tr><td>A</td><td>B</td><td>Y</td></tr> <tr><td>0</td><td>0</td><td>1</td></tr> <tr><td>0</td><td>1</td><td>0</td></tr> <tr><td>1</td><td>0</td><td>0</td></tr> <tr><td>1</td><td>1</td><td>0</td></tr> </table> | A | B | Y | 0 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 0 | 1 | 1 | 0 | <table border="1"> <tr><td>A</td><td>B</td><td>Y</td></tr> <tr><td>0</td><td>0</td><td>0</td></tr> <tr><td>0</td><td>1</td><td>1</td></tr> <tr><td>1</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>1</td><td>0</td></tr> </table> | A | B | Y | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 0 | 1 | 1 | 1 | 0 | <table border="1"> <tr><td>A</td><td>B</td><td>Y</td></tr> <tr><td>0</td><td>0</td><td>1</td></tr> <tr><td>0</td><td>1</td><td>0</td></tr> <tr><td>1</td><td>0</td><td>0</td></tr> <tr><td>1</td><td>1</td><td>1</td></tr> </table> | A | B | Y | 0 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 0 | 1 | 1 | 1 |
| A | B | Y | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 0 | 0 | 1 | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 0 | 1 | 1 | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 1 | 0 | 1 | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 1 | 1 | 0 | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| A | B | Y | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 0 | 0 | 1 | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 0 | 1 | 0 | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 1 | 0 | 0 | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 1 | 1 | 0 | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| A | B | Y | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 0 | 0 | 0 | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 0 | 1 | 1 | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 1 | 0 | 1 | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 1 | 1 | 0 | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| A | B | Y | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 0 | 0 | 1 | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 0 | 1 | 0 | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 1 | 0 | 0 | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 1 | 1 | 1 | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 逻辑符号 | 曾用 | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| | 国标 | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |

此外,还常常用到“与或非”逻辑,它的表达式为

$$Y = \overline{A \cdot B + C \cdot D} \quad (1-2)$$

逻辑符号如图 1-6 所示。

二、逻辑函数及其表示方法

1. 逻辑函数的建立

逻辑表达式描述了逻辑变量间的逻辑关系,它是实际逻辑问题的抽象表达。这种抽象表达抓住了逻辑问题的本质。下面通过实例分析,说明建立逻辑函数的方法。

例 1-6 如图 1-7 所示为常见的控制楼道照明灯的开关电路。两个单刀双掷开关 S_1 和 S_2 分别安装在楼上和楼下。上楼之前,在楼下开灯,上楼后楼上关灯;反之,下楼前楼上开灯,下楼后楼下关灯。试建立其逻辑式。

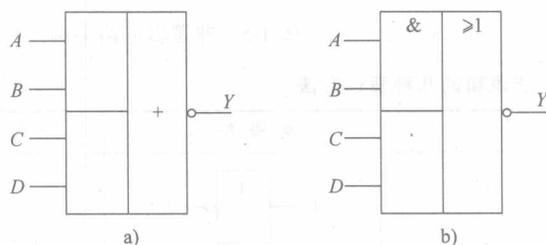


图 1-6 与或非逻辑符号
a) 曾用符号 b) 国标符号

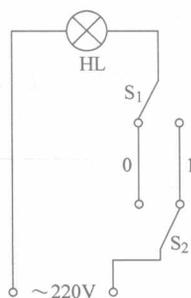


图 1-7 楼道照明
开关电路

解 设开关 S_1 、 S_2 的闸刀合向左侧时为 0 状态,合向右侧时为 1 状态;灯 HL 灭时为 0 状态,亮时为 1 状态。分别用 A 、 B 、 Y 表示开关 S_1 、 S_2 及灯 HL 的逻辑状态,则可写出开关 S_1 、 S_2 与灯 HL 之间的逻辑关系真值表,如表 1-7 所示。

表 1-7 例 1-6 真值表

| A | B | Y |
|-----|-----|-----|-----|-----|-----|-----|-----|-----|-----|-----|-----|
| 0 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 0 | 1 | 1 | 1 |

由真值表可知,在开关 S_1 、 S_2 的四种不同组合中,只有 S_1 、 S_2 合向同一侧,即 A 、 B 同为 0 或 A 、 B 同为 1 时,灯才亮。这时, S_1 、 S_2 是串联连接的,反映了 S_1 、 S_2 之间是与逻辑关系;而这两种组合之间又是并联的,出现任一组合灯都会亮。因此,它们又是或逻辑关系,所以,开关 S_1 、 S_2 与灯 HL 之间的逻辑函数式为

$$Y = \overline{AB} + AB$$

上式就是前面讲过的同或逻辑函数。

2. 逻辑函数的表达方法

表示一个逻辑函数有多种方法,常用的有:真值表、逻辑函数式、逻辑图三种。它们各有特点,又相互联系,还可以相互转换,现介绍如下。

(1) 真值表 是根据给定的逻辑问题,把输入、输出变量所有相互对应的取值列成的一

个表格。一个逻辑函数的真值表具有惟一性。列真值表时，一般按二进制数递增的方式，把 n 个输入变量的所有 2^n 个不同取值组合列出，不能有遗漏。真值表的优点是直观、明了。

(2) 逻辑函数式 是用与、或、非等基本逻辑运算来表示输入、输出变量逻辑关系的逻辑表达式。由真值表写逻辑表达式的方法是：将真值表中所有使输出函数值为 1 的输入变量组合写成乘积项相加。在乘积项中，原变量对应于取值为 1 的输入变量，反变量对应于取值为 0 的输入变量。如 A 、 B 、 C 三个变量取值组合为 110 时，写成的乘积项为 $\overline{A}BC$ 。这种方法写出的逻辑式是标准的与-或逻辑式。

(3) 逻辑图 是用基本逻辑门和复合逻辑门的逻辑符号，组成的对应于某一逻辑功能的电路图。只要把逻辑式中各逻辑运算，用相应的逻辑符号代替，就可画出和逻辑式相对应的逻辑图。下面举例说明。

例 1-7 已知某一逻辑问题的真值表如表 1-8 所示。试写出其逻辑式，并画出逻辑图。

解 写逻辑式。真值表中函数值 Y 为 1 的输入变量组合只有 000 和 111 两种，将 1 代以原变量，0 代以反变量，得到的乘积项为 $\overline{A}\overline{B}\overline{C}$ 和 ABC ，二者相加便得到逻辑式。

$$Y = \overline{A}\overline{B}\overline{C} + ABC$$

根据逻辑式画逻辑图，如图 1-8 所示。

表 1-8 例 1-7 真值表

| A | B | C | Y |
|---|---|---|---|
| 0 | 0 | 0 | 1 |
| 0 | 0 | 1 | 0 |
| 0 | 1 | 0 | 0 |
| 0 | 1 | 1 | 0 |
| 1 | 0 | 0 | 0 |
| 1 | 0 | 1 | 0 |
| 1 | 1 | 0 | 0 |
| 1 | 1 | 1 | 1 |

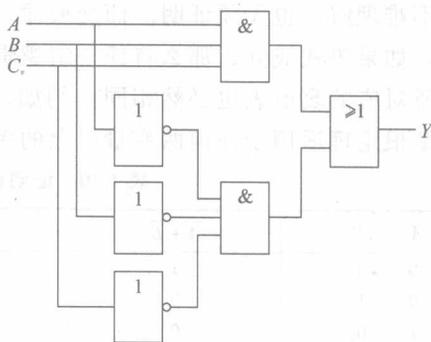


图 1-8 例 1-7 逻辑图

三、逻辑代数的基本公式、定律和规则

1. 基本公式

逻辑代数的基本公式和定律见表 1-9。

表 1-9 逻辑代数的基本公式和定律

| 名 称 | 公 式 |
|--------------|--------------------------------|
| 0-1 律 | $0 \cdot 0 = 0$ $0 + 0 = 0$ |
| | $0 \cdot 1 = 0$ $0 + 1 = 1$ |
| | $1 \cdot 1 = 1$ $1 + 1 = 1$ |
| | $0 \cdot A = 0$ $0 + A = A$ |
| | $1 \cdot A = A$ $1 + A = 1$ |
| 重叠律 (自等律) | $A \cdot A = A$ $A + A = A$ |

(续)

| 名称 | 公式 |
|---------------|---|
| 互补律 | $A \cdot \bar{A} = 0 \quad A + \bar{A} = 1$ |
| 还原律 | $\overline{\bar{A}} = A$ |
| 交换律 | $A \cdot B = B \cdot A \quad A + B = B + A$ |
| 结合律 | $(A \cdot B) \cdot C = A \cdot (B \cdot C) \quad (A + B) + C = A + (B + C)$ |
| 分配律 | $A \cdot (B + C) = AB + AC \quad A + BC = (A + B)(A + C)$ |
| 反演律 (摩根定理) | $\overline{A \cdot B \cdot C} = \bar{A} + \bar{B} + \bar{C}$ $\overline{A + B + C} = \bar{A} \cdot \bar{B} \cdot \bar{C}$ |
| 吸收律 | $A + AB = A \quad AB + \bar{A}B = A$ $A(A + B) = A \quad A + \bar{A}B = A + B$ $(A + B)(A + C) = A + BC$ $AB + \bar{A}C + BC = AB + \bar{A}C$ $AB + \bar{A}C + BCD = AB + \bar{A}C$ |

表 1-9 中各式, 0-1 律、重叠律、互补律、还原律, 按与、或、非三种基本逻辑运算的含义不难理解, 也无须证明。而交换律、结合律、分配律、反演律和吸收律各式可用真值表证明。如果等式成立, 那么将任一组逻辑变量的取值代入公式两边所得结果应该相等, 等式两边所对应的真值表也必然相同。例如, 利用真值表证明反演律(即摩根定理)如表 1-10 所示。摩根定理适用于任何两变量以上的多变量函数。

表 1-10 证明两变量的摩根定理的真值表

| A | B | $\overline{A + B}$ | $\bar{A} \cdot \bar{B}$ | $\overline{A \cdot B}$ | $\bar{A} + \bar{B}$ |
|---|---|--------------------|-------------------------|------------------------|---------------------|
| 0 | 0 | 1 | 1 | 1 | 1 |
| 0 | 1 | 0 | 0 | 1 | 1 |
| 1 | 0 | 0 | 0 | 1 | 1 |
| 1 | 1 | 0 | 0 | 0 | 0 |

由表可见

$$\overline{A + B} = \bar{A} \cdot \bar{B} \quad \overline{A \cdot B} = \bar{A} + \bar{B}$$

2. 关于等式的若干规则

(1) 代入规则 将等式两边出现的同一变量都以一个相同的逻辑函数代之, 等式仍成立, 这个规则称为代入规则。利用代入规则可以扩大等式的应用范围, 很多基本公式都可以由两变量或三变量推广为多变量的形式。

例如, 摩根定理的两变量形式为 $\overline{A \cdot B} = \bar{A} + \bar{B}$ 及 $\overline{A + B} = \bar{A} \cdot \bar{B}$, 利用代入法则, 将前式“B”的位置以“B·C”代入, 后式“B”的位置以“B + C”代入就可得到表 1-3 中三变量形式的摩根定理。从而, 摩根定理得到了扩展。

(2) 反演规则 对于一个逻辑式 Z, 如果把其中所有的“·”换成“+”, “+”换成“·”, 0 换成 1, 1 换成 0, 原变量换成反变量, 反变量换成原变量, 那么得到的函数式就是 \bar{Z} , 这个规则叫做反演规则。它为求一个函数的反函数提供了方便。

在使用反演规则时需要注意两点:

1) 必须遵守“先括号、然后乘、最后加”的顺序。

2) 不属于单个变量上的反号应保留不变。

例 1-8 求下列函数的反函数。

$$Z_1 = \bar{A}B + A\bar{B}C + CD \quad Z_2 = \bar{A} \overline{BCDE}$$

解 由反演规则可直接写:

$$\bar{Z}_1 = (A + \bar{B}) \cdot (\bar{A} + B + \bar{C})(\bar{C} + \bar{D}) \quad \bar{Z}_2 = A + \bar{B} + \bar{C} + \bar{D} + \bar{E}$$

(3) 对偶规则 对于任何一个逻辑式 Z , 如果把其中所有的“ \cdot ”换成“ $+$ ”, “ $+$ ”换成“ \cdot ”, 0 换成 1, 1 换成 0, 则得到一个新的函数式, 这就是函数 Z 的对偶式, 记作 Z' 。

可以证明, 若两个逻辑式相等, 则它们的对偶式也相等, 这就是对偶规则。运用对偶规则可以使要证明的公式大大减少。假如要求证 Z_1 和 Z_2 是否相等, 则只需证明其对偶式 Z'_1 、 Z'_2 是否相等。例如, 分配律为 $A(B + C) = AB + AC$, 求该式两边的对偶式, 则有分配律 $A + BC = (A + B)(B + C)$ 成立。如果已证明前式成立, 那么后式就不必再证明了, 它一定成立。

第四节 逻辑函数的化简与变换

一、公式法化简

1. 逻辑函数表达式的标准形式和最简式含义

一个逻辑函数确定以后, 其真值表是惟一的, 但其函数式的表达形式却有多种。因为不管哪一种表达式, 对同一个逻辑函数来说所表达的函数功能是一致的, 各种表达式是可以相互转换的, 例如两变量的异或逻辑函数, 它有八种标准表达式, 分别为

$$Z = \bar{A}\bar{B} + \bar{A}B \quad (\text{与或式}) \quad (1-3)$$

$$= \overline{\overline{\bar{A}\bar{B} + \bar{A}B}}$$

$$= \overline{\bar{A}\bar{B}} \cdot \overline{\bar{A}B} \quad (\text{与非-与非式}) \quad (1-4)$$

$$= (\bar{A} + B) \cdot (A + \bar{B}) \quad (\text{或-与非式}) \quad (1-5)$$

$$= \bar{A} + B + A + \bar{B} \quad (\text{或非-或式}) \quad (1-6)$$

根据真值表可写出 $\bar{Z} = AB + \bar{A}\bar{B}$, 故有

$$Z = \overline{AB + \bar{A}\bar{B}} \quad (\text{与或非式}) \quad (1-7)$$

$$= \overline{\bar{A}\bar{B}} \cdot \overline{\bar{A}B} \quad (\text{与非-与式}) \quad (1-8)$$

$$= (\bar{A} + \bar{B}) \cdot (A + B) \quad (\text{或与式}) \quad (1-9)$$

$$= \overline{(\bar{A} + \bar{B}) \cdot (A + B)} \\ = \overline{\bar{A} + \bar{B} + A + B} \quad (\text{或非-或非式}) \quad (1-10)$$

某一逻辑函数的某种形式的表达式也不是惟一的, 有繁简的区别。例如:

$$Z = AB + \bar{A}C$$

$$= AB + \bar{A}C + BC$$

$$= \bar{A}\bar{B}C + \bar{A}BC + A\bar{B}C + ABC$$