

国防电子信息技术丛书

Digital Array Radar and Software Defined Radar

数字阵列雷达 和软件化雷达

张明友 编著

 电子工业出版社
PUBLISHING HOUSE OF ELECTRONICS INDUSTRY

<http://www.phei.com.cn>

内容简介

国防电子信息技术丛书

数字阵列雷达和软件化雷达

张明友 编著

国防工业出版社

举报电话: (010) 88254396; (010) 88258888

地址: 北京东直门内大街 264 号 邮编: 100036

E-mail: dbqg@phei.com.cn

ISBN 978-7-151-02488-0

定价: 48.00 元

国防工业出版社

邮编: 100036

编辑: 张明友

校对: 张明友

北京东直门内大街 264 号

国防工业出版社

北京东直门内大街 13 信箱 邮编: 100036

开本: 787×1092 1/16 印张: 28.25 字数: 423 千字

版次: 2008 年 3 月第 1 次印刷

印数: 1000 册 定价: 48.00 元

电子工业出版社

Publishing House of Electronics Industry

北京·BEIJING

内 容 简 介

数字阵列雷达和软件化雷达代表着未来雷达发展的必然趋势,它们是近代雷达变革的新技术和新体制的集中体现,是集中了现代电子科学技术各学科成就的高科技系统。

本书共分 10 章,内容包括:绪论,多速率信号采样理论和实现,数据转换器,雷达设备中三种类型的计算部件,直接数字频率合成器,CORDIC 算法及其结构设计,雷达数字接收机,雷达数字发射机和(发射机)相干应答器,数字波束形成和自适应阵列处理,数字阵列雷达和软件化雷达。

本书题材新颖,论述简明,由部件到整机紧密联系实际应用。可作为高等院校电子工程有关专业本科生和硕士研究生学习数字雷达技术、软件无线电技术等课程的教材,也可供从事电子和雷达工程的广大科技人员作参考书。

未经许可,不得以任何方式复制或抄袭本书之部分或全部内容。
版权所有,侵权必究。

图书在版编目(CIP)数据

数字阵列雷达和软件化雷达/张明友编著. —北京:电子工业出版社,2008.2

(国防电子信息技术丛书)

ISBN 978-7-121-05486-0

I. 数… II. 张 … III. ①阵列雷达—数字技术 ②雷达—无线电通信—软件工程 IV. TN95

中国版本图书馆 CIP 数据核字(2007)第 185015 号

策划编辑:陈晓莉 特约编辑:李双庆

印 刷:北京市海淀区四季青印刷厂

装 订:北京牛山世兴印刷厂

出版发行:电子工业出版社

北京市海淀区万寿路 173 信箱 邮编 100036

开 本:787×1092 1/16 印张:28.25 字数:723 千字

印 次:2008 年 2 月第 1 次印刷

印 数:4 000 册 定价:68.00 元

凡所购买电子工业出版社图书有缺损问题,请向购买书店调换。若书店售缺,请与本社发行部联系,联系及邮购电话:(010)88254888。

质量投诉请发邮件至 zllts@phei.com.cn,盗版侵权举报请发邮件至 dbqq@phei.com.cn。

服务热线:(010)88258888。

反侵权盗版声明

电子工业出版社依法对本作品享有专有出版权。任何未经权利人书面许可，复制、销售或通过信息网络传播本作品的行为；歪曲、篡改、剽窃本作品的行为，均违反《中华人民共和国著作权法》，其行为人应承担相应的民事责任和行政责任，构成犯罪的，将被依法追究刑事责任。

为了维护市场秩序，保护权利人的合法权益，我社将依法查处和打击侵权盗版的单位和个人。欢迎社会各界人士积极举报侵权盗版行为，本社将奖励举报有功人员，并保证举报人的信息不被泄露。

举报电话：(010) 88254396; (010) 88258888

传 真：(010) 88254397

E-mail: dbqq@phei.com.cn

通信地址：北京市万寿路 173 信箱

电子工业出版社总编办公室

邮 编：100036

前 言

在无线电技术(如通信、雷达、电子战、遥控遥测等)领域中,无线电系统所处理的主要对象是电磁波。在 20 世纪 70 年代以前,对电磁信号的处理主要以模拟处理方法为主。此后,随着微电子技术,尤其是数字电路按摩尔定律(根据该定律,数字 CMOS 芯片的计算能力每 18 个月提高 1 倍)迅速地发展。数字已成为“信息的 DNA”,数字技术已无处不在(Ubiquitous),因此数字和数字技术是当今描述进入信息化时代的主要特性。就雷达系统而言,基于超大规模数字集成电路、多元件 T/R 模块、SoC 芯片及光纤等的发展,开放的数字雷达将会逐渐替代模拟雷达,由于开放的数字雷达系统易于加入可获得更高性能的模块,而不需要提升整个系统,因而其可编程性、通用性、互换性和移植性更强、更经济。所以,未来的新型雷达系统将是数字的、开放的、甚至于软件化的结构。

雷达要想在极为恶劣的电磁环境中生存和发展,还必须实现雷达系统的硬件系统集成和功能集成,并实现低截获概率、智能化和节点化(即每部雷达都被设计成网络节点)。这就要求在数字化雷达的基础上,进一步开发软件化雷达。这意味着在雷达执行任务期间,既可通过控制存储的软件,又可通过下载新的功能得以改善,且可使其工作模式更灵活。

数字阵列雷达和软件化雷达代表着未来雷达发展的必然趋势,也可以说是雷达技术领域的一次革命,它们是近代雷达变革的新技术和新体制的集中体现,是集中了现代电子科学技术各学科成就的高科技系统。

目前,具有灵活性、模块化、可扩展性和高性能的数字阵列雷达和软件化雷达尚处于起步阶段,有很多问题有待进一步探讨。这正是我们编写本书的目的。

本书可供电子类有关专业的本科生作数字雷达技术、软件无线电技术等课程的教材,也可供硕士研究生作参考教材,同时供从事电子工程类研究的科技人员作参考资料。

全书共分 10 章:

第 1 章 绪论。首先介绍微波系统数字信号处理的动态,然后介绍与软件化雷达密切相关的软件无线电系统的设计原理,发展动向和应用领域。

第 2 章 多速率信号采样理论和实现。介绍一些实现数字化的多速率信号采样理论和实现,主要包括信号采样定理,多速率信号处理理论及数字滤波等。

第 3 章 数据转换器。主要介绍微波/数字接口:数/模转换器(DAC)和模/数转换器(ADC)的基本原理、性质和结构。

第 4 章 雷达设备中三种类型的计算部件。主要介绍数字信号处理器(DSP)、现场可编程门阵列(FPGA)、专用集成电路(ASIC)以及三者构成的设计体系。讨论它们的结构、原理以及在雷达中的应用。

第 5 章 直接数字频率合成器(DDS)。主要介绍 DDS 的原理、性能及其在雷达中的应用。

第 6 章 CORDIC 算法及其结构设计。主要介绍坐标旋转数字计算机(CORDIC)算法、结构及其在雷达信号处理中的各种应用。

第 7 章 雷达数字接收机。主要介绍中频数字接收机的原理、组成及实现,并引入软件化

接收机概念。

第8章 雷达数字发射机和(发射机)相干应答器(RF tag)。主要介绍中频数字发射机的原理、组成。并引入软件化发射机概念。另外还讨论了多输入多输出(MIMO)雷达与RF tag组合的信道容量及应用于通信、识别和应答的设想。

第9章 数字波束形成和自适应阵列处理。首先介绍接收和发射数字波束形成(DBF)的原理及其实现;然后讨论雷达阵列的数字化及对雷达性能的改善;最后简述自适应阵列处理的性能度量。

第10章 数字阵列雷达和软件化雷达。主要介绍数字阵列雷达,重点讨论分集的MIMO雷达的原理、性能、信号设计及在改善雷达测向和搜索性能方面的MIMO技术。最后介绍软件化雷达的概念及实现。

由于数字阵列雷达和软件化雷达国内外尚无产品,目前仅有由美国MIT/LL, NRL/DC和NSWC/DD三机构参与研制的数字阵列雷达(DAR)实验样机的报道。因此,我们仅靠收集到的国内外有限文献编成本书,以求起到抛砖引玉的作用。

在编写本书的过程中,作者特别感谢万永伦博士和郑小亮硕士为本书提供了大量的资料,并对本书部分章节进行了校正。此外,王洪讲师、崔明雷讲师、邹林讲师、杨玉梅讲师、姒强讲师和胡颖睿博士研究生、宁洪硕士、郑颖熙硕士各为本书校正了一章,在此对他们表示衷心的感谢!在编写过程中还得到肖先赐教授、田忠教授、汪学刚教授、何子述教授、张玉兴教授、吕幼新教授、陈祝明副教授、张伟副研究员、钱璐讲师、周云讲师和江朝抒讲师及周波、宗竹林等硕士的帮助,在此表示诚挚地感谢!

由于编者水平有限,书中难免有错误,殷切希望读者指正。

编者

2007年6月

目 录

第 1 章 绪论	1
1.1 微波频段数字信号处理动态	1
1.1.1 概述	1
1.1.2 数字处理技术的优势	2
1.1.3 极高速数字电路的 IC 技术	2
1.1.4 微波/数字接口	4
1.1.5 数字频率产生	5
1.1.6 数字信号处理	5
1.2 软件无线电的概念	6
1.2.1 概 述	6
1.2.2 软件无线电的基本结构	9
1.2.3 软件无线电的设计步骤	12
1.2.4 软件无线电的应用领域	13
1.2.5 软件无线电技术要解决的课题	14
第 2 章 多速率信号采样理论和实现	17
2.1 信号采样的基本理论	17
2.1.1 概 述	17
2.1.2 理想采样与采样定理	18
2.1.3 带通信号的采样	19
2.2 多采样率数字信号处理	21
2.2.1 内插和抽取	22
2.2.2 内插和抽取对 DFT 和 FFT 的影响	27
2.3 有限冲激响应数字滤波器	29
2.3.1 FIR 滤波器设计	29
2.3.2 半带 FIR 滤波器	34
2.4 多级内插和抽取的实现	38
2.4.1 多级内插	38
2.4.2 多级抽取	40
2.5 级联积分梳状(CIC)滤波器	44
2.5.1 梳状滤波器	45
2.5.2 级联积分梳状滤波器	45
2.6 多相滤波器	50
2.6.1 多相抽取滤波器结构	50
2.6.2 一种高效多相抽取滤波器实现结构	52

2.6.3	多相内插滤波器	53
2.7	数字滤波器组	53
2.7.1	数字滤波器组实现的基本结构	54
2.7.2	离散傅里叶变换滤波器组	54
2.7.3	快速傅里叶变换滤波器组	56
2.8	用多相滤波器信道化	60
2.9	运用 FFT 的多相滤波器运算	61
第 3 章	数据转换器	63
3.1	概述	63
3.2	均匀量化	63
3.3	ADC 和 DAC 的基本工作原理	66
3.4	ADC 的特性	68
3.4.1	ADC 的分辨率(转换灵敏度)	68
3.4.2	ADC 的信噪比(SNR)	69
3.4.3	ADC 的无杂散动态范围	71
3.4.4	基本的 ADC 输入带宽	75
3.4.5	孔径抖动及孔径误差	75
3.4.6	非线性误差	77
3.4.7	互调失真	78
3.5	降低 ADC 量化噪声的方法	78
3.5.1	过采样	78
3.5.2	噪声整形	80
3.6	ADC 的选择原则	81
3.7	DAC 特性简介	82
3.8	ADC 和 DAC 的结构	84
3.8.1	并行结构: 闪速模/数转换器、串状数/模转换器和二元结构	84
3.8.2	分段结构: 折叠/内插模/数转换器, 分段梯形数/模转换器	85
3.8.3	迭代结构: 分区/流水线/半闪速模/数转换器, 逐次逼近型模/数转换器	89
3.8.4	Σ - Δ 结构: 模/数转换器和数/模转换器	92
3.9	典型的 ADC 产品	95
3.10	典型的 DAC 产品	97
第 4 章	雷达设备中三种类型的计算部件	99
4.1	数字信号处理器(DSP)	99
4.1.1	DSP 的体系结构	100
4.1.2	DSP 器件简介	103
4.1.3	实时软件的设计	109
4.1.4	DSP 器件软件编程	111
4.1.5	DSP 的扩展	112
4.1.6	高性能通用并行 DSP 处理板 PMP8A	113
4.2	现场可编程门阵列(FPGA)	117

4.2.1	概述	117
4.2.2	FPGA 器件产品状况简述	120
4.2.3	FPGA—DSP 结构的权衡	129
4.3	专用集成电路(ASIC)	132
4.3.1	概述	132
4.3.2	ASIC 实现的限制	133
4.4	数字信号处理器、现场可编程门阵列和专用集成电路的混合使用	133
4.4.1	概述	133
4.4.2	可重新配置的硬件平台	134
4.5	在现场可编程门阵列上实现数字信号处理器	136
4.5.1	一种基于 FPGA 的通用雷达信号处理模块和信号处理机的设计	136
4.5.2	一种基于 DSP 和 FPGA 的雷达信号处理机的设计概念	138
4.5.3	采用实时 FPGA 处理灵巧天线的数字波束形成和定标	143
第 5 章 直接数字频率合成器(DDS)		149
5.1	DDS 的工作原理	149
5.1.1	概述	149
5.1.2	DDS 的组成及工作原理	150
5.1.3	I/Q 两路正交输出的 DDS	158
5.2	DDS 的分类	160
5.2.1	脉冲输出 DDS	160
5.2.2	无杂散小数分频 DDS	161
5.2.3	相位内插 DDS	161
5.3	基于 DDS 的频率合成技术	161
5.3.1	DDS + PLL 的频率合成技术	162
5.3.2	DDS 直接频率合成技术	162
5.3.3	模块化直接频率合成器的设计	164
5.4	DDS 的性能参数	164
5.5	若干 DDS 芯片简介	168
5.6	DDS 中杂散和噪声的来源分析	174
5.6.1	相位截断带来的杂散	174
5.6.2	幅度量化的噪声	176
5.6.3	DAC 引入的误差	176
5.6.4	滤波器的特性	179
5.6.5	时钟泄漏的影响(时钟频率的相位噪声)	180
5.7	若干降低 DDS 中杂散和噪声的技术	180
5.7.1	修正的 Nicholas 相位累加器	180
5.7.2	抖动注入 DDS 法简介	181
5.7.3	相减性抖动注入 DDS 简介	183
5.7.4	无杂散的小数分频 DDS	186
5.7.5	Wheatley 抖动注入 DDS	186

5.7.6	随机的 DAC DDS	187
5.7.7	非均匀时钟 DDS	188
5.7.8	平均 DAC DDS	188
5.7.9	噪声整形法——DDS	189
5.8	DDS 在雷达系统中的应用	190
5.8.1	非相参雷达高稳定 AFC 子系统	190
5.8.2	机载雷达中的杂波跟踪子系统	190
5.8.3	DDS 用做数字程序分频器	191
5.8.4	DDS 在波形合成中的应用	193
5.8.5	DDS 在误差校正中的应用	193
5.8.6	基于 DDS 在相控阵雷达中的应用	194
5.8.7	DDS 在分布相控阵雷达中的应用	196
5.8.8	DDS 在常规雷达中应用	197
5.8.9	DDS 在雷达回波信号生成系统中的应用	199
5.8.10	DDS 在数字雷达接收机中的应用	200
第 6 章 CORDIC 算法及其结构设计		202
6.1	坐标旋转数字计算机(CORDIC)算法简介	202
6.1.1	旋转模式	202
6.1.2	定向模式	205
6.2	CORDIC 算法的扩展	206
6.2.1	运算的模式	207
6.2.2	移位序列	208
6.2.3	定标运算	208
6.2.4	CORDIC 算法扩展的归纳	209
6.3	修正的矢量旋转 CORDIC 算法和结构	210
6.3.1	常规的 CORDIC 算法	211
6.3.2	MVR-CORDIC 算法	211
6.4	用 CORDIC 算法计算 sine/cosine 值	213
6.4.1	计算 sine/cosine 值	213
6.4.2	利用正弦函数的对称性将输入角度限制在 $[0, \pi/4]$	214
6.4.3	角度分解及旋转方向的确定	215
6.4.4	采用并行运算提高计算速度	216
6.4.5	一种 CORDIC 三角函数产生器的流水线阵列结构	217
6.5	CORDIC 算法在 DDS 中的应用	217
6.6	实现 DFT/DHT/DCT/DST 的统一 CORDIC 基芯片	218
6.6.1	DXT 变换	219
6.6.2	阵列结构	220
6.7	CORDIC 算法的结构设计	221
6.7.1	基本的 CORDIC 处理器	221
6.7.2	并行的和流水线的阵列结构	222

188	6.8 执行的算法	224
888	6.8.1 离散傅里叶变换(DFT)	224
888	6.8.2 离散 Hartley 变换(DHT)	225
888	6.8.3 Chirp-Z 变换(CZT)	226
008	6.8.4 快速傅里叶变换(FFT)	227
108	6.9 基于CORDIC算法并行FFT设计与硬件实现	229
408	6.9.1 16路并行FFT的流水线结构	229
408	6.9.2 128点FFT硬件实现	230
408	6.9.3 数据缓冲器的低功率结构	231
508	6.9.4 FFT基-2的输出缓冲处理	231
508	6.9.5 128点FFT性能	232
708	6.10 数字滤波	233
808	6.10.1 正交数字滤波器	233
808	6.10.2 自适应格型滤波器	234
808	6.11 矩阵基DSP计算算法	236
708	6.11.1 基本的行和列运算	237
118	6.11.2 QR因式分解	237
818	6.11.3 线性系统解算器	239
818	6.11.4 Toeplitz系统和协方差系统解算器	240
818	6.11.5 本征值和奇异值分解	242
018	6.12 CORDIC算法在FPGA中实现	243
018	6.12.1 一种CORDIC算法在FPGA中实现的结构简介	244
018	6.12.2 CORDIC算法的输出精度分析	244
718	6.12.3 C模型和多种CORDIC实现的硬件结构	245
7	第7章 雷达数字接收机	251
018	7.1 概述	251
030	7.2 中频数字接收机	251
138	7.2.1 中频数字接收机简介	251
838	7.2.2 数字接收机的性能参数	254
838	7.2.3 中频数字接收机中的关键部件	255
838	7.2.4 中频数字接收机的结构	257
438	7.3 数字下变频的实现	260
838	7.3.1 数字下变频实现的基本方法	260
838	7.3.2 一个直接数字下变频接收机的例子	263
038	7.3.3 基于DSP的多相滤波正交数字下变频	267
168	7.4 信道化中频数字接收机	271
488	7.4.1 大带宽高分辨力数字信道化接收机的一般结构及其实现	271
788	7.4.2 双取样率数字化接收机的例子	275
788	7.4.3 DFT的抽取法在宽带接收机中应用的例子	277
088	7.5 专用DDC器件	280

7.5.1	专用数字下变频器 HSP50214B	281
7.5.2	HSP50214B 应用设计和控制原理	283
7.6	全数字接收机系统硬件结构	288
7.6.1	概述	288
7.6.2	全数字化接收机硬件结构方案简介	290
7.6.3	数字接收机的若干应用	291
第 8 章 雷达数字发射机和(发射机)相干应答器		294
8.1	雷达数字发射机的基本原理	294
8.1.1	基本原理	294
8.1.2	接收机和发射机之间滤波的相似性	295
8.1.3	发射机结构	295
8.2	数字发射机中的几个重要组件	297
8.2.1	数字上变频器(DUC)	298
8.2.2	直接数字频率频率合成器(DDS)	302
8.2.3	数字 T/R 模块	302
8.3	软件化发射机	307
8.4	MIMO 技术的概念	311
8.5	一种相干的(发射机)相干应答器(RF tag)	312
8.5.1	概述	312
8.5.2	RF tag 通信通道	312
8.5.3	谱效率	316
8.5.4	能量约束	316
8.5.5	通道矩阵	316
8.5.6	干扰	317
8.5.7	容量模拟	319
8.5.8	单通道谱效率	319
8.5.9	多通道谱效率	320
8.5.10	几种应用的设想	321
第 9 章 数字波束形成和自适应阵列处理		323
9.1	收/发全数字波束形成的阵列雷达概念	323
9.2	数字波束形成的基本原理	323
9.2.1	接收数字波束形成的基本原理	324
9.2.2	发射数字波束形成的基本原理	328
9.2.3	自适应数字波束形成概念	329
9.2.4	一种灵活的数字自适应阵列雷达处理器实现简介	330
9.2.5	数字多波束形成的基本原理	331
9.2.6	一个基于 FPGA 和 DSP 的数字多波束形成实现的例子	334
9.3	雷达阵列的数字化	337
9.3.1	数字阵列雷达的 4 种工作模式简介	337
9.3.2	雷达接收阵列的数字化要求	339

9.3.3	雷达接收阵列数字化对动态范围的改善	340
9.3.4	数字化接收阵列的多波束形成的性能	342
9.4	一部 32 个通道的即插即用 X 波段数字波束形成接收阵列的例子	345
9.4.1	简介	346
9.4.2	数字接收机模块	346
9.4.3	DBF 处理器板	348
9.4.4	孔径板	348
9.4.5	阵列定标(校正)	348
9.4.6	预期的方向图	349
9.5	自适应阵列处理的性能度量	350
9.5.1	概述	350
9.5.2	自适应阵列天线波束形成算法分类	352
9.5.3	自适应阵列处理常用的几种性能度量	353
9.5.4	数字化阵列对自适应波束形成性能改善	359
第 10 章	数字阵列雷达和软件化雷达	361
10.1	数字阵列雷达	361
10.1.1	数字阵列雷达的主要组成	361
10.1.2	一部数字阵列雷达实验样机	363
10.2	综合脉冲与孔径雷达(SIAR)原理简介	370
10.2.1	概述	370
10.2.2	综合孔径概念	371
10.2.3	综合脉冲概念	373
10.2.4	SIAR 的基本原理	375
10.2.5	SIAR 的组成	377
10.3	泛探(Ubiquitous)雷达概念简介	378
10.3.1	波形参数和目标检测	379
10.3.2	接收波束形成和波束处理	380
10.4	分集的 MIMO 数字阵列雷达	382
10.4.1	概述	382
10.4.2	空间分集的 MIMO 雷达的基本原理	383
10.4.3	雷达中空间分集——模型和检测性能	385
10.4.4	分集的 MIMO 模式可放宽对雷达设备的技术特性要求	399
10.4.5	MIMO 模式的 LPI 好处	405
10.4.6	MIMO 模式可改善目标角估计精度	406
10.5	分集的 MIMO 系统的信号设计	409
10.5.1	概述	409
10.5.2	MIMO 系统模型	409
10.5.3	MIMO 通信的例子	410
10.5.4	MIMO 雷达例子	411
10.5.5	跟踪的信号设计	413

10.6 用于测向(DF)的 MIMO 雷达 413

10.6.1 概述 413

10.6.2 MIMO 雷达信号模型 413

10.6.3 用于 DF 的 MIMO 雷达信号模型分类 415

10.6.4 均匀线性阵列 419

10.6.5 数值结果 420

10.7 改善搜索雷达扫描性能的 MIMO 技术 421

10.7.1 信号模型 421

10.7.2 波束形成 424

10.7.3 用于演示 MIMO 雷达的例子 424

10.8 软件化雷达简介 427

10.8.1 概述 427

10.8.2 软件化雷达硬件平台构想 427

10.8.3 几个分系统的软件开发任务 429

10.8.4 一种 W 频段软件雷达的矢量调制器 432

参考文献 433

第 1 章 绪 论

在无线电技术(如通信、雷达、电子战、遥控遥测等)领域中,无线电系统所处理的主要对象是电磁波。在 20 世纪 70 年代以前,对电磁信号的处理主要以模拟处理方法为主。随着微电子技术,尤其是数字逻辑集成电路以前所未有的运行速度向前发展,在一些 Si 材料 CMOS 产品中,时钟频率已超过了 1GHz,而在诸如基于 GaAs, Inp 和 SiGe 材料的双极和场效应晶体管之类采用特殊技术的产品中甚至可以获得更快的速度。因此,目前已经可以用数字方法实现微波系统中的多种功能,如信号产生、滤波和频率变换等。数字实现提供了各种潜在的优势,它包括对器件老化和精度不敏感性和适应性及可编程性强等。而且动态范围和非线性度可通过设计来指定,信号存储器 and 存储功能容易用数字实现。还制作出了单片数字集成电路及微波系统,以前在模拟领域中的许多功能现在可应用数字技术来实现。在数字和模拟之间的关键接口由模/数变换器、数/模变换器和分频比 N 频率合成器充当。总之,数字领域的硬件及相应软件正在迅猛发展,各种超高速可编程器件的商品化,均促使雷达技术领域逐步向数字化和软件化方向发展,并为通信、雷达和电子对抗一体化系统方向发展提供了基础。

本章首先对微波系统数字技术的前景进行简述,然后介绍与软件化雷达密切相关的软件无线电的设计原理,发展动向和应用领域。

1.1 微波频段数字信号处理动态^[10]

1.1.1 概述

P. Asbeck 等对微波系统数字技术的前景进行了评述^[10]。在微波频段上的信号处理(包括放大、滤波、频率产生、频率转换和调制)传统上利用模拟电路完成。然而,数字电路在能力方面已明显领先于模拟电路。这类技术的进步预示着数字技术可以在微波范围的频段得到很好地利用。

数字信号处理(DSP)已经广泛用于基带频率,如音频和视频信号的信号处理。在无线通信和雷达系统中,DSP(还有 ASIC、FPGA 等)的应用也快速发展,且已成为大多数雷达和通信系统中的主要支撑技术。数/模之间的接口通常工作在基带频率,目前在中频的运用也日益增多。

数字 CMOS 电路的发展粗略体现在摩尔定律中(根据该定律,数字 CMOS 芯片的计算能力每 18 个月提高 1 倍)。图 1.1 示出了高端应用的专用大规模 CMOS 逻辑电路的时钟频率趋势。可期望在近几年间的时钟率超过 3.5GHz(对应在 $0.1\mu\text{m}$ 量级上标定的栅长,在 2012 年前它们将达到 10GHz。在通用 DSP 芯片的改进方面有一个相应的发展趋势。图 1.2 示出了信号处理时所需功率递降的情况(以每秒百万个指令表示)。

在高速最佳化的 IC 技术情况下,光纤传输用数字信号的产生和处理在现场系统中已达到 10Gbps,在实验室已达到 40Gbps(或 40Gbps 以上)。数字信号具有频谱密度基本上是从直流到频率为 $3/4$ 的频率延伸。这些应用方面所研究的电路是一个令人振奋的领域。

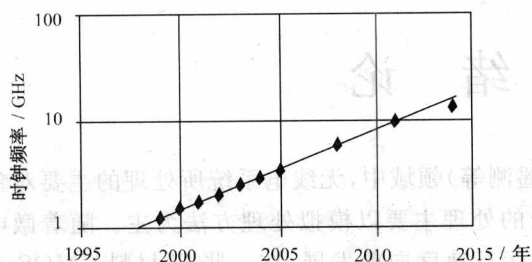


图 1.1 基于 ITRS(International Technology Roadmap for Semiconductors)趋势图的高性能 CMOS 逻辑集成电路的时钟频率趋势

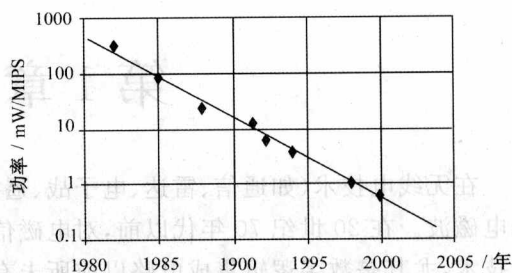


图 1.2 通用 DSP 芯片在单位时间完成运算所需功率的降低趋势

高速 DSP 技术的适用性开拓了微波系统设计方面具有潜在地革命性的新能力。将具有高时钟频率的复杂的数字电路引入微波领域(和临界的毫米波领域)会促成微波系统飞越的发展。下面我们将简述当前微波系统中 DSP 利用的情况,以及可能实现的技术。我们集中讨论在经典的窄带微波系统中的应用,而不是在那些光纤传输用的宽带系统中的应用。

1.1.2 数字处理技术的优势

利用数字而不是模拟技术进行信号处理提供了各种潜在的优势。它们包括:

- (1) 无一般微波电路的调整要求,且其特性具有内在重复性;
- (2) 与老化、温度效应及由制造容差引起的失配无关;
- (3) 对复杂电路,可通过设计,在信噪比和由系统引起的失真范围内进行折中调节;
- (4) 具有抗来自噪声源、串扰和电源变化等干扰的能力;
- (5) 提供诸如信号存储,具有一定程度非线性的放大,编码和误差校正等独特的功能;
- (6) 再组合能力和可编程能力,因而固定的硬件可以用软件控制来完成各种功能,或访问各种空间接口标准;
- (7) 系统测试简便,可自检;
- (8) 能在一个芯片上将系统的微波和数字部分组合起来(称为“芯片系统”)。

数字处理具有各种它们有时需要应对的独特特性。信号从模拟域变换到数字域不可避免地会伴有噪声(“量化噪声”)的引入,这与变换中所用的位数有关。变换过程中的热噪声引入也要考虑。模/数变换过程也是高度非线性的,因此,在变换过程中它也可以引入与奈奎斯特频带外频率相关的噪声,并折叠进入信号频带中;如果信号频带有限,则它也会产生谐波和与有关信号的互调。

1.1.3 极高速数字电路的 IC 技术

许多高速数字技术都已得到开发,包括 Si 材料的 CMOS;基于 Si, SiGe, GaAs 和 InP 材料的双极技术,以及利用 GaAs 和 InP 材料的 FET 技术。这些技术的差别在于所用的时钟频率(与电流增益截止频率 f_c 密切相关)及集成程度和功耗方面。而速度在很大程度上取决于器件两端载流子的渡越时间 T_{tr} (典型为 $f_c = 1/2\pi T_{tr}$)。由于技术的进步,器件尺寸已经减小,

T_{tr} 值也下降了。

此外,数字技术的速度能力经常受到分频器最大工作速度来衡量。最具代表性的一般逻辑电路静态分频器,实际工作可低至零频(直流)上。高速可以从动态分频器获得,后者在低速时不能很好地工作。表 1.1 对目前报道的采用不同技术实现的分频器的各种工作速度进行了归纳。

表 1.1 采用各种数字 IC 技术的典型分频器特征

采用技术	最大频率	电路类型
Si CMOS	26.5GHz	动态
	16.8GHz	静态
Si 双极	30GHz	静态
SiGe HBT	53GHz	静态
	82GHz	动态
GaAs HBT	40GHz	静态
GaAs HFET	51GHz	动态
InP HBT	72.8GHz	静态
	80GHz	动态
InP HFET	76GHz	动态
	74GHz	动态

Si CMOS 技术在民用产品中是最主要的数字技术。它可以将以数百计的晶体管集成在一块芯片上,比其他技术优越得多。一般情况商品芯片用的栅长低至 $0.13\mu\text{m}$ (如 ITRS 图所描述),近年来栅长将进一步缩小至低于 $0.05\mu\text{m}$ (这些器件已在实验室基础上演示)。

与 FET 横向结构相反,双极技术的优点得益于其垂直的器件结构。在一般的 Si 双极器件中,基极的厚度(其大致等同于 FET 的栅长,用来控制 f_t)可以薄至 $0.05\mu\text{m}$ 。该器件具有高互导性,晶体管特性之间良好的匹配性及超过 50GHz 的 f_t 值。该技术可以通过在器件的基区采用 SiGe 得到改善。并可通过漂移及扩散来驱动电子,提供一个内建的场,来降低基极的渡越时间。近几年来, SiGe 异质结双极晶体管(HBT)已得到迅速地发展。当前已达 80GHz 的 f_t 值。

GaAs/Al GaAs 和 GaAs/GaInP 异质结双极晶体管的研制工作已经获得了很大的成果,并在微波电路(如功率放大器)中普遍使用。目前的生产线已经采用了 8 英寸以上的晶片。这些异质结双极晶体管已经获得了高达 170GHz 的 f_t 值,并且已在总数多达 10000 个晶体管的数字电路中使用。基于 InP 的异质结双极晶体管技术由于希望得到更快的速度而正在加紧研究之中。据报道,这些器件的 f_t 值已达 250GHz 。有一种新的制作方法,它的异质结双极晶体管有源层从它们产生的衬底就开始传输,以便在有源器件的顶部和底部两侧进行处理。这种方法已经获得了很高的性能,包括振荡的最高频率超过了 1THz (其依赖于高 f_t 及低寄生电容和电阻)。

基于上述的材料 FET 已经用于数字电路,也用于微波频段的开发。n 沟道 FET 内在比 Si FET 的速度更快。然而,p 沟道 FET 趋于比 Si 的速度慢,由此形成的互补逻辑尚未得到广泛应用。基于具有耗尽型负载的增强型 FET 开关的逻辑类也经常利用。利用离子注入的 GaAs,已经制造出了有 100 万个门的 IC。利用异质结构 FET 可以获得高速,其得益于调整掺杂来改善载波的迁移,改善对通道设计的控制,并降低门电流。利用很短的栅长,并在采用 AlGaAs,壁垒层具有 InGaAs 通道的 GaAs 衬底上生长的异质结构已经获得了超过 200GHz 的 f_t 值,形成了伪晶离子迁移晶体管(pHEMT)。利用 InAlAs 壁垒和 InGaAs 通