



邹久朋 编著

80C51单片机

实用技术



北京航空航天大学出版社

TP368.1
303
12

80C51 单片机实用技术

邹久朋 编著

北京航空航天大学出版社

内 容 简 介

本书从单片机应用中所遇到的问题出发,以系统设计为主线,从多层面揭示开发过程中容易犯的错误;系统地分解、总结软硬件设计的规律;给出许多实用的电路、程序段和成功范例,还有经过加工的速查资料、参数等。

本书意图旨在对入门后的提高有所帮助。可供学过一些单片机基础知识而想进一步深造的大学生或研究生,从事课堂或实验教学的高等、中等学校教师和实验人员,从事单片机嵌入式系统开发和维护服务的从业人员,以及拟就业人员的学习与培训等参考使用。

图书在版编目(CIP)数据

80C51 单片机实用技术/邹久朋编著. —北京:北京航空航天大学出版社,2008.4

ISBN 978-7-81124-294-2

I. 8… II. 邹… III. 单片微型计算机 IV. TP368.1

中国版本图书馆 CIP 数据核字(2008)第 023442 号

©2008,北京航空航天大学出版社,版权所有。

未经本书出版者书面许可,任何单位和个人不得以任何形式或手段复制或传播本书内容。
侵权必究。

80C51 单片机实用技术

邹久朋 编著

责任编辑 李 青 李冠咏

*

北京航空航天大学出版社出版发行

北京市海淀区学院路 37 号(100083) 发行部电话:010-82317024 传真:010-82328026

<http://www.buaapress.com.cn> E-mail:bhpress@263.net

北京市松源印刷有限公司印装 各地书店经销

*

开本:787 mm×960 mm 1/16 印张:15.5 字数:347 千字

2008 年 4 月第 1 版 2008 年 4 月第 1 次印刷 印数:5 000 册

ISBN 978-7-81124-294-2 定价:24.00 元

前言

单片机作为嵌入式系统的主要成员,是当今电子信息和工业控制的重要组成部分,并已渗透到各个领域。作为体现当今半导体器件制造和各种软件综合技术的载体,单片机产品的系列和型号层出,更有嵌入式操作系统和开发平台的加入,使单片机嵌入式系统的应用和普及提高到一个新的水平,进一步向高端发展。

嵌入式系统的应用特点,决定了其发展不会沿袭通用计算机的更高、更快、更强之老路。绝大多数场合,8 位机就能做得很好,而且可靠性更高。在高档 MCU、MPU 价格可接受,嵌入式系统用高端手段开发相对容易的情况下,一味跟风追高,不但会造成资源的浪费,而且会阻碍嵌入式应用的全面普及与提高。

单片机芯片量体裁衣的设计,决定了其以系统的最小配置满足功能完整性的特点。但以其片上存储单元的数量和运行速度,要求像通用计算机那样调度运行机制也勉为其难,因此只能在耗用成本和开发便利之间折中,或者干脆彻底贯彻低成本、高可靠性的策略。但这样一来,单片机开发这门技术的包络量和含金量比它的硬件成本就高得多,甚至比通用计算机技术还难掌握;加上知识获取和工作性质的系统性不强,因此目前开发人员比例不高,难以满足市场需要和发展。

由于知识结构的特点,从事单片机开发只能成为“高手”,而很难成为专家学者。可能有人不屑于单片机的区区知识,很快便一览而过,去追求更高的学术目标。其实,单片机是一门实践科技,开发者要面对多方面的问题并必须一一解决,对综合能力的要求高,而不能只靠理论上几点独特见解,因此认为单片机没大用或是旁门左道难归正统的观点是不正确的。

较之其他领域,单片机技术的封锁更容易。尽管已问世几十年,但有价值的资料还是欠缺,大部分止步于入门阶段,或是基本实验。但在工程实际中却完全是另外一回事,理论再怎么高深,有时面对实际问题也可能一筹莫展,难切时弊。而实践能手也无暇或不愿公开,导致单片机学习路途艰难。

用过单片机的人都会感受到其中的煎熬与陶醉,不少人会因煎熬太多而放弃。一路走来,都会留下许多经验和教训,但遗憾的是,这些都很难共享。为使后来者能多一些陶醉,少一些

前言

煎熬,笔者在北京航空航天大学出版社和王鹏编辑等的热情相邀、孜孜鼓励下,经一年多断续磨砺,终于定稿。

为了打造出能满足读者实际工作需要,知识性和实用性较强的作品,反复遴选最有价值的资料,多次划分与组合对比,以选出最佳层次结构;从多个层面揭示和解析开发中易出的各种具体问题;系统地分解、总结软硬件设计的方法和规律,并依此给出许多实用、好用的电路和程序段;充分介绍和分析新颖且成功的范例,并且给出经过作者加工的速查资料、速选参数和快速设置指令等。

本书的知识内容和层次结构不同于基础教科书,意图旨在对入门后的提高有所帮助,可供学过一些单片机基础并想进一步深造的大学生或研究生,从事课堂或实验教学的高等、中等学校教师和实验人员,从事单片机嵌入式系统开发和维护服务的从业人员,以及拟就业人员的学习与培训等参考使用。

本书虽是以 80C51 系列单片机为开发对象,但其解决问题的思想和措施推广到其他系列也没有障碍。之所以选择如此传统的单片机,一是考虑各种技术资料、开发工具相对齐全;二是作者对此项工作积累了丰富的经验;三是 80C51 曾经是很多读者单片机入门的首选,因此具有广泛的适用性;四是多家厂商不断推出高性能低成本的新产品,使 80C51 仍保持着旺盛的生命力和广阔的应用市场。

为了方便基础不同的读者,本书对深层知识的第一次涉及都尽量讲解,对导致问题和错误的原因和发生的来龙去脉也都细致交代,特别是对各程序段都加上了尽可能多的注释。

本书是作者集多年的工作和经验的积累所成,作者的研究生魏茂强、董亚超、刘婧、林瑶瑶和周建等,也为本书的图表编排、校对和程序验证等付出辛劳,在此谨向他们,还有为本书编写提供方便的同事和家人表示感谢!同时也向为本书出版提供大力支持的北京航空航天大学出版社和编辑人员表示感谢!

为增强国家科技实力,不但要有前瞻的科学研究,还要有成熟和精湛的实用技术。科技创新无处不在,在单片机与嵌入式系统的开发设计过程中,技术的灵活应用更显重要,本书希望对读者有所帮助和借鉴。至于水平未到之处,敬请广大读者不吝指正。

作 者

2007 年 8 月

于大连理工大学

目 录

第 1 章 绪 论

1.1 单片机应用的发展与特点	1
1.2 单片机系统的设计理念	2
1.3 80C51 单片机的综合评述	4
1.3.1 80C51 单片机的内部结构	4
1.3.2 80C51 单片机的存储器特点	7
1.3.3 80C51 单片机的端口特点	10
1.3.4 80C51 单片机的中断系统	11
1.3.5 80C51 单片机的串行口功能和定时/计数器	11
1.3.6 80C51 单片机的指令集	12
1.4 80C51 单片机的主要型号及发展	12
1.4.1 ATME89 系列单片机	13
1.4.2 Philips89 系列单片机	16
1.4.3 其他闪存系列的 51 单片机	17
1.4.4 OTP 系列的 51 单片机	18

第 2 章 系统的硬件配置与 80C51 接口电路

2.1 单片机的接口电路与接口技术	19
2.2 80C51 单片机常用的输入接口电路	20
2.2.1 按键输入接口电路	20
2.2.2 拨码开关和拨码盘的输入接口电路	24
2.2.3 脉冲式传感器类型与输入接口电路	26
2.2.4 比较器和施密特输入电路	28
2.2.5 A/D 转换器输入接口电路	30
2.3 80C51 单片机常用的输出接口电路	34
2.3.1 位输出接口电路	34

目 录

2.3.2 LED 显示接口电路	37
2.3.3 LCD 显示器接口电路	43
2.3.4 D/A 转换器接口电路	44
2.3.5 变宽脉冲 RC 滤波调压和数字电位器接口电路	46
2.4 外存储器接口电路和串行收发器接口电路	48
2.4.1 串行非易失性外存储器的接口电路	48
2.4.2 并行非易失性外存储器的接口电路	50
2.4.3 串行总线收发器接口电路	52
2.5 时钟振荡、复位、 μ P 监控和外接看门狗电路	54

第 3 章 I/O 口的配置技术与对应的编程

3.1 80C51 单片机各 I/O 口的特点与使用原则	58
3.1.1 80C51 单片机各 I/O 口的结构特点与注意事项	58
3.1.2 80C51 单片机各 I/O 口的使用原则	63
3.2 I/O 口的复用技术	64
3.2.1 偶尔承担输入任务的输出口复用技术	65
3.2.2 第二功能与 I/O 功能的复用技术	67
3.2.3 多用途系统中的 I/O 口复用技术	68
3.2.4 I/O 口复用技术举例	69
3.3 I/O 口的并用技术	71
3.3.1 增强驱动能力	71
3.3.2 提高功能适应性	72

第 4 章 80C51 的软件编程分析

4.1 80C51 单片机的编程环境	73
4.2 程序的错误分析与避免方法	74
4.2.1 汇编语言编程的出错问题	74
4.2.2 主程序和子程序易犯错误的分析与避免	75
4.2.3 中断服务程序易犯错误的分析与避免	83
4.2.4 编写特殊指令和程序段易犯的错误	86
4.2.5 使用串行口方式 0 易犯的错误	90
4.3 提高程序实时性的措施	91
4.3.1 处理随机突发任务提高实时性的措施	92
4.3.2 使用定时中断来处理简单但不宜耽搁的循环操作	95

4.3.3 优化程序结构和分层查询	96
4.4 提高定时精度和软件的细节质量	96
4.4.1 提高定时精度的措施	96
4.4.2 提高软件细节质量的几点措施	98
第5章 常用程序段的结构与编程	
5.1 程序的合理结构与编程	103
5.1.1 主程序的合理结构与编程	103
5.1.2 子程序的合理结构与编程	104
5.2 键盘扫描程序的编程与分析	105
5.2.1 键盘扫描程序的组成及各部分的功能	105
5.2.2 几种常用键盘的扫描查询程序	110
5.2.3 多功能复用键的编程	117
5.3 数码管显示程序的编程与分析	118
5.3.1 并行输出动态驱动数码管的显示程序	118
5.3.2 译码器输出驱动数码管的显示程序	124
5.3.3 串行输出静态驱动数码管的显示程序	128
第6章 80C51 设计应用实例	
6.1 高可靠性警示灯续接控制器	133
6.1.1 装置原理与硬件最小系统设计	133
6.1.2 软件的编程设计	134
6.2 加热炉升温速度和温度曲线调节器	137
6.2.1 控制续增通电占空比的温升调节器的设计	137
6.2.2 通过测量比较进行控制的温度曲线跟随调节器的设计	141
6.3 转速-温度测量仪	151
6.3.1 装置原理与硬件系统设计	152
6.3.2 软件的编程设计	154
6.4 基于 RS-485 通信的变频器运行参数显示调节器	167
6.4.1 硬件系统设计	168
6.4.2 软件设计与各个功能的协调实现	170
6.5 机械平台调节定位控制器	180
6.5.1 硬件系统的设计	180
6.5.2 软件程序设计	182

目 录

第7章 单片机系统的可靠性设计

7.1 提高安全可靠性的设计原则与措施	188
7.1.1 输入/输出接口电路的完善性设计	188
7.1.2 电源的合理设计与选用	192
7.1.3 器件选择留有适当的负荷充裕度	194
7.1.4 充分与合理地使用保安保险元器件	195
7.1.5 合理的布线及安装工艺	196
7.2 抗干扰措施的选择与使用	196
7.2.1 硬件的抗干扰设计	197
7.2.2 软件的抗干扰设计	201
7.3 系统的容错性设计	207
7.3.1 系统与外部连接接口的避错与容错	207
7.3.2 软件的容错性设计	208
附录 A 80C51 指令一览表	211
附录 B 80C51 的位地址	215
附录 C 80C51 的中断设置	216
附录 D 定时器/计数器的设置	218
附录 E 80C51 串行口的设置	221
附录 F AT89S8252 增加的 SFR	224
附录 G P89LPC938 的 SFR 一览表	227
附录 H 测量转速值的部分子程序	232
参考文献	237

第 1 章

绪 论

1.1 单片机应用的发展与特点

如今单片机产品的系列和种类之多,已经让人目不暇接。从应用的发展和深入来看,某些系列的单片机已经走入了使用操作系统的时代。且不说 RAM 等架构的 32 位 RISC 微处理器,就连 C8051F、PMS430 和 AVR 等系列的单片机,也几乎是嵌入式操作系统移植的目标。即使未达到这种程度,用 C 语言编程也是开发应用这些型号单片机的普遍手段。由此,将使嵌入式系统的应用和普及水平提高到一个崭新的阶段,并促进其向高端应用发展。例如嵌入 TCP/IP 协议的互联网设备,有线或无线高速传输的传感器、控制器网络,声音与图像的识别处理系统等。

如果单片机和嵌入式微处理器也能够像通用计算机那样,具有操作系统的支持和使用高级语言编程,则无疑是推动嵌入式系统开发和应用的强大动力。但是在当今众多系列的单片机和嵌入式微处理器多足鼎立的局面下,较成熟的商用嵌入式实时操作系统(RTOS)的高昂价格,多少也限制和阻碍了这个进程。

由于嵌入式系统的组成和应用具有五花八门的特点,这决定了其发展的轨迹是不会沿袭通用计算机的老路的。因为对于绝大多数的嵌入式应用场合,8 位机已经是足够用的,所以没有理由也没有必要都要走高端化、统一标准化的道路。对于嵌入式应用来说,不仅是要能满足功能的需要,而且还要考虑系统可靠性、经济性和低能耗的要求。在后几项指标上,片内资源相对较少,专为嵌入式应用而设计的单片机微控制器,总能长久地以其卓越的表现,占据嵌入式应用的重要地位。

在高档单片机的价格可以接受,嵌入式系统采用高端手段开发变得相对容易(例如有些芯片提供了相当完善的软件开发平台,开发者只要选择排列其提供的 API 函数,就能轻松完成开发)的今天,可能会出现嵌入式产品的开发走高端化和规范化的倾向。但是,如果走极端了,就会造成硬件资源的浪费,对批量产品很不经济,也满足不了大量低端应用市场的需求。如果人才培养的模式变得单一化,会造成开发人才结构的不合理,也会阻碍嵌入式应用的全面普及与提高。

目前,低、中档单片机无论从价位、功能和体积方面都远优于用大量的数字集成电路硬件组合而成的系统,几乎可以在任何用电的产品中使用,其市场潜力之巨大,总是不断地超出人们的预料。更使人们感兴趣的是,在对于操作时序要求非常严格,温度条件恶劣,要求具有高度可靠性、低价格和低耗电等应用场合,它们往往会比高档的 MPU、MCU 系统或是通用计算机做得更好。

对于低端的 8 位 MCU 来说,如 80C51、PIC16、ST62 等系列,由于片内程序存储器单元不多,片内的 RAM 更少,移植使用操作系统的难度很大,也可能得不偿失。只从一般的操作系统不使用位变量而是用字节存储标志信息这一点来看,片内 RAM 单元就得多耗费不少,更不要说多任务的调度运行所需的大量堆栈了。而使用 C 语言编程时,往往也需要选用片内程序存储器容量大一些的型号,对于开发大宗的产品,成本的提升必然会降低其竞争力。另一个不利的因素是,C 语言编译代码会较多地使用堆栈操作,而低端单片机的片内只有非常有限的 RAM 单元,对需要较多暂存、缓存的程序,总希望分出作为堆栈用的 RAM 部分能少一些,这也是运行 C 语言代码的一个障碍。

众所周知,采用汇编语言编程,可以通过人工调度,使完成特定任务的路径趋向最简捷,步骤趋于最少,一般能够使较少片内资源的低、中档的 MCU 发挥出更大的潜能:一是完成相同任务的运行时间可以最短(指令条数最少);二是节省指令代码存储空间和运行所需要的 RAM 单元,可以选用低档型号的单片;三是方便于中断操作,在相同的时钟频率下,实时性可以做到最强;四是很容易设置软件陷阱、看门狗复位、睡眠及掉电模式等指令,从而使程序运行的可靠性更高,耗电量更小。但其缺点是:汇编语言编程琐碎繁杂,较难查错,可移植性也差,因此其优点几乎都被这些不利的因素所抵消。

可喜的是,80C51 系列单片机比其他系列同档次的单片机,用汇编语言编程相对容易。因为 80C51 采用的是 CISC 结构,其指令集中不仅有灵活的多种寻址方式,还有各种移位、字节和半字节交换、散转等逻辑指令和位操作指令,特别是还具有无符号数乘、除指令,这就使多种微操作大部分只需一条指令就能够完成,因此编制的汇编程序会相对简化一些。而对比采用 RISC 的单片机,如 AVR 等系列,要完成相同的任务,其汇编程序的语句要多出不少,因此后者更适合于采用 C 语言编程。

在保证系统功能的前提下实现硬件的最少配置,再辅以使用汇编语言编程,一般可以让为特定应用的嵌入式系统做到成本最低,可靠性和抗干扰能力更强,耗电量也更小。这对于批量产品的开发,无疑是适宜的。但对于开发周期要求很短的少量产品,采用 C 语言编程或许是更好的选择。当然计算量小,大量使用逻辑比较,用位操作进行控制的系统除外。

1.2 单片机系统的设计理念

对于只要求完成特定功能的单片机系统,设计所考虑的问题主要是成本与可靠性两方面。

减去冗余的硬件,不仅可以降低成本,便于安装,而且对于提高系统的可靠性也大有好处,因为任何一个元器件出了问题都会使系统失效。还有就是应当尽量选用廉价的和供应充足的器件,为此有时不得不修改设计,或是在电路板上预留另一种器件的接口。

要实现一种特定功能的嵌入式系统,其硬件的设计方案往往有多个选择,之间的差别也会很大,追求硬件元器件最少应该是优先的选择,但代价通常是软件量和编程难度有所增加,还需要 MCU 有多一些引脚和程序存储单元,但如果因此不得不升级 MCU 的型号,则可能还不如添加一两个廉价的数字电路芯片经济。有时一个芯片的功能用不完,而另一通道还需要该功能的芯片,则应该灵活处理,合并和变通芯片的功能,例如同时需要与门、与非门和非门,则选用四合一的与非门芯片,将其中的两个串联成与门,一个的二输入端并联成非门(一输入端接 Vcc 也行)即可;而若需要施密特触发器,则可以利用多余的运放单元加几只电阻(用正反馈形成回差特性),或是用两个余下的非(与非)门串联组成(见 2.2.4 小节)。总之要因地制宜,物尽其用。另一方面,用软件改变单片机 I/O 口的输入/输出逻辑,有时也可以利用已有剩余硬件单元的功能。

通常为了增强系统在线的可靠性和抗干扰能力,往往在实验已达到所有功能的系统组合基础上,还要添加一定数量的起保护、隔离作用的器件和单元,所以实用方案不一定是最简单的。另外,机壳容积、电路板尺寸要求,元件焊接量,主体、键盘、显示和执行部分之间连接线的根数限制,耗电量指标等,也都是在选择器件、设计电路时需要仔细地权衡和推敲的。

因此,抱着一套行头打天下的设计理念,是不能应用好单片机的,也是不可能实现的。但若将单片机系统设计成百种千面,也很不利于通用化和生产高可靠性产品。所以,无论是设计思想简单化还是随机离散化,都会阻碍设计和应用水平的提高。

对应于系统硬件的组成或者说单片机外围器件的不同,实现相同操作功能的软件编程也需要与硬件一一对应:主要是 I/O 口位置的对应、逻辑电平的对应和时序的对应。对于前者,用伪指令定义一下就能解决,而对于后者,则需要编写对应于每个硬件元器件的驱动程序,并且将它们组合协调起来。

随着单片机运行速度的提高和片内资源的增加,系统中必要的硬件配置已经可以大大减少,某些硬件的功能也可以由软件来实现。与此同时,低成本、高性能的硬件元器件也在不断地发展和出新,这为嵌入式系统的设计提供了更多的选择。某种功能到底是由硬件完成,还是由软件实现,要根据系统要求、性价比、可靠性和开发周期等多种因素综合考虑。

从表面上看,设计好不同用途的单片机嵌入式硬件系统似乎很难,没有简单的规范或规律可循,但实际并非如此。系统无论怎样演变,也都是一些基本硬件模式和软件模块的选择性整合与搭接。就像武术招式的贯通,千变万化离不开基本的套路。基本模式是基础,选择整合则需要一些技巧,可以在多次实验、总结和借鉴的过程中提高。

此外,由于有单片机程序指令的传递和引导,在各个外围硬件之间大都不需要建立连接和电气、逻辑耦合,故单片机系统的硬件电路要比一般的数字电路系统简单得多,也有限得多。

第1章 绪论

单片机系统设计的重点是在软件与硬件电路的配合编程方面,有规律和特点可循,只要下工夫就能很好地掌握。

1.3 80C51 单片机的综合评述

在单片机品种系列如此众多的今天,问世已快 30 载的 M51 系列单片机,却依然没有退出的迹象,其庞大的 80C51 家族仍然以相当大的比例占据着单片机的应用市场。除了业界人士先入为主的惯性之外,也表明它确实具有一些比较有价值的优点。对于这么传统的单片机,相信不少读者对其了解掌握的程度已相当熟练,因此对一般的原理阐述和使用介绍已经提不起兴趣了,剩下的问题是如何能用好、用精,发挥其最大潜能,或者是选用具有最少片内资源的型号来获得足够的功能、更强的实时性与可靠性。对于这几方面来说,开发其他系列的单片机也有此需求,但以最寻常、最熟悉不过的 80C51 系列单片机来作为开发对象,一些构思可以更方便地实施,更能熟中生巧,更能深入挖掘其潜力,因而就更具有普遍的意义。

1.3.1 80C51 单片机的内部结构

单片机的内核包含专门设计的 CPU 系统、时钟系统和总线控制逻辑,程序存储器、数据存储器 and 特殊功能寄存器,自管理的多源多级中断系统,数个定时/计数器单元,全双工 UART 串行口和数组多功能 I/O 端口。其逻辑结构如图 1-1 所示。

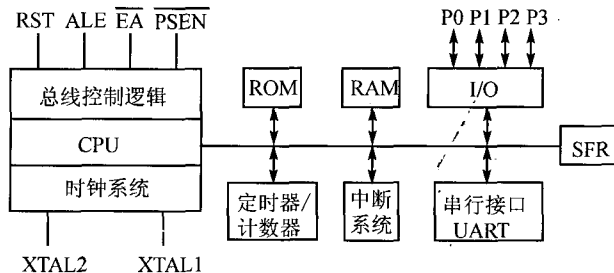


图 1-1 80C51 的内部逻辑结构

有的增强型 80C51 还加入了可编程计数器阵列 PCA(如 P89C51Rx2)。在新近推出的品种中,大部分都添加了片内看门狗定时器,有的还集成了多路 10 位 ADC、断电仍能存储数据的 E²PROM(如 W79E82x,STC12 系列等)。看来经典的 51 系列单片机已经向 SoC 的方向发展了。

1. CPU 系统

80C51 的 CPU 是专门为面向控制对象及嵌入式应用而设计的。其程序计数器 PC 和数

据指针 DPTR 都是 16 位的,寻址范围已经足够。PC 严格的序增特性和转移跳变、自动压栈和出栈特性保证了能准确读取对应的程序指令;DPTR 灵活的赋值方式和能够寻址 3 个存储区的特性,使其成为在程序代码区建立基地址获取数据或是建立散转程序首地址的唯一方式。

运算器中的算术逻辑运算单元 ALU 的大部分输入操作数都来自于累加器 ACC,输出也进到 ACC 中,ACC 相当于一个数据中转站。ALU 的状态信息则进入到程序状态字 PSW 中的各个位实现保存,如图 1-2 所示。

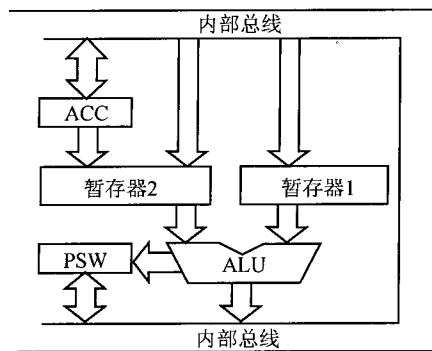


图 1-2 算术逻辑运算单元 ALU

为了方便查询,现将 PSW 中各个位的名称列于表 1-1,从低到高各个位的作用分别为:

表 1-1 程序状态字 PSW 各个位的结构和名称

PSW. 7	PSW. 6	PSW. 5	PSW. 4	PSW. 3	PSW. 2	—	PSW. 0
CY	AC	F0	RS1	RS0	OV	—	P

① PSW. 0——P, 奇偶标志位, 每个机器周期都由硬件或是置 1 或是清 0, 这取决于 ALU 的输出即 ACC 中为 1 的个数在该时刻是奇数还是偶数, 奇数置 1, 偶数则清 0。

在串口方式 2 或 3 的异步串行通信时, 要将 P 标志位复制到 TB8, 作为奇偶校验位与 ACC 中的通信数据一起发送, 以作为接收方奇偶校验的判据。

② PSW. 1——保留位, 未使用, 芯片升级可用。

③ PSW. 2——OV, 溢出标志位, 执行一条算术运算指令之后, 如果 ALU 中的运算结果超出 8 位带符号数的范围 $-128 \sim +127$, 或者是无符号数的乘积大于 255, 则由硬件置 1 (可供后续程序查询), 否则清 0。

④ PSW. 3——RS0, 工作寄存器组 (Bank) 选择控制位。

⑤ PSW. 4——RS1, 工作寄存器组 (Bank) 选择控制位。RS1 和 RS0 共同选通 Bank0 ~ Bank3 中的一组作为当前使用的寄存器 R0 ~ R7。RS1 和 RS0 组合成 00、01、10 和 11, 分别对应选通 Bank0、Bank1、Bank2 和 Bank3, 复位后的值为 00。

⑥ PSW. 5——F0, 用户可定义使用的标志位。使用 F0 作为位变量或事件标志存储和传送时, 不要忘记在中断服务程序中改写该位大多会传不到其他的程序段, 因为中断服务程序结束后, 从堆栈中弹出 PSW 原来的值即恢复现场, 中断服务程序内的那个 PSW 就消失了。

⑦ PSW. 6——AC, 辅助进位标志位。在加减运算时, 若有低 4 位向高 4 位的进位或者借位, AC 被置 1, 否则清 0。在二进制和十进制调整运算时, 作为 BCD 数低位 (4 位二进制) 向高

第1章 绪 论

位的进位。

⑧ PSW. 7——CY, 进位标志位(也简称为 C)。这个位用得最多, 几乎接近 ACC 了, 作为 8 位二进制运算的进位和借位标志, 加法、减法运算和位逻辑操作必须借助于 C 才能完成。对 C 位 0 或 1 的控制转移也非常多, 累加器 ACC 的 8 位带 C 位的移位操作更是大量使用, 是 CPU 和外接各种串行器件交换数据的必经之路。

2. 时钟系统与机器周期

单片机的片内都具有时钟振荡器, 因而使用很方便。时钟的快慢是反映工作速度的指标, 如今 51 单片机的时钟频率最高已达到 40 MHz。

传统 80C51 单片机每个机器周期为 12 个时钟周期, 其时钟频率难以提高, 更不利的是随着工作频率的增高不仅耗电量增加, 其噪声辐射干扰也增大, 很难通过电磁兼容性(EMC)家电 B 类 FCC 标准的规定。近年来减周期数的 51 单片机不断涌现, 如 Philips 将每个机器周期的时钟周期数降为 6, 获得了 2 倍速; Winbond 降为 4, 获得 3 倍速; 而 STC 更是降到了 1, 获得了 12 倍速! 尽管执行指令的速度可达 10~20 MIPS, 但还是不如 RISC 指令的 8 位 MCU(如 AVR 系列等)。所以将 51 单片机植入 TCP/IP 协议用于网络产品或是用于图像识别等高端场合, 还是勉强了些。

此外, 由于在相同机器周期下的时钟频率是最高的, 51 系列单片机的辐射干扰指标同其他系列的单片机相比没有优势, 最近出品的不少型号, CPU 可以控制 SFR 中新增的功能位关断 ALE 引脚输出的地址锁存脉冲, 再加上其他改进的措施, 特别是少时钟的机器周期, 使 51 单片机的电磁兼容性得以提高。

对于具体的应用, 应在满足速度要求的情况下, 尽量降低时钟频率, 如 4 MHz、6 MHz。这样不仅能降低干扰, 还可以节省电能。

3. 片内功能单元

基本型 80C51 的片内功能单元包括: 两个可选为低电平或脉冲下降沿触发的外部中断源, 两个 16 位的具有 4 种工作方式的定时器/计数器, 一个全双工的 UART 串行口, 一同构成 5 个可屏蔽的二级优先级中断源, 并具有各自固定的中断向量地址; 4 组 8 位的多功能 I/O 口, 每一个端口都可以按位进行操作。早期增强型则添加了一个 16 位定时器/计数器 T2, 并可以工作于捕捉模式。

随着 51 系列的壮大, 各式各样增强型的型号层出不穷, 有的集成了 14 位看门狗定时器 WDT, 有的集成了模拟电压比较器、可编程计数器阵列 PCA 和非易失性 E²PROM, 还有的更是将多路 10 位数模转换器 ADC、多种通用接口如 SPI、I²C 甚至 CAN 等, 在系统编程 ISP 和在应用编程 IAP 等功能都集成到了芯片当中。

51 单片机从一开始就奠定了 CPU 控制片内功能单元的模式: 即每一个功能单元都对应有固定名称、固定地址的控制寄存器单元, 所有的功能单元(包括不断增加的新单元)都按照名

称映射到特殊功能寄存器 SFR 的对应字节或对应位,使得 CPU 操纵这些功能单元就如同读写片内 RAM 单元一样的简单,比向片外可编程器件中写入控制字要简单得多。对于设计和编程者来说,牢固树立这种映射概念,则不管是系列中的什么芯片,只要握住它的一张 SFR 表,就可以自如地开发使用了。

1.3.2 80C51 单片机的存储器特点

1. 存储器结构

80C51 家族中的单片机,都具有典型哈佛结构的存储器,寻址空间完全分离。片内 RAM 不是 128 字节就是 256 字节,而 256 字节的后 128 个字节只能间接寻址,一般作为堆栈的储备。片内程序存储器(现一般都是 Flash 闪存型)的容量从 1 KB 一直做到 16 位地址总线寻址的极限 64 KB。若用汇编编程,一个程序段可以通用于所有的型号。因此在编程中对 RAM 区和程序代码区的寻址都不必考虑所用的型号,甚至可以不考虑具体的程序,而只按照编程者的习惯,将存储不同类型变量的地址一概固定排列。当程序经过汇编或编译后,其二进制指令代码的字节数如果确实超过了所选型号的程序存储器容量(超出没几个可以调整指令来压缩一点)时,再换上引脚数量相同且能满足功能的高一档的型号也不迟。

由于存储器的上述特点,由人工定义各个变量的存储(寻址)地址还是很清晰和方便的(可以事先做一张表在编程时参照),也就是说 51 存储器的结构特点还是比较适合于采用汇编编程的。

如今许多型号的单片机都具有在系统烧录程序(ISP)的功能,80C51 家族也不例外,如 AT89S5x、AT89S8252、P89LPC93x 等。而 P89C51Rx2 等高档的型号,更有在应用中改写程序(IAP)的能力,为使用者提供了更多的便利。

虽然 80C51 标准型以上的芯片都具有对外的 16 位地址总线和 8 位数据总线(P0 和 P2 口组成)的功能,但如今使用片外程序存储器的情况几乎已经绝迹了。而对于数据的存储,现今更为流行使用节省 MCU 引脚的 I²C 或 Microwire(或 SPI)接口的串行非易失性存储器,即使有的单片机数据系统使用 29C 或 29LV 系列 1 MB 以上的大容量并行存储器,51 总线的数量也不够,时序也不很匹配,还不如使用多个 I/O 口,用软件模拟时序逻辑来得方便。由此看来,80C51 一直保留的对外部的总线功能似乎就要变成摆设了。

片内 RAM 对于支撑 80C51 的功能是那么的重要,但遗憾的是限于 8 位指针的寻址范围,和为 SFR 区留足空间,普通 51 的 RAM 单元实在是少了一点。而且 RAM 区的低 32 个字节还是 4 个 BANK,一般要作为换组的备用,且不支持间接寻址,还真不好用于数组的存取,大都无奈地任其几组空闲。而紧接着的 16 个可以位寻址的单元 20H~2FH,又要留出 2~3 字节作为程序运行操作的记录标志位和控制转移位使用,接着 55H 以上的单元还要留作堆栈,剩下的 RAM 字节也就 50 来个了,对于多通道数据采集加同步显示、同步存储 E²PROM 和上

第1章 绪 论

传发送等耗用暂存、缓存较多的场合,还真是有些捉襟见肘,但启用 P0 和 P2 口外连 RAM,既不方便又不值得。

普通型 80C51 单片机存储器方面的最大缺陷,是其片内一般没有非易失性存储器。如果能将特殊功能寄存器 SFR 大量的闲置空间中再增添一两个控制位来控制数据通道的切换,使累加器 ACC 中的数据能传送到地址可与片内或片外 RAM 重叠的非易失性存储器中,无疑会给使用者带来极大的方便。近年来此项功能已经实现,如 ATMEL 公司的 AT89C(或 S) 825x、Philips 公司的 P89LPC9xx、Winbond 公司的 W79E82x 以及 STC 公司的 STC12 系列等都具有了此项功能。不仅如此,后三个系列的片内还集成了 2~8 路的 10 位 ADC,使组成控制仪表的硬件数量极大地减少。

2. 特殊功能寄存器

80C51 片内的特殊功能寄存器 SFR 区的结构详见表 1-2,标准 51 单片机有 21 个,增强型的 52、55 等则有 27 个。其中的一些是 CPU 运行必不可缺的通用寄存器,如 ACC、B、DPTR、PSW 及 SP 等;另一些是端口寄存器或锁存器,如 SBUF、P0~P3 等;另有 6 个控制寄存器 PCON、TCON、TMOD、SCON、IE 和 IP(52 以上型号还有 T2CON 和 T2MOD),CPU 通过执行指令能够改变这些寄存器字节中每一位的输出电平,再将这些输出电平引到各个分路的节点处,作为选通和切换三态门、模拟开关等的控制信号。换句话说,这些特殊功能寄存器是 CPU 实现分时和延续化控制单片机内各个功能单元的接力器,CPU 借助于它们,就可以按编程者的意图,轻松自如地依次完成对片内各个功能单元的调用、关断和工作模式的选择等,跟读写片内 RAM 一样的简单。

由于 SFR 的空间有很多闲置,因此再往片内添加一些由 CPU 指令控制的功能单元或是特定的存储单元并不困难。事实上,多种新推出的 80C51 系列的单片机芯片都扩充了新的功能,例如 AT89S51 的片内就增加了看门狗定时器,相应地在 SFR 中添加了控制寄存器 WDTRST(0A6H)和 AUXR(8EH)。另外,还在数据指针寄存器 DPTR 紧挨着的地址之上的 84H 和 85H,又增加了一个数据指针 DPTR1,以增强数据寻址的能力,并使用新增的 AUXR1(0A2H)寄存器中的最低位 DPS 控制切换。还有一些高档增强核的 80C51 系列的单片机,如 P89C51Rx2 和 P89C66x 系列、W79E82x 系列等,则增加了更多的片内功能单元和对应的控制字节或控制位。今后 80C51 的功能可能还会增加,由于 80C51 的 SFR 结构有很强的扩充性,CPU 照样可以对新增单元控制自如。

对 SFR 中新增单元的调用可以采用以指令直接寻址真实地址而不是符号地址的方法,这样不需要对原汇编或编译软件进行升级,就能汇编出适合于新器件的指令代码。