

普通高校“十一五”规划教材



Jisuanjizuchengyuanli

主 编 戚 梅 程 勇
副主编 东野长磊 张 瑞 鹿秀霞

计算机组成原理 实验教程



北京航空航天大学出版社

TP303/167

2008

普通高校“十一五”规划教材

计算机组成原理实验教程

主 编 戚 梅 程 勇
副主编 东野长磊 张 瑞 鹿秀霞

北京航空航天大学出版社

内 容 简 介

本书根据“计算机组成原理实验教程”课程教学基本要求及编者多年实验教学、科研和工程实践经验编写而成。课程适应面向新世纪教育、教学改革和科技发展的要求,是计算机科学与技术专业、电子通信、网络、信息等专业的一门必修的专业实验课程。

本教程针对 Dais 计算机组成原理实验系统,内容包括功能模块验证实验、整机实验及综合设计性实验。书中共分 7 章。第 1 章介绍了计算机硬件基础。第 2~5 章介绍了 10 个单元模块实验、1 个模型机实验;每个实验都给出了实验的基本原理、实验内容以及操作步骤,其中第 4 章讲述的总线控制设计实验要求学生自行组织总线操作控制信号,有利于学生理解计算机内部的运行机制。第 6 章分别采用微程序控制器和硬布线逻辑控制器控制设计两种模型机;同时介绍了模型机的设计方法、基本组成和工作原理。第 7 章主要介绍了 EDA 技术基础,包括 ABEL-HDL 硬件描述语言和 ispLEVER System 编译环境。这为计算机组成原理的后续实验课程——计算机系统结构实验的开发奠定了良好的基础。

本实验教程内容丰富,具有很强的实用性和综合性,突出动手能力和工程意识的培养。

本教程可以作为高等院校理工科计算机类及非计算机类专业计算机组成原理实验教材或专业培训教材,也可供相关专业工程技术人员参考。

图书在版编目(CIP)数据

计算机组成原理实验教程/戚梅等主编. —北京:北京
航空航天大学出版社,2008. 4
ISBN 978-7-81124-147-1

I. 计… II. 戚… III. 计算机体系结构-实验-高等
学校-教材 IV. TP303

中国版本图书馆 CIP 数据核字(2008)第 035792 号

计算机组成原理实验教程

主 编 戚 梅 程 勇

副主编 东野长磊 张 瑞 鹿秀霞

责任编辑 金友泉

*

北京航空航天大学出版社出版发行

北京市海淀区学院路 37 号(100083) 发行部电话:010-82317024 传真:010-82328026

<http://www.buaapress.com.cn> E-mail:bhpress@263.net

北京时代华都印刷有限公司印装 各地书店经销

*

开本:787 mm×960 mm 1/16 印张:11.5 字数:258 千字

2008 年 4 月第 1 版 2008 年 4 月第 1 次印刷 印数:5 000 册

ISBN 978-7-81124-147-1 定价:16.00 元

前 言

“计算机组成原理实验教程”是计算机科学与技术专业很重要的一门专业基础实验课程,是工科专业重要的实验环节之一,其工程性、技术性和实践性都很强。为了使理论教学和实践教学紧密结合,培养学生的动手能力和解决工程问题的能力,编写了这本《计算机组成原理实验教程》一书。

该实验教程是针对 Dais 计算机组成原理实验系统编写的。其内容丰富,基本覆盖整个课程的教学内容,并且遵从循序渐进的原则。其基本模块实验可以使學生掌握计算机的基本组成和工作原理,培养学生的基本技能和动手实践能力;模型机实验可以使学生对计算机的基本组成与运行原理有一个全面的了解;综合性与设计性实验帮助学生计算机基本系统的软、硬件设计有一个较全面的认识,突出应用性,体现一定的趣味性,培养学生的综合能力和创新能力。

全书共分 7 章。第 1 章为计算机硬件基础。介绍了单总线结构计算机的系统组成及自动执行程序的原理。第 2~4 章和第 5 章主要介绍了单元模块实验及基本模型机实验的基本原理、实验内容以及操作步骤。主要安排了运算器实验、存储器读/写实验、外部存储器扩展实验、通用寄存器实验、缓冲输入/锁存输出实验、总线控制设计实验(I、II)、微程序控制单元实验、指令部件模块实验、时序与启停实验及基本模型机实验等内容。第 4 章中的总线控制设计实验要求学生自行组织总线操作控制信号,有利于学生理解计算机内部的运行机制。第 6 章综合性与设计性实验,主要介绍了模型机的设计方法。采用微程序控制器设计了带移位运算的模型机的设计与实现实验;采用组合逻辑控制器控制的方法,运用 ABEL-HDL 硬件描述语言及 ispLEVER System 编译环境,搭建了控制器模块,设计了硬布线逻辑控制器模型机的设计与实现实验;第 7 章主要介绍了 EDA 技术基础。通过对 ABEL-HDL 硬件描述语言、ispLEVER System 编译环境及部分实例的讲述,培养学生自行开发设计的能力,使学生学会使用大规模可编程逻辑器件(CPLD)以及 EDA 技术,使传统的计算机硬件实验软件化,更好地提高实验教学的效率和效果。附录 A 介绍了系统硬件环境;附录 B 介绍了键盘与显示系统的使用;附录 C 介绍了集成实验环境的使用;附录 D 介绍了实验装置系统布局

图,附录 E 介绍了常用实验芯片的引脚及相关功能表。

本书由山东科技大学戚梅老师、程勇教授组织选定内容。第 1、2 章由张瑞、韩进老师编写,第 3、4 章由东野长磊、戚梅和泰山医学院鹿秀霞老师编写,第 5 章由程勇、东野长磊、付游老师编写,第 6、7 章由戚梅、程勇、张鹏老师编写,附录由张瑞、戚梅、王元红、张晓晖、宋爱美老师编写。在编写过程中,王立峰、潘朝亿、汤建喻、徐强、徐健健老师等参加了大量的绘图和校对工作。全书由戚梅老师、程勇教授负责统稿。陈新华教授、张秀娟教授审阅了全书内容。

由于时间仓促和编者水平有限,书中不当之处,敬请读者批评指正。

编者

2008 年 1 月于青岛

目 录

第 1 章 计算机硬件基础	1
1.1 单总线结构计算机的系统组成	1
1.2 计算机自动执行程序的原理	2
第 2 章 运算器及实验	5
2.1 运算器基本组成	5
2.2 运算器结构	6
2.3 运算器和其他部件的联系	7
2.4 运算器实验	7
第 3 章 存储器及实验	15
3.1 存储器基础.....	15
3.2 存储器读/写实验	19
3.3 外部存储器扩展实验.....	23
第 4 章 总线及实验	28
4.1 总线的概念及分类.....	28
4.2 总线的连接方式.....	28
4.3 通用寄存器实验(总线控制基础实验 I).....	29
4.4 缓冲输入/锁存输出实验(总线控制基础实验 II)	31
4.5 总线控制设计实验 I	33
4.6 总线控制设计实验 II	36
第 5 章 中央处理器及模型机实验	37
5.1 CPU 的功能和组成	37
5.2 控制器的基本功能和结构.....	38
5.3 控制器的控制方式与时序系统.....	39
5.4 模型机微程序控制器.....	40

5.5	微程序控制单元实验	41
5.6	指令部件模块实验	48
5.7	时序与启停实验	52
5.8	基本模型机实验	54
第6章	综合性与设计性实验	63
6.1	带移位运算的模型机的设计与实现	63
6.2	硬布线逻辑控制器模型机的设计与实现	73
第7章	EDA 技术基础	85
7.1	ABEL - HDL 简介	85
7.2	ispLEVER 简介	97
7.3	ispLEVER System 上机实例	125
7.4	并行加法器设计实验	126
附录	实验系统硬件使用及资料查阅	133
附录 A	系统硬件环境	133
附录 B	键盘与显示系统的使用	145
附录 C	集成实验环境的使用	157
附录 D	实验装置系统布局图	170
附录 E	常用实验芯片引脚图及相关功能表	171
参考文献		178

第 1 章 计算机硬件基础

1.1 单总线结构计算机的系统组成

一个计算机系统由硬件和软件两大部分组成。硬件是指看得见、摸得着的设备实体,包括运算器、控制器、存储器、输入设备和输出设备等,如图 1.1 所示。软件则不能直接触摸,比如程序、文档等。构造硬件的基本思想是处理功能逻辑化,即用逻辑电路构造各种功能部件,如用门电路、触发器来构造运算器、控制器和存储器等。在硬件基础上,可以根据需要配置各种软件,如操作系统、编程语言和各种支撑软件等。

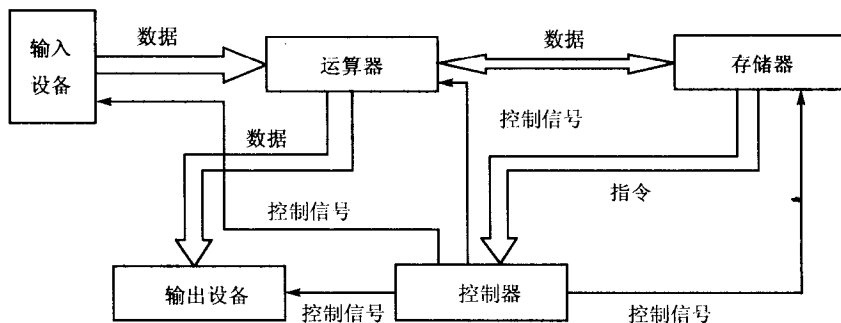


图 1.1 基本硬件结构图

计算机结构内各硬件的功能如下:

运算器 是用二进制进行算术和逻辑运算的部件。它由算术逻辑部件(ALU)和若干通用寄存器组成。它的主要功能是进行加、减、乘、除等算术运算和其他的逻辑运算。

存储器 是用来存放程序和数据部件。存储器以单元为单位线性编址,按地址读写其单元。存储器的存储容量越大,存取速度就越快,则系统的处理能力也就越强,工作速度也就越高。

输入/输出设备 计算机由输入设备接收外部信息,而通过输出设备将信息送往外界。输入设备将各种形式的外部信息转换为计算机能够识别的代码形式送入主机。输出设备将计算机处理的结果转换为人们所能识别的形式输出。

控制器 负责协调上述部件的操作,发出控制命令,是计算机的指挥中心。它从存储器中取出指令,进行分析,然后发出由该指令规定的一系列微操作命令,控制所有其他部件,来完成

指令规定的功能。

通常,把运算器、控制器以及缓冲器(cache)合在一起称为中央处理器,即 CPU。

根据图 1.1 可看出,在计算机中,基本上有两种信息在流动:一种为数据,即各种原始数据、中间结果、程序等;另一种即为控制命令,由控制器发出,控制输入设备输入程序和数据,控制运算器按一定的步骤进行各种运算和处理,控制存储器进行读写和控制输出设备的输出结果等。

因此,计算机的操作过程可以简单地归纳为以下几点:

- (1) 它通过输入设备接收信息,包括程序和数据,并将其传送到存储器中。
- (2) 经过控制器分析存放在存储器中的程序后,将其中的数据信息读取到运算器进行处理。
- (3) 将处理的结果送到计算机的输出设备。
- (4) 在计算机内部所有部件的活动都由控制器来指挥。

计算机软件一般分为系统程序和应用程序两大类。系统程序用来简化程序设计,简化使用方法,提高计算机的使用效率,发挥和扩大计算机的功能和用途。它包括各种服务程序、语言处理程序,操作系统和数据库管理系统。应用程序是针对某一应用领域或课题开发的软件。

计算机系统是一个由硬件、软件组成的多级层次结构,它通常由微程序级、一般机器级、操作系统级、汇编语言级和高级语言级组成;而每一级都能进行程序设计,且得到下面各级的支持。

1.2 计算机自动执行程序的原理

一个计算机系统是如何工作的呢?不管做一次复杂的数学计算,还是对大量的数据进行查询,或者对一个过程实现自动控制,用户都必须按照处理的步骤,用编程语言事先编写程序,然后通过输入设备(如键盘)将程序和需要处理的数据送入计算机,并存放在存储器中。用户编写的程序称为源程序,是不能被计算机直接执行的。计算机只能执行机器指令,即要求计算机完成某种操作的命令,简称指令。如执行加法操作的加法指令、执行乘法操作的乘法指令和执行传送操作的传送指令,等等。因此,计算机在运行程序之前,必须将源程序转换为指令序列,并将这些指令按一定顺序存放在存储器的若干单元中。每个单元都有一个固定的编号,称为地址。只要给出某个地址,就能访问相应的存储单元,并对该单元的内容进行读/写操作。

当计算机启动运行后,控制器将某个地址送往存储器,从该地址单元取回一条指令。控制器根据这条指令的含义,发出相应的操作命令,控制该指令的执行。比如执行一条加法指令,先要从存储单元或寄存器中取出操作数,送入运算器,再将两个操作数相加,并将运算处理的结果送回存储单元或寄存器存放。如果用户需要了解处理结果,则计算机通过输出设备(如显示器、打印机等),将结果显示在屏幕上,或打印在纸上。图 1.2 给出了计算机的简单工作

流程。

从以上的描述可以看出,计算机作为一个处理信息的工具,首先需要解决两个最基本的问题:

第一,信息如何表示才能被计算机识别;

第二,采用什么工作方式才能使计算机自动地对信息进行处理。

对这两个问题的解决做出杰出贡献,并且产生深远影响的是一位美籍匈牙利数学家冯·诺依曼。他在1945年提出ED-VAC 依曼思想,采用这一思想体制的计算机就称为诺依曼机。几十年来,尽管计算机的体系结构发生了许多演变,但是诺依曼体制的核心思想仍然是普遍采用的结构原则。现在绝大多数实用的计算机仍属于诺依曼计算机。

存储程序工作方式是诺依曼思想的核心内容,它表明了计算机的工作方式,包含以下3个要点:事先编制程序;事先存储程序;自动、连续地执行程序。这3点体现了用计算机求解问题的过程,下面分别加以说明。

1. 根据求解问题事先编制程序

计算机处理任何复杂的问题都是通过执行程序来实现的。因此,在求解某个问题时,用户需要根据解决这个问题所采用的算法事先编制程序,规定计算机需要做哪些事情,按什么步骤去做。程序中还应提供需要处理的数据,或者规定计算机在什么时候、什么情况下从输入设备取得数据,或向输出设备输出数据。

2. 事先将程序存入计算机中。

如前所述,用户用某种编程语言编写的程序称为源程序,它是由字符组成的,计算机不能识别。因此,需要通过输入设备将源程序转换为二进制代码,送入计算机的存储器中。这时的程序还不是指令代码,不能被计算机执行,还需通过一种起到翻译作用的程序,将源程序转换为符合某种格式的机器指令序列。所以,源程序最终将变为指令序列和原始数据,且被保存在存储器中,提供给计算机执行。

3. 计算机自动、连续地执行程序

若程序已经存储在计算机内部,则计算机被启动后,不需要人工干预,就能自动、连续地从存储器中逐条读取指令,按指令要求完成相应操作,直到整个程序执行完毕。当然,在某些采用人机对话方式工作的场合,也允许用户以外部请求方式干预程序的运行。指令和数据都以二进制代码的形式存放在存储器中,那么计算机如何区分它们?又如何自动地从存储器中读取指令呢?首先,将指令和数据分开存放。由于多数情况下程序是顺序执行的,因此大多数指

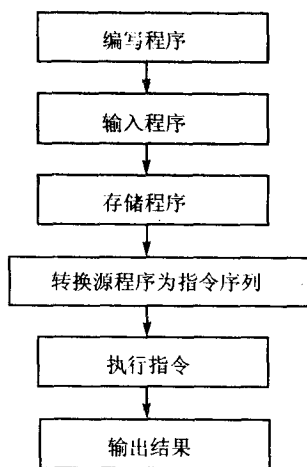


图 1.2 计算机的简单工作流程

令需要依次紧靠着存放,而将数据置于该程序区中不同的区间。其次,可以设置一个程序计数器(PC),用它存放当前指令所在的存储单元的地址。如果程序顺序执行,则在读取当前指令后将 PC 的内容加 1(当前指令只占用一个存储单元),指示下一条指令的地址。如果程序需要转移,则将转移目标地址送入 PC,以便按照转移地址读取后续指令。所以,依靠 PC 的指示,计算机就能自动地从存储器中读取指令,并根据指令提供的操作数地址读取数据。即按照指令的执行序列依次读取指令,再根据指令所含的控制信息调用数据进行处理。

第 2 章 运算器及实验

运算器是计算机进行数据处理的执行部件,它可以对二进制信息进行各种算术和逻辑运算,也是计算机内部数据信息的重要通路。

2.1 运算器基本组成

不同的计算机,其运算器的结构也不一样,但大体上由以下几部分组成。

1. 算术逻辑运算单元(ALU)

ALU 是运算器的核心。现代计算机中的 ALU 已不是简单的全加器,而是可以快速地对两组数据进行多种算术和逻辑运算的运算部件。如集成电路 74LS181,是一种四位并行 ALU,可执行 16 种算术运算和 16 种逻辑运算,参见附录 E 关于 74LS181 的介绍。

ALU 除了能进行运算外,还是 CPU 内重要的数据集散枢纽,它的输入和输出端通常接有数据多路开关,如图 2.1 所示。输入多路开关在选择信号控制下,根据需要定时地选择某一路数据送到 ALU 去处理。输出多路开关则在选择信号控制下对 ALU 的输出数据进行某种后继处理,如左移、右移或并行传送等。

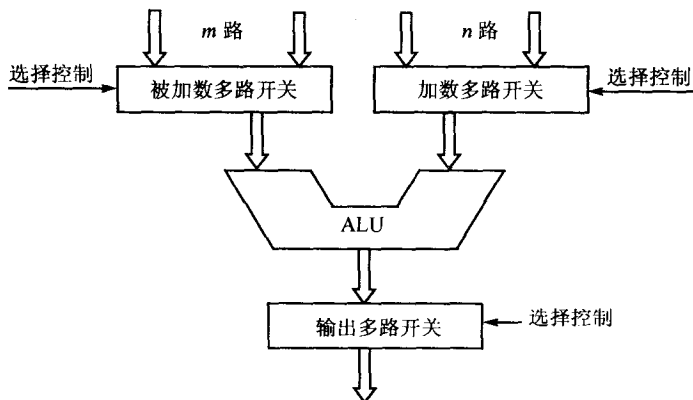


图 2.1 ALU 的多路开关

2. 累加器(ACC)

在运算器中,累加器通常用来提供第一操作数(源操作数)并存放运算结果。有些累加器还具有左移、右移、清零、并行接收等功能。所以也可兼做 ALU 的输出多路开关。运算器中的累加

器可以只有一个,称为单累加器结构运算器;累加器也可以有多个,称为多累加器结构运算器。

3. 通用寄存器

运算器内一般都设有若干个通用寄存器,用于提供操作数或暂存中间结果。通用寄存器越多,对提高运算器性能和程序执行速度越有利;操作数由寄存器提供,可减少程序执行过程中 CPU 访问内存的次数。各种计算机的指令系统一般都设有寄存器操作指令,如:

ADD A,R1 ;把 R1 寄存器的内容加到累加器中

4. 专用寄存器

运算器内还设有若干个专用寄存器。这些专用寄存器有些对程序员是透明的,如 ALU 输入端的暂存器、ALU 输出缓冲寄存器等;有的专用寄存器对程序员是公开的,如程序状态字寄存器(PSW)和堆栈指示器(SP)等。

5. 移位线路

移位线路通常用来对 ALU 的结果或某个累加器内容进行逻辑移位或算术移位或其他移位。对于要求运算速度快、运算精度高的计算机,其运算器内部还有乘除部件和浮点运算部件,甚至有阵列乘法器和阵列除法器。而对运算速度要求不高的计算机,运算器内无乘除部件和浮点运算部件,通常用软件(子程序)来实现乘除功能和浮点运算功能。

2.2 运算器结构

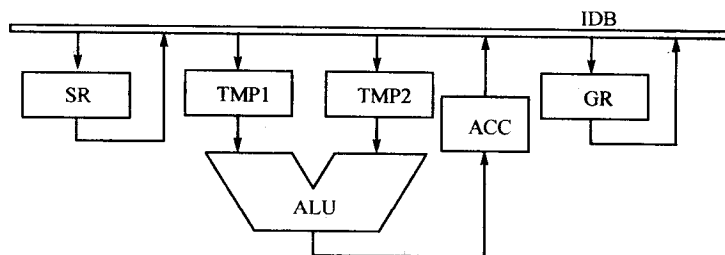
运算器结构决定了数据在运算器中加工传输的途径,决定了运算器的性能。不同的计算机可以有不同的运算器结构。

根据连接运算器各部件所用总线数目的不同,可将运算器分为单总线结构、双总线结构和三总线结构。单总线结构运算器在具体实现时亦可以组织成数种不同形式,图 2.2 给出了两种简单结构的运算器。图中:

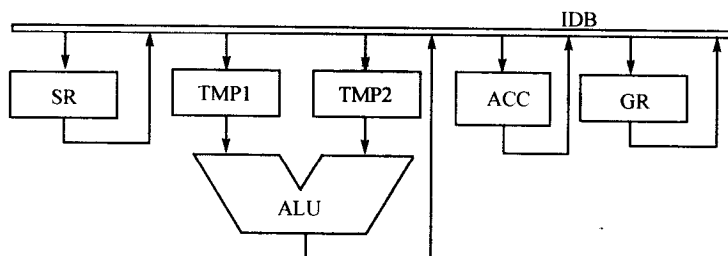
IDB CPU 内部数据传送总线;
ACC 累加器;
TMP 暂存器;
GR 通用寄存器;
SR 特殊寄存器。

图 2.2(a)中,各种运算结果必须经过 ACC。图 2.2(b)中,各运算结果可以经过内部总线送入任意一个通用寄存器中,属于多累加器结构;在这里虽然也有一个 ACC,但 ACC 的中心地位已不十分明显了。

运算器结构与指令系统相关。运算器结构应保证指令系统中指令的顺利执行,而指令系统的设计应顾及运算器结构。这使得计算机设计者必须注意到这一点。



(a) 单累加器结构运算器



(b) 多累加器结构运算器

图 2.2 两种简单结构的运算器

2.3 运算器和其他部件的联系

运算器可从内存读取数据,也可把数据写入内存,并向内存发出访问内存的有效地址。

运算器的一切操作都是受控制器发出的命令控制,控制器根据指令执行的需要及时地向运算器发出操作控制信号,而运算器的一些状态标志及时反馈给控制器,供控制器了解执行情况。另外,运算器还可进行有效地址的计算,以支持较为复杂的寻址方式。

2.4 运算器实验

一、实验目的

- (1) 掌握简单运算器的数据传输方式。
- (2) 验证运算功能发生器(74LS181)及进位控制的组合功能。

二、实验要求

完成不带进位及带进位算术运算实验、逻辑运算实验,了解算术逻辑运算单元的运用。

三、实验原理

实验中所用的运算器数据通路如图 2.3 所示。其中运算器由两片 74LS181 以并/串形式构成 8 位字长的 ALU。运算器的输出端经过 1 个三态门(74LS245)以 8 芯扁平线方式和数据总线相连,运算器的 2 个数据输入端分别由 2 个锁存器(74LS273)暂存;锁存器的输入亦以 8 芯扁平线方式与数据总线相连;数据开关(INPUT DEVICE)用来给出参与运算的数据,经 1 个三态门(74LS245)以 8 芯扁平线方式和数据总线相连;数据显示灯(BUS UNIT)已和数据总线相连,用来显示数据总线内容。

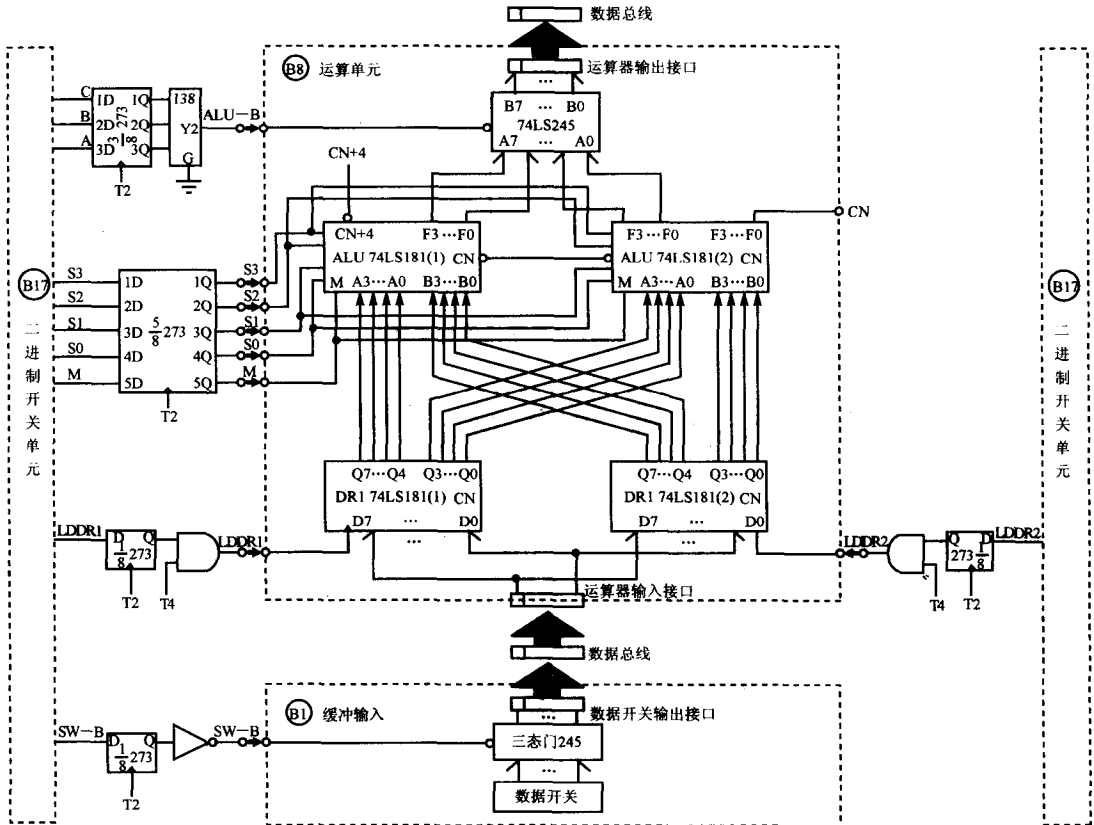




图 2.3 运算器电原理图




图 2.3 中, T2、T4 为时序电路产生的节拍脉冲信号,通过连接时序启停单元时钟信号“ $\square\square\square$ ”来获得,剩余均为电平控制信号。本实验装置的按键分布见附录 D。进行实验时,首先按动复位按钮使系统进入初始待命状态,在 LED 显示器闪动位出现“P.”的状态下,按【增址】

命令键使 LED 显示器自左向右的第 4 位显示提示符“L”，表示本装置已进入手动单元实验状态。在该状态下按动【单步】命令键，即可获得实验所需的单脉冲信号，而 LDDR1、LDDR2、ALU-B、SW-B、S3、S2、S1、S0、CN、M 各电平控制信号用位于 LED 显示器上方的 26 位二进制开关来模拟，均为高电平有效。

四、实验连线

按图 2.4 所示连接以下实验电路：

(1) 总线接口连接 用 8 芯扁平线连接图 2.4 中所有标明“”或“”图案的总线接口。

(2) 控制线与时钟信号“”连接 用双头实验导线连接图 2.4 中所有标明“”或“”图案的插孔(注:Dais-CMH⁺的时钟信号已作内部连接,图中 ZQ 为零标志显示灯,CY 为进位标志显示灯)。

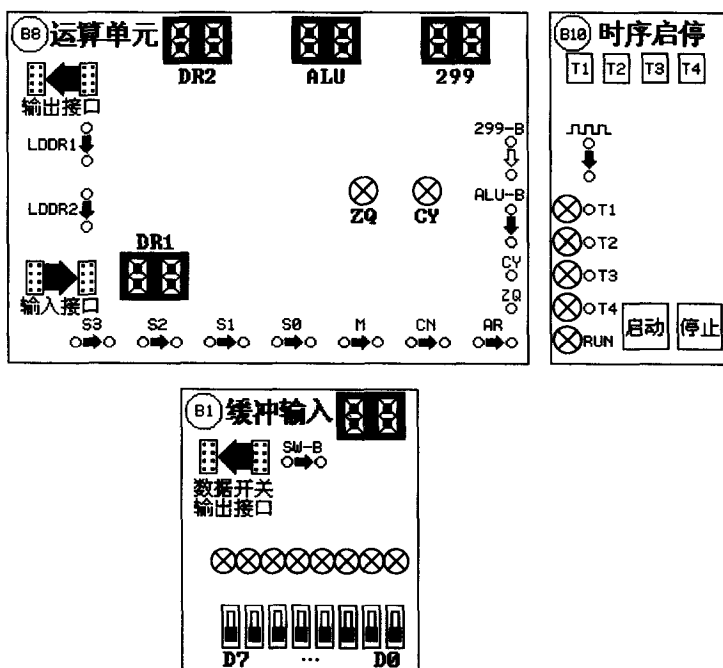


图 2.4 实验连线示意图

五、实验系统工作状态设定

在闪动的“P.”状态下按动【增址】命令键，使 LED 显示器自左向右的第 4 位显示提示符“L”，表示本装置已进入手动单元实验状态。

在“L”状态下,用位于如图 2.5 所示实验系统“(B17) 二进制开关单元”的 26 只拨动开关来模拟与微控制器相对应的控制信号。用手动加载正逻辑控制电平(即高电平信号“H”)和按【单步】命令键产生的单周期 4 拍时序信号 T1、T2、T3、T4 的方法来实现和完成各单元实验所需的控制信号操作。

六、手动实验提示

1. 初始化操作

一旦进入“L”状态,首先应把“(B17) 二进制开关单元”的 26 只模拟开关拨至下方(即低电平信号“L”),使 26 只微控制状态指示灯为“暗”;然后按【单步】命令键关闭全部控制信号锁存输出位,用手动方法完成微控制器的初始清零操作。在“L”状态下直接按【复位】按钮亦可完成微控制器的初始清零操作。

2. 控制信号的打入方法

(1) 有效状态的特征 本系统提供的是“正逻辑”控制电路,通常情况下把高电平“H”定义为有效状态,以点亮发光二极管为标志。

(2) 有效状态的建立 结合实验项目,按实验要求把相关的二进制开关拨向上方,点亮对应的发光二极管。

(3) 有效状态的控制 在建立有效状态的基础上,按【单步】命令键单次启动时序节拍信号 T1、T2、T3、T4,模型机按时序要求在相关时刻发出控制信号,以手动方式实现相关单元实验。

3. 总线输入/输出约定

(1) 输入约定 对于计算机各部件的数据输出必须通过数据总线来完成,模型机(实验箱)中可向总线送出数据的部件有数据开关、ALU、R0、R1、R2、PC 和存储器,相应的控制信号有 SW-B、ALU-B(299-B)、R0-B、R1-B、R2-B、PC-B 及存储器读(CE=1 且 WE=0)。为了避免总线冲突与竞争,模型机规定在同一机器周期内只能允许一个部件的数据占用总线,除 SW-B 和存储器读信号外,其余的控制信号由 3-8 译码器产生,其二进制开关模拟控制实现原理如图 2.5 所示。结合手动控制列举如下约定:

- ① 数据开关送总线 令 SW-B=1, CBA=000, CE=0;
- ② 存储器内容送总线 令 CE=1, SW-B=0, CBA=000;
- ③ 其他部件送总线 令 CBA=001~111, SW-B=0, CE=0。

(2) 输出共享 对于计算机各部件的数据输入可共享总线内容,即在同一机器周期内允许把当前数据同时送 2 个以上部件单元。结合手动控制举例如下:

把数据开关的内容送通用寄存器 R0、运算寄存器 DR1、地址寄存器 AR、指令寄存器 IR,令 SW-B=1, LDR0=1, LDDR1=1, LDAR=1, LDIR=1, 然后按【单步】命令键即可实现总线数据共享。