

TQ-15

数字电子计祿机

(下 册)

目 录

第一章 TQ-15 内存贮器概况	1
第一节 内存贮器在计算机中的作用及其组成	1
一、内存贮器的主要指标	1
二、内存贮器的组成部分	1
第二节 三度三线存贮器	2
第三节 TQ-15 机的内存贮器	3
一、TQ-15 机内存贮器的技术指标	3
二、4K 容量 17 位字长的内存框图	4
三、内存各部件说明	4
第二章 磁芯存贮的工作原理、磁芯测试标准及磁芯板结构	10
第一节 磁芯存贮信息的原理	10
一、读出过程	10
二、写入过程	11
三、磁芯板与磁芯体	11
四、一位磁芯工作原理	11
第二节 磁芯的主要参数	12
一、磁芯的矩形系数	12
二、磁芯的温度特性	13
三、磁芯的开关时间	13
四、磁芯的脉冲特性	14
第三节 磁芯的挑选	16
一、 E_r/E_D 的确定	17
二、最佳电流 I_m 的确定	17
三、峰值时间的选择	18
第四节 磁芯板的结构	18
第三章 TQ-15 机内存三个新电路	20
第一节 读放电路	20
第二节 驱动电路	30
一、功能及工作方式的一般介绍	30
二、线路分析	32
三、性能指标及测试条件	36
第三节 禁止电路	40
一、限流电阻 R_v 取值的估算	42
二、 R_1, R_2 取值的估算	42

三、隔离二极管的作用	44
四、元件的要求和测试	45
五、电路实测波形	46
第四章 TQ-15 内存调试与检查	49
第一节 硬件检查方式	49
一、全“0”全“1”检查	49
二、下雨检查	49
三、最坏代码检查	51
四、比较检查	56
第二节 软件检查方式	57
第五章 输入输出接口	73
第一节 概述	73
一、输入输出设备在电子计算机中的作用	73
二、输入输出接口的功能	73
三、接口的标准化	74
四、程序中断	74
五、数据通道	75
第二节 标准接口的组成	75
一、输入输出总线	75
二、基本接口逻辑	79
第三节 程序中断	82
第四节 数据通道	85
第六章 控制台打字机	92
第一节 控制台打字机的作用	92
第二节 BDO-55 型电传打字机工作原理	92
一、简介	92
二、B55 型电传机动作原理	93
第三节 TQ-15 电传机编码	98
第四节 B55 型电传机在 TQ-15 机中的应用	100
一、电传打字机输入 DCR	100
二、电传打字机输出 DCC	102
第七章 纸带输入机	106
第一节 穿孔纸带	106
第二节 光电输入原理	108
第三节 G-2 型光电机的结构及其传动原理	109
第四节 接口控制逻辑	110
第八章 穿孔输出机	113
第一节 穿孔输出机的工作原理	113
第二节 CE-160 快速穿孔机主要性能	114

第三节	CK-160B 穿孔机逻辑控制原理	114
第四节	穿孔机在 TQ-15 机中的应用	115
第九章	宽行打印机	118
第一节	打印机的基本工作原理	118
第二节	宽行打印机的逻辑原理	121
第三节	操作方法	124
第四节	打印机的逻辑控制线路	125
一、	指令	125
二、	打印机的控制逻辑	126
三、	宽行打印机的控制过程	134
第十章	外存贮器	137
第一节	磁表面存贮器的简单介绍	137
第二节	记录方式和线路框图	139
一、	归另制记录方式和线路	139
二、	不归另制记录方式和线路框图	141
三、	调相制记录方式和线路	143
四、	调频制记录方式简介	144
第三节	磁表面存贮器的校验方法及可靠性	144
一、	多重校验(三重校验)	144
二、	奇偶校验	145
三、	循环冗余校验	145
四、	海明校验	148
五、	TQ-15 磁鼓的校验方法	150
第四节	磁鼓	152
一、	接口及多路开关	152
二、	地址与命令寄存器	155
三、	时标	155
四、	缓冲寄存器及校验	156
五、	G-3 鼓的信息分布	158
六、	磁鼓中使用的基本电路	158

第一章 TQ-15 内存概况—— 内存逻辑和存取方式

第一节 内存贮器在计算机中的作用及其组成

电子数字计算机所以能够快速自动地根据给定的程序对数或指令进行运算或操作的主要原因之一, 是在于它能把从计算机外面输入的原始数据和指令以及计算所得到的中间结果等寄存在计算机内部, 并且能够按照计算机操作的需要很快的提供使用。内存贮器就是机器中存贮计算程序, 原始数据及中间结果的设备。

一、内存贮器的主要指标

计算机的种类很多, 因此对存贮器的要求也各不同, 但是能够按地址进行读出写入和清除信息, 且能长期保存信息, 这是随机内存贮器必须的也是起码的条件。内存贮器一般有下列几个主要参数。

1. 存贮容量: 一般用每个存贮器所能寄存“字”的个数来表示, 例如: 4K、16K、32K 就是这个意思。但由于字长的不同, 所以确切地说, 一个存贮器的存贮容量应为它所能寄存的二进制数码的数量, 即字数与字长的乘积。例如一个存贮器能寄存 4K、字长 17 位, 则存贮容量可用 $4K \times 17$ 来表示。

2. 存取时间: 存贮器从接收到“读出”或“写入”的命令信号开始, 直到完成读数或写数操作所需的时间, 叫做存取时间。它包括根据地址码寻找存贮单元所需的时间, 读出或写入代码需的时间及重写代码所需的时间。此外可靠性、经济性、灵活性、体积大小及元件数量也是一些值得考虑的重要问题。所以在设计制造内存贮器时必须根据实际需要, 尽可能兼顾各方面的要求。

二、内存贮器的组成部分

内存贮器的功能是按照一定的地址存放信息, 因此从存贮器中存数及取数是严格按照地址码进行的。为了保证内存贮器的可靠工作及完成电子数字计算机所赋予它的使命, 所以磁心内存贮器一般由下列各部分组成, 其框图见图(1-1)所示。

1. 磁芯体: 由许多记忆磁芯组成的集合体, 用以存放二进制数码。

例 一个 4096×17 的磁芯体, 则可以具有 4096 个 17 位的二进制数码。

2. 读、写线路: 把代码信息从磁芯体中读出及写入所需的电子线路。

3. 地址码寄存器: 存放运控及外部设备, 面板来的地址码。

4. 译码器: 将地址码寄存器的地址码转换成相对应的磁芯体内各单元的编号。

5. 数码寄存器: 又称再生寄存器, 用以寄存读出及准备写入的数码。

6. 控制线路: 接收运控, 外部设备及面板等来的读写命令, 并加以处理成为本磁芯内存贮器的真正读写命令, 以完成相应操作。

7. 驱动线路: 提供驱动电流。

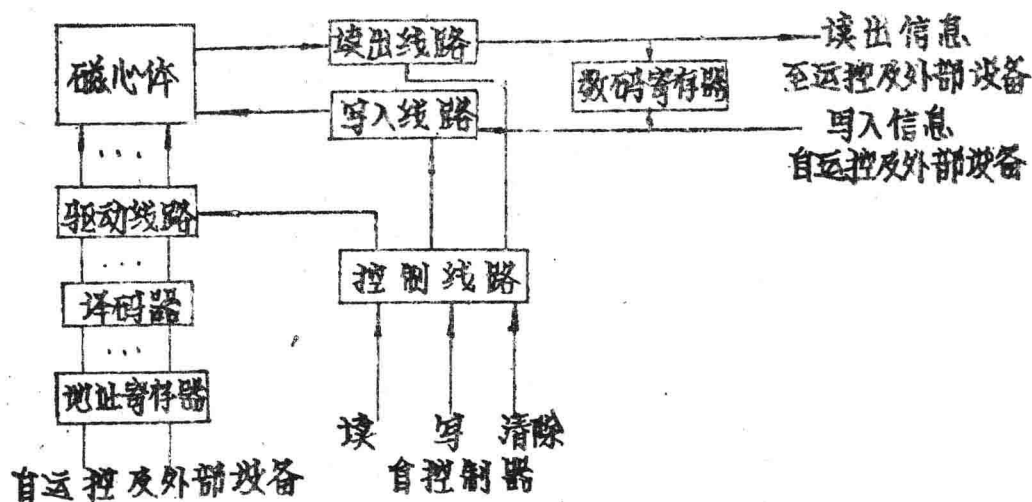


图 1-1 内存贮器框图

上面介绍了磁芯内存贮器的框图,要实现上述框图一般常用的方法有电流重合法,线选择法,二度半法等几种。选择存取方法时:

- (1) 应根据电子计算机的规模速度及功能来确定内存贮器的方案。
- (2) 应根据存贮器的技术指标如:容量、存取周期以及在使用上的某些特殊要求来考虑。

随着工业生产科学技术的飞速发展,电子计算机已经不是什么深幻莫测的东西了,但是要推广使用,首先是要降低成本,否则不能大量采用,所以尽量采用新技术,以利于提高功能、降低成本,这已成为当务之急。

第二节 三度三线存贮器

在三度四线存贮器中每个矩阵中每颗磁芯穿有三条选择线即 x 线 y 线及禁止线还有一条读出线共四条,如图(1-2)所示,其中读出线仅作从矩阵中提取读出信号之用。若读出线与禁止线公用一根线即成为三线存贮器,这样大大简化了磁芯体的穿线工艺,提高了效率,降低了

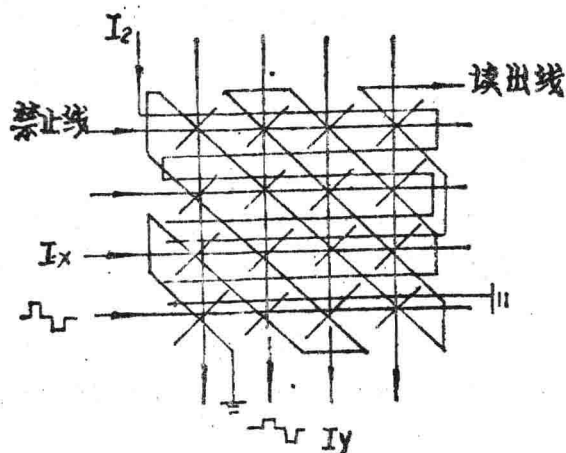


图 1-2 三度四线法

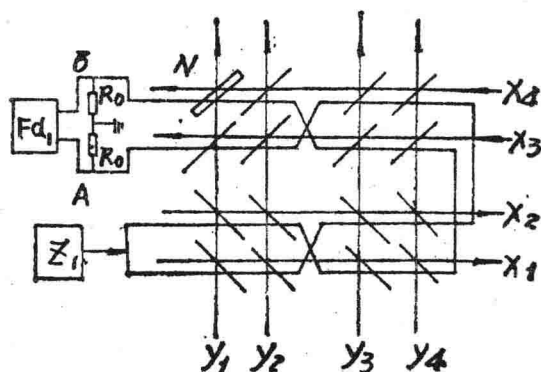


图 1-3 三度三线法

成本如图(1-3)所示,其布线工艺显然比图(1-2)简单。现在以磁芯 N 的读写过程为例来说明其工作原理:

设磁芯 N 存放的内容为“1”。在读出时刻选择线 x_4 和 y_1 沿箭头方向有半选电流,这两个半选电流在磁芯 N 处重合迭加,使磁芯 N 有“1”信号读出,读出的“1”信号沿读出线传至读出放大器 Fd_1 的输入端,经 Fd_1 鉴别后输出“1”信号。同样如果磁芯 N 中所存内容为“0”,那么此时就有“0”信号传至 Fd_1 , Fd_1 放大鉴别后输出“0”信号。

在写入时刻,选择线 x_4 和 y_1 上都有和箭头方相反的半选写电流出现,因为磁芯 N 需要写“1”,所以禁止电流驱动器 z_1 元电流输出,反之如需要写“0”则禁止电流驱动器有兩倍的半选禁止电流流入读出线中点,其中一个半选禁止电流流经读出线的一侧到达 A 点再经 R_0 入地。另一半选禁止电流流经读出线的另一侧到达 B 点再经另一个 R_0 入地。

经过 B 点那个半选禁止电流在磁芯 N 处与 x_4 和 y_1 的两个半选与电流方向相反部分抵消,磁芯 N 只受一个半选电流的干扰而不改变其剩磁状态,这就是磁芯 N 的写“0”过程。此时两个半选禁止电流虽然都分别经过读出线的某一侧到达 A 点和 B 点与 Fd_1 的两个输入端相连,但是它们在写入时刻出现与读出信号出现的时间不同,另外它们在两个电阻上形成“共式”信号, Fd_1 有排除“共式”信号的能力,所以用图(1-3)的方式把禁止电流与读出线合并不会出现冲突现象。当然若是磁芯 N 所存内容为“1”时,根本无禁止电流出现,在这种情况下更不会有冲突现象出现。

三度三线存取器是最近几年发展起来的,它适用于中、小型的磁芯内存贮器,是发展的方向。

第三节 TQ-15 机的内存贮器

TQ-15 电子计算机的磁芯内存贮器采用了较新的设计思想,及最近几年发展起来的三度三线法,应用了新试制,生产的中、小规模的双立直插式集成电路,整个内存贮器,除了禁止电路的输出管外全部电路都采用固体组件。如:一只组件的双读出放大器,一只组件的漏,源驱动器等,由于磁芯只有 $\phi 0.56\text{mm}$ (或 $\phi 0.8\text{mm}$) 这样容量 $4\text{K} \times 17$ 位的磁芯体可按装在一块 $138\text{mm} \times 110\text{mm}$ 厚 2mm 的平板上,使磁芯体成了磁芯板。于是整个磁芯内存贮器的工作就变得大为简单,容量 4K 字长 17 位的磁芯内存贮器都按装在 $500\text{mm} \times 387\text{mm}$ 的单块双面印刷板上。所有元件都在一面焊接,这样为自动化焊接提供了可能,这样独立的 4K 一块大板为单元的内存贮器使机器具有积木式的结构,可根据不同的需要方便地以 4K 为单元进行扩充。机器最大容量可达 32K 。

一、TQ-15 机内存贮器的技术指标

1. 容量: $4\text{K} \sim 32\text{K}$ (以 4K 字为单元扩充)
2. 字长: 17 位其中 1 位为奇偶校验位。
3. 周期: $1.6\mu\text{s} \sim 2.0\mu\text{s}$
4. 存取方案和结构: 采用三度三线存取方案及 $4\text{K} \times 17$ 位为一块大型插件的平板结构。
5. 磁芯: $\phi 0.56\text{mm}$ (或 $\phi 0.8\text{mm}$) 中温磁芯, 开关时间 280ns 全选电流 750mA 。
6. 奇偶校验: $4\text{K} \sim 32\text{K}$ 内存中共用一套奇偶校验线路(放在控制器板上)
7. 环境温度: $15 \sim 30^\circ\text{C}$ 。

TQ-15 机是小型机, 所以本身没有内存检查功能, 由专用的分调台在机外完成。

二、4K 容量 17 位字长的内存框图

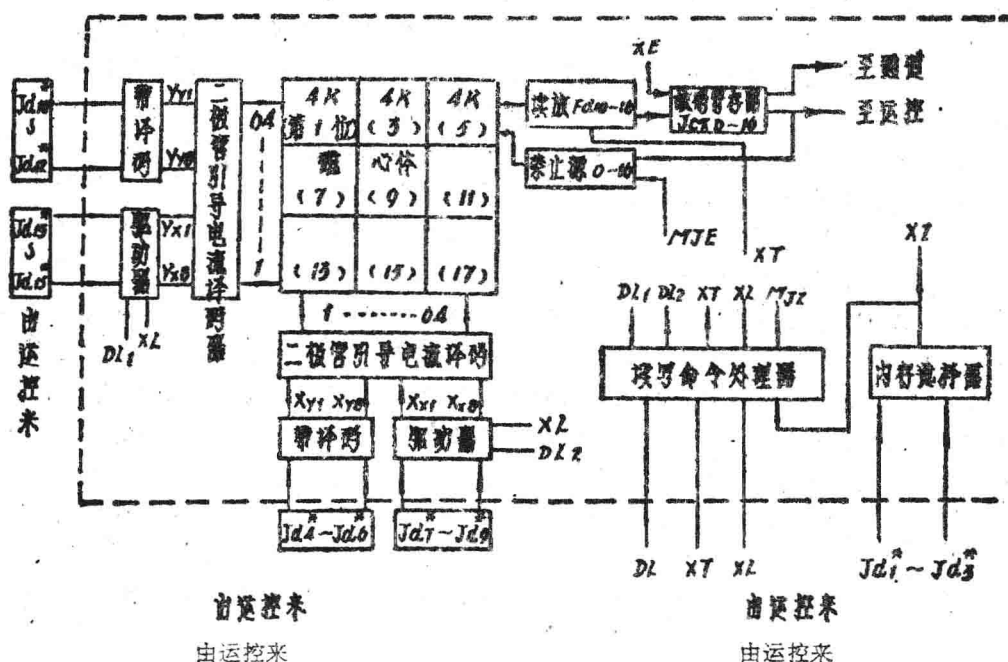


图 1-4 TQ-15 内存贮器总框图

三、内存各部件说明

此部分只着重工作原理及其在电路上连结, 详细说明见第三章各电路分析。

1. 地址寄存器: 本内存贮器的地址寄存器放在运控, 这对整机来说, 既有利于运控与地址寄存器的连结又使 8 块独立的 $4K \times 17$ 位内存板共用一套寄存器而降低了成本。对内存贮器来说, 其中 $Jd_1 \sim Jd_3$ 用于选择内存 8 只 (各为 $4K$ 容量) 存贮器中哪一只存贮器工作。 $Jd_4 \sim Jd_{15}$ 是存放指出某操作数 (或其它信息内容) 在 $4K$ 存贮器中所在地址的地址码。

2. 带译码驱动器及二极管引导电流译码器: 每 $4K \times 17$ 位的内存贮器共有带译码的漏源驱动器 32 只, 其中 x, y 方向各 16 只, 图 (1-5a) 为 x 方向的带译码驱动器及二极管引导电流译码器的连结图, y 方向与 x 方向完全一样。

从图 1-5b 看当 x 与 y 方向的一只驱动器被地址选中时当读电流来时, α_1 发出电流经被选中磁芯 N , 经 D_1 被 y_1 漏接收到地。在写电流时 y_2 源发出与 α_1 源相反方向电流经 D_2 到被选中磁芯 N 然后为 α_2 的漏接收到地, 就这样产生了磁芯一个方向的读写电流。当然在写数时, 除了写电流外还要禁止电流配合才能完成。

译码驱动器的性能优劣直接影响到磁芯内存贮器的品质。驱动器的波形沿口, 存贮时间, 直接影响到内存贮器的速度, 而驱动器的截止漏电流则直接影响到内存贮器的信噪比。

3. 读出电路与禁止电路: 在三度三线法中因为读出线与禁止线是公用的, 读出线就是通过这条线来提取信号, 禁止电路则通过这条线来完成其使命。

图 1-6 就是读放大器与禁止电路的具体连结, A, B, C 就是其公用线禁止电流从 B 点通入, B 点是此线的中点, BA 及 BC 两根线长度应尽可能做到严格相等, 这样在 R_0 电阻上则引

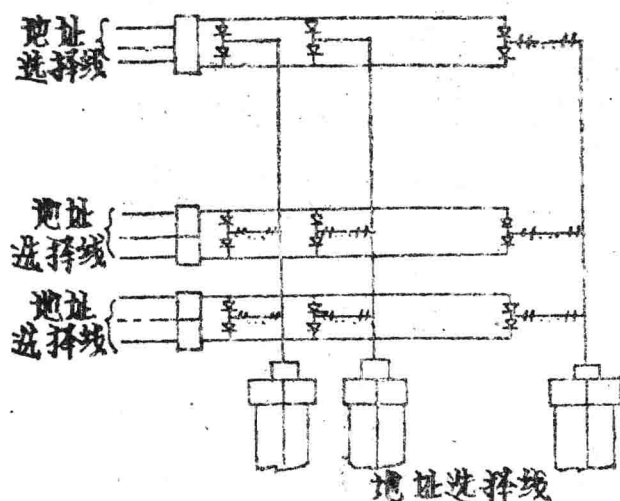
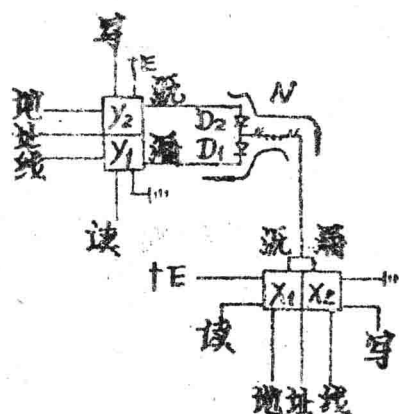
图 1-5a x 方向带译码驱动器

图 1-5b 驱动器的工作

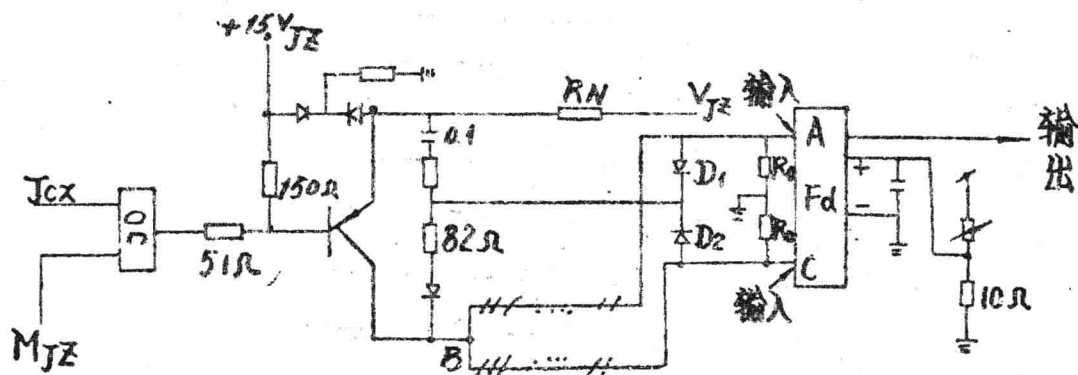


图 1-6 读放大器与禁止电路连结

起共式干扰, 而不致引起使读放大器误动作的差式干扰。 D_1 及 D_2 是禁止电流的通路。本内存贮器每 4K17 位需禁止电路 17 只, 读放大器 17 只。

4. 数码寄存器: TQ-15 机的内存贮器的数码寄存器每 4K 需 17 只, 而 8 只独立的内存贮器的数码寄存器, 是按照图 1-7 连结的。每只 4K 内存的每位都是通过 OC 门(集电极开路门)输出的, 磁芯体 A、B、C、D、E、F、G、H 的所有 J_{cs} “1”端通过 OC 门连在一起。就这样完成了内存 J_{cs} 与运控的连结。

5. 读写命令处理器

(1) 功能: 由运控发至内存的读写命令见图(1-8)由存储器内的读写命令处理器加以整理分配调节成为如图(1-9)的时间图,然后再去控制磁芯的读写。

TQ-15 内存贮器用的是电流重合法, 为了减小半选磁芯对读出线的干扰, 所以把 DL_1 与 DL_2 电流错开如图 1-9。由于采取了这样措施, 使读出线上干扰减少到只有一个方向。由于磁芯板按装后各种干扰情况不同, 并且元件的延迟情况不能完全预见, 所以读、写电流波及选通波要做成可调形式, 以找出本磁芯体的最佳读、写电流及最佳选通时间。

(2) 实际电路图: 从图(1-10)a来看, $\overline{DL}^*$ 宽度只有 600 ns 而 C_{155} 容量很大达 $0.01\mu f$,

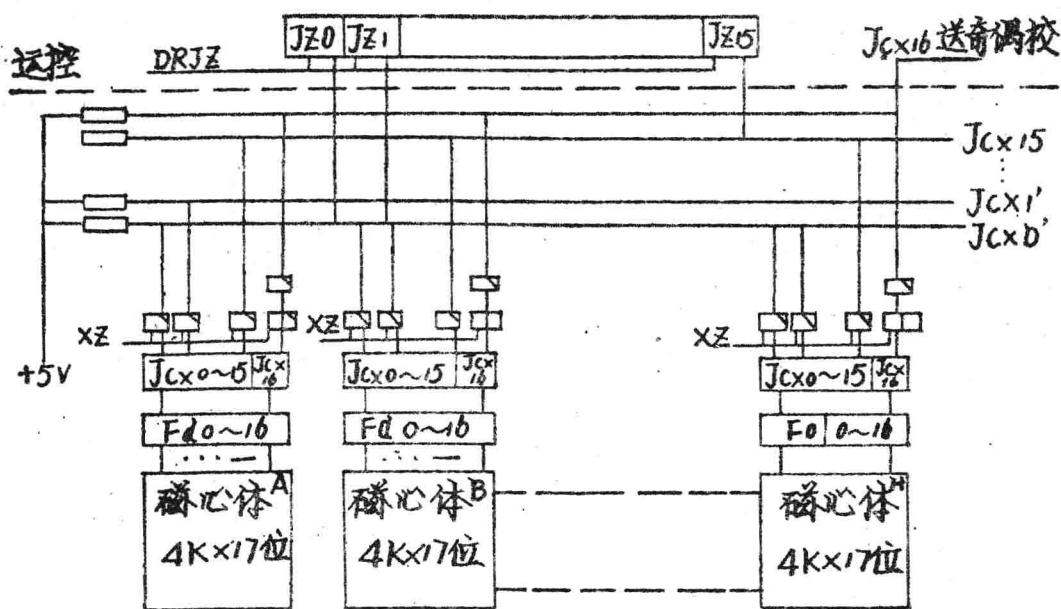


图 1-7 J_c (再生) YK (运控) 连接图

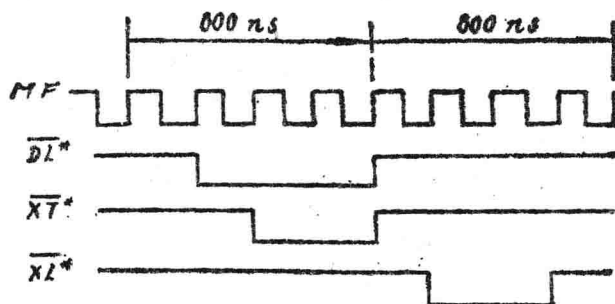


图 1-8 运控来读写命令

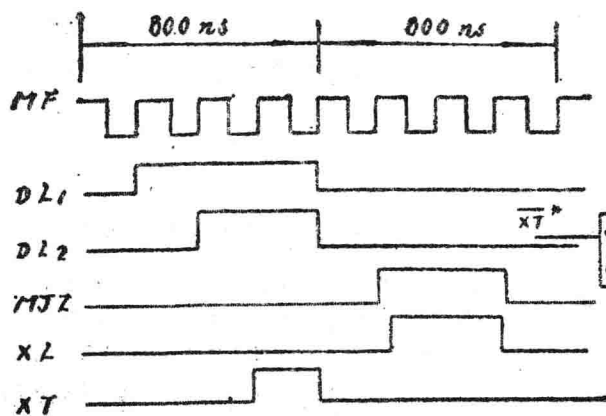


图 1-9a 内存时间图

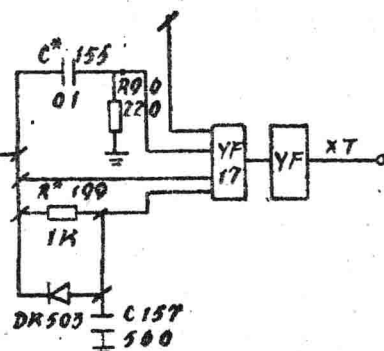


图 1-9b 选通时间处理器

同样在图(1-9b)中 C_{155} 、 R_{190} 。在图(1-10b)中 C_{154} 、 R_{197} 也起到保护驱动器的作用。

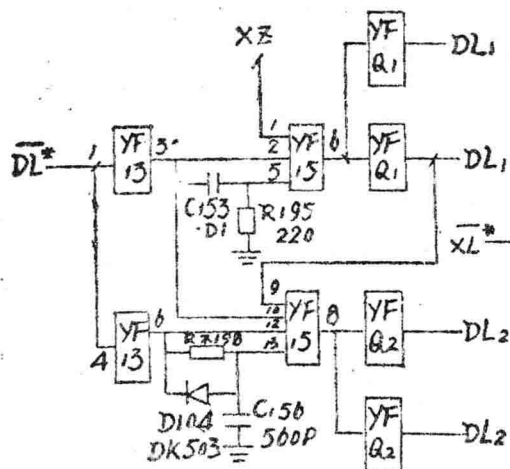


图 1-10a 读电流波处理器

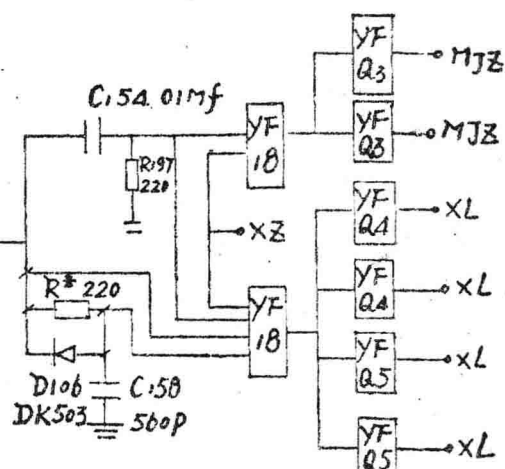


图 1-10b 写电流处理器

从 YF_{15} “13”看, 当信号从 B 点逐渐上升到 A 点时, 即在 YF_{15} 有输出调节 R^*_{108} 就调节了积分时间, 就改变了 BA 的斜率, 而使 YF_{15} “8”的输出波前沿随之移动。 A 点称为门电路的开门电平。

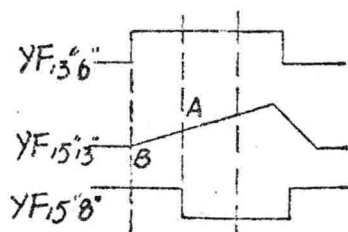


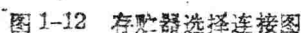
图 1-11 读电流调节

6. 内存选择器: TQ-15 机有 4K 为单元的独立内存贮器 8 只它们是串行工作的 即在一个时刻只有 1 个 4K 内存贮器工作, 所以机器在访问内存时, 由地址寄存器 $Jd_1 \sim Jd_3$ 三个寄存器送出内存选择信号 (x_2), 以便某一个独立的 4K 内存贮器工作。其具体电路及相互连接方式如图 (1-12)。

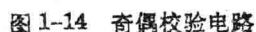
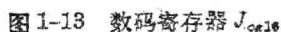
从图 1-12 看当 $Jd_1Jd_2Jd_3$ 为 000 时, 则存贮器 A 工作, 当 $Jd_1Jd_2Jd_3$ 为 001 时则存贮器 B 工作, 当 $Jd_1Jd_2Jd_3$ 为 111 时则存贮器 H 工作。

7. 数码寄存器 J_{0016} 与奇偶校验电路: 内存贮器的第 17 位为奇偶校验位, J_{0016} 为奇偶校验寄存器。我们以一个代码 0 110 111 000 110 000 为例来说明其工作过程:

(1) 写新数: 当外部输入置数时, 指令或代码的“1”的个数为奇数即: $J_{s \times 0 \sim 15}$ 为 0 110 111 000 110 000 时, 即由运控来的 $\sum J_{s \times 0 \sim 15}$ 为高电平, 此时运控的读触发器 C 读置



(3) 奇偶校验电路:



以上已经叙述磁芯存储器稳定与否对整机的可靠性影响很大, 奇偶校验是提高存储器可靠性的措施之一。是用得最多而且最为普遍的一种方法, 它设备简单, 判别速度快, 在一定的范围内, 提高了读出信号与写入信息的一致性。但这种方法的缺点是, 一旦有偶数个“1”信息出错, 这种方法就不能校验了。

本机中奇偶校验电路是用五级半加器组成通用的塔式译码线路组成, 半加器的逻辑式为 $x_i + y_i = x_i \bar{y}_i + \bar{x}_i y_i$ 。

如图(1-14)所示每只半加器都接二位 J_{cs} 那么4只双半加器可判别16位 J_{cs} , 它的半加和输出 $\sum J_{cs0-15}$ 再与第17位 J_{cs16} 在第19号半加器中进行半加, 当 J_{cs} 中的指令或代码中“1”的个数为奇数时, 而 J_{cs16} 非“1” $1 \rightarrow c_{cs}$ 有输出, 在单道程序运行时即停机。本机中奇偶校验电路放在运控部分。这样8只独立的 $4K \times 17$ 位内存存储器共用一套奇偶校验电路, 这样不但降低了成本, 而且提高了可靠性。

第二章 磁芯存贮的工作原理

磁芯测试标准及磁芯板结构

第一节 磁芯存贮信息的原理

磁芯存贮元件是由非金属材料铁氧体制成, 外形为环状。其尺寸用 $D_1 \times D_2 \times h$ (外径 $\times$ 内径 $\times$ 高) 表示。存贮器用的记忆磁芯为矩形磁芯, 其磁滞回线为矩形, 见图 2-1。

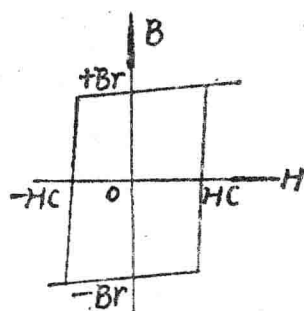


图 2-1

一、读出过程

设磁芯原存信息为“1”即处于 $+B_r$ 状态。当外加 I_m 的驱动电流时, 由 I_m 形成的磁场使磁芯从 $+B_r$ 变到 $-B_r$, 磁芯剩磁状态发生了翻转, 读出线所包围的磁芯截面积中磁通量的变化为 $+\phi_r \rightarrow -\phi_m$ 改变量为 $(+\phi_r) - (-\phi_m)$ 即 $\phi_r + \phi_m$, 这一很大的磁通量变化便在读出线上感应一电动势 e_1 , 在计算机中称 e_1 为读“1”信号。读以后, 磁芯剩磁状态改变, 原存“1”信息变为“0”信息。这破坏了原存的信息所以磁芯称为破坏性读出的存贮元件。

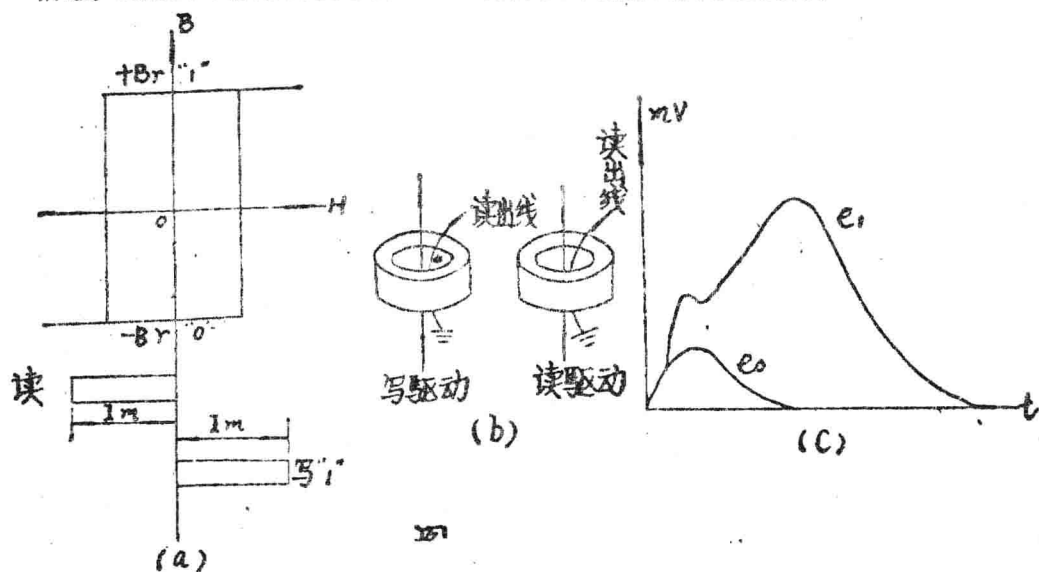


图 2-2

若磁芯原存信息为“0”即处于 $-B_r$ 状态, 在外加 I_m 驱动电流时, 磁芯状态由 $-B_r \rightarrow -B_m$, 磁通量的改变为 $(-\phi_r) - (-\phi_m)$ 即 $\phi_m - \phi_r$, 由于该值很小, 所以感应电动势 e_0 也很小, e_0 在计算机中称为“0”信号。读“0”后磁芯剩磁状态不变, 所存“0”信息仍为“0”信息。

二、写入过程

当需要在磁芯中写入“1”或恢复因读“1”后被破坏的磁芯状态时可在读写驱动线上加上 $-I_m$ 驱动电流, 在这一电流的作用下磁芯便可处于 $+B_r$ 状态, “1”信号就写入磁芯。

写“0”动作更是简单, 只要有外加读驱动电流其结果总是在磁芯中写入“0”信号。

显然读驱动电流和写驱动电流是大小相同, 方向相反。

三、磁芯板和磁芯

由上所述, 一个磁芯只能存贮一个二进制信息(“1”或“0”)要存贮一个数显然要一串磁芯, 要存贮许多数可将许多串磁芯按位有规律地排列成立体如图 2-3 所示。我们让 xy 平面内的磁芯存贮各个数的同一位, 而让沿 z 方向的不同 xy 面中的磁芯存贮每个数的各位。这样, 每一块磁芯板便是一个数的某一位, 而一个数就被分布在各块板的同一个坐标点上。例如 4096×17 的磁芯就由 17 块磁芯板形成, 每块板由 4096 颗磁芯列成方阵。对于地址 $x=4$, $y=3$ 的某数就是指 17 块板上 x 坐标部为 4, y 坐标都为 3 的这 17 颗磁芯形成的磁芯串, z 坐标指示出不同的位。

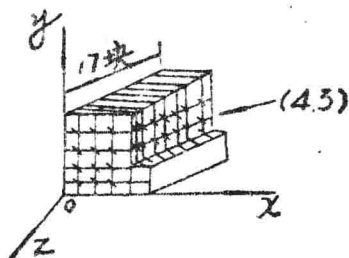


图 2-3

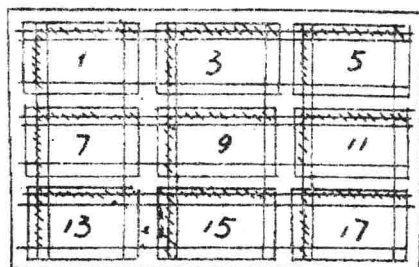


图 2-4

随着大插件板在计算机上的应用, 磁芯板结构也有改变, TQ-15 机磁芯就是平面结构, 简单说来, 就是各位之间不是沿 z 排列成体, 而是同在一个平面, 划区分为各个位。见图 2-4。这时存贮在磁芯体内的某数的各位不是紧挨着形成一串, 而是同在一个平面, 划区分为各个位。见图 2-4。这时存贮在磁芯体内的某数不是紧挨着形成一串, 而是散布在各区内的相同的 x, y 坐标上。

四、一位磁芯工作原理

单颗磁芯只要穿二根导线(读写驱动和读出线)就能存取二进制数码, 而对于包括许多磁芯的方阵是怎样工作的呢? 为叙述方便, 对 $4 \times 4 = 16$ 颗磁芯进行讨论。图 2-5。

在一位磁芯中每次只有一颗处于工作状态, 现对磁芯 A (其坐标为 $x=1, y=1$) 进行读写驱动, 只要在穿过 A 的二根导线 x_1 和 y_1 上通以箭头所示方向的电流, 大小各为 $\frac{1}{2}I_m$, 则 16 颗磁芯中只有 A 受到 $\frac{1}{2}I_m + \frac{1}{2}I_m$ 的大电流, 这一电流足以使磁芯状态发生翻转, 这称为全选电流, 改变流过磁芯 A 的全选电流的方向就能对 A 磁芯进行读写驱动, 我们称箭头方向的驱动电流叫写驱动电流, 则读驱动电流方向就与其相反。在读写电流的驱动下, 磁芯状态发生改变从而在读出线上得到感应电动势; 我们控制写时刻的全选电流的大小就可控制写“1”或写“0”

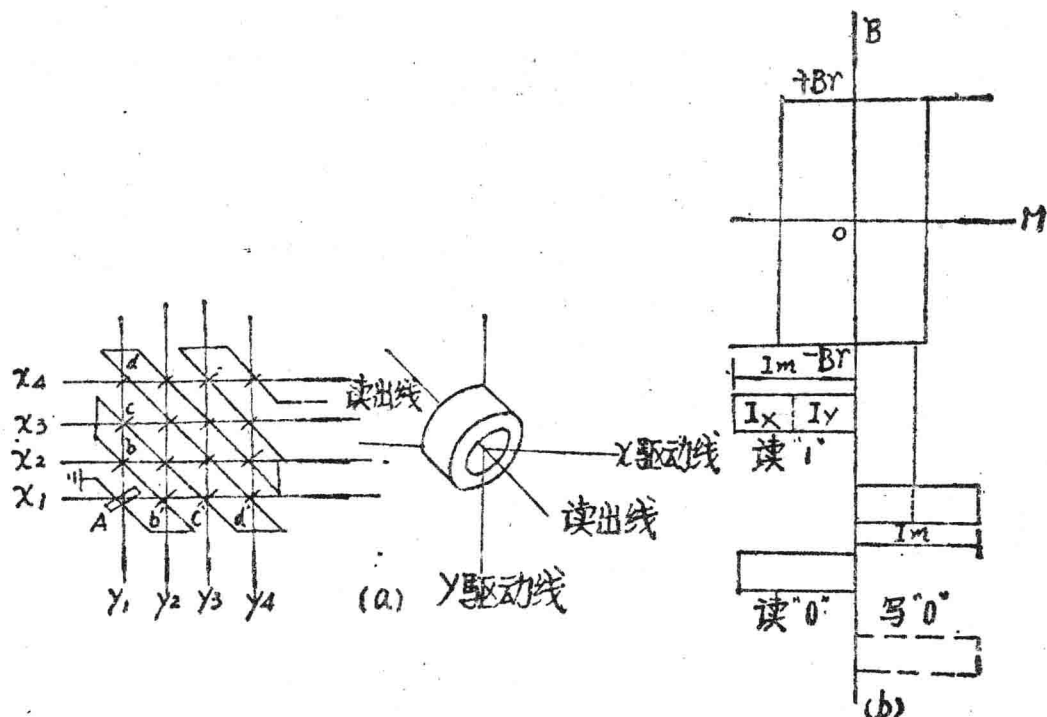


图 2-5

这一般用穿过这位磁芯的禁止线实现(图 2-5a 未画出);而要取出的信号是在读时刻从读出线上取得的。

从图 2-5a 中也可看出,除了磁芯 A 受到全选电流外,磁芯 b, c, d 和 b', c', d' 这六颗磁芯分别受到 $\frac{1}{2}I_m$ 半选电流的作用,因记忆磁芯有较理想的矩形磁滞回线,所以半选电流不会把磁芯工作推过拐点,原存信息不会破坏。其余九颗磁芯完全不受 x_1 及 y_1 驱动电流的影响,剩磁状态没有任何改变。

第二节 磁芯的主要参数

一、磁芯的矩形系数

磁芯存储器在读写过程中有部分磁芯受到半选电流的作用,我们要求半选电流不改变未被选磁芯的原有状态,也就要求磁芯具有近似矩形的磁滞回线,(因实际生产中不可能制造出完全矩形的磁滞回线)。

为对矩形磁滞回线作定量的描述,引入矩形系数 β ,其定义为:在记忆磁芯的磁滞回线上,对应于磁场强度 $-\frac{1}{2}H_m$ 的磁感应强度 B_1 与对应于磁场强度 H_m 的磁感应强度 B_m 的比值,称记忆磁芯的矩形系数 β 。

$$\beta = \frac{B_1}{B_m}$$

理想矩形磁滞回线的 $\beta=1$,目前工厂生产的磁芯 $0.8 < \beta < 1$ 。图 2-6 所示是在一缓慢变磁场驱

动下得到的磁滞回线,称静态回线,这时的 β 称静态矩形系数。而实际上磁芯是工作在脉冲状态,情况并不完全一样,这几只作为一种讨论问题的方法。

二、磁芯的温度特性

随温度的变化,磁芯的磁滞回线有明显变化,温度升高时磁芯的矫顽力 H_c 和剩磁感应强度 B_r 的绝对值都变小了。矩形系数也变坏了。当温度升高到一定程度,磁芯的磁性消失了,这一温度称为“居里温度”或叫居里点。

目前使用的记忆磁芯按温度特点可分成两类:一类称常温磁芯,是以镁锰铁氧体或铜锰铁氧体材料制成,它们的居里点在 $200\sim 300^\circ\text{C}$,对温度较敏感(即温度系数较大)。但它们的开关的时间短,工作速度快。另一类称宽温磁芯,是以钆铁氧体或钆镨铁氧体制成,居里点在 600°C 以上,对温度不敏感。它的缺点是开关时间长,工作速度慢,不能满足计算机速度要求。后来又研制一种中温磁芯,居里点在 $300\sim 500^\circ\text{C}$ 其他指标均在常温磁芯和宽温磁芯之间。是以钆锰铁氧体制成。

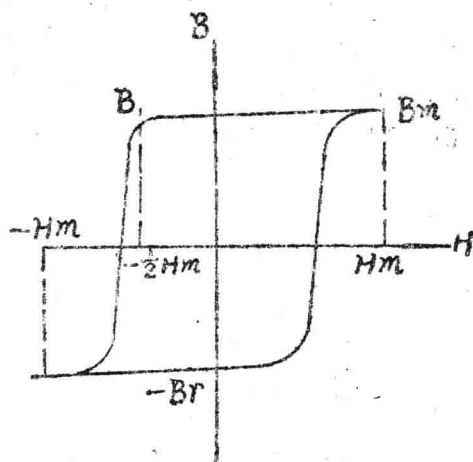


图 2-6

上面提到的温度系数是衡量磁芯随温度变化的程度,一般以温度升高 1°C 所引起的矫顽力变化多少来衡量,如钆锰铁氧体温度系数为 $-3.3\times 10^{-3}H_c/^\circ\text{C}\sim 2\times 10^{-3}H_c/^\circ\text{C}$ 。前面的负号表示随温度的升高 H_c 减小。为更直观些,实际上常是在一定的驱动电流(或读出信号)下温度每升高一度,读出信号(或驱动电流)改变多少来衡量。如温度系数为 $0.12\text{mV}/^\circ\text{C}$ 即表示在某一驱动电流下温度每升高 1°C ,读出信号增加 0.12mV 。

存储器中磁芯温度升高有二方面原因:其一是环境温度变化,特别是野战设备温度变化范围更宽($-40^\circ\text{C}\sim +55^\circ\text{C}$);其二是磁芯本身翻转过程中由于磁滞损耗所产生的热量,它随存储器速度增加而增加。在实际工作中每颗磁芯被访问的机会是不等的,从而会产生温度差,使磁芯的 H_c 、 B_r 等不一致,导致电流稳定域的减小。这种磁芯体内的温差很难用其他方法补偿,所以在高速存储器中采用宽温磁芯尤为必要。

三、磁芯的开关时间

一般规定磁芯由 $-B_r$ 状态磁化翻转到 $+B_r$ 状态,或由 $+B_r$ 变到 $-B_r$ 状态所需的时间,叫做磁芯的开关时间或叫磁芯的磁化翻转时间,以 T_s 表示。 T_s 大小直接影响到存储器的速度,因存储器在存取数据时总是先读后写,所以存取一个数据至少需要二倍 T_s 的时间,考虑实际工作中存在电路的过渡过程,所以一般存储器的存取周期 $T\geq 3T_s$ 。

T_s 不仅和磁芯材料、制造工艺有关,而且和磁芯尺寸及外加磁场 H_m 大小有关。

一般 H_m 和 T_s 成反比,而磁芯外形尺寸大小与 T_s 成正比,因此减小 T_s 的途径是生产 H_m ($-\frac{H_m}{m}$)较大的磁芯,这样需要加大驱动电流 I_m ,但 I_m 过大对驱动器提出了更高的要求,而且功耗也增大,这是不希望的,所以用减小磁芯尺寸以达到减小 T_s 的目的。当然磁芯尺寸太小对穿线也带来了很大困难,所以尺寸的减小,也是有极限。

磁芯开关时间的测量,最简单的方法是用脉冲电流驱动磁芯,在示波器上观察磁芯读出信