MULTI 20

设备教程

中国科学院原子能研究所 201室多道组译

1974·1·

目 錄

第一部分 綜說
第二部分 一般技術特性
第三部分 微程序教程
第一章 功能机构
第二章 微指令目录
第三章 控制板
第四章 输入-输出系统
第四部分 标准型式的教程
第一章 概述
第二章 一般的机构
第三章 指令的描述
第四章 输入-输出
第五章 附录和表格
第五部分 转换器和外部设备
第一章 转换器
第二章 外部设备
第六部分 软件
第一章 微程序软件
第二章 程序软件
* 一般的程序

* 使用的系统
* 涉及的语言

第七部分　　技术表格

I. 耗热表

第一部分　　绪论

这部分机器的设计原理是以INTERTECHNQUE生产的小型数字计算机MULTI-8的设计为基础，增加了新的内容，打算了设计的小型数字计算机的项目，即为MULTI-20.

MULTI-20和它的前身一样是一部分程序逻辑的小型数字计算机。在永久存储器ROM上实用时的有多功的程序使MULTI-20能使用者密切适应于广泛的实用领域：科学研究的计算；工业生产自动化，数据传送，私家的时间的冷冻等的数据处理；编制乐曲及编程。

MULTI-20的机构结构是按照Octet的基础或主8个bit的字构成的。这种Octet名字处理可灵活适应的仅是名字是依据动地控制特征的通路的操作，仅仅以Octet为单位新开任意选择性的使用最佳的存储器和最佳的电路。

从经济观点来考，采用了广泛运用的集成电路MSI和LSI可以有效地减少了常要元件的数量，以及扩大了可能的功用。

设计整个地设备组成MULTI-20的全部元件，对于按照要处理的指数，体块就在扩展基础系统给予供应，因而，费用就更少了。

INTERTECHNIQUE发展了MULTI-20的标准型式，或是通用的，或都是按照适当的范围，给予MULTI-20以微程序以更容易地适应于所研究的目的。

MULTI-20/01和MULTI-20/05型式在软件的标准方面同MULTI-8全部共用。

事实上，为3 MULTI-8设计的程序不管修改也不管换机器就能在MULTI-20上使用。

同样，MULTI-20的使用者在为MULTI-20设计使用程序的同时，MULTI-8的软件也得到了全部的收益。

MULTI-20是一种小型快速数字计算机，体积时有能力提供较多的应用项目。这是由于它的程序存储器硬件的扩展，同样快速永久存储器硬件的扩展。快速永久存储器适于先编制的微指令程序，平先编制计时计算机的控制操作和数据操作以及操作指令的全部功能。

如果指令编制为微指令的限制 MULTI-20可以像标准一样直接使用。当MULTI-20对比一般通用计算机工作的时候，一般通用计算机将指令存储在永久存储器中。这样指令是用微指令解码和翻译。因而对于指令被执行，微指令将它们译码永久存储在器件中。

MULTI-20可以按不同的指令型式使用，各指令型式都有特定的指令目录。这些指令除一般是这个系统的计算机上应该确立功能，另一方面，使用者可以补充或修改指令的完成时在对应G输入一个适当的结构。对微指令编制也将完成修改，同样也可以增加主要的是使性能优于这个计算机的效能。MULTI-20快速永久存储器可以按以下技术实现：

BROM（Bipolar read only memory）双极只读存储器技术。

试读结束，需要全本PDF请购买 www.ertongbook.com

PROM (programmable read only memory)

可编写读存储器技术

AROM (Alterable read only memory)

可改写读存储器技术

BROM技术从产生到结束只编写一次，而绝大多数产品在某些特殊场合下按照新的系统程序。

PROM技术可以在一个相对较小的范围内和有限的研究单位系统程序写在芯片上，或在芯片使用单位家庭。它特别适合于专业项目或专门职业生产的范围。

AROM技术与上述两种技术相反，能够实现存储器的再记录，对动态微程序调试和为适应处理各种系统程序在它的模拟BROM和PROM技术实现以前，更具特别的意义。

MULTI-20有30个用单片体 MSI/LSI 实现的一般寄存器，这些寄存器能够单地使用譬如对于它们的写入一新值的零加命，直接寄存器和按全计数器的寄存一缓冲作用。

从内部结构来看，MULTI-20使用8位bit为长的Octet为单位的数据通路和输入一输出线。按照微程序的结构，这种单位是合理的。由于这种微程序存储结构的灵活性MULTI-20同样可以很容地使用与一般通用计算机一样的存储方法，用通用计算机或其它计算机的单独生成在处理中的设置一样的存储方法，MULTI-20的永久存储的容量可以扩展比 (3)

16K16个bit的字. 这样的容量可以支持 Basic, Cobol, Fortran 和用汇编语言的微指令的水平设计的直接配置。

这样的水平设计的直接配置既在功能评价时实现，又在用编辑的绝对形成，编辑系统用直接执行一起提供给于特定的计算机的小软件。

MULTI-20的机械设计的问题，可以使系统可变外形的这类计算机，支撑外壳与包含三维的块板，并且它的外部的信息定义随意的。使用在常规的或 OEM 的冲方法的外形就这个计算机通用 能力。

这个设计数据的目的有两个。

一一是，能够使未来的使用者可以方便地为所需要的外围的数字计算机，编程编制，校准程式，外部设备，积分的输入-输出系统。

一二是，当你研究的数字计算机作为使用在CAI问答并且他们取得-个专业的中性的程序比所需要的-般应理。

第二部分　一般技术特性

类型：微程序逻辑的快速数字计算机

主存储器：铁氧体磁芯存储器，8个bit为字长，

基本周期：1μs，　入出时间：400ns.

最大容量：4096个字，用4096个字或8192个字的模件可扩展

　　即65536个字。

存储器直接入出系统：供选择.

命令存储器：BROM，PROM，AROM 三种技术可使用的快速

　　存储器.

16个bit小字：　入出时间：800ns　周期时间：2000ns

最大容量：　256个字，用256个字的模件可扩展到16384个字。

这种一个8个bit的字（Octet）=进位运算.

在DCB中设定运算　可在微程序的控制下实现.

这种算法特点：　8个bit - 到字节（等于8个bit）

　　可以在微程序控制下实现。

一般寄存器：　30个8个bit的一般寄存器，加硬件寄存器。

微指令的形式　　为完善微指令，支持内部控制，存储器操作

　　系统一简洁，运算操作和逻辑操作.

保护系统：　由电压与故障和例外启动（按住）

实时时间时钟.　按住.

双稳态配置，使用同样的磁芯存储器。

外貌：MULTI-20 以两种型式发货

一 箱内安装的形式，宽 48cm，高 26cm

深 120cm（电缆分开）。

一 装底盘上的外貌。

基本框架：底盘上配置 14 个乘通的连接插座。插接

配置为基本有：32K 磁芯存储器，4K 永久存

储器，8 个输入一输出模件，或 16 个磁芯存

储器，2K 永久存储器，11 个输入一输出模件。

电源：交流 47-63HZ，115-220伏

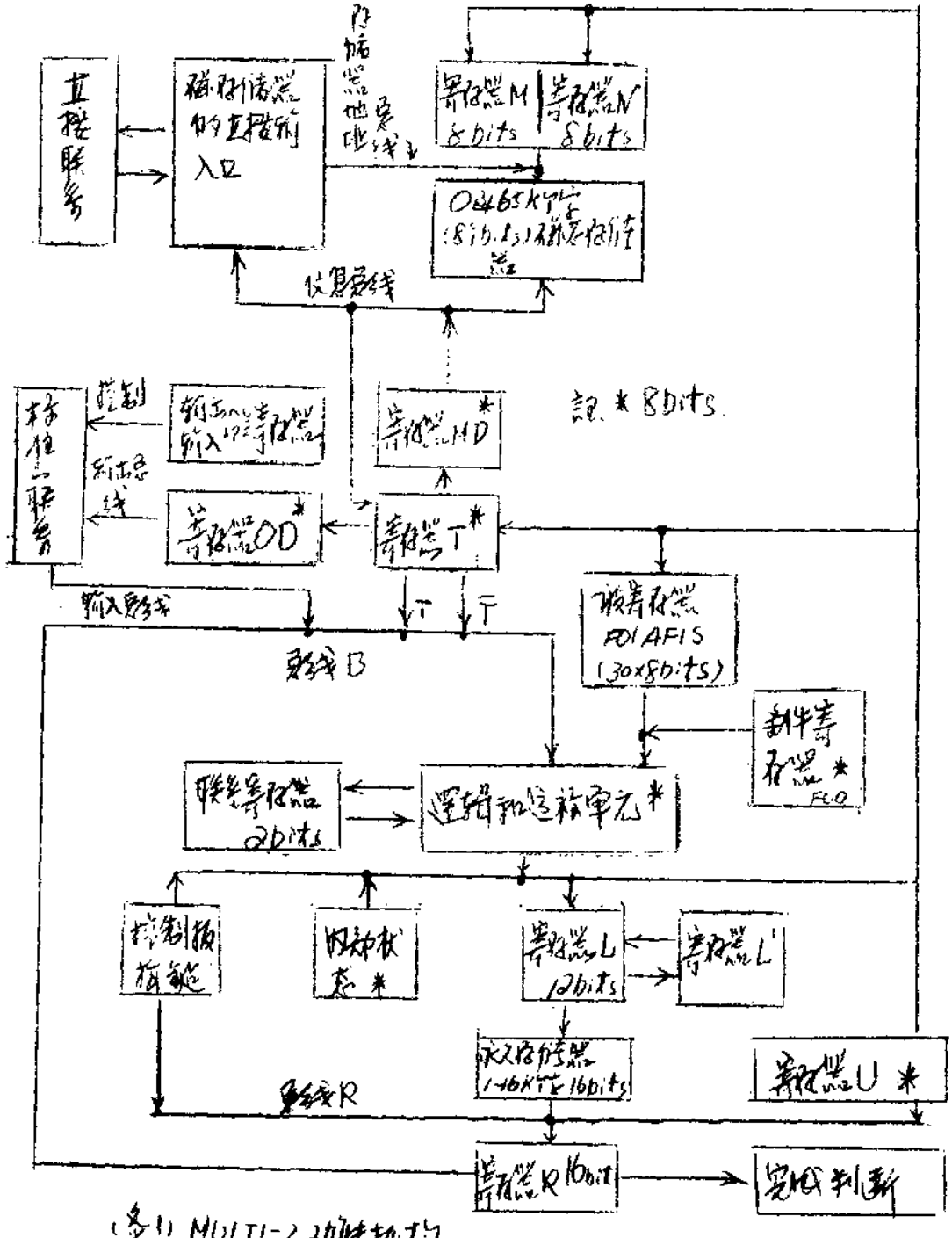
功率：500W。

环境：周围温度，0-50°C

相对湿度：90% 没有冷凝作用。

第三部分 MULTI-20的微程序设计教程

第一章 功能机构



(备1) MULTI-2 功能机构

MULTI-20是一种微程序逻辑的计算机，它包括8个bit的寄存器，总线数据的通路相拌也是8个bit 每一个时钟脉冲执行一条16bit的微指令 该指令是从只读半导体永久存储器中读出。

计算机组成的基本部件表现在1上。

本章叙述3各种寄存器，数据的通路 控制器以及计算机的逻辑，微指令在第二章中叙述 控制板在第三章中叙述 第四章是读输入输出。

1. 寄存器

除了一般寄存器外 所有的寄存器都有特殊意义的功能，程序选择在一般寄存中 它们C使用类号叫所列的C微程序C构造。

寄存器T

寄存器T（8个bit）在逻辑和运算操作时均可以和累加器一样使用，这是由于为了数据寄存器一缓冲，其数据是实现存储器中或在是输入输出总线C过程体。寄存器T的内容在输出操作时传送到寄存器MD. 对于另外的使用寄存器相拌根据指令。寄存储器C读写指令在读写操作开始后400nS使存储器读出的数据送到寄存器T中。

寄存器M

寄存器M（8个Bit）记忆存储器地址C低位的8个bit.

寄存器N

试读结束，需要全本PDF请购买 www.ertongbook.com

寄存器N(8个bit)包括存储器地址低位的8个bit

寄存器U

寄存器U(8个bit)用于改变R寄存器R与其微程序指令给出的8个bit. 其具体指令是0在bit 15→12中或在1在bit 15中. 1和0在bit 2→0中. 改变寄存器R与内存用U输出的8个地址用永久存储器输出的8个bit为逻辑联系来实现。

寄存器U能够实现有关不同操作的微程序的共用与时序。

一般寄存器

16个寄存器的组织组(Jeux)能使使用者灵活存取技术。

典型的用途主要在于顺序计数器、累加器、变址、缓冲器，工作存储器。第一和第二组(Jeux)间的选择由微指令实现。既置于中断工作时，这就是寄存器的第一组，置于工作状态。

寄存器12到15是通用的。此组寄存器与其寄存器0存储器一样，无专门的说明存储区域。

联合寄存器

联合寄存器(2个bit)，包括存加法、右移、循环、减法以及与其他各操作的加法器输出的8个bit以及移位操作的输出

到的被选择的表项的bit。在选择联系的bit在使用M或N等存储期间选定，这种联系（AL）的bit取决的选择方法选定。

输入-输出命令寄存器

输入-输出命令寄存器（3个bit）决定输入-输出总线的命令代号。这个寄存器的输出译码到外部设备的对接端中，并且形成输出请求的选择控制信号。对输入请求都选定4个控制信号。这个寄存器用微指令改变初置"0"，由微指令确定的输入输出总线的控制信号的时间选择的形式实现。这种作用为保证输入输出命令寄存器选择4和4之间的数目，同时对于4种输入的方式，在这种情况下，无法地于寄存器T（的）给予组合，形成的置于外输入总线上的请求。

寄存器L

寄存器L（12个bit）适合下一条被提取的地址。当程序永久存储器4096个字的直接地址，这个寄存器有专用的硬件。跳进控制除外。有跳进除外选择指令的地址，这个寄存器L可以是0－4095的连续形式的长方。实现这个寄存器的不同方法是：

— JP（一般的跳进）。它改变这个寄存器低位的10个bit。
— 或者用 JE（互补的跳进），它改变整个12个bit
— 或者用 RTN（返回）它同样改变整个12个bit。

一或者，最后用存储器操合使用，为用途的寄存器R 及运冲寄存器，具有低位的9个bit 精度改变。

当程序执行装备有低速的"永久存储器的扩展"时，软件选择寄存器，准许永久存储器的地址直到16K字。在这种情况下，这个地址中低位的3个bit 由微指令 BSL (软件选择)定位。

寄存器L'

寄存器L'(16个bit)是寄存器L的保护寄存器。在执行微指令JE(正转跳进)时，除了如果这个指令 JE 是在指令 ISL(寄存器L的保护禁令)以后，寄存器L'都参加。在相反的情况下，在执行微指令JE时，寄存器L'接受以1为依据L的内容，在微指令恢复时，寄存器L再取得寄存器L'的内容，因而寄存器L'持续的同联系寄存器准许微程序的一个连续序的电平。

当MULTI-20装有低速的"L的保护寄存器的电准"的时候寄存器L'用由12个bit 的地址寄存器的电堆(pile)来代替，这时寄存器的电堆完成寄存器L'的相同的功能。

电堆不用的寄存器L用的选择的微程序来完成。

注意，从4K过渡到16K，为用寄存器L的缓冲电堆(16X15个bit)中的一个选择固定位置，这选择为同它的参加的微指令一样具有使能的作用才能打开，中断的作用由使用者提出。

寄存器R

寄存器R（16个bit）包含指令过程中所用的数据。寄存器R从R总线开始起始操作。R总线用来永久存储器二制止百事地固定，但是永久存储器同样可以可以被上面的按键开始起始位。

寄存器MD

寄存器MD（8个bit）是一个缓冲寄存器，它包含永久存储器上过指令的数据，它不能受程序的直接影响，但是在读主操作中起始位350ns，从寄存器T的内容开始起始的地址操作。对于另外的使用，寄存器T不起作用。

寄存器OD

寄存器OD（8个bit）是输出操作时使用的缓冲寄存器，它不受指令的直接影响，但是当输入/输出（I/O）寄存器的内容是I/O不同时，寄存器OD同寄存器TG同步自动地交换。对于另外的用途寄存器T不起作用。

II. 数据通路

运算和逻辑单元

运算和逻辑单元（UAL）是计算机内部数据交换的枢纽。全部的数据传送或数据处理都是围绕着单元实现的。它可以完成的操作有算术加法，减法，逻辑求值，置位，分辨，数据传送和移位

操作。这样，逻辑部件有二个输入是来自总线B中由操作数指令和选择一般寄存器的内容。

总线A和B

这样，逻辑部件有一个输入端是来自总线A。总线A传送"计数机"暂存寄存器。总线A有另一个输入端是由状态寄存器的内容，前面提过控制线4的状态，以便向右移位4个bit后一般寄存器的内容。在总线A上维持的信息或者是通过此微指令中指定的功能寄存器，或者是由某一般寄存器和功能寄存器。这样，逻辑部件的第二种输入是由总线B组成的。总线B上维持的数据可以是：

— 或者是指在微指令的低位8个bit中的常数。
— 或者是寄存器T的内容或它的补码的内容，
— 或是来自输入总线上数据。

当输入一个寄存器的输入方式时，输入总线为防总线B的输入一样禁操作寄存器T。在输入时，当输入certain寄存器选定后，在用微指令决定的时间结束后，主存部设备的数据，在输入总线上是可使用的。

联系的bit

联系的寄存器是由两个bit组成的，bit MAL再作地址改变操作之用。bit AL是为了的情况，这个用到转移追加数据以操作，以便地址的操作保存了它们之间的转移。

寄存器T

寄存器T是一个工作的临时寄存器，主要含运算和逻辑单元提供运算为，指收来时在临时的数据，所包含的数据为读出存储体的数据。若把数据投放在外部设备上，寄存器T相协的寄存器MD和OD。MD和OD从来作寄存器T的数据总是被采用，并且互相地指定到存储间中，或控制到外部设备上。这两个缓冲寄存器和输出输入的操作关的操作期间供给寄存器T空间的数据。某次微指令特别对寄存器T的内容和他的用于组成外围线路上的不同操作的补码之间选择。

如果寄存器T没有相选择，从总线B上输出的运算为是"0"，如果在这个微指令中，人们同时要求寄存器T和它的补码，则这种等二个bit的时间都设定于"1"。存储器的数据，在读出操作开始后400ns后寄存器T中是可使用的，这对于永久存储器的2个周期正常地使用寄存器T的微指令，为了运算的触点一样在读出操作的2个开头的周期期间都退出一直到第二个周期的开始。

Ⅲ. 条件寄存器和内部状态之间

条件寄存器

条件寄存器一般寄存的两组公共寄存器D包括整个指令器，其指令器存储上述操作和外部条件的结果，有关"±"指令条件的外部是供使的。

第0-2个bit的指令器反映运算条件的结果；当操作码的微指令的bit4是"1"的时候，这个指令器就置于工作。

试读结束，需要全本PDF请购买 www.ertongbook.com