

M6800微型计算机资料之十三

M6800 M M O I A 单 板

计 算 机 用 户 指 南

广州市自动控制研究所译

前 言

我所引进美国 MOTOROLA 公司生产的 M6800 微型计算机发展系统资料一套，应有关单位要求，我们翻译了全文，进行内部交流。

这套资料共分十六册，其名称如下：

- 一、M6800 EXORTCYM 200 用户指南。
- 二、M6800 连接装配程序参考手册。
- 三、M6800 驻留编辑程序参考手册。
- 四、M6800 BASIC 解释程序参考手册。
- 五、M6800 汇编程序参考手册。
- 六、M6800 宏汇编程序参考手册。
- 七、M6800 驻留 FORTRAN 编译手册。
- 八、M6800 EXORCiter User's 指南补充。
- 九、打印机接口模板用户指南。
- 十、EXORDISK II 软磁盘控制口模板用户指南。
- 十一、M6800 磁盘操作系统预备用户指南。
- 十二、M6800 驻留 MPL 编译参考手册。
- 十三、M6800 MM01A 单板计算机用户指南。
- 十四、M6800 微型机发展系统电路图集。
- 十五、用户系统评价口 USER 用户指南。
- 十六、系统分析口用户指南。

由于我们水平有限，加上时间仓促，虽然作了很大努力，但在翻译校正过程中还可能存在不少不妥和错误之处，恳请广大读者及时批评指正。

目 录

第一章 概述	1
1.1 引言	1
1.2 特点	1
1.3 技术规格	1
1.4 概述	5
第二章 安装说明、编程及连接考虑	8
2.1 引言	8
2.2 开箱说明	8
2.3 验收	8
2.4 安装说明	8
2.5 编程	8
2.5.1 编程准备	10
2.5.2 硬件准备	10
2.5.2.1 带有/或不带有调试检查(Debug)模板工作	11
2.5.2.2 用/或不用模板上的RAM一起工作	12
2.5.2.3 与选用的存储器件一起工作	12
2.5.2.4 波特速率的选择	13
2.5.2.5 与TTY一起工作	13
2.5.3 PIA编程方法	14
2.5.4 IRQ(中断请求)及中断优先	14
2.6 模板的连接	15
第三章 操作原理	27
3.1 引言	27
3.2 操作原理	27
第四章 元件	35
4.1 引言	35

第一章 概述

1.1 引言

单板微型计算机 1A (微模板 YA), 如图 1-1 所示, 它是一个完整的单板计算机。可供在许多过程控制中应用。这块模板是微模板系列中的一块, 它包括一块 MC 6800 微处理器 (MPU)、用户编程的 AROM 或 ROM、RAM、可编程的串行及并行输入/输出接口, 以及所需的时钟、至启动、总线接口及控制电路。在本手册内所有的地址, 除了特别指明外, 都是 10 进制的。

1.2 特点

单板微型计算机 1A 的特点有:

- 带有时钟振荡器、电源接通定时电路及存储器译码逻辑的 MC 6800 微处理器 (MPU)。
- 1,024 字节的随机存储器 RAM。
- 可供 4,096 字节的 AROM (可改写只读存储器) 或 ROM 用的杆座 (如适当使用跨接线, 可并上 4 个 2048 x 8 位的 ROM, 因此在本模板上可有 8K ROM)。
- 有一个使用 MC 6850 异步通讯接口适配器 (ACIA) 的 RS-232C 兼容的接口。
- 两个可编程的, 具有 40 根 I/O 线和控制线的 MC 6820 外部接口适配器 (PIA)。
- 有地址、数据及控制总线驱动器供单板计算机 1A 与系列中其它模板或与 EXORCISER 接口。
- TTL 信号电平的输入及 TTL 信号电平、三态或集电极开路 (OC) 的输出。

1.3 技术规格

单板微型计算机 1A 的技术规格如下表：（表 1-1）

	技 术 规 格
微处理器	MC6800 MPU
电源消耗	
不带 AR0M/ROM	+5Vdc, 1.1A(max) +12Vdc, 20mA(max) -12Vdc, 25mA(max)
带四块 AR0M/ROM	+5Vdc, 1.3A(max) +12Vdc, 260mA(max) -12Vdc, 180mA(max)
字长	
数据	8 位
地址	16 位
指令	8, 16, 24 位。
指令系统	72 条可变长度指令。
寻址方式	七种寻址方式：直接、相对、立即、 变址、扩展、隐含、 累加器。
存储器容量	
ROM/PROM 存储器	4K 字节（在板上只有插座）。
RAM（在板上）	1K 字节。
I/O 地址（在板上）	2 块 MC6820 PIA 32 条数据线。 8 条控制线。 一块 MC6850 ACIA 2 条数据线 5 条控制线
外存储器	当使用 4 块 1K AR0M/ROM 时，

	技 术 规 格
	只有 59 K 字节可用作外存储器及 I/O 寻址, 如使用 4 块 2 K ROM 时, 则减少到 55 K 字节。
中断	
内部	从 PIA 及 ACIA 产生的 $\overline{\text{IRQ}}$ 可屏蔽中断。
外部	$\overline{\text{IRQ}}$ 可屏蔽及 $\overline{\text{NMI}}$ 非屏蔽中断。
PIA1 接口信号	
CA1	与 TTL 电压兼容的中断输入, 具有可编程的激励脉冲边缘 (active transition)
CA2	与 TTL 电压兼容的线, 可通过编程作为中断输入或作为外部设备控制的输出。
PA ϕ - PA7	八根与 TTL 电压兼容的数据线, 通过编程可作为输入或输出用。
CB1	与 CA1 相似。
CB2	与 CA2 相似。
PB ϕ - PB7	八根与 TTL 电压兼容的数据线, 通过编程可作为输入或输出用。
PIA2 接口信号	
CA1	} 与 PIA1 对应的接口信号相同。
CA2	
PA ϕ - PA7	} 与 PIA1 对应的接口信号相同。
CB1	
CB2	
PB ϕ - PB7	

	技 术 规 格
ACIA 接口信号	
Tax 数据	与 RS-232C 兼容的串行数据输入线(输入信号范围为 $\pm 30\text{Vdc}$)。
Rx 数据	与 RS-232C 兼容的串行数据输出线(限制输出 $\pm 10\text{mA}$ 电流)。
RTS	与 RS-232C 兼容的输出控制线,用跨接线连通 E6 和 E7 端子,使之有效输出(限制输出 $\pm 10\text{mA}$ 电流)。
CTS/DSR	与 RS-232C 兼容的输出控制线。(限制输出 $\pm 10\text{mA}$ 电流)
DTA TERM RDY	与 RS-232C 兼容的输入控制线。(输入信号范围为 $\pm 30\text{Vdc}$)
SIG DET	与 RS-232C 兼容的输出控制线(限制输出 $\pm 10\text{mA}$ 电流) 也能够把 E8 和 E9 之间的跨接线除去后,并在 E9 和 E10 端子间接上跨接线后,使此线变成一根与 RS-232C 兼容的输入控制线(输入信号范围为 $\pm 30\text{Vdc}$)
输出线负载(在两块 PIA 中的 CB1、CB2 和 PB0-PB7)	10K Ω 上拉电阻。
工作温度	0°-70°C
物理尺寸	
宽×高	9.75 吋×6.15 吋
板厚	0.062 吋
总线联接杆座	

	技 术 规 格
型号:	
插座 P1 (86脚)	SAC-43D/1-2 或相当的.
插座 P2 及 P4 (50脚)	3M 3415-0001 或相当的.
插座 P3 (20脚)	3M 3461-0001 或相当的.

1.4 概述

单板微型计算机 1A 连同 1K RAM, 4K ROM 或 4/8K 编程的 ROM, 以及两块并行数据传送的可编程外部接口适配器 (PIA), 一块与 RS-232C 兼容的串行数据传送的异步通讯接口适配器 (ACIA) 一同操作, 给用户提供了 MC 6800 MPU 所有的处理及控制的能力。此外, 在板上还提供了—组跨接片连接端子以便选用四种不同的波特速率: 9600, 1200, 300 或 110。连接一块任选的模板 (微模板 11) 也可提供 20 mA 的 TTY 电流环至 RS-232C 接口, 以便连接电传打字机 (TTY)。用户也可以选择将单板微型计算机 1A (通过板上的地址、数据及控制总线缓冲器) 与微模板系列中的其它模板或与 EXERCISER 相连接。在板上装有必须的两相时钟产生电路, 用作电源接通时初始化之用的复位定时电路, 用以建立每一块器件的地址的地址总线译码电路。在板上, 还有供选用的外加动态存储器用的更新电路。PIA 及 ACIA 输入/输出信号如表 1-1 所示。

MPU 的 16 位地址总线被译码以产生 RAM, ROM 及 PIA, ACIA 的地址。由于这些地址中有一些线没有参加译码, 因此有些单元地址是重叠的, 用户不能使用。此外, 某些地址范围, 当单板微型计算机与调试检查模板 (Debug 模板) —

齐工作时，用户也不能使用。图1-2提供了本模板与调试模板一齐使用或不与调试模板一齐使用时的存储器分配图。在分配图中也指出了所用的每块 1024×8 位 ARAM/ROM 或 2048×8 位 ROM 占用的地址。这些地址取决于模板上所选用的器件类型。当外加的微模板与单板微型计算机1A连用时，则其地址应选择落在存储器分配图中指定的可用的地址范围内。

单板微型计算机1A是与EXORCISER总线兼容的，这种通用性给用户提供了发展和调试他的软件、硬件及排除硬件生产中的故障的途径。故此，用户可以利用EXORCISER的调试模板、存储器模板及I/O模板来工作。

不带 DEBUG 模板

带 DEBUG 模板

注：任选的 1K AR0M 或 ROM 在地址

C000 到 CFFF 和 F000 到 FFFF 地址。

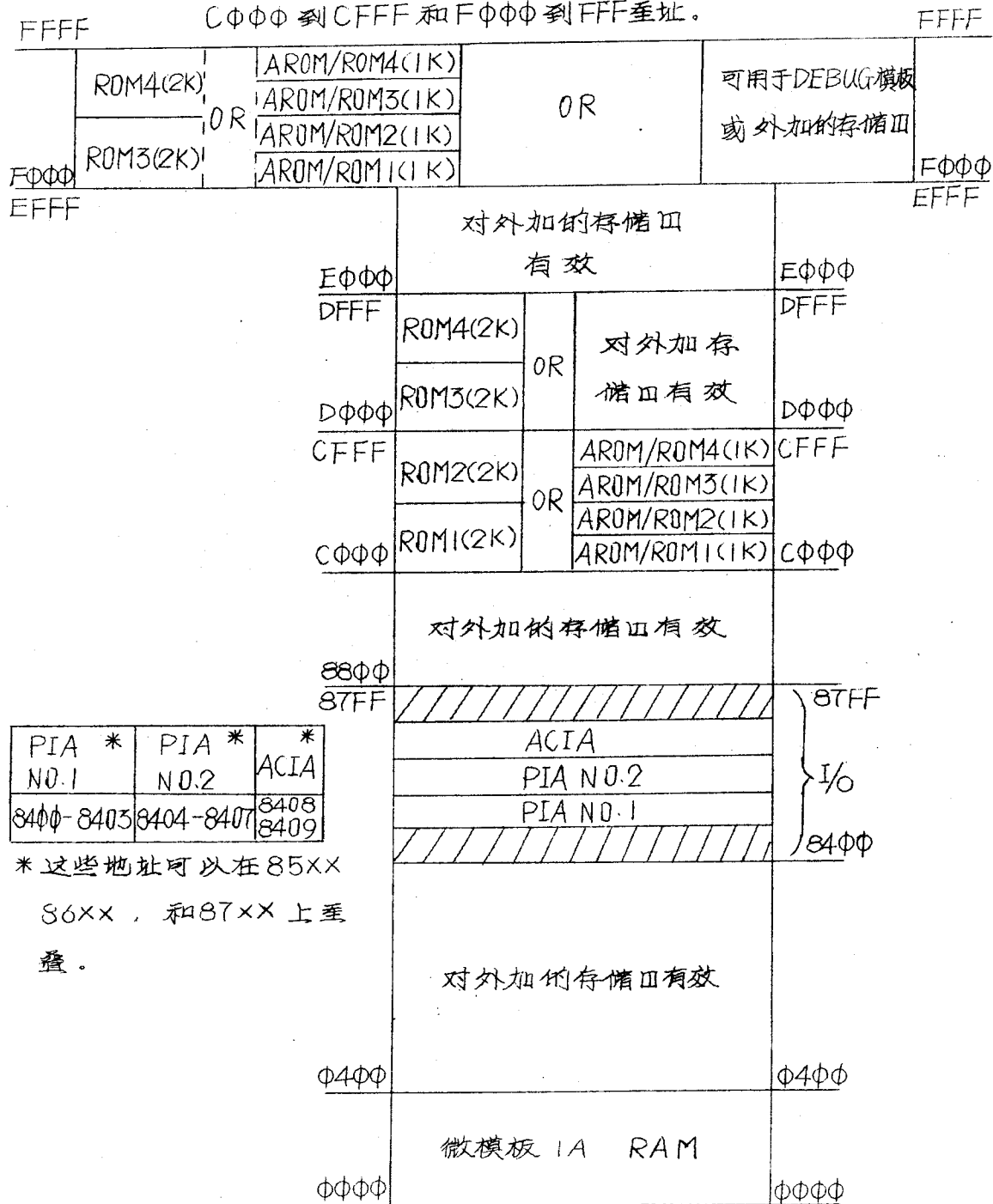


图 1-2 带有 / 或不带有 Debug 模板的存储器分配图

第二章 安装说明、编程及连接考虑

2.1 引言

本章对 M68MM01A 单板微型计算机的開箱、验收、安装、编程及连接作了说明。此外，还将介绍本模板的连接信号。

2.2 開箱说明

将单板微型计算机 1A 从包装箱取出，并参照装箱清单，核实是否所有元件都齐全，保存包装材料以备再用。如果在收到货时，包装箱有所损坏，那么在模板開箱及验收时，要求运输公司的代表在场。

2.3 验收

本模板收到后，应检查有否破裂，损坏，缺少元件以及印刷电路板有否物理损坏。

2.4 安装说明

由于单板微型计算机 1A 是用作用户自行设计的微型计算机系统中，故此没有提供特殊的安装说明，然而，在将此模板装入用户系统或装入 EXORCISER 之前，要将所需的 AR0M 或 ROM 元件安装到适当的插座中，并需从系统中断开所有的电源。注意： $\pm 12\text{VDC}$ 电源的引线 (return line) 必须与 $+5\text{VDC}$ 电源回线相连接。

注意

当系统接通电源时，插入单板微型计算机，将会导致模板上的元件损坏。

2.5 编程

使用单板微型计算机 1A 来研制用户程序是十分简单的，

只要用户查看下面列出的一些简单基本规则就可以了:

a. 随机存储器 RAM 地址分配从 $\phi\phi\phi\phi$ 到 $\phi3FF$, 以得到直接寻址的方便. 因此, 除非还有附加的 RAM 模板与微模板一起使用, 否则用户程序中机初始化部分应该将 $\phi3FF$ 装入 MPU 的堆栈指示器 (SP) 中.

b. 两块 PIA 的地址分配为 $84\phi\phi \sim 84\phi7$, 至于每一块 PIA 存储单元地址则分配如下. 加注的地址可以在 $85xx$, $86xx$ 及 $87xx$ 中重叠. 对此器件的详细编程指令可参看 MC6820 数据表.

	PIA NO.1*	PIA NO.2*
数据方向寄存器 A (DDRA)	$84\phi\phi$	$84\phi4$
数据寄存器 A (DRA)	$84\phi\phi$	$84\phi4$
控制寄存器 A (CRA)	$84\phi1$	$84\phi5$
数据方向寄存器 B (DDRB)	$84\phi2$	$84\phi6$
数据寄存器 B (DRB)	$84\phi2$	$84\phi6$
控制寄存器 B (CRB)	$84\phi3$	$84\phi7$

* 表示这些地址可在 $85xx$, $86xx$ 及 $87xx$ 重叠.

c. 一块 ACIA 地址分配为 $84\phi8 \sim 84\phi9$. 注意这些地址也可以重叠在 $85xx$, $86xx$ 和 $87xx$. 此外, 最低有效位 (8/9) 也会重叠出现在 A/B. 地址 $84\phi8$ 是选择 ACIA 的控制/状态寄存器的, 而地址 $84\phi9$ 是选择 ACIA 的发送/接收数据寄存器的, 详细编程指令可参看 MC6850 数据表.

d. 在模板上四个插座是用来安装用户编程的 1K 字节 AROM (AROM—MCM68708 或相当的) 或掩膜编程的 1KROM (ROM—MCM68308 或相当的) 的. 也可以用来安装掩膜编程 2K 字节 ROM (ROM—MCM6832 或相当的). 在每一种情况下, 这些存储器从地址 $C\phi\phi\phi$ 开始分配 4 个连续的 1024 (或 2048) 字节的地址. 由于模板上所用的译码线路的影响, 如果没有使用调成模板的话, 这 4096 字节的 ROM

将从起始地址 $F\phi\phi\phi$ 来响应。(注意: 图 1-2 所示, 只有 2 个 2K ROM 在地址 $F\phi\phi\phi - FFF$ 将会重叠) 然而, 用户将他的 ROM 程序地址分配在 $C\phi\phi\phi - CFFF$, 仍然是合适的。杆座 U20 对应于低位有效地址, 而 U17 则对应高位有效地址。MC68 $\phi\phi$ MPU 将存储区顶部的 8 个地址 $FFF8 - FFFF$ 设置为中断向量之用, 分配如下:

- $\overline{IRQ}$ 使用地址 $FFF8$ 及 $FFF9$ (以 $CFF8$ 及 $CFF9$ 来响应)。
- $\overline{SWI}$ 使用地址 $FFFA$ 及 $FFFB$ (以 $CFFA$ 及 $CFFB$ 来响应)。
- $\overline{NMI}$ 使用地址 $FFFC$ 及 $FFFD$ (以 $CFFC$ 及 $CFFD$ 来响应)。
- $\overline{RESET}$ 使用地址 $FFFE$ 及 $FFFF$ (以 $CFFE$ 及 $CFFF$ 来响应)。

硬件线路要求包含有上述向量地址的用户 AROM 或 ROM 必须装入杆座 U17 中。

c. 如果使用附加的模板的话, 必须按图 1-2 所示可利用的地址来分配。

2.5.1 编程准备

因为单板微型计算机 1A 是与 EXORCiser 总线兼容的。而 EXORCiser 是一个理想的工具, 可用它作为:

- 研制用户的程序
- 使用 EXORCiser 的 EXbug 固体去调试硬件和软件, 直到完成一个工作系统为止。
- 对有怀疑的系统寻找故障。

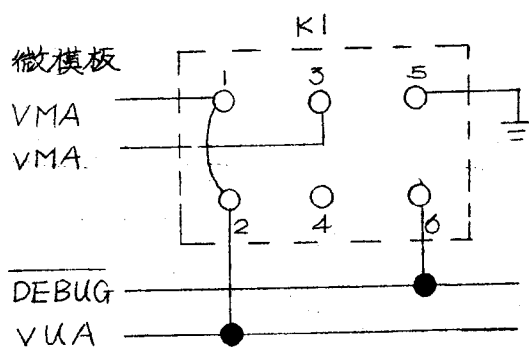
2.5.2 硬件准备

在使用单板计算机 1A 时用户在模板上可以选择五种不同

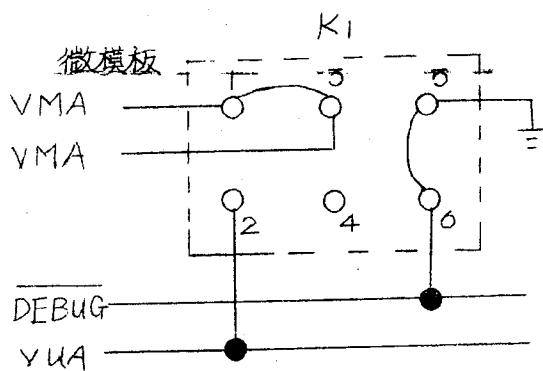
的连接方法，分述如下：

2.5.2.1 带有/或不带有调试模板工作

在一A模板上有一个跳线杆使1A模板能接上调试模板（例如包括有EXbug程序的EXORCiser的调试模板）一起工作。当与调试模板一起工作时，VUA信号是由调试模板供给的，但当不用调试模板时（如出厂时）则VUA信号应该与MPU所产生的VMA信号相同。当要把单板外称板1A与调试模板配合使用时必须遵守下图所示跨线线的连接方法以及在2.5.2.2节中所述的修改方法。



不带调试模板一起工作（出厂时）



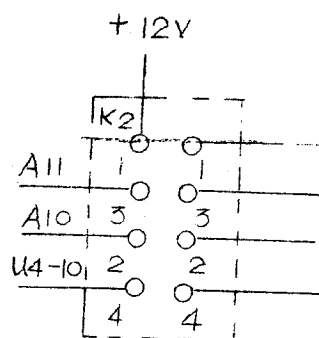
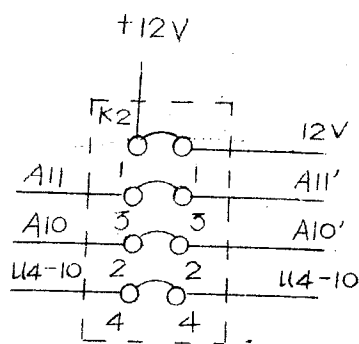
带调试模板一起工作（用户选择）

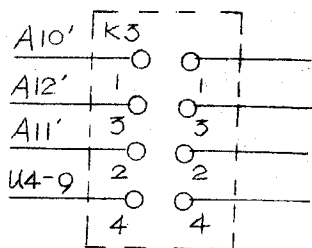
2.5.2.2 用/不用模板上的RAM一起工作。

在某些应用中(例如将微模板1A放在带有驻留的软件包的EXERCISER中)可以使用外加的RAM模板来增加可利用的RAM的存储容量。当使用外加的RAM模板时,存储地址 $\phi\phi\phi\phi \sim \phi4\phi\phi$ 变成重叠的。外加RAM模板可以占有这些存储单元以及占据图1-2所指示的存储单元地址。但如果愿意的话,可以割断印刷电路板上E2与E3端的连线来使到板上的RAM不工作。然而切断这条连线并不是增加外加RAM模板的必须的先决条件。

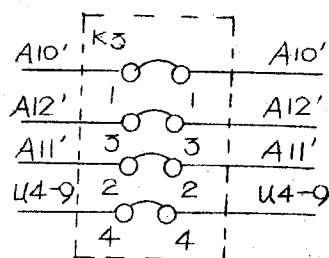
2.5.2.3 与选用的存储器件一起工作

用来安装用户编程的1K字节AROM或ROM器件的四个插座,也可以用来装入四个2K字节的ROM器件。收货时,印刷板上K2的连接仅允许使用1K字节的AROM或ROM的。但如切断K2上的跨接线并在K3连上跨接线,则可使用2K字节的ROM。下图示出这两种选择的跨接线连接图。此外在插座U17、U18、U19及U20右边的那些小电容必须除去。





使用1K字节AROMS/ROMS的连接方法(出厂时)



使用2K字节ROMS的连接方法(用户选择)

2.5.2.4 波特速率选择

出厂时, 单板计算机1A设置在300波特的传输速率上工作, 以便与一个RS-232C兼容的输入/输出设备工作。这可用一个跨线片套在跨线杆座K5上的第1、4脚之间将它们连通。通过改变跨线片在杆座K5上的连接方法可以另外选择三种不同的传输速率。

波特速率	K5 连接方法
110	第1、5脚接通
300 (出厂时)	第1、4脚接通
1200	第1、3脚接通
9600	第1、2脚接通

2.5.2.5 与TTY一起工作

虽然单板计算机1A是设计成可直接与一个RS-232C兼容的输入/输出设备工作的。但它经过某些修改后也可与一

个 20 mA TTY 回路工作 (连同微模板 II 一起使用)。微模板 II 提供了一个 TTY 与 RS-232C 接口适配器。当微模板 I A 以这种方法使用时, 可以按下列步骤进行:

- (1) 用跨接线接通板上的 E6 与 E7 端子。
- (2) 除去板上 E8 与 E9 的连接跨接线, 并将 E9 与 E10 用跨接线接通。
- (3) 用跨接线接通 E11-E12, E13-E14, 及 E15-E16。

2.5.3 PIA 编程方法

MPU 将 PIA 当作存储器来寻址。因此对所有的访存储器指令 MPU 都可以将它们用在 PIA 上。M6800 微处理器应用手册阐述了 PIA 寻址方法及对于选用 PIA 寄存器的操作方式。注意的是 PIA 控制寄存器中第 2 位是用来确定 PIA 中外围接口寄存器 (DR) 或数据方向寄存器 (DDR) 的选址。CA2 及 CB2 位的正确状态应该在寻访外围接口或数据方向寄存器之前先装入 PIA 内相应的控制寄存器内。关于 PIA 编程的进一步知识及注意事项, 请参看 M6800 微处理器应用手册。

2.5.4 $\overline{\text{IRQ}}$ (中断请求) 及中断优先

单板计算机 I A 有 6 个中断源, 可以产生 $\overline{\text{IRQ}}$ 信号去 MPU。其中两块 PIA, 每块可产生两个 $\overline{\text{IRQ}}$ (取决于用户程序), 还有一个 $\overline{\text{IRQ}}$ 来自 ACIA, 最后有一个 $\overline{\text{IRQ}}$ 由用户输入到控制总线上。MPU 在响应处理任何 $\overline{\text{IRQ}}$ 输入之前要先完成正在执行的现行的指令。然后如 MPU 的条件码寄存器的中断屏蔽位未置位的话, MPU 就在存储器地址单元 CFF8 和 CFF9 (与 FFF8 及 FFF9 重叠) 读出用户 $\overline{\text{IRQ}}$ 程序的何地址。

如不止一个外围设备, 可以向 MPU 发出中断时, 就必须