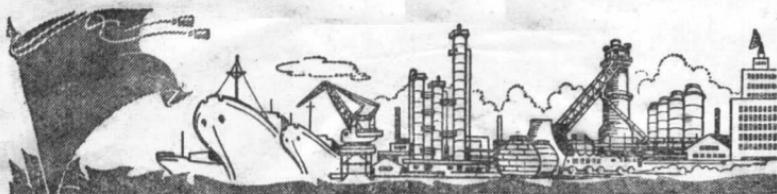


硅 NPN 高反压大功率 晶体管试制工艺

上海无线电七厂



工业技术资料

第 150 号

上海人民出版社

硅 NPN 高反压大功率 晶体管试制工艺

本资料概要地介绍了 3DD15 高反压大功率晶体管的设计制造工艺。为了提高反向击穿电压, 采用了深结工艺; 为了减小饱和压降、提高 h_{FE} 和耐脉冲电源冲击, 在设计上增大了发射极面积, 工艺上采用了高浓度硼扩散。本资料还介绍了生产过程中所遇到的一些问题及其解决方法。

一、设计考虑

根据主要的技术指标:

$$I_{CM} = 5A$$

$$h_{FE} \geq 20$$

$$BV_{CEO} \geq 120V$$

$$V_{CES} \leq 1.5V$$

$$P_{CM} = 50W$$

我们对该器件的设计作如下的考虑:

1. 击穿电压

(1) 从材料电阻率的选择考虑: 一般, 材料电阻率愈高, 器件的击穿电压就愈高。但是, 较高的电阻率会带来不良的后果, 它会使器件的饱和压降 V_{CES} 增大, 空间电荷的限制效应也易发生, 并且会造成大电流 h_{FE} 下降。因此, 选择材料时要根据产品设计的要求全面加以权衡, 否则便得不到理想的结果。

由经验公式:

$$BV_{CEO} = -\frac{BV_{CBO}}{3.7/h_{FE}}$$

可算出为要满足 $BV_{CEO} \geq 120V$, h_{FE} 为中心值 50 时的 BV_{CBO} :

$$BV_{CBO} = BV_{CEO} \cdot h_{FE}^{1/3.7} = 120 \times 50^{1/3.7} \approx 350V$$

实践说明, 在用扩散法形成的 PN 结中, 对于一定的硅基片的杂质浓度和一定的表面浓度, 其击穿电压与结深有关。采用深扩散将有利于击穿电压的提高。本器件一般扩散结深控制在 $40 \sim 50\mu$ 的范围内。

3DD15 是采用扩散法来形成 PN 结的, 这种结可以近似地认为是缓变结。对于一定的硅基片杂质浓度 N_D , 表面浓度 N_s

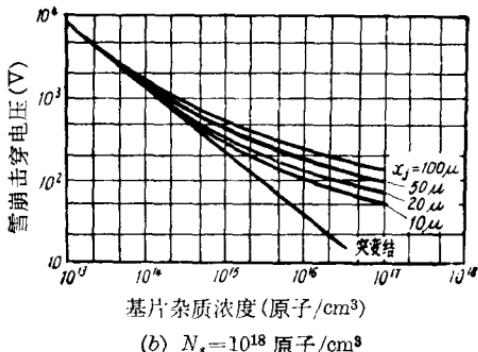
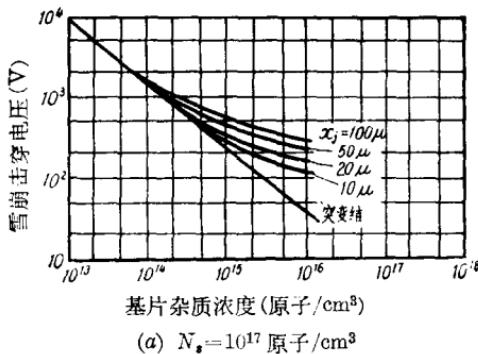


图 1 缓变结的雪崩击穿电压与硅基片杂质浓度、结深的关系

和结深 x_j , 其杂质梯度是一定的。对于缓变结来说, 其雪崩击穿电压与硅基片杂质浓度、表面浓度和结深的关系如图 1 所示。

由图 1 可知, 击穿电压与扩散的表面浓度及扩散的结深是有密切的关系的。一般, 表面浓度愈低, 则击穿电压愈高; 扩散结愈深, 则击穿电压愈高。因此, 采用 $N_s = 10^{17}$ 原子/ cm^3 浓度要比 $N_s = 10^{18}$ 原子/ cm^3 浓度的铝扩散对于提高击穿电压就更为有利。

设: 扩散结深 $x_j = 50\mu$

表面浓度 $N_s = 10^{18}$ 原子/ cm^3

击穿电压 $V_b = 400\text{V}$

从图 1(b) 中可查得基片的杂质浓度为 $N_D = 2 \times 10^{15}$ 原子/ cm^3 。再由图 2 所示的电阻率与杂质浓度的关系曲线上可查得 N 型硅的电阻率为 $2 \sim 3\Omega \cdot \text{cm}$ 。实际生产中我们选用材料的电阻率为 $1.5 \sim 3.5\Omega \cdot \text{cm}$ 。

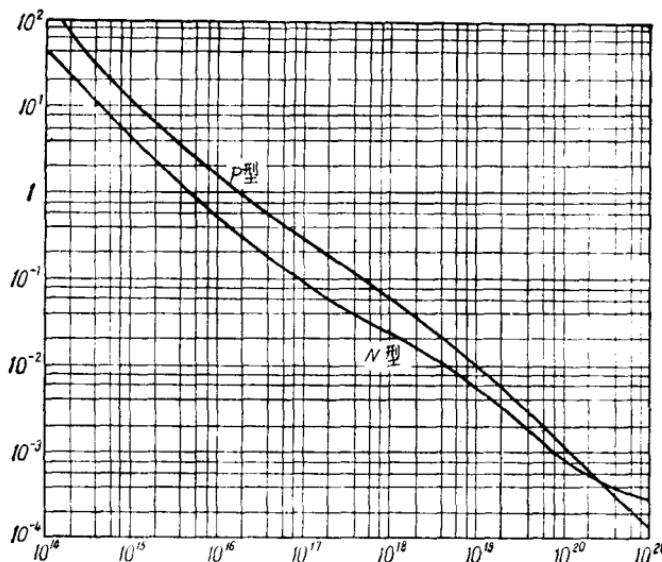


图 2 在 300°K 时受主或施主杂质浓度与硅电阻率的关系

(2) 从磨角和腐蚀工艺方面考虑：若将扩散 PN 结的边缘表面用机械方法磨成斜角，并进行腐蚀，以降低表面电场及消除表面感应沟道，从而使 PN 结的击穿首先在体内发生，这就可以获得接近雪崩击穿电压的理论值。实践说明，表面电场是和表面结附近的耗尽伸层方向有关的。

根据电荷平衡原理，一块 PN 结的半导体的低浓度一侧的空间电荷层宽度要比高浓度的一侧宽，当加上偏压时，空间电荷层还会向低浓度的方向展宽，如图 3(a) 所示。

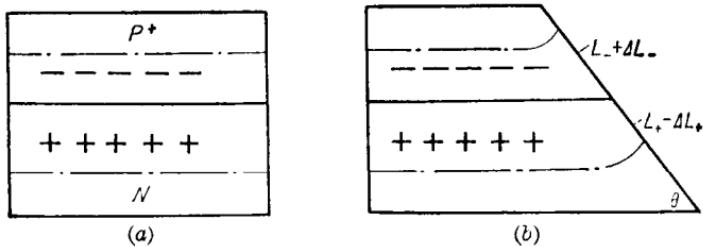


图 3 PN 结 磨 角

当 PN 结磨成如图 3(b) 所示的斜角后，则根据电流连续性方程——保持斜角表面附近的空间电荷层的中和条件，只能增加电荷层宽度以补偿体积的减小，空间电荷层便在表面上弯曲变长，从而减弱了表面电场，提高了击穿电压。但是，当斜角 θ 的大小不同时， ΔL_- 与 ΔL_+ 是不一样的，当角变较大时， $\Delta L_- \ll \Delta L_+$ ，此时，空间电荷层的宽度在表面处不仅没有变长却反而变小，这将不利于提高击穿电压。当角度较小时， $\Delta L_- \gg \Delta L_+$ ，就有利于提高击穿电压。目前，我们采用 $\theta = -20^\circ$ 。关于正负斜角最大表面电场与负斜角的关系如图 4 所示。

2. 饱和压降

由于材料电阻率选得愈高，器件的饱和压降 V_{CES} 将会相应地增大，因此，电阻率的选择除了满足击穿电压的设计要求外，

还应保证满足饱和压降的要求。实践说明，当击穿电压与材料电阻率确定后，饱和压降 V_{CES} 与硅片的厚度 d 和面积 A_E 是有关的。一般，片子薄一点的较好，然而，为了便于工艺操作，片子也不能做得太薄。通常，选在 $200 \sim 250\mu$ 左右。应该指出的是，饱和压降 V_{CES} 与发射面 A_E 的大小有关。

根据设计的要求，饱和压降 V_{CES} 在 $I_C=5A$ 时应小于 $1.5V$ ，从前述的计算可知：

$$V_{CES} = R_{ds} \cdot I_C = \rho \frac{d}{A_E} \cdot I_C$$

若集电极电阻率 ρ 选取为

$3\Omega \cdot \text{cm}$ ，硅片厚度 d 选取为 200μ ，则由上式的关系可计算出 A_E 为 20mm^2 。生产中我们采用的圆形尺寸 A_E 为 20.3mm^2 ，它已能满足饱和压降小于 $1.5V$ 的要求。

3. 集电极最大电流 I_{CM}

本器件要求集电极最大电流 I_{CM} 为 $5A$ 。我们可以从以下几个方面加以考虑：

(1) 器件的工作电流是受发射效率的下降限制的。集电极的最大电流为：

$$I_{CM} = \frac{2q A_E D_{nb} N_b}{W}$$

式中： D_{nb} 为电子在基区中的扩散系数；

N_b 为基区掺杂浓度；

W 为基区宽度。

为了提高器件的 I_{CM} ，从上式可以看出，采取以下几个措施

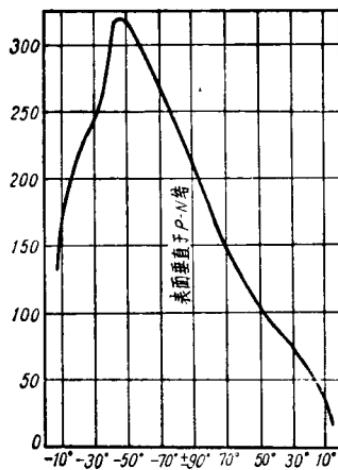


图4 正负斜角最大表面电场与斜角的关系

是有利的。

a) 增大发射极面积。由于发射效率的下降是与单位结面上的电流密度有关的，因此增大发射面积，就可以在保持电流密度不变的条件下使总电流得到提高。我们采用了 20.3mm^2 的发射极面积已能满足最大集电极电流的要求。

b) 增加基区掺杂浓度。除了采用深扩散的扩铝外还进行扩硼，可使基区掺杂浓度达到 $5 \times 10^{18} \sim 5 \times 10^{19}$ 原子/ cm^3 。

c) 减小基区宽度。应该指出的是从耐受击穿电压的角度考虑，基区宽度不宜减得太薄。

(2) 器件的工作电流还受集电极空间电荷限制效应的影响。当 I_{CM} 受此效应限制时，其表达式变为：

$$I_{CM} = A_E \cdot q \cdot N_c \cdot v_m$$

式中： v_m 为集电极收集电子在集电结中的极限速度。

由上式可见，提高 I_{CM} 的办法是：

a) 增大发射极面积。
b) 增加集电极杂质浓度。
c) 增大基区宽度。这是由于载流子在渡越基区的过程中是逐渐散开的，基区愈厚，载流子就散得愈开，它使得 $A_C > A_E$ ，于是收集电流便增大了。

(3) 集电极电流的增大也受到直流放大系数的牵制。当器件的工作电流增大到一定值时， β 会下降。因此， I_{CM} 通常定义为 β 降低到其最大值一半时的集电极电流。所以提高 β 也是一个十分重要的因素。

β 的表达式是：

$$\frac{1}{\beta} = \frac{W^2}{4D_{ab}\tau_{ab}} + \frac{SA_s W}{A_E D_{ab}} + \frac{R_{se}}{R_{sb}} + \frac{I_{E\max}}{I_E}$$

从上式可以看出：

a) 减薄基区的宽度 W , 提高材料的寿命 τ_{nb} , 可提高 β 。在工艺处理上行之有效的办法是在磷扩散再分布时采用缓慢降温的方法。

b) 减小表面复合速度 s 和表面复合有效面积也可提高 β 。工艺上是通过加强清洁处理, 减少表面沾污, 保证表面结构完整等措施来实现的。

c) 增加发射区的杂质浓度以减小发射极薄层电阻 R_{se} , 从而使 R_{se}/R_{sb} 减小, 这也就是说通过增加发射效率来提高 β 。

d) 由于在大注入时发射结的势垒复合电流 $I_{E\text{复}}$ 与发射极总电流 I_E 之比是很小的, 因此, 这个因素就可忽略。

(4) 考虑到基区的自偏压效应, 对器件来说真正起发射作用的是发射极的边缘, 因此, 增加发射极的周长是一个重要途径。根据实践经验, 发射极周长每厘米可输出电流约 1.5A。3DD15 的发射极周长 $L_E = 5.6 \text{ cm}$, I_{CM} 将近为 9A, 这与实际结果是相符的。

4. 最大耗散功率 P_{CM} 和热阻 R_T

最大耗散功率与最高集电极结温 T_{jM} 、环境温度 T_a 及热阻 R_T 的关系如下:

$$P_{CM} = \frac{T_{jM} - T_a}{R_T}$$

现具体讨论如下:

(1) 最高集电极结温 T_{jM} : T_{jM} 主要取决于半导体材料的性质, 材料的禁带宽度越宽, T_{jM} 就越高。另外, 本体杂质对结温也起了决定性的影响, 对于硅材料其最高集电极结温 T_{jM} 为:

$$T_{jM} = 273 \left(\frac{10}{4.53 + \lg \rho} - 1 \right)^\circ\text{C}$$

实践证明, 当基片电阻率选择为 $3\Omega \cdot \text{cm}$ 时, T_{jM} 为 270°C 。但是我们不仅要考虑材料的禁带宽度和电阻率, 而且还要考虑

到器件的图形设计与实际制作时的差异以及材料的质量和工艺水平,为了保证器件在满负荷工作过程中能稳定且可靠地工作,我们规定 T_{JM} 为 175°C 。

(2) 热阻 R_T

a) 内热阻 $R_{T_{\text{内}}}$ 是由管壳产生的,它由三部分组成的:

$$R_{T_{\text{内}}} = R_{T_{\text{硅}}} + R_{T_{\text{钼}}} + R_{T_{\text{铜}}}$$

式中:

$$R_{T_{\text{硅}}} = \frac{d_{\text{硅}}}{K_{\text{硅}} \cdot A_c}$$

$$R_{T_{\text{钼}}} = \frac{d_{\text{钼}}}{K_{\text{钼}} \cdot A_{c_{\text{钼}}}}$$

$$R_{T_{\text{铜}}} = \frac{d_{\text{铜}}}{K_{\text{铜}} \cdot A_{c_{\text{铜}}}}$$

当管芯面积 $A_c = \pi r^2 \approx 40 \text{ mm}^2$, 硅片热导率 $K_{\text{硅}} = 8.5 \times 10^{-2} \text{ W/mm} \cdot ^{\circ}\text{C}$, 硅片厚度 $d_{\text{硅}} = 0.25 \text{ mm}$ 时

$$R_{T_{\text{硅}}} \approx 0.07^{\circ}\text{C}/\text{W}$$

当钼片厚度 $d_{\text{钼}} = 0.8 \text{ mm}$, 钼片热导率 $K_{\text{钼}} = 1.43 \times 10^{-2} \text{ W/cm} \cdot ^{\circ}\text{C}$, 钼片面积 $A_{c_{\text{钼}}} = 40 \text{ mm}^2$ 时

$$R_{T_{\text{钼}}} \approx 0.14^{\circ}\text{C}/\text{W}$$

当铜片厚度 $d_{\text{铜}} = 3 \text{ mm}$, 铜片热导率 $K_{\text{铜}} = 38.5 \sim 39.5 \times 10^{-2} \text{ W/mm} \cdot ^{\circ}\text{C}$, 铜片面积 $A_{c_{\text{铜}}} = 550 \text{ mm}^2$ 时

$$R_{T_{\text{铜}}} = 3/39 \times 550 = 0.014^{\circ}\text{C}/\text{W}$$

b) 接触热阻 R_{cs} 产生于晶体管和散热器接触面的交界处,其大小取决于管子和散热器的表面光洁度、接触面积、填充料以及绝缘片的类型、厚度等。

当无绝缘片时

$$R_{cs} = 1/\sigma_c \cdot A$$

式中: A 为管子与散热器的接触面积, 其面积为 5.5 cm^2 ;

σ_c 为接触传导系数, 当光洁度为 $\nabla 6$ 且涂硅脂时, $\sigma_c =$

$1.2 \text{ W/cm}^2 \cdot ^\circ\text{C}$

因此,

$$R_{cs} \approx 0.151 \text{ } ^\circ\text{C/W}$$

所以, 总热阻 R_{jc} 为:

$$R_{jc} = R_{T_{ph}} + R_{cs} = 0.4 \text{ } ^\circ\text{C/W}$$

应该指出的是, 往往由于硅片与管座的接触不良以及其他一些原因, 实际上的热阻往往远远大于理论值, 实测热阻为 $1.5 \sim 2 \text{ } ^\circ\text{C/W}$ 左右。

由设计要求 R_T 为:

$$R_T = \frac{T_{jM} - T_a}{P_{cm}} = \frac{175 - 25}{50} = 3 \text{ } ^\circ\text{C/W}$$

因此, 我们要求管子总热阻要小于 $3 \text{ } ^\circ\text{C/W}$ 。

c) 散热器的类型较多, 现多采用铝质平板散热器。其尺寸计算如下:

设 R_{sa} 为散热器的热阻, 则根据 $R_T = 3 \text{ } ^\circ\text{C/W}$ 有:

$$R_{sa} = R_T - R_{jc} = 3 - 2 = 1 \text{ } ^\circ\text{C/W}$$

然后, 根据光铝散热板垂直安装时散热器热阻 R_{sa} 与散热板面积 A 的关系可得: $A = 30 \times 30 \text{ cm}^2$, 厚度为 4 mm 。

综上所述, 将以上设计小结如下:

(1) 3DD15 型高反压大功率晶体管采用 N 型硅单晶, 电阻率 ρ 为 $1.5 \sim 4 \Omega \cdot \text{cm}$ 。

(2) 管芯片厚为 $200 \sim 250 \mu$ 。

(3) 铝扩散结深为 $32 \sim 38 \mu$, 表面浓度为 10^{17} 原子/ cm^3 。

(4) 硼扩散结深为 $14 \sim 15 \mu$, $R_0 = 40 \sim 50 \Omega/\text{方}$, 表面浓度为 $5 \times 10^{18} \sim 10^{19}$ 原子/ cm^3 , 铝推移的总深度为 $40 \sim 50 \mu$ 。

(5) 磷扩散结深为 $16 \sim 20 \mu$, R_s 在 $2 \Omega/\text{方}$ 以下, 表面浓度为 10^{21} 原子/ cm^3 。

(6) 发射极总周长 $L_E=5.6\text{ cm}$, 发射区面积 $A_E=20.3\text{ mm}^2$, 基区面积 $A_C=40\text{ mm}^2$ 。

(7) 采用 F-2 型金属外壳, 其外形与管芯如图 6 所示。

(8) 散热板尺寸为 $30\times 30\text{ cm}^2$, 厚为 4 mm。

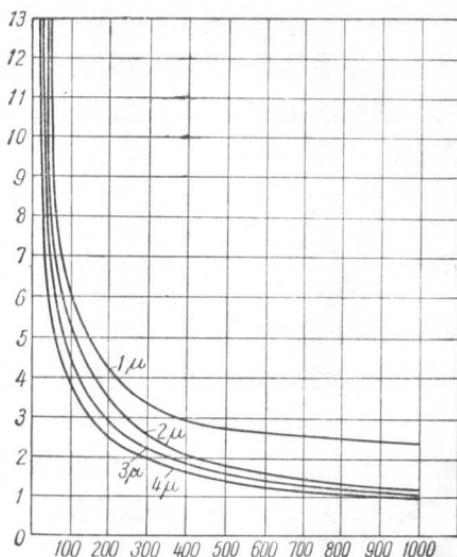


图 5 光铝散热板热阻 R_{sa} 与面积 A 的关系

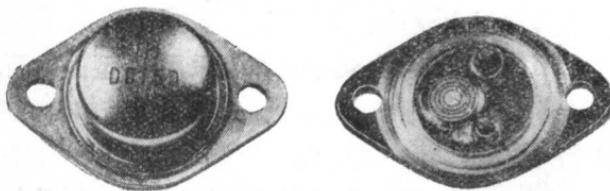


图 6 3DD15 高反压大功率晶体管的外形和管芯

二、工艺讨论

1. 磷扩散后硅片表面的好坏是提高 BV_{EBO} 合格率的关键

为了提高击穿电压和大电流特性，我们把硼、磷扩散得比较深且比较浓；为了提高发射极的注入比，磷扩预沉积时我们采用 1165°C 的高温，通源时间长达2小时半，再分布温度控制在 1240°C ，时间为2~3小时。我们通过实践和分析，对一些磷扩后硅片表面出现的现象作如下一些看法：

(1) 片子从预沉积炉子里拖出来时有火星，片子表面有透明的小泡泡。这有时并不是石英壁的偏磷酸溅上去的，而是由于片子表面有水汽，形成了偏磷酸，堆积在片子的表面，当片子从预沉积炉子里拉出来时，因温度变化，饱和蒸汽压不同而形成小泡泡，而且泡泡下面的硅片被偏磷酸腐蚀成坑。我们采取的措施是把硅片放入石英管之前先烘干，放入后通10分钟左右的大流量氮气，以使硅片表面干燥。

(2) 预沉积后的片子发现发射区表面被腐蚀，形成白雾状。我们发现这往往与通源系统的玻璃考克、管道及弯头处沉积着的五氯化磷有关。当扩散的温度太高且五氯化磷的沉积量一多，就更易产生这一现象。另外，考克的油脂很容易被凝固而引起漏气，使系统受潮而产生偏磷酸，它同时还降低了磷的浓度。我们采用的措施是及时使用甲苯来擦洗系统，更新油脂，以防漏气。

(3) 发射区的表面出现黑色合金点。这是因为氧气流量过小、源分解不充分以及硅片不干燥而造成的。我们是通过控制氧气的流量为通源的氮气流量的三分之一来解决这个问题的。另外，加强清洗和保持扩散系统的清洁与干燥也是重要的。这是由于有时在冲洗硅片时可能有杂质沉淀物沾在片子上而成合金点晶核。

(4) 磷扩再分布，基片上的二氧化硅膜出现小腐蚀点，严重时，腐蚀点下面的硅片也会受到腐蚀。这是由于片子表面的磷

硅玻璃形成了堆积，再在分布时，通入的湿氧水汽与其作用形成腐蚀作用的磷酸而造成穿透点。因此，我们在工艺上将预沉积后的硅片用 1:9 的氢氟酸漂洗 4 分多钟，经过这样的处理，再分布时穿透点便可以大大地减少。另外，它也与石英管使用时间过长，源的沉积物太多有关。所以，我们认为保持石英管的清洁也是十分重要的。

(5) 反刻后 BV_{EBO} 变通或变软：

a) 由于光刻发射极时出现小岛，因此光刻版子的质量是重要的。另外，挑小岛的工作也显得重要，在操作时一般先坚膜再挑小岛的效果就较好。

b) 将基极、发射极铝条之间的二氧化硅用光刻腐蚀液腐蚀以后，再用 $\text{HF}:\text{HNO}_3 = 1:6$ 的腐蚀液腐蚀掉一定厚的硅之后， BV_{EBO} 变好。当然表面复合增加， β 变小了。我们用显示位错的方法来分析，发现由于腐蚀，把穿过基极、发射极的位错排切断而使 BV_{EBO} 变好的，因此，减少片子的表面擦伤、划伤是很重要的，否则在高温处理的过程中会产生位错排。

c) 磷扩时，发射区边缘上容易形成 10^{22} 原子/ cm^3 的堆积，从而形成立发射结的表面漏电和低击穿。另外，穿透点密度太高也会造成类似位错排的 EB 构通。因此，磷扩预沉积后的硅片用 HF 漂一漂后再分布，这样合格率会大大提高，甚至把预沉积氧化层全部漂去更好，但光刻对准比较困难。

另一方面，再分布前的清洗是很重要的，由于硅片所带的蜡和金属离子较多，因此采用硫酸和王水烧煮，效果较好。我们在试验时还发现先通湿氧要比先通干氧的 BV_{EBO} 合格率要高些。

2. 汽相钝化与高压溅射

磨角腐蚀后， PN 结便暴露在空气中，由于环境因素的影响，对器件必须进行钝化保护处理。我们采用汽相钝化和高压

溅射这两种保护方法：

(1) 汽相钝化的质量与酸气的水分有关，其水分越少越好，因而硅片处在50°C左右保持其干燥。三氯甲基硅烷的量多了要延长固膜时间，否则会使BV_{CBO}漏电。总之酸气干燥，甲基硅烷的膜较致密，管芯的抗水性强，而放置较长的时间也不会漏电，否则容易产生漏电。不过，这种漏电在高温175°C焙烘3小时后大部分都会消失。

(2) 多晶硅棒，氮气高压溅射(氮化硅混合物)的二氧化硅膜比较致密，抗水性好，但由于硅棒钝度及电极的金属离子也易溅射出来，因此管芯易发生表面击穿，在高温烧结中由于离子的沾污使BV_{CBO}漏电(常常在1mA左右)，当溅射的二氧化硅膜愈厚，漏电则愈严重。

目前生产上大部分采用汽相钝化后再做溅射。

3. 烧结与耗散功率

本器件采用F-2型管座封装，发现底座的电镀处理质量的好坏对烧结后硅片与钼片上的镀层之间的接触热阻影响很大。有时影响到器件的功耗指标，电老化不合格。在烧结时若温度过高，时间太长也会使电老化时通不过，这是因为硅在金锑中的溶解量增大，相对来说，金锑量便减少，于是使得管芯与钼片之间的热阻增大。目前我们采用的方法是在硅片背面镀镍，用铅锡合金代替金锑片，并去掉底座上的钼片，这样不但烧结的合格率提高了，而且还保证了器件的功耗指标。实践证明，烧结的好坏与硅片的镀镍质量、烧结温度有关，一般说来烧结温度在铅锡合金的共熔点320°C左右。另外，底座烧结的部位最好打毛后再电镀，并防止镀层起泡和氧化，镀镍前的硅片背面要研磨去除其氧化层，磨得要均匀，否则影响镍层不均匀，但不能磨得太多而使磷扩散所形成的集电极N⁺区磨掉，造成饱和压降增大。

实践证明，按 175°C, 24 小时热老化，超 20% 的功率(即 60W)电老化情况良好。

在生产实践中遇到了不少问题，由于我们理论水平差，经验不足，对以上的一些问题的分析可能有错误之处，希望同志们批评指正。当然，随着生产的发展，不少问题还有待于不断的实践才能加以解决。

工业技术资料 第 150 号

上海人民出版社出版
(上海绍兴路 5 号)

新华书店上海发行所发行 上海商务印刷厂印刷
1974 年 9 月第 1 版 1974 年 9 月第 1 次印刷 印数 1—7,200
定价：0.03 元
