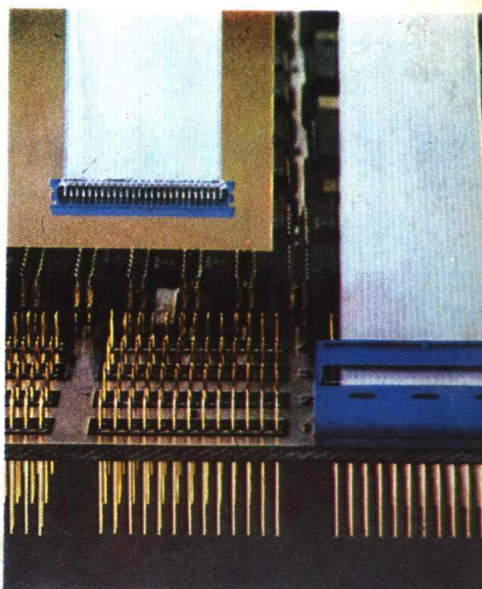
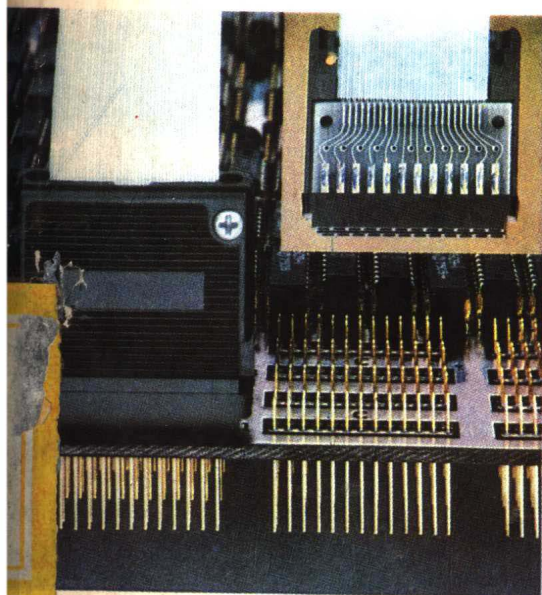
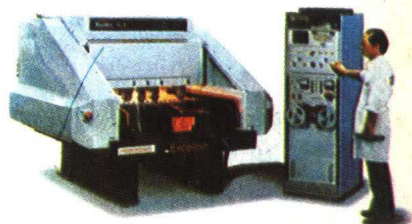
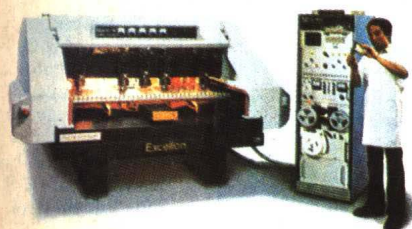


微電腦的製作法

賴耿陽譯



國際 I D M 電腦編譯社

微電腦的製作法

賴 耿 陽 譯

國 際 I D M 電 腦 編 譯 社

微電腦的製作法

編譯者：賴 耿 陽

出版者：國際IDM電腦編譯社
發行者

香港北角堡壘街 843 號七樓D座

印刷者：華泰印刷公司
香港仔昌業大廈八樓C座

定價港幣：\$15.00

序

最近，微型計算機（微電腦）幾乎獨占報紙、雜誌的話題，內容包括各廠牌新製品的發表、應用微型計算機的開發快報、討論歷史意義的論文等。

閱讀這些刊物，雖然可使人瞭解微型計算機的概略，但也有不詳盡之處。

雖然知道微型計算機的構造和好處，若想自己試作一部微型計算機，就不知道該選擇何物？費用多少？從何處着手？沒一本書敘述這些具體的事例，真令人傷腦筋！

很多人要的是具體的資料，而不是一般概論，這也是本書的編輯宗旨而編寫成的。

本書敘述某一廠牌微型計算機具體的製作過程，讀者只要照書中所述購買零件、照指示配線，必可作成一部微型計算機。

爲了學習新技術，最好自己動手試作。

著者年前擔任名古屋市工業技術研究房迷你計算機應用技術協會一分科會的會長，此分科會舉辦演講會、研習會服務會員，不過，最近大家熱衷微型計算機的話題，我把握此機會，同會員合作買微型計算機試作。

幸好獲得東芝的幫忙，約 40 名會員以約 15 萬日圓的費用，每人買 1 份 TLCS-12 之件組試作。

東芝的中央研究所屢次派專員蒞會指導。

在試作群中，已有人將微型計算機運用到自廠的製品，更激起大家研究的熱心，決定繼續共同研究。

本書便是這群人經驗的結晶，相信對有志研究微型計算的初學者，必有很大的幫助。

在全書脫稿付梓之際，特別銘謝下列原稿的執筆者。

第 3 章 河合勝司 名古屋市工業研究所

第 4 章 野尻裕司 電子 block 機器製造株式會社

第 5 章 浪本敬二 東芝芝浦電氣株式會社

著者大川善郎

目 次

第 1 章 微型計算機製作前的準備

1.1	微型計算機的出現與其影響	1
1.2	微型計算機的開發	2
1.3	初次製作微型計算機的人須知	2

第 2 章 本書的作的微型計算機製

2.1	概 說	5
2.2	共用巴士的控制	6
2.3	記憶元件	7
2.4	輸入輸出裝置	9
2.5	TLC S - 12 A 的命令	10

第 3 章 微型計算機的製作

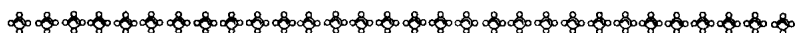
3.1	製作前	19
3.2	所用的印刷基板	22
3.3	微型計算機的詳細設計圖	24
3.4	控制屏卡片的製作	30
3.5	記憶卡片的製作	49
3.6	CPU卡片的製作	60
3.7	控制屏與電源的製作	64

第4章 微型計算機的試驗

4.1	配線試驗	73
4.2	控制屏的試驗	91
4.3	命令的試驗	96
4.4	程式的試驗.....	109

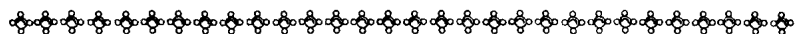
第5章 技術資料

5.1	前 言.....	129
5.2	有關命令的資料.....	129
5.3	有關LSI性能的資料	129



第 1 章

微型計算機製作前的準備



1.1 微型計算機的出現與其影響

一般電子計算機的書籍以真空管時代為電子計算機的第 1 世代，電晶體時代為第 2 世代、I C 的時代為第 3 世代，但此處不採取這種單純的看法。

以 I B M 為中心的事務用計算機興盛時代為計算機的第 1 世代，此時代的計算機為租借式，向製造廠租用，若覺得稍有不便之處，也不可擅自變更回路。

計算機裝設於空調完備的室內，配合很多電鍵打孔機進行計算，此時代與其說是計算機，不如說是由製造廠提供計算能力的時代。

後來，跳出 M I T 的 3 位教授發明而在 1965 年頃由 D E C 公司發售的微型計算機（微電腦）在今天看來，可說是計算機歷史的一項革命。

微型計算機的特色是買斷制度，也不需要空調等，只要自己設計介面（interface）回路，可自由連接於任何機械裝置，可說 I B M 公司開始販賣計算時間，D E C 公司開始販賣計算機。

微型計算機出現後，吾人才能以自己的手掌握計算機，才能將計算機編入自己的系統中，所以吾人將微型計算機稱為計算機的第 2 世代。

然後進入 Intel 公司發售微型計算機的時代，微型計算機與 L S I 的技術有密切的關係，將計算機的機能之一高密度集積於封裝（package）中，諸如記憶的機能、演算的機能等，可說微型計算機的製造廠販賣計算機的機能。

進入微型計算機時代，吾人才碰到計算機如何構成的問題，啟開計算機的第 3 世代。

吾人生逢革命的時代，眼前就看著一項技術革新在進行著，此時，與其旁觀熱鬧，不如投身激流中，在歷史的潮流中奮游。

1.2 微型計算機的開發

討論微型計算機時，要分為下示三方面考慮：

第1是技術者的教育方面：因這是以往所無的新元件，對不知微型計算機為何物的工程師要教導有關微型計算機的知識，訓練到可設計的程度，這是微型計算機的技術教育問題。

第2是開發微型計算機的系統：微型計算機為LSI，本身的價格不高，也是一種計算機，為了正確設計微型計算機，須作成程式，核對該程式的妥當性；這也可用微型計算機本身執行，但通常是用迷你計算機或其他計算機系統。

這樣的話，又需要支持微型計算機之設計的計算機，對微型計算機也須預先考慮這方面。

第3是裝入機器的微型計算機本身，這比以前的迷你計算機便宜得多。

可見微型計算機具有多方面要素，例如即使有人說「微型計算機便宜」，若不指明上述三方面的何者，也無法作答，雖說微型計算機便宜，但由製造廠估價時，常意外偏高的原因在此。

1.3 初次製作微型計算機的人須知

對將實際製作微型計算機的人，我們有若干建議：

首先，製作微型計算機時，需要何種程度的技術經驗？

現在的微型計算機由半導體的LSI作成，若曾用TTL元件等進行邏輯設計，大致可製作微型計算機；即使沒有設計、製作邏輯回路的經驗，也可作成微型計算機，但此時要請名師指導，費用可能不低，但總比自己盲目摸索，可更有效率學得技術。

若曾設計迷你計算機的介面，最適於製作微型計算機，因微型計算機畢竟是借用迷你計算機的一部份機能，能自由利用迷你計算機的人都可製作微型計算機。

最令我們傷腦筋的是缺乏邏輯設計經驗而有最高技術的人，也就是不瞭解微型計算機程式作成的要領而無法使用微型計算機的人，若要

使用微型計算機，除了邏輯回路之外，須瞭解所謂 algorithm 的程式計劃技術。

目前的微型計算機除了特殊者之外，都用 MOS 技術作成，若只有設計 TTL 邏輯回路的經驗，而未曾碰過 MOS 的人，宜先學習處理 MOS 半導體。

TTL 回路以電流為基礎而動作，MOS 以電壓為基礎而動作，設計時的觀念不同；微型計算機全部以 MOS 回路構成是最好不過的，但很難如此；TTL 系列有豐富的族類，MOS 的種類卻不多，因而設計 MOS 微型計算機時，一定會混用 MOS 與 TTL 兩型邏輯元件，此時的問題是邏輯信號 0 與 1 的電壓位準差，是否 MOS 產生恰好驅動 TTL 元件的電流，若不設法解決，就不能正確設計微型計算機。

MOS 回路使用電場效果，閘極以極薄的材料與其質絕緣，若稍對閘極施加電壓，會立即破壞閘極與基質的絕緣，破壞回路，冬季乾燥時，人體因摩擦而發生的電壓易達 500 伏特，所以有時觸摸 LSI 的銷腳時，會使 MOS 破壞。

在我的研究室中，處理 MOS 半導體時，身體一定要裝接地線再作業，但是，作業若接觸電源線，人體會通電流而發生危險，因而加若干電阻而引接地線；請讀者記住 MOS 比 TTL 不易處理，半導體製造廠的技術資料都記明在 MOS 的輸入回路保護靜電破壞，但此項保護也有限度，仍要注意處理。

根據以往的經驗，最好避免直接焊接 MOS LSI 的銷腳，一定要用插座，完成插座配線後，使積滯的電荷逃向接地，然後設定 LSI。

MOS 的信號線可長達幾公尺？問這種問題的人可能不知 MOS 與 TTL 的差異，延長信號線可能是要將信號送往輸入輸出裝置，但 MOS 的載出不宜如此接線，此種場合若不供給某種程度的電流，無法正確傳送信號，最好將 MOS 變換為 TTL，從它設計傳送回路。

微型計算機技術有不少難題，理由之一是微型計算機以 LSI 技術作成，價格雖便宜，內容卻複雜，說明和解說很費時間。

現假設我是微型計算機的銷售主任，小規模的用戶來電話要我去說明微型計算機的技術，我當然會衡量派出技術者向用戶說明出差的

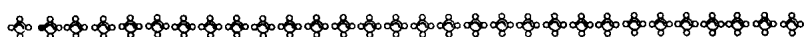
費用與用戶購買微型計算機時的利潤；高級技術者 1 天的出差費用與用戶不知是否會買 1 部微型計算機，利弊是很明顯的，只好含糊其詞，婉拒了事。

可見，微型計算機雖便宜，但技術複雜，不只是一製造廠與用戶間的問題，這是日本技術教育的最大問題，若不妥當解決，日本的技術在世界上勢必落後。

爲了解決此問題，我提案成立小組研修會，我已糾集約 40 名中小企業的技術者，成立一起製作微型計算機的研究會。

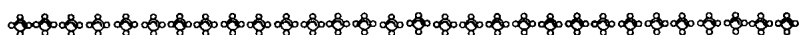
如此整批用戶擁向製造廠，可節約製造廠的費用，製造廠也可提供最大的服務。

當然這不是唯一的良策，不過，若不如此開闢微型計算機異於迷你計算機的途徑，此項技術無法普及。



第2章

本書製作的微型計算機



2.1 概 說

本書將以日本東芝開發的 T L C S—12A 微型計算機為例，說明微型計算機的製作，此微型計算機可一次處理 12 bit 的資料 (data)。

微型計算機有 N E C (日本電氣) μ C O M—4 之類處理 4 bit 資料者、Intel 8080 之類處理 8 bit 資料者、Pana FACOM 的 L—16 A 之類 16 bit 者等，本書將製作的微型計算機為 12 bit。

微型計算機大致以 8 bit 者為標準，不過，今後有由 12 bit 微型計算機取代的趨勢。

現設以大厨刀將微型計算機切開為二，微型計算機可分為演算控制部與記憶部，演算控制部又稱為 C P U，東芝將其命名為 T 3190，裝入 36 銷腳的陶瓷封裝而發售。

T L C S—12 A 的 C P U 特色是可並列處理 12 bit 資料，因而從 C P U 封裝引出 12 條線，C P U 經此 12 條線與外部授受情報。

· 如此將信號線成束者稱為巴士 (bus，匯流排)，可由 1 巴士實行資料之輸入出者稱為雙方向性的巴士。

T L C S—12 A 的 C P U 使此巴士載著記憶裝置的位址與欲轉送的資料，此種巴士稱為共用巴士 (common bus)。

現以圖 2.1 大致說明共用巴士的機能，此處有 C P U 郵局和公寓，以 1 條輸送帶連接其間，此輸送帶可左動和右動，此稱雙方向性。

郵局欲將包裹送給公寓 2 樓 9 號室的人，此時先在輸送帶上放 2 樓 9 號室的名牌，輸送帶右動，這宛如 C P U 使巴士載著位址。

公寓管理人看到輸送帶上的名牌，通知 2 樓 9 號室的人來領包裹；亦即郵局將欲分送的包裹載於輸送帶上，再使輸送帶右動，即可使

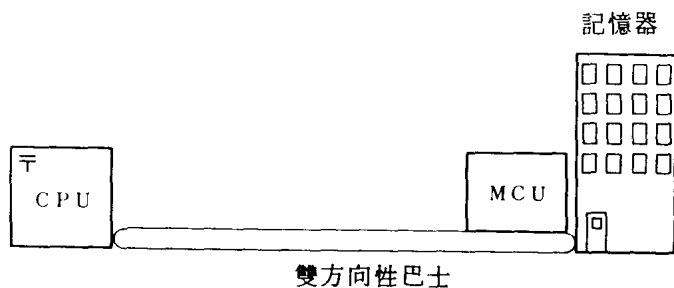


圖 2.1

包裹正確交給 2 樓 9 號室的人；郵局從公寓的人接受包裹時，也大致同樣。

由此例可知，微型計算機若用共用巴士，則輸送帶成為 1 條，簡化硬體的構成，但回路的作成稍複雜；大部份微型計算機具有送出位址的輸送帶與使資料出入的輸送帶，共計 2 條巴士，但 TLCS-12A 為 1 條。

爲了克服使用法複雜的缺點，TLCS-12A 系統備有特別的 LSI，將它裝於所定場所，則有圖 2.1 中管理人的功能，此稱記憶控制單元 (T3216)。

本書的製作例使用記憶控制單元，可不考慮共用巴士所致的複雜性，但最好在原理上有所瞭解。

2.2 共用巴士的控制

下面說明用 1 條共同巴士使 CPU 與記憶控制單元授受情報的手續，CPU 與記憶控制單元爲了取得交換情報的定時 (timing)，除了巴士之外，另有 C_1 ， C_2 ，ACK 三條線，此種線稱為 tag (附籤)，郵局與公寓管理人用此 3 條控制線與巴士授受包裹。

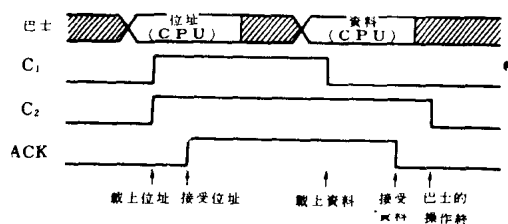


圖 2.2 為 CPU 進行寫入動作 (write) 時的手續，亦即前例中將郵件送到公寓的手續。

CPU 先將位址情報 (記憶的地址) 載於巴士上，CPU 確認位址載於巴士上， C_1 與 C_2 的 tag 線都成 1 的狀態；記憶控制單元以相反的立場監視 C_1 與 C_2 的線，此線成爲 1 後，此時若從巴士引取情報，即成位址情報。

如此引取位址情報後，記憶控制單元使 ACK 的線爲 1，CPU 在 ACK 的線成爲 1 後，通知位址情報正確到達記憶控制單元，CPU 從巴士引入位址情報，將資料載於巴士，確認它真正載於巴士上後， C_1 降爲 0，此時， C_2 仍爲 1。

此信號若到達記憶控制單元，表示資料載於巴士，將它寫入記憶裝置中，終了後，使 ACK 降爲 0，CPU 確認 ACK 降爲 0 後，使 C_2 降爲 0，從巴士引入資料，如此使 CPU 中的資料寫入記憶中。

其次說明 CPU 從記憶讀出 (read) 資料的動作，圖 2.3 中，CPU 將位址情報載於巴士，使 C_1 和 C_2 爲 1，記憶控制單元引出位址，使 ACK 爲 1，此手續同寫入。

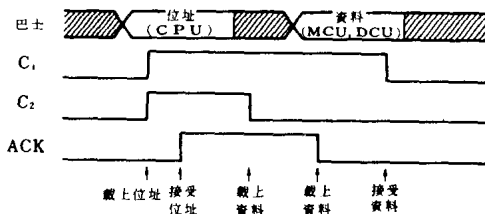


圖 2.3

CPU 使 ACK 成爲 1 後，從巴士引入位址情報，使 C_2 降爲 0，記憶控制單元看到 C_2 降爲 0 時，使資料降於巴士，ACK 降爲 0，CPU 知道 ACK 降爲 0 時，引出載於巴士的資料，其後使 C_1 降爲 0，如此將資料從記憶組轉送到 CPU。

2.3 記憶元件

微型計算機的記憶常用 RAM 與 ROM，RAM 爲 Random Access Memory (隨機出入記憶) 的簡寫，可兼行寫入與讀出，RAM 通常以 LSI 作成，切斷電源後，其內容會消失，此稱揮發性

記憶。

在 TLCS-12A 系統中，T 3151 為 RAM，4 bit 的資料可記憶 128 語，因而並列 3 個 T 3151 的 RAM，形成 TLCS-12A 的 128 語，若用 12 個 T 3151 的 RAM，可記憶 512 語。

RAM 也可用其他廠牌，但須滿足數種電氣條件，此處爲了避免此種繁雜性，用東芝 RAM 3 個，記憶 128 語，但此 RAM 很貴，大量使用時宜用其他廠牌的 RAM。

其次爲 ROM，這是 Read Only Memory 的簡寫，通常不可能寫入稱爲讀出專用記憶，雖說不能寫入，但有可由工廠寫入一次的 mask ROM 與稱爲 PROM 而可在電氣上消去寫入的 ROM。

在 TLCS-12A 系統中，T 3181 爲 PROM，用特別寫入裝置寫入資料後，其資料半永久性寫入 PROM 中，若有必要變更資料，可照射紫外線而消去資料，可再寫入新資料，寫入 PROM 的資料即使切斷微型計算機的電源，也不蒸發，若預先寫入經常使用的程式，就很方便。

此處所用的 PROM 是將 4 bit 的資料 512 語存入 1 封裝中，因而用 3 個 T 3181 時，可作成 12 bit 的資料 512 語，本書實驗練習也準備 3 個 PROM；作成 512 語實用程式不是小事情，但可以此練習 PROM 的用法。

最後敘述 TLCS-12A 的記憶構成，位址情報從 CPU 乘於 12 bit 的共用巴士出到外部； $2^{12} = 4096$ ，所以 TLCS-12A 最多可連接 4096 語記憶，若設計適當的回路，可更擴張，但最初不宜如此。

以 RAM 或 PROM 作成 4096 語記憶都無妨，若用前述的記憶控制單元，最好以 RAM 作成起先的 512 語，以 PROM 構成其餘的 3584 語，但這不是絕對的條件，在外部插入若干回路，即可任意變更，但最好不要如此，應充分學會技術後，再求變化，才安全；若全數實裝記憶組，價格增高，所以試作元件組應止於最小單位。

TLCS-12A 的 CPU 內部有 8 個 12 bit 的暫存器 (register)，寫成 $R_0 \sim R_7$ ，此暫存器有位址， R_0 成爲記憶的 0 位址，例如命令將 100 位址的內容加算於 0 位址，則記憶的 100 位址之內容實際上加算於暫存器 R_0 。

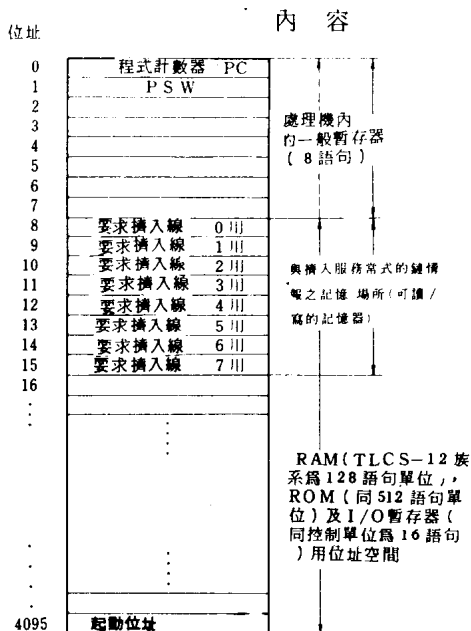


圖 2.4 位置空間的分配

圖 2.4 說明此狀況，圖中的 0 位址到 7 位址並非記憶的 0 位址到 7 位址，而是 CPU 中的暫存器 $R_0 \sim R_7$ ，物理意義是外部的 RAM 0 位址到 7 位址的 8 語死去，永久不能使用，也可有此程度的浪費。

記憶的 8 位址以後到 4095 位址由 RAM 和 PROM 構成，不過，記憶的 8 位址到 15 位址乃寫擠入（斷續）信號的跳越目標位址，所以此處要先輸入 RAM，結果，記憶的最初 128 語有作成 RAM 的限制條件，本書的實驗元件組也在此處用 3 個 RAM。

2.4 輸入輸出裝置

只要情報進入 CPU 和記憶中，吾人就無法看出它成為何種情形，不可能撬開 LSI 的封裝而插入同步儀的探針；若有必要調查資料，須設裝置將 CPU 與記憶中的數據變換為人可看知的形態，有此功能的裝置稱為控制台 (console) 或控制屏 (control panel)。

控制台為人與計算機會談的場所，故成相當麻煩的回路，乃製作微型計算機時的瓶頸（詳第 3 章）。

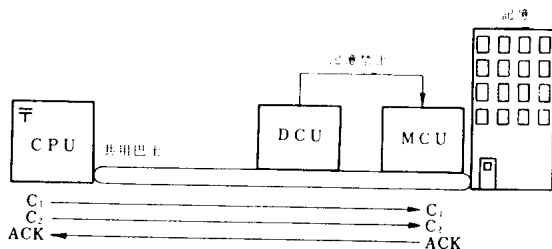


圖 2.5

控制台以外的輸入輸出裝置有電傳打字機、光電式紙帶解讀機、匣式磁帶等，這些裝置的價格遠高於此處討論的微型計算機元件組，所以不列入討論，因而本書的微型計算機是以開關將程式或資料寫入記憶，結果以指示燈確認。

輸入輸出裝置與記憶同樣，連接到共用巴士，與 CPU 授受情報，因而與記憶的場合同樣，要有定時回路從共用巴士取出位址或將資料載於其上；TLCS-12A 系統中，T3218 輸入輸出控制單元（DCU）有此功能。

圖 2.5 以模型說明此動作，有 1 名郵局長 CPU 和 2 名公寓管理人 DCM 與 MCU。

輸入輸出控制單元（DCU）中，預先分配 16 個位址，這表示 1 個 DCU 可支配 16 個的輸入出口，本書製作的元件組為 4080 ~ 4095 位址，下面的說明假設 DCU 已分配於此位址。

CPU 用 C_1 與 C_2 的 tag，在輸送帶上送出位址情報，此位址若在 4080 ~ 4095 位址以外，則圖 2.5 的 DCU 對輸送帶毫無動作，此時在 CPU 與記憶控制單元之間授受情報。

送出到輸送帶上的位址為 4080 ~ 4095 位址之任一，此時，輸入輸出控制單元被叫出，DCU 用記憶禁止線，禁止 MCU 動作，後來 MCU 才動作，同樣，從輸送帶上取位址，可在自己支配的裝置與 CPU 之間授受情報，此時，DCU 當然也送出 ACK 信號。

2.5 TLCS-12A 的命令

本書的目的在製作微型計算機的硬體，不敘述軟體的細部技巧，但既是計算機，自不可漠視程式而製作硬體，例如檢查作成的硬體是

否正常動作時，也有必要寫程式，所以在此簡單說明TLCS-12A的命令組與其用法。

TLCS-12A中的1語為12 bit，在此語的各bit設圖2.6的編號，前頭的bit為bit 0，最後的bit為bit 11，圖中斜線處為bit 8，有時將bit 0稱為MSB，bit 11稱為LSB。

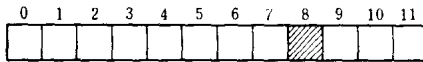


圖 2.6

現將進入位址a的情報寫成 $M[a]$ ，a位址的bit n寫為 $M[a] \langle n \rangle$ ，例如進入10位址的情報為 $M[10]$ ，1024位址的bit 9成為 $M[1024] \langle 9 \rangle$ 。

在TLCS-12A中，用最先的暫存器 R_0 為程式計數器(PC)，其次實行的命令位址進入此暫存器，例如CPU實行20位址的命令，其次實行的命令為21位址時，有數值21進入PC。

通常PC實行1個命令，就加算1，特別是實行2語命令的話，結果加算2；將數值轉送到 R_0 等於改變程式的流傳——亦即實行跳越命令，因而 R_0 不可與普通暫存器同樣使用。

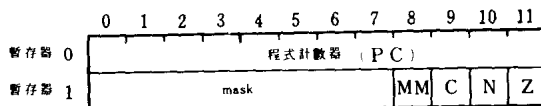


圖 2.7

暫存器 R_1 稱為Processor Status Word (PSW)，成為圖2.7所示的配置，bit 8的MM與bit 0~7的mask進行擠入的mask，這些bit為1的話，即可能擠入，0的話禁止擠入，PSW的bit 8之MM稱為Master Mask，MM為0的話，禁止所有的擠入，MM為1時，容許bit 0~7 mask 1者擠入，例如PSW如圖2.8所示的話，因 $MM=1$ ，故容許擠入；bit 1和2成為1，所以擠入線的1和2可擠入。

此時，從擠入線的1和2，擠入信號同時進入的話，擠入線1優先，實行施加於9位址的位址命令，初學的人很難只從文章瞭解擠入