

微型计算机系统 接口电路及应用举例

周明德 白水笛 田开亮

中国计算机技术服务公司

一九八三年五月

前 言

随着微型计算机的迅速发展，使计算机在各个技术领域，各行各业中的应用有了现实的可能性。

要把微型计算机应用于各个技术领域，除了对微型计算机本身的硬件和软件有相当的了解以外，必须熟悉接口电路和技术，了解如何把微型计算机与应用对象连接起来。为了满足广大用户这方面的要求，我们编写了这份讲义。

本讲义的第一章、第二章和第七章由周明德同志编写；第三章、第四章由田开亮同志编写；第五章、第六章由白小苗同志编写。

由于我们的水平较低，实践经验还不丰富，时间又十分仓促，缺点、错误一定不少，敬请读者批评指正。

编 者

一九八三年五月四日

目 录

第一章 并行接口片子.....	1
第一节 可编程的输入输出接口 8255A.....	2
一、8255A的结构.....	2
二、方式选择.....	5
三、方式0的功能和应用举例.....	14
四、方式1的功能和应用举例.....	27
五、方式2的功能和应用举例.....	44
第二节 Z80-CTC.....	62
一、概述.....	62
二、CTC的工作方式和编程.....	68
三、CTC的时序.....	72
四、CTC的中断.....	74
五、CTC应用举例.....	78
第三节 Z80-PIO.....	81
一、概述.....	81
二、PIO编程.....	88
三、PIO时序.....	93
四、应用举例.....	99
第四节 Motorola 68010 适配 器PIA.....	105
一、概述.....	105
二、PIA的编程.....	114
三、PIA的使用.....	115

第二章 串行接口电路.....	124
第一节 概述.....	124
第二节 Intel 8251A 可编程通讯接口.....	126
一、8251 的基本性能	126
二、8251 的方框图.....	126
三、接口信号.....	130
四、8251 编程.....	133
五、8251 应用举例.....	138
第三节 TMS 5501 多功能输入输出控制器.....	142
一、5501 的功能.....	142
二、5501 的使用.....	147
三、5501 的中断功能.....	154
第四节 Motorola 6850 异步通讯接口适配 器 ACIA.....	159
一、6850 的功能.....	159
二、6850 的结构.....	159
三、6850 的连结.....	163
四、6850 的编程.....	165
第五节 Z80—SIO.....	167
一、概述.....	167
二、SIO 的命令和状态寄存器.....	168
三、SIO 的操作.....	192
四、SIO 的编程.....	201
第三章 温度闭环控制系统.....	206

第一节 概述.....	206
第二节 系统硬件构成.....	208
第三节 温控系统软件.....	220
第四章 微型计算机巡检及采样系统.....	265
第一节 设计思想及要求.....	266
第二节 系统构成.....	267
第三节 附录.....	283
第五章 单板机控制针织提花袜机系统.....	287
第一节 概述.....	287
第二节 系统的组成.....	291
第三节 织袜控制程序.....	310
第六章 微型机分级分布控制针织提花系统.....	326
第一节 概述.....	326
第二节 系统组成.....	328
第三节 上、下级接口电路.....	330
第四节 上、下级通讯.....	342
第五节 程序设计.....	348
第七章 采用串行通讯的微型机分级分布系统.....	389
第一节 通讯实现方法.....	392
第二节 对系统的改造.....	414
第三节 通讯管理程序.....	426

第一章 并行接口片子

当CPU要从外设输入信号或输出信息给外设，可以采用程序查询方式，中断的方式和DMA方式。但，不论哪一种方式CPU总是通过接口电路(Interface)才能与外设连接。

在接口电路中要有输入输出数据的锁存器和缓冲器；要有状态(如READY, BUSY等)和控制命令的寄存器，以便于CPU与接口电路之间用应答方式(程序查询式)来交换信息，也便于接口电路与外设间传送信息。接口电路中还要有端口的译码和控制电路，以及为了与CPU用中断方式交换信息所需要的中断请求触发器，中断屏蔽触发器，中断优先权排队电路和能向CPU发出中断矢量的电路等。这样才能解决CPU的驱动能力问题、时序的配合问题和实现各种控制，保证CPU能正确地可靠地与外设交换信息。

随着大规模集成电路技术的发展，生产了许多通用的可编程序的接口片子。这些接口片子按数据传送的方式可分为并行接口

和串行接口两大类。本章我们只讨论并行接口片子，串行接口片子放在第二章中介绍。

通常并行接口片子应具有以下功能：

1. 两个或两个以上的具有锁存器或缓冲器的数据端口。
2. 每个数据端口都有与CPU用应答方式交换信号所必须的控制和状态信息；也有与外设交换信息所必须的控制和状态信息。
3. 通常每个数据端口还具有能用中断方式与CPU交换信息所必需的电路。

4. 选片和控制电路。

5. 通常这类接口片子可用程序选择数据端口；选择端口的传送方向（输入或输出或双向）；选择与CPU交换信息的方法（查询或中断）等等。故片中要有能实现这些选择的控制字寄存器，它可由CPU用输出指令来写入。

第一节 可编程的输入输出接口8255A

Intel 8255A 是一个为8080和8085微型机系统（也可适用于Z80系统）设计的通用I/O接口片子。它可用程序来改变功能，通用性强，使用灵活，通过它可直接将CPU总线接向外设。

一、8255A的结构

8255A的方框图如图1-1所示。它由以下几部分组成：

(一) 数据端口A、B、C。

它有三个输入输出端口：Port A，Port B和Port C。每一个端口都是8位，都可以选择作为输入或输出，但功能上有着不同的特点。

1. 端口A：一个8位数据输出锁存和缓冲器；一个8位数据输入锁存器。
2. 端口B：一个8位数据输入/输出、锁存/缓冲器；一个8位数据输入缓冲器。
3. 端口C：一个8位数据输出锁存/缓冲器；一个8位数据输入缓冲器（输入没有锁存）

通常端口A或B作为输入输出的数据端口，而端口C作为控制

CPU接口 内部逻辑 外设接口

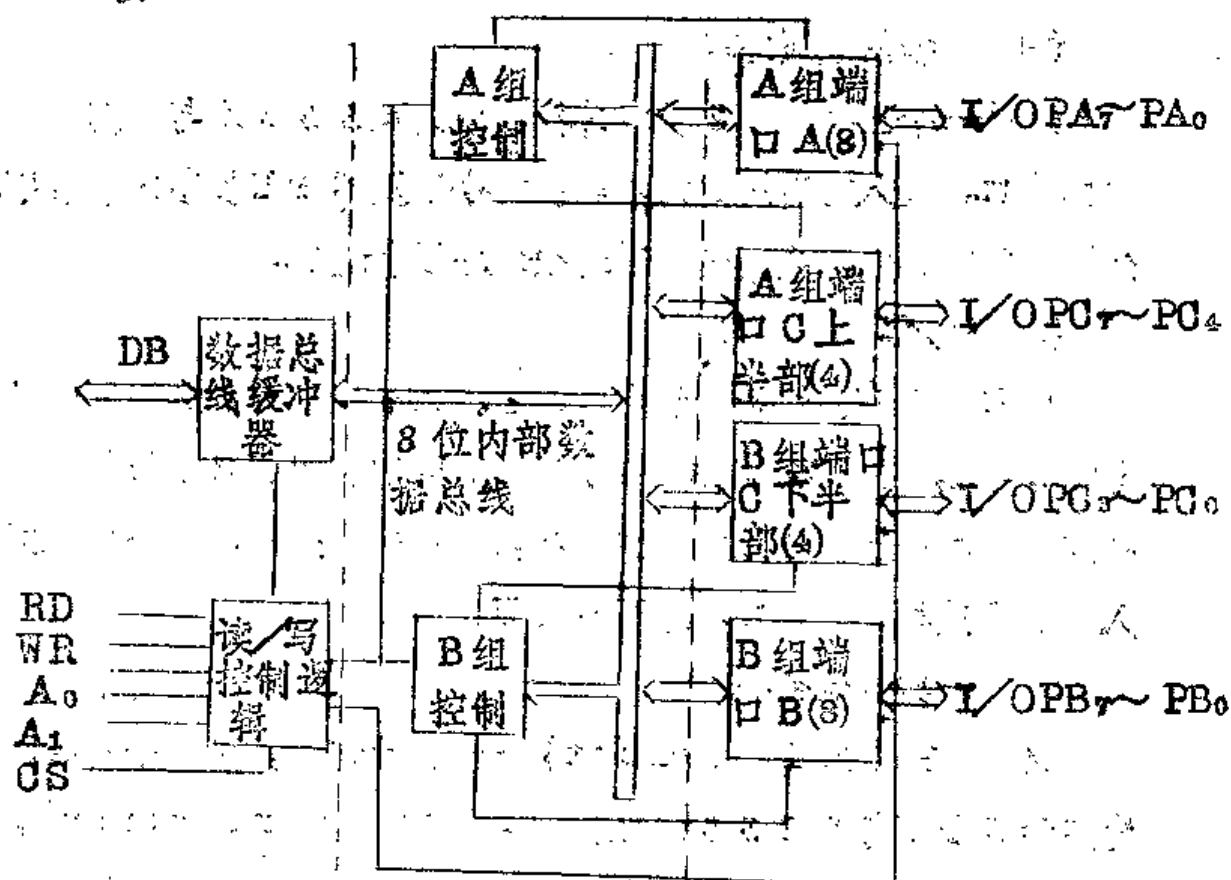


图 1-1 8255A 的方框图

或状态信息的端口，它在“方式”字的控制下，可以分成两个四位的端口。每个端口包含一个四位锁存器。它们分别与端口 A 和 B 配合使用，可用以作为控制信号输出，或作为状态信号输入。

(二) A 组和 B 组控制电路

这是两组根据 CPU 的命令字控制 8255A 工作方式的电路。它们有控制寄存器，接受 CPU 输出的命令字，然后分别决定两组的工作方式，也可根据 CPU 的命令字对端口 C 的每一位实现按位“复位”或“置位”。

A 组控制电路控制端口 A 和端口 C 的上半部 (PC₇~PC₄)。

B 组控制电路控制端口 B 和端口 C 的下半部 (PC₁ — PC₀)。

(三) 数据总线缓冲器

这是一个三态双向 8 位缓冲器，它是 8255A 与系统数据总线的接口。输入输出的数据，输出指令以及 CPU 发出的控制字和外设的状态信息，也都是通过这个缓冲器传送的。

(四) 读/写和控制逻辑

它与 CPU 的地址总线中的 A₁、A₀ 以及有关的控制信号 (RD, WR, RESET, IORQ) 相连，由它控制把 CPU 的控制命令或输出数据送至相应的端口；也由它控制把外设的状态信息或输入数据通过相应的端口，送至 CPU。

(五) 一些控制命令

1. CS (Chip Select) —— 选片信号，低电平有效，由它启动 CPU 与 8255A 之间的通信 (Communication)。

2. RD —— 读信号，低电平有效。它控制 8255A 送出数据或状态信息至 CPU。

3. WR —— 写信号，低电平有效。它控制把 CPU 输出的数据或命令信号写到 8255A。

4. RESET —— 复位信号，高电平有效，它清除控制寄存器 and 置所有端口 (A、B、C) 到输入方式。

(六) 端口寻址

8255A 中有三个输入输出端口，另外，内部还有一个控制字寄存器，共有四个端口，要有两个输入端来加以选择，这两个输入端通常接到地址总线的最低两位 A₁ 和 A₀。

A₁、A₀ 和 RD、WR 及 CS 组合所实现的各种功能，如表 1-1 所示。

表 1 - 1 8255A 端口选择表

A ₁	A ₀	$\overline{RD}$	$\overline{WR}$	$\overline{CS}$	输入操作 (读)
0	0	0	1	0	端口 A → 数据总线
0	1	0	1	0	端口 B → 数据总线
1	0	0	1	0	端口 C → 数据总线
					输出操作 (写)
0	0	1	0	0	数据总线 → 端口 A
0	1	1	0	0	数据总线 → 端口 B
1	0	1	0	0	数据总线 → 端口 C
1	1	1	0	0	数据总线 → 控制字寄存器
					断开功能
X	X	X	X	1	数据总线 → 三态
1	1	0	1	0	非法状态
X	X	1	1	0	数据总线 → 三态

二、方式选择

8255A 有三种基本的工作方式：

1. 方式 0 (Mode 0) —— 基本输入输出
2. 方式 1 (Mode 1) —— 选通输入输出
3. 方式 2 (Mode 2) —— 双向传送

如图 1 - 2 所示。它们由 CPU 输出的控制字来选择。

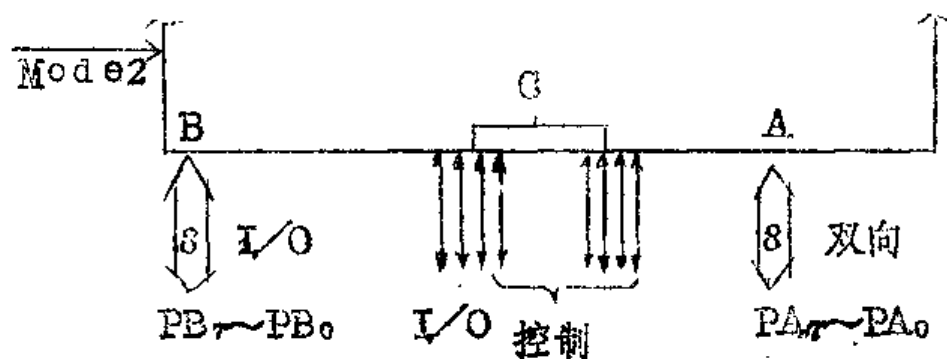
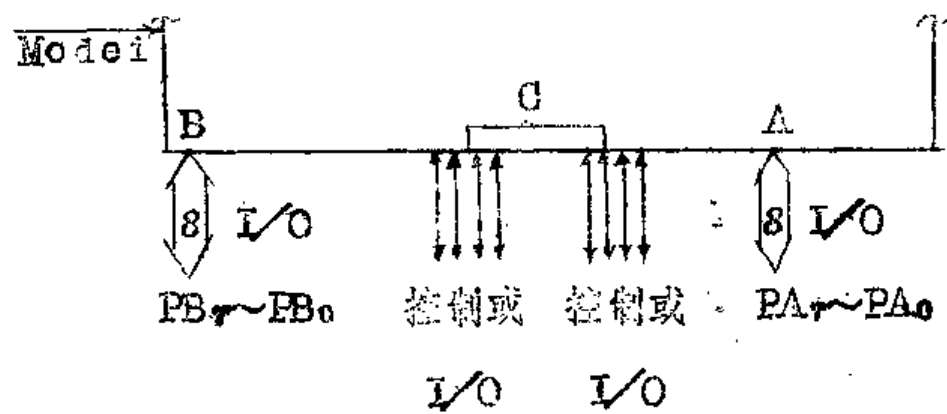
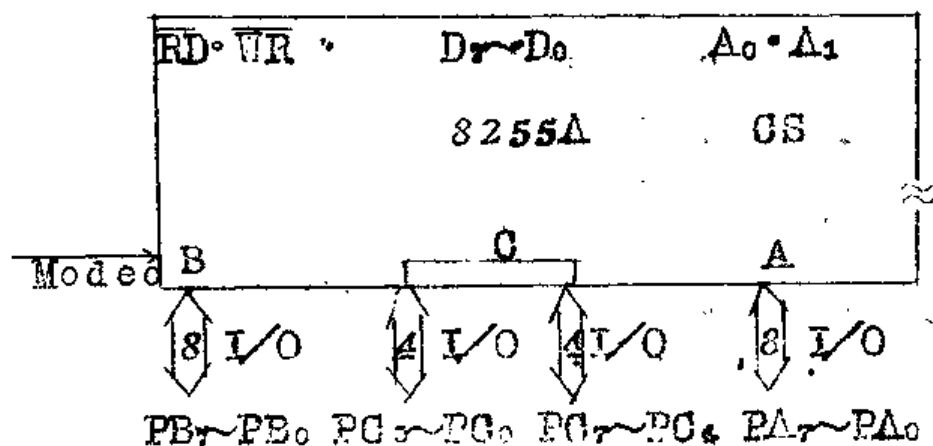
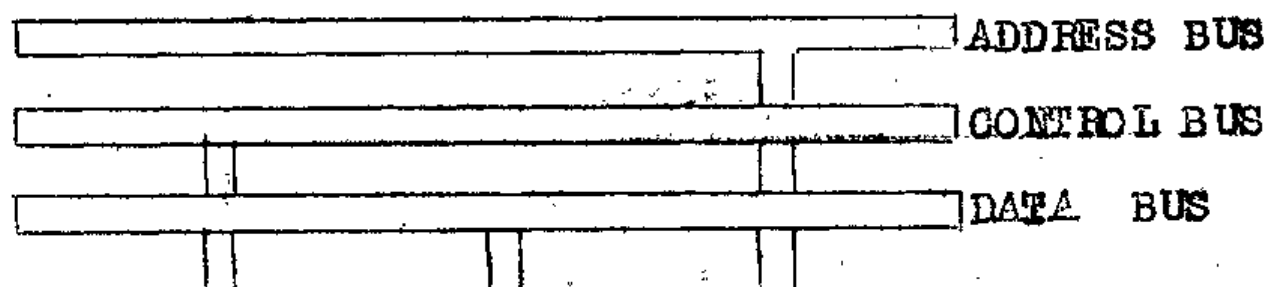


图 1 - 2 8255A 工作方式示意

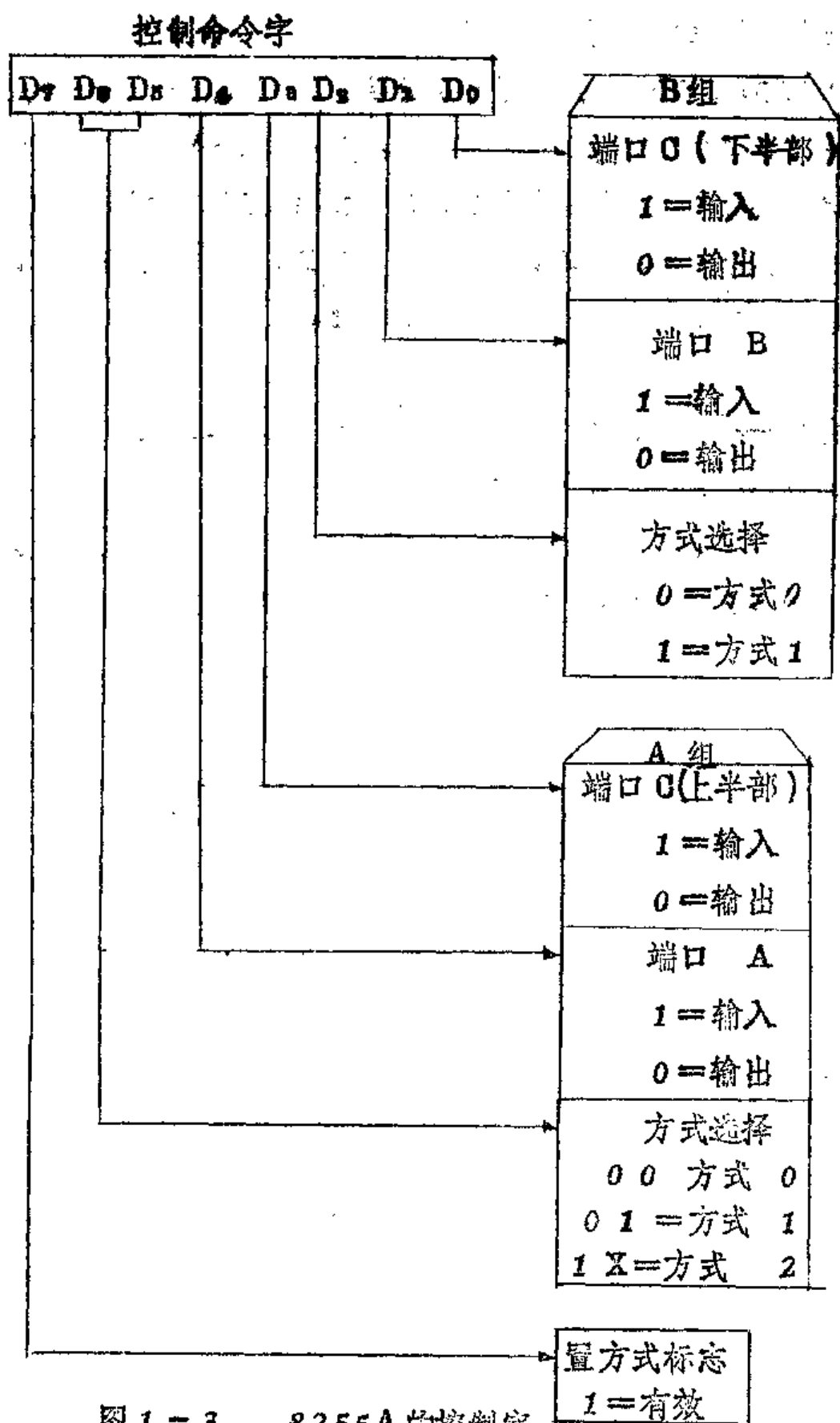


图 1 - 3 8255A 的控制字

(一) “方式”选择控制字

8255A的工作方式，可由CPU用I/O指令输出一个控制字，到8255A的控制字寄存器来选择。这个控制命令字的格式如图1-3所示。可以分别选择端口A和端口B的工作方式，端口C分成两部分，上半部随端口A，下半部随端口B。端口A有方式0、1和2三种，而端口B只能工作于方式0和1。

(二) 方式选择举例

若有一个8080系统，它有两个8255A片子，分别与不同的外设交换信息，如图1-4所示。

要确定两个8255A的工作方式，就要在输出控制字前先确定两个8255A的各自的控制字寄存器的端口地址。

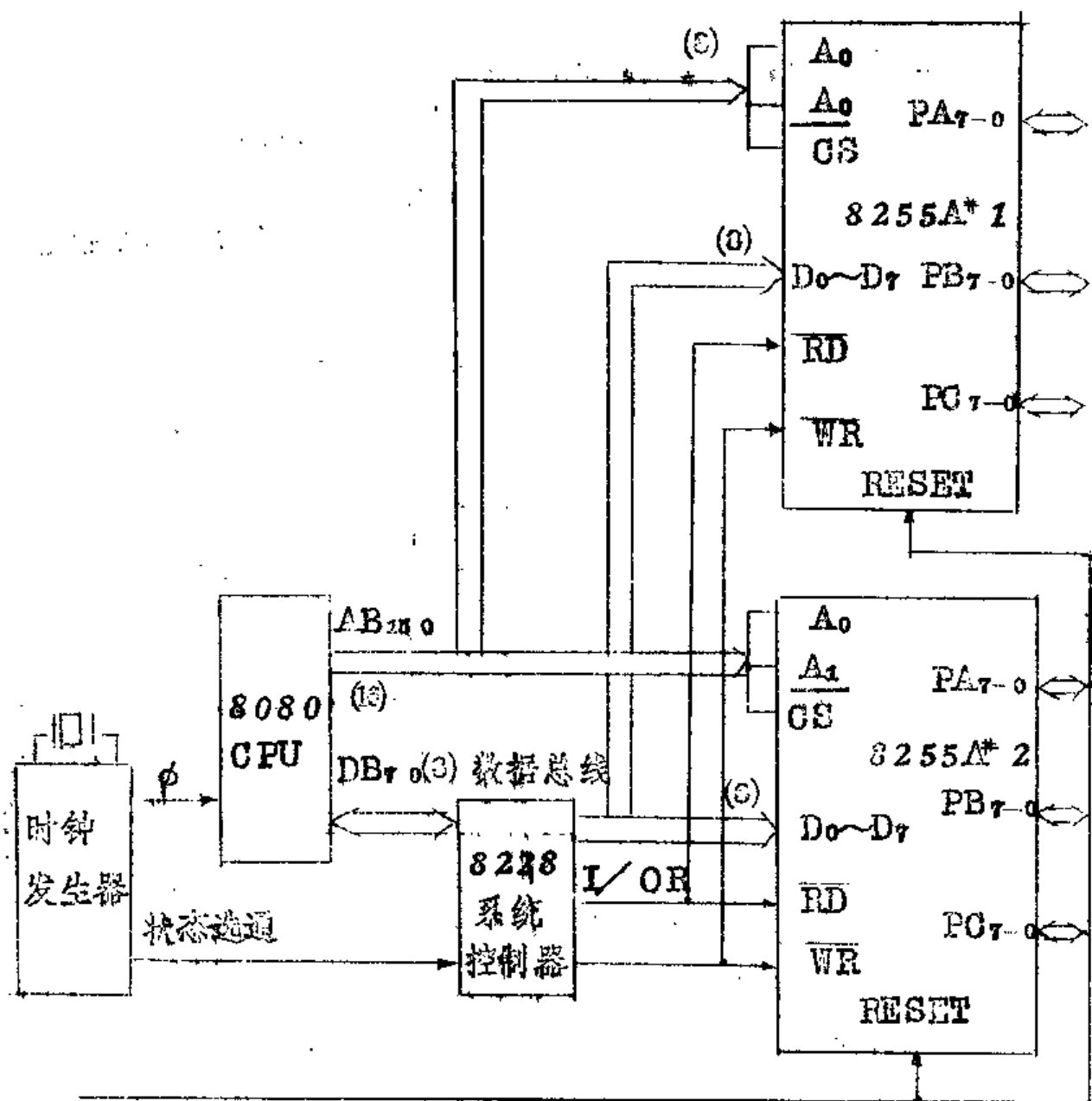


图 1 - 4 具有两个 8255 A 的系统

I/O 端口地址由 CPU 地址总线的低 8 位 $A_7 - A_0$ 确定。
 在本例中，端口地址的考虑如图 1 - 5 所示。

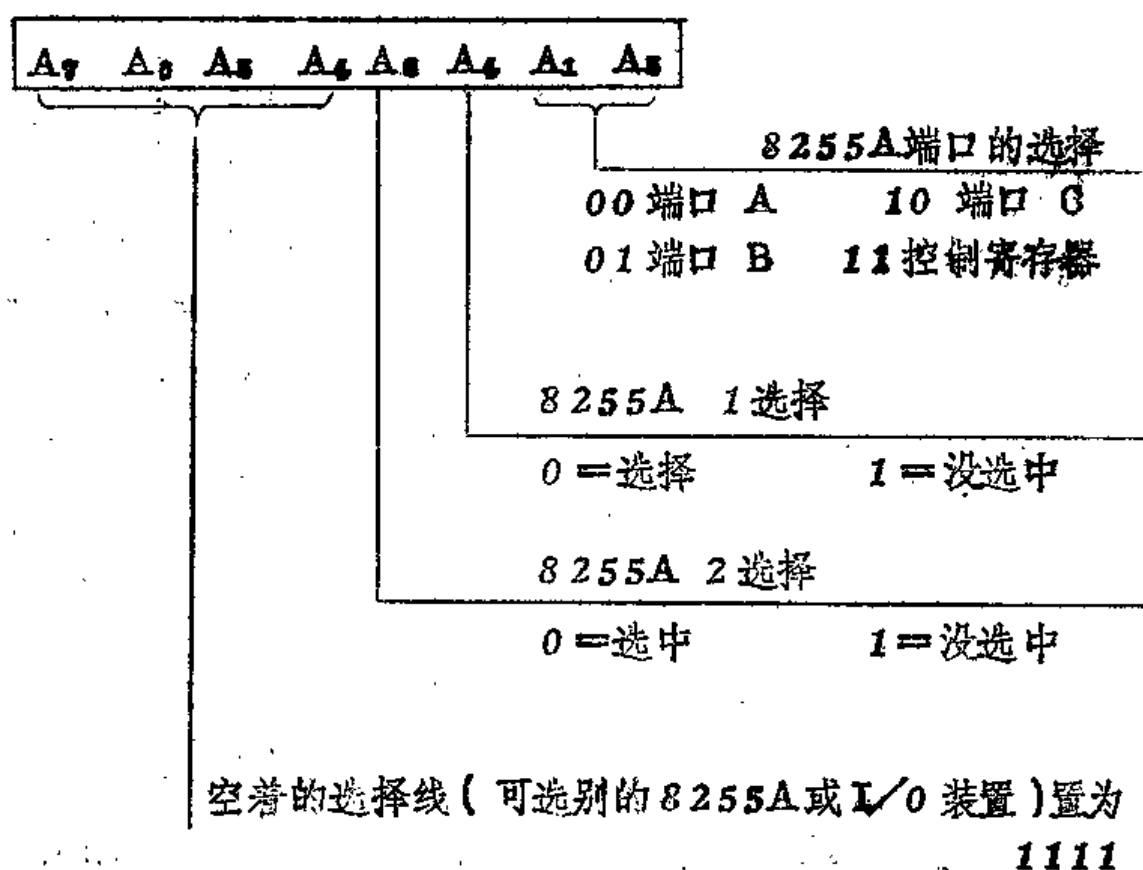


图 1 - 5 两个 8255A 的端口地址的选择

8 位地址可选择 256 个不同端口，现 A_0 、 A_1 用于 8255A 内部的端口选择，另 6 位就用于选择不同的 8255A 及其他外设，在本系统中外设少，故可用线选的方法来选择不同的 8255A，因而，两个 8255A 的各个端口地址如表 1 - 2 所示。

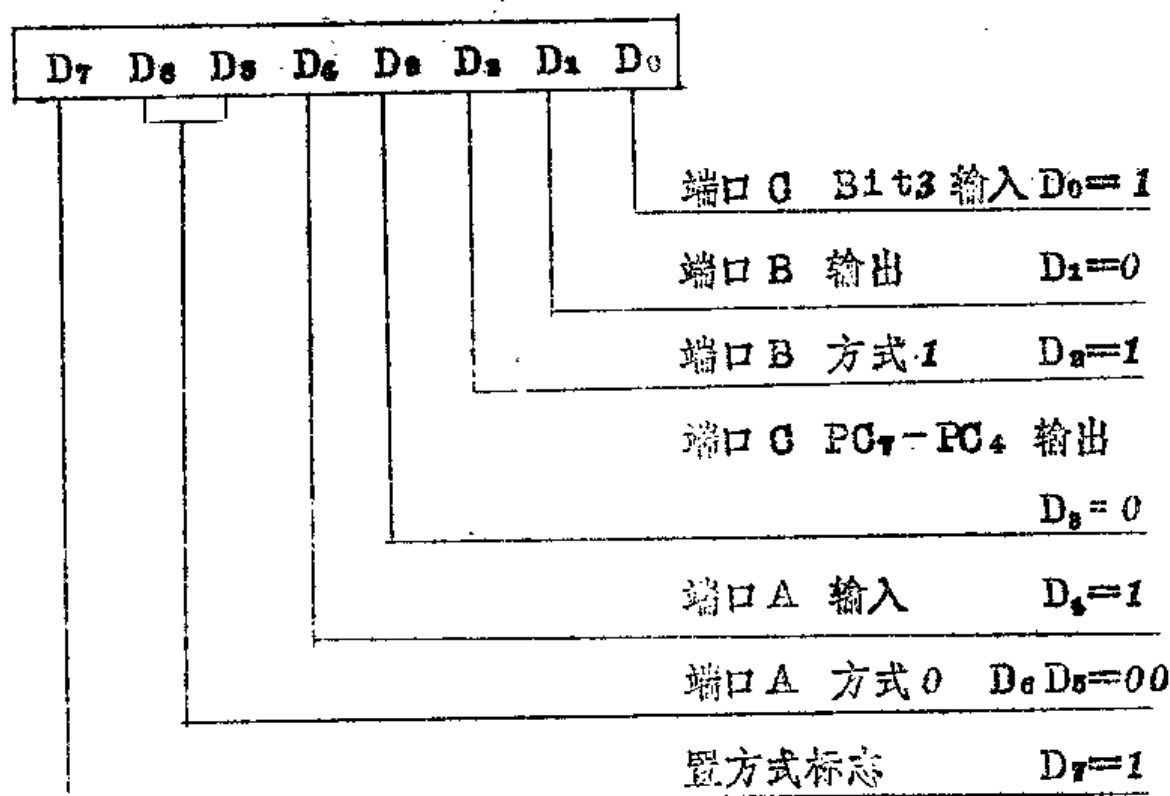
当地址确定后，把地址总线的 A_0 、 A_1 直接接至 8255A 的 A_0 、 A_1 输入端；地址总线的其他 6 位应按地址的规定译码后送至 8255A 的 CS 输入端。

若我们要求 8255A # 1 的各个端口处在如下的工作方式：

表 1 - 2 两个 8255A 的端口地址表

端口选择	16 进制的端口地址 (用于 IN 或 OUT 指令)
#1	
端口 A	F 8
端口 B	F 9
端口 C	F A
控制字寄存器	F B
#2	
端口 A	F 4
端口 B	F 5
端口 C	F 6
控制字寄存器	F 7

端口 A 方式 0, 输入
 端口 B 方式 1, 输出
 端口 C (上半部) PC₇ — PC₄ 输出
 端口 C (下半部) Bit₃ 输入
 则要用以下的控制字,



即方式控制字=10010101 B或95H。

可以用以下汇编程序来置上述工作方式①：

```
GWR: EQU 0EBH ; 8255A #1 控制字寄
字寄存器端口地址
```

```
; 输出方式控制字
```

```
LD A, 10010101 B
```

```
OUT (GWR), A
```

(三) 按位置位/复位功能

端口 C 的 8 位中的任一位，可用一条输出指令来置位或复位。

这个功能主要用于控制。能实现这个功能的控制字如图 1-6 所示。

8255A 是 8080 与 8085 系统的接口片子，故应用 8080 的汇编语言。为便于阅读，我们把它转为用 Z80 的汇编语言表示，这两者在机器码一级是兼容的。