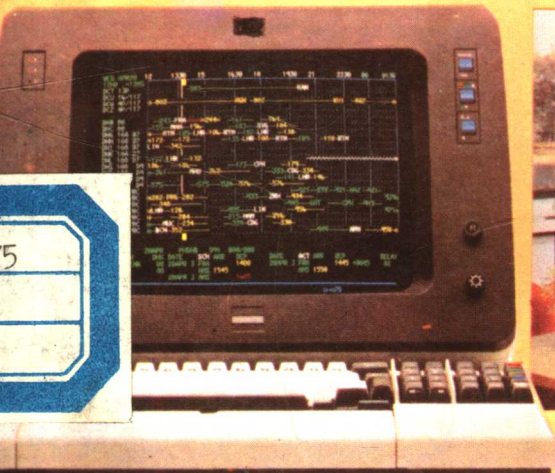


APPLE

界面技巧

張其邦 譯



永豐出版社

APPLE

界面技巧

張其邦 譯

永 豐 出 版 社

波 文 書 局
PO WEN BOOK CO.
Publisher & Bookseller
Specializing in Chinese Studies
234 Wanchai Rd, G/F, H2 H3
P. O. Box 23066, Wanchai H.K.

APPLE 界面技巧

編 譯 者：張 其 邦

出 版 者：永 豐 出 版 社

發 行 者：永 豐 出 版 社

澳門天神巷八十九號三樓

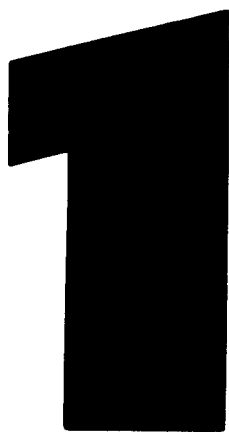
印 刷 者：友 成 印 務 公 司

澳門龍崙街103號地下

定 價：H. K. \$ 18.00

目 錄

1 介 紹.....	1
2 資料傳送方式的複習.....	3
3 外界信號的取樣.....	25
4 數位至類比轉換.....	79
5 Apple II 在串列應用中的用法.....	87
6 生理回饋.....	113
7 錄影帶重放裝置的控制.....	129
8 取樣信號的資料分析.....	155
附錄 A：電路製作方法.....	167
附錄 B：運算放大器原理.....	173
附錄 C：電源供應器.....	185



介 紹

電子工業的快速成長與大量生產可靠的大型 IC 的能力促成了科學計算機和多功能數位電子錶的價格低於美金 20 元和個人電腦由美金 200 元起就可以買到的事實。1971 年，Intel 公司由於介紹了第一代微處理機商品而獲得開啓這項工業革命的榮譽。雖然該項裝置的中央處理單元的速度很慢而且使用的是 4 數位資料巴士（bus），它的被接受仍然很戲劇化，使得該項裝置的成本在短短兩年內由美金 200 元下跌到 20 元以下。現在，一般人家裡多少有一、兩種以微處理機爲主的產品（即使不是個人電腦）。

我曾對一些擁有個人電腦的人說過，很明顯地有一群人一直希望能儘可能地廣泛利用他們的機器，不論是在家裡或在工作地點。這個期望無疑地導致一些允許電腦與外界裝置連接，並可以讓使用者監督和控制周邊設備的界面（interfacing）電路的需要。基於讀者對於筆者寫過的一些題材的反應，筆者得到一個結論：有許多人熱切盼望有一本不僅涵蓋電腦與外界裝置做界面連接的理論，而且包括一些能夠自製並預期可以工作的界

2 Apple II 界面技巧

面電路例子。我們要做的事便是提供讀者一些由非常簡單到稍微有點複雜的界面電路。筆者還包括了每一個電路的軟體，保證這些硬體和軟體不僅測試過，而且曾經實際應用於某些地方。我們也對電腦界面的理論做了說明，使您可以選擇照圖製作電路或者依您自己的特殊需求去修改電路。這些實驗的硬體都是經過精心設計，而且零件也經過挑選，使得製作和檢查變成很簡單的事。這些電路都是經過審慎選擇用以提供一些有趣而且適合各種對象，如：嗜好玩家、實驗家、製造廠經理、和研究機構內的工程師或科學家等等，的應用。我們的目的是要使人們能夠以實際和有趣的方法來充分發揮他們的電腦的計算和控制能力。

本書假定讀者對 Applesoft BASIC 的指令已有相當的了解，而且假定您曾動手寫過程式。因為有一些後援軟體是用 6502 機器碼 (machine-code) 寫成的，所以我們鼓勵讀者也要熟悉 6502 指令群 (instructionset)。本書提供的都是利用 Applesoft 和 6502 機器語言寫成的程式例子。雖然電路的製作是很簡單，但是仍然需要一些經驗和熟練的技巧。只要過去有一些裝置商品套件 (kit) 經驗的人大概就不會覺得太困難了。現在，讓我們開始做連接 Apple II 到外界的工作罷。

2

資料傳送方式的複習

基本的界面概念

在我們接觸真正的電路設計工作之前，我們需要花點時間來複習基本的界面概念。即使有電路經驗的設計人也應該讀讀這一節，以便熟悉我們將要使用的名詞。

我們可以定義一個輸入 / 輸出 (I/O) 埠為一組可以在電腦的控制之下導引資料往返於外界的周邊裝置與電腦之間的電子電路。在這個定義中，有兩個關鍵的字是“資料”(data) 和“外界的”(external)。資料在電腦與外界裝置之間往返流通的路線稱為“埠”(port)。列表機 (line printer) 就是外界裝置的一個例子；電腦傳送要印的字元至列表機，而在有些情形下，列表機也傳送控制信號回電腦。這些信號的目的是管制資料的流通。這種交互作用稱為 handshaking。

I/O 埠可以設計製作成以串列 (serial) 或平行方式來處理資料 (圖

4 Apple II 界面技巧

2-1) 。

資料的平行傳送是在時間的某一點同時大量傳送若干數元的資料；此處，所傳送的數元數目通常等於電腦字 (word) 的大小 (size)。對於 Apple II，這個數目等於 8 數元。一般來說，一次傳送的數元數目應等於資料巴士的容量。舉例來說，如果我們使用的是 Z 8000，因為它有一條 16 數元的資料巴士，所以一次平行傳送將包括 16 個數元。當需要高速傳送資料時，例如電腦與軟體磁碟 (floppy disk) 之間的資料傳送，通常都是利用平行方式來處理傳送問題的。電腦處理平行聯繫是相當容易的，即使需要多心電纜，總成本仍然不會太高的，因為使用的裝置之間的距離通常

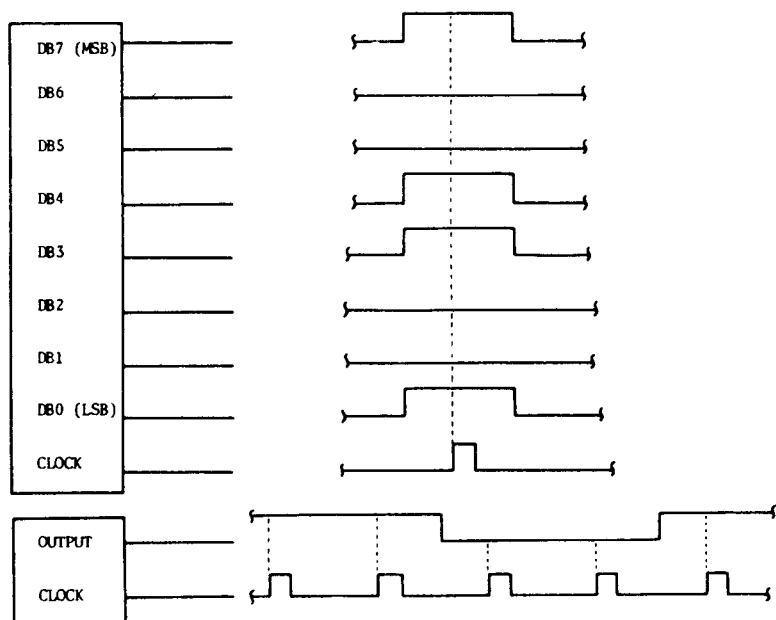


圖 2-1 平行與串列方式的比較，時鐘脈衝是用來通知外界裝置什麼時候信號是穩定的。在這兩個例子中，被傳送的資料字是二進位的 10011001。

是很短的。

資料的串列傳送是一次傳送資料的一個數元。微電腦一般是不用串列方式與外界連繫，所以通常沒有單一的機器語言命令可供這種運作。因此，我們不是需要增加軟體副程式，就是需要一片額外的硬體電路來完成資料的串列傳送。這種增加將導致系統成本的增加，但是却可以提供以相當高的資料傳輸率傳送資料至遠距離的能力。美國電子工業協會（Electronics Industry Association，簡寫為 EIA）的 RS-232C 串列資料傳送電氣規格是這方面的工業應用標準。這個規格定義了兩個電壓階層（level）。一個邏輯階層被稱為“標誌”（mark），任何比 -3 伏特更負的電壓階層將被認為屬於這一階層。一個邏輯 0 階層被稱為“空白”（space），任何比 +3 伏特更正的電壓階層將被認為屬於這一階層。一般設計師習慣使用 +12 和 -12 伏特分別代表邏輯 0 和邏輯 1 狀態。除了規定電壓階層外，EIA 還將標準 RS-232C 接頭定義為 25 支接腳，屬於次小型的 D 型接頭（通常被稱為 DB-25）。這種接頭的接腳配置和各接腳的功能列於表 2.1 中。

在我們研究一些特別例子之前，我們應該看一看 6502 的結構，以便決定我們如何以有系統的方法與一些連接到同一組資料巴士和位址巴士上的周邊設備溝通。Apple II 電腦使用 6502 微處理機來執行電腦的高速動作所需的邏輯，數學，和條件判斷運算。這種微處理機是一只合併 6501 微處理機的巴士結構（16 位元位址巴士，8 數元雙向資料巴士，和兩條中斷線）與一組包括 150 個以上不同指令的指令集的 8 數元裝置。雙向資料巴士是用來傳送資訊往返中央處理單元的。16 位元位址巴士有唯一指定 65,536 個可定址位置的能力。6502 本身產生一些用來做內部和外部監督與管理資訊流通的控制信號。因為資料一個時間只能朝一個方向流動，而且因為資料通常是流向一個特定的裝置或記憶位置，所以這些控制信號提供一個很重要的協調功能。

表 2.1 DB-25 接頭用於連繫 RS-232C 系統時，它的接腳配置的 EIA 標準

腳 1	PGND-Protective Ground (保護性接地點) 這是框架或設備的地點，它也可以連接到信號的地。
腳 2	TD-Transmit Data (傳送資料) 這是要從終端機傳送到遠處的接收設備的串列資料。當沒有資料傳送時，它處於邏輯 1 的狀態。
腳 3	RD-Receive Data (接收資料) 這是從遠處的設備要傳送到終端機的串列資料。
腳 4	RTS-Request to Send (要求傳送) 控制資料傳送的方向。當雙向運作時，“開”的狀態設定傳送模式 (mode)，而“關”的狀態則設定非傳送模式。在單向運作時，“開”的狀態禁止接收模式，而“關”的狀態則允許 (enable) 它。
腳 5	CTS-Clear to Send (允許傳送) 這是從調製 / 解調器 (modem) 接到終端機的信號，指示可否傳送資料。“開”的狀態表示“備便” (Ready)，而“關”的狀態則表示“未備便” (not ready)。
腳 6	DSR-Data Set Ready (機器備便) 這是從調制 / 解調器接到終端機的信號。“開”的狀態表示調制解調器已備便。
腳 7	SGND-Signal Ground (信號的地)
腳 8	CD-Carrier Detect (載波偵測) “開”的狀態表示從遠處的設備收到載波，而“關”的狀態表示沒有接收到載波。
腳 20	DTR-Data Terminal Ready (資料終端機備便) “開”的狀態將通信設備連接到通信頻道上，“關”的狀態將通信設備從通信頻道上斷開。
腳 22	RI-Ring Indicator (振鈴指示信號) “開”的狀態表示在通信頻道上接收到一個振鈴信號。

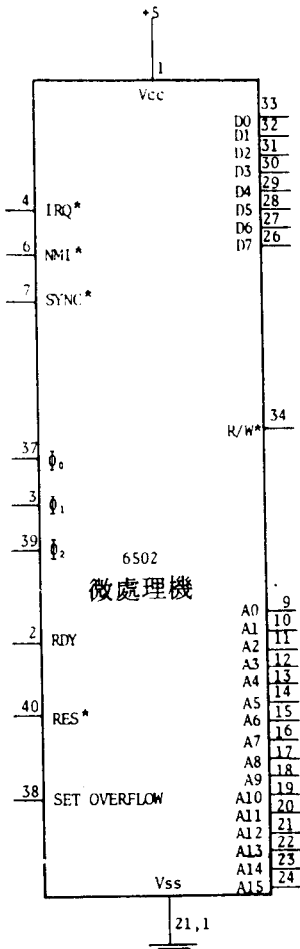


圖 2-2 6502 接腳配置圖

圖 2-2 顯示 6502 的接腳配置。6502 屬於微處理機中的單一位址結構類 (one-address architectural class)；亦即，所有與記憶體有關的指令都只牽涉到單一記憶位置。所有資料傳送的方向都由讀 / 寫 * (R / W *) 線控制。當這條線變成低電位時，所有資料的傳送是從處理機流向記憶體。當它變成高電位時，所有資料的傳送是從記憶體流向處理機。所有資料傳送的時序 (timing) 由系統時鐘控制。6502 使用的時鐘系統是一種

8 Apple II 界面技巧

兩相 (two-phase) 系統；您可以把它想成兩個彼此不重疊的方波。當微處理機要從記憶體讀取一個資料數組 (byte) 時，希望的記憶位置的位址在時鐘脈衝的相 1 期間被放置在位址巴士上。在時鐘脈衝的相 2 期間才把寄存在特別記憶位置的資料放在資料巴士上，並送入累積器 (accumulator) 內。要寫入記憶體的資料是以相反的一組動作進行的。

幸運地，對於想將 Apple II 界面連接到外界裝置的人，Apple II 個人電腦的設計師已經在基板上提供了八組周邊電路板接頭。基板上的這些接頭可以讓您在所製作的任何界面電路板安插在電腦的機殼內，並且允許您使用 Apple 的電源供應器。周邊電路板接頭可以讓硬體設計師取得所有的位址資料和控制線。不僅如此，有一些控制線和位址線都是已經經過解碼的，可以提供設計師一條裝置選擇 (device select，簡寫為 DS*) 信號。這就是說，每一個周邊接頭有一個特有的位址範圍可以使 DS* 線上產生一個低電位輸出。因為 DS* 在時鐘脈衝的相 2 期間變成低電位，所以利用它在“讀”或“寫”的動作期間作為資料觸發 (strobe) 脈衝。表 2.2 列有指定給那八個周邊接頭的位址。

表 2.2 周邊 I/O 位置位址指定表

十六進位位址	指定的功能	備 考
C080-C08F	選擇裝置 # 0	在時鐘的相 2 期間，被選擇的周邊接頭的 # 41 腳 (DS*) 變成低電位
C090-C09F	選擇裝置 # 1	
C0A0-C0AF	選擇裝置 # 2	
C0B0-C0BF	選擇裝置 # 3	
C0C0-C0CF	選擇裝置 # 4	
C0D0-C0DF	選擇裝置 # 5	
C0E0-C0EF	選擇裝置 # 6	
C0F0-C0FF	選擇裝置 # 7	

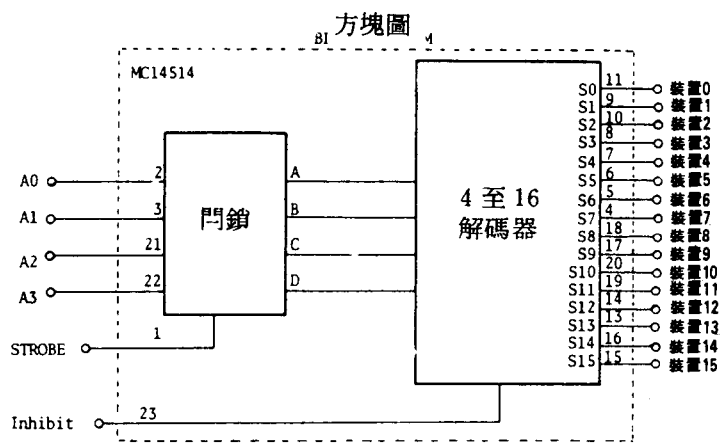
因為每一個周邊接頭最多可以指定十六個裝置，而且因為我們不願在任何您即將從事的實驗中用盡全部容量，所以我們限制只使用一個周邊接

頭；周邊 I/O 位置 7 即是這個特定的位置。不過，在第五章中，筆者將以 I/O 位置 5 設計一個數位繪圖機的界面。筆者這樣做是要使高速類比 / 數位轉換器和數位繪圖機可以將資料數位化並畫下來，無需變換電路板的位置。圖 2-3 顯示一個簡單而有效的解碼方法，將位址巴士的低階四位元解成十六條單獨的控制線。在正常操作情況下，INHIBIT（禁止）控制線保持低電位，一旦在執行讀或寫的指令時，裝置控制信號（DS*）便被連接到 STROBE（觸發）控制線去觸發當時在位址巴士上的內容進入解碼器（decoder）。經過解碼的輸出接著被用來指定一個特別的外界電路，使它能夠取得資料巴士做特定用途。下一節，我們將看到我們如何使用讀 / 寫*（R/W*）控制線去引導資料往返我們的界面電路。

平行資料傳送方式

在平行傳送方式中，資料的發送與接收包含了高傳送速度與低成本兩大優點。正如前面所提過的，平行資料傳送涉及資料內若干數元的整體同時移轉。製作這種輸入和輸出埠是相當簡單的工作，因為我們所需的全部控制，資料，和位址線都可從 Apple II 周邊 I/O 接頭取得（參閱圖 2-4）。表 2.3 列出這個接頭的全部信號和它們的功能。圖 2-5 a 和 2-5 b 是兩個可以直接連接到 I/O 接頭 7 而提供一個 8 數元輸入埠和一個 8 數元附有閘鎖（latch）的輸出埠的實際電路例子。若要將資料從累積器傳送到附有閘鎖的輸出埠，您只需執行 BASIC 指令 POKE - 16143，X 或機器語言指令 LDA # \$X 與 STA \$C0F1 即可。當您執行其中任何一個指令時，微處理機都會執行下面的數元移轉：

1. 裝置位址（C0F1）被觸發送到位址巴士上。
2. 累積器（X）的內容被傳送到資料巴士上。



解碼真值表 (Strobe = 1)

INHIBIT	資料輸入				輸出選擇 邏輯 "1"
	A3	A2	A1	A0	
0	0	0	0	0	裝置0
0	0	0	0	1	裝置1
0	0	0	1	0	裝置2
0	0	0	1	1	裝置3
0	0	1	0	0	裝置4
0	0	1	0	1	裝置5
0	0	1	1	0	裝置6
0	0	1	1	1	裝置7
0	1	0	0	0	裝置8
0	1	0	0	1	裝置9
0	1	0	1	0	裝置10
0	1	0	1	1	裝置11
0	1	1	0	0	裝置12
0	1	1	0	1	裝置13
0	1	1	1	0	裝置14
0	1	1	1	1	裝置15
1	X	X	X	X	所有輸出 = 0

X = 無所謂

圖 2-3 4-16 線位址解碼器。每一個裝置可由位址線 A0 - A3 上一個唯一的組合所選擇

正視圖
(PC板的反面)

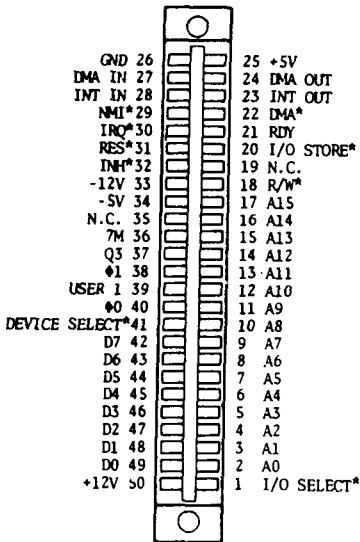


圖 2-4 Apple II 周邊 I/O 接頭的輸出接腳配置圖。每一支接腳的說明請參閱表 2.3

因為資料只在幾個時鐘週期內有效 (大約 500 n 秒, $n = 10^{-9}$), 因此, 使用一組脈衝控制的正反器 (clocked flip-flop) (IC₃ 和 IC₄) 鎖住資料, 使資料穩定到下一個將資料寫到這個埠的指令被執行為止。電路的工作原理如下:

1 不論什麼時候, 只要位址線 A0 為高電位, DS *線和 R/W *線為低電位, IC1 的第 12 腳就會出現一個輸出觸發脈衝。

2 不論什麼時候, 只要這個觸發的輸出脈衝出現, 資料巴士的內容便被轉移進脈衝控制的正反器, 同時出現在附有門鎖的資料輸出線上。

要轉移資料進入電腦的外界裝置雖然可以直接連接到資料巴士, 但是

表 2.3 Apple II 周邊 I/O 接頭的接腳功能說明

P/N	信號名稱	說明
1	I/O SELECT *	周邊 I/O 選擇線
2	A0	位址輸出
3	A1	位址輸出
4	A2	位址輸出
5	A3	位址輸出
6	A4	位址輸出
7	A5	位址輸出
8	A6	位址輸出
9	A7	位址輸出
10	A8	位址輸出
11	A9	位址輸出
12	A10	位址輸出
13	A11	位址輸出
14	A12	位址輸出
15	A13	位址輸出
16	A14	位址輸出
17	A15	位址輸出
18	R/W *	系統讀 / 寫 *觸發線
19	N.C.	(沒有連線)
20	I/O STRBE *	周邊 I/O 觸發線
21	RDY	周邊裝置備便
22	DMA *	直接記憶讀取 (DMA) 線
23	INT OUT	中斷鏈 (Interrupt chain) 輸出
24	DMA OUT	直接記憶讀取鏈 (DMA Chain) 輸出

P/N	信號名稱	說明
25	+ 5	+ 5 伏特電源
26	GND	電源供應的地
27	DMA IN	直接記憶讀取鏈 (DMA Chain) 輸入
28	INT IN	中斷鏈 (Interrupt chain) 輸入
29	NMI *	不可遮蔽 (Non maskable) 的中斷
30	IRO *	中斷要求線
31	RES *	重置 (Reset) 線
32	INH *	禁止 (Inhibit) 線
33	-12	負 12 伏特電源
34	-5	負 5 伏特電源
35	N.C.	(沒有連線)
36	7M	7 M 赫時鐘
37	Q ₃	1 M 赫時序 (Timing) 信號
38	ϕ_1	時鐘信號的相 (phase) 1
39	USER 1	禁止內部 I / O 位址解碼
40	ϕ_0	時鐘信號的相 (phase) 0
41	DS *	裝置選擇線
42	D7	雙向資料巴士
43	D6	雙向資料巴士
44	D5	雙向資料巴士
45	D4	雙向資料巴士
46	D3	雙向資料巴士
47	D2	雙向資料巴士
48	D1	雙向資料巴士
49	D0	雙向資料巴士
50	+ 12	正 12 伏特電源

註：“*”代表邏輯“0”輸入或輸出