



半导体集成电路的典型应用

集成电路使用注意事项

使用注意事项

集成电路使用注意事项

集成电路，随着生产的迅速发展，产品品种的不断增多，它在国民经济各领域中愈来愈广泛地被采用。为了更好地发挥集成电路应有的功能作用，有利于集成电路的合理使用，根据我们在实际工作中的一些粗浅体会，现对我厂所生产和试制的TTL电路、线性电路、MOS电路在应用中常遇到的一些问题，提出如下注意事项，供使用者工作时参考。

(一) 各种类型电路使用时共性的注意事项：

- 1、选用电路应根据整机特点和要求，合理地选用不同类型的电路。
- 2、使用环境温度，根据不同的要求按部颁“半导体集成电路总技术条件”规定，分为四类：
一类： $-55^{\circ}\pm 3^{\circ}\text{C}$ —— $+125^{\circ}\pm 3^{\circ}\text{C}$
二类： $-40^{\circ}\pm 3^{\circ}\text{C}$ —— $+85^{\circ}\pm 3^{\circ}\text{C}$
三、四类： $-10^{\circ}\pm 3^{\circ}\text{C}$ —— $+70^{\circ}\pm 3^{\circ}\text{C}$
- 3、按我厂各种类型电路外形结构特点、型号和管脚标志应正确的识别，设计布线不得有误，以免破坏功能或损坏电路。
- 4、电路在进行焊接时，电路的各引线脚应对准印刷电路板上相应位置进行焊接。焊接前不允许用刀刮去引线的镀金层。在弯曲电路管脚引线时，不要靠近根部或底盘（扁平型电路须成形后平行焊接，不得穿孔扭焊）。焊接时所用烙铁功率不应超过25W，焊接时间不应过长，以免烧损电路。
- 5、焊接时最好选用中性焊剂，焊接后严禁将电路连同印刷电路板放入有机杂质溶液中浸泡清洗（用酒精轻微擦洗管脚上的焊剂）。
- 6、本厂电路均已做工艺筛选，若使用单位另定筛选条件进行筛选，则电路损坏应不属“总技”考核、验收标准范围之内。
- 7、电路暂不使用时，应保存在温度为 $10^{\circ}\sim +40^{\circ}\text{C}$ ，相对湿度不大于80%的干燥、通风的仓库中，且不应有腐蚀性气体侵入，以免由于保管不善而损坏电路。

(二) TTL电路使用注意事项

- 1、电源电压（Vcc）应满足在规定中心值 $5\text{V}\pm 10\%$ 的变化，当电源通断的瞬间变化、在电源布线上产生冲击电压时，应接入大容量电容或保护电路。
- 2、当电路输出端接容性负载而 $R=0$ 时，电路从断到通的瞬间因为 $i_s = \frac{C \cdot V_{cc}}{t_{on}}$ ，所以有很大的电流流出，会导致电路变坏。为使电流不超过允许值，应接入一个电阻R， $R = \frac{V_{ccmax}}{I_{scmax}}$ 。一般 $C > 100\text{PF}$ 时，R选取 180Ω 左右。
- 3、输入“空端”（未使用端）的处理方法：

半导体集成电路的典型应用

集成电路使用注意事项

使用注意事项

- (1) 将“空端”接入另外一个独立的电源，其电压范围应在3.5V—5.0V之间。
- (2) 将“空端”通过一个1KΩ电阻接入电源V_{cc}端，此电阻可以在电压超过极限值时，起保护作用。
- (3) 将“空端”按图一连接。电容C对交流旁通到地，在输入端“1”“0”电平变化时，分布电容C充放电，会使传输时间变坏，但对抗干扰能力有利。V_{cc}经二极管产生0.7V压降和电阻分压以“1”电平封锁“空端”。

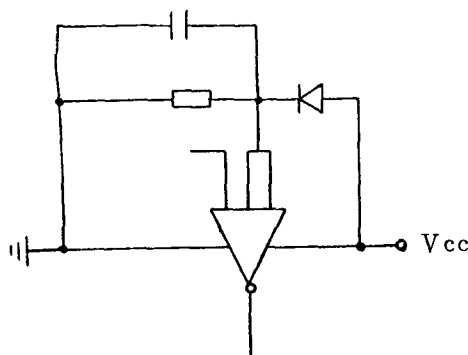


图 一

4、电路设计时应考虑如下问题：

- (1) 在非同步系统电路中，最前级的驱动时间到最末级的驱动时间之间的滞后时间，要在时钟脉冲周期中的占空时间内考虑进入，并有相当的容限。如图二所示接法，I_{c3}输出端决定I_{c4}输入端的状态。但CP信号到达I_{c4}时过早，会造成误动作，故应在虚线框处加添延迟线路。

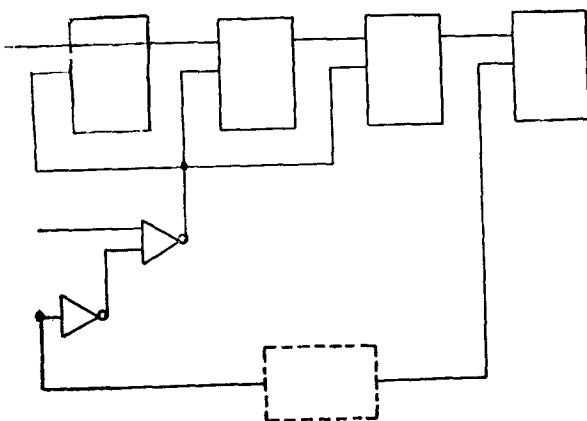


图 二

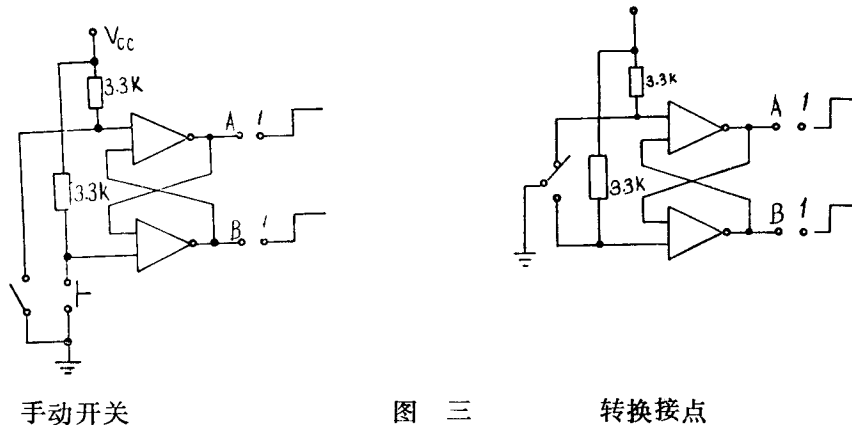
- (2) 在继电器和手动开关的机械触点与电路输入端相连接时，为了防止这些机械触点产生的颤抖反应影响输入端，应在接点和输入端之间接R—S触发器，而触发器的输出端A，B再与电路系统相接，如图

半导体集成电路的典型应用

集成电路使用注意事项

使用注意事项

三所示。由于在输入端和电源间串入小电阻，故在接点断开时，可降低其阻抗。

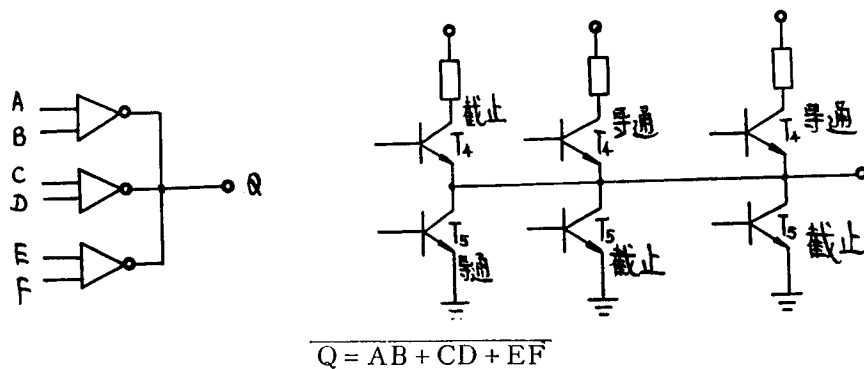


手动开关

图 三

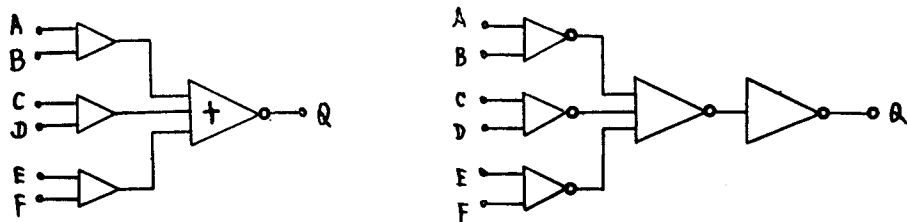
转换接点

(3) TTL电路输出端不能并接在一起作为“连接的或”来使用,这样会损坏导通电路的输出管。若需“连接的或”可用“与或非”门,亦可用“与非”门组合而成,如图四的连接方法所示。



$$Q = AB + CD + EF$$

图四 (a) 错误的连接



7MY33 $Q = \overline{AB + CD + EF}$

图四 (d) 正确的连接

半导体集成电路的典型应用

集成电路使用注意事项

使用注意事项

(4) 三或扩展器当成单、双或扩展器使用时, 应将不用的或扩展器输入端接地。

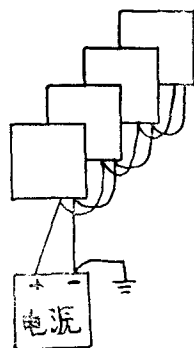
(5) 驱动门的输出线在装配时尽量靠近接线端, 避免长线传输阻抗匹配和多次反射所造成波形畸变的影响。

(6) 在逻辑电路中, 当两个相邻稳态转换时, 由于信号竞争而引起线路的失效问题, 在设计时应予考虑。

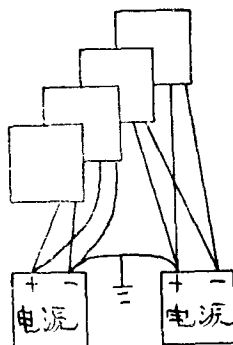
(7) 电路输出端同时接通、断开电路输入端个数不应超过规定的扇出系数。

5、电路在布线时应注意的问题:

(1) 电路布线时, 应有专门的接地返回线, 用单线连接不要超过25厘米, 若需超过时, 则须将连线紧靠地区, 且不要超过50厘米。屏蔽线外层的金属丝编织层应两端或多点接地。接地线可采用共同接地方式, 如图五所示。



图五 (a) 不良



图五 (b) 良

(2) 信息脉冲和钟频脉冲的布线较长, 多半是并行而驱动回路电流大, 电路系统要尽可能与信息脉冲的布线有相当距离。线与线之间平行部分要少, 若有交叉时应成直角。最好选用特性阻抗为 100Ω 左右的同轴电缆或双扭线。

(3) 在使用长线传输信息时, 由于阻抗不匹配有反射波产生, 会造成错误动作。这时输入端(接受端)阻抗尽可能的要小, 终端阻抗应匹配。图六给出了终端阻抗匹配和始端阻抗匹配的方法。 D_1 是将反射的负极性脉冲箝位, D_2 可将超过电源电压的正极性冲击脉冲箝位在电源电压附近, 以保护输入电路, 因为长线电缆输入阻抗低, 终端阻抗也低, 串接一个电阻 R 做为终端阻抗, 以限制驱动电路过大的电流。图六(b)中电容 C 是隔直流用, 使其只在脉冲的上升沿, 下降沿时起作用。但此终端阻抗应尽可能大, 大到不产生错误动作。各种电缆所需匹配阻抗值见下表:

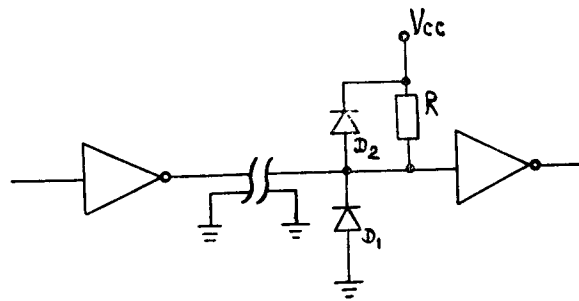
(供终端匹配时参考)

半导体集成电路的典型应用

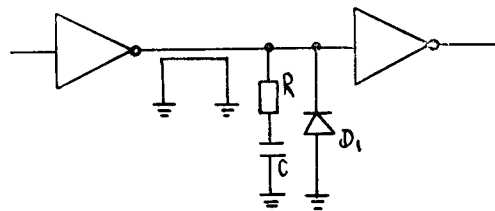
集成电路使用注意事项

使用注意事项

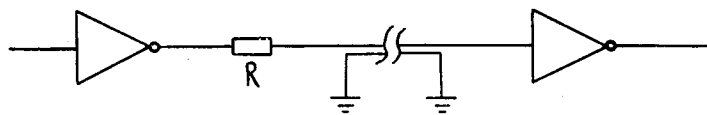
传 输 线	R	C
单 线	$250\Omega - 300\Omega$	100PF
双 扭 线	$150\Omega - 200\Omega$	50PF
50 Ω 同 轴 电 缆	50 Ω	25PF



图六 (a) 终端



图六 (b) 终端



图六 (C) 始端

半导体集成电路的典型应用

集成电路使用注意事项

使用注意事项

(三) 线性电路使用注意事项

一、8FZ1与8FZ3使用注意事项:

1、工作电源电压的稳定度应在1%以上。

电路的A、B、C分档,主要决定于工作电压。一般高档的电路,可以工作在低档的工作电压上;但低档的电路,不宜工作在更高的工作电压上。

为清除电源的冲击与耦合,在线路板的电源输入端加以图七所示的去耦网络,对提高稳定性与抗干扰是有效的。

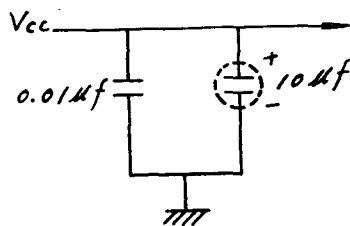


图 七

2、在高频多级级联时,比较容易产生自激现象。为防止自激,级间应加电磁屏蔽,每级电源应加电感去耦网络。在制作时,要特别注意接地,使电路输入与输出间的分布电容尽量小,以免外部反馈引起振荡。

3、放大器的最小输入电压受电路的噪声系数所限制。8FZ1的噪声系数在7db左右,一般不宜用作前置中放级。8FZ3比之小一些,一般可用于第一级。但对噪声系数要求更高的场合,通常在其前外加一级低噪声管放大级,这样整个放大器的总噪声相当于第一级低噪声管放大级的水平。

4、电路的不失真输出电压范围一般在几百毫伏到1伏,如再增大输入信号,则就有明显的限幅现象。因此,在某些场合,其直接作为中放条末级时会感到输出动态范围不够。为了提高电路的限幅水平,增加输出动态范围,8FZ1可以采用图八所示办法,在⑩与⑨腿之间加接 R_f' 、 C_f 并联网路。 R_f' 之作用为降低其 T_1 管之工作点,使其远离饱和区,消除上削波; C_f 之作为保证交流负反馈的畅通,不致影响其频率特性。自然 R_f' 应根据不同电路适当调节。8FZ1亦可以采用加接 R_{c_2}' 的办法,以适当增大其 T_2 管的集电极负载电阻来增大输出幅度。采用上述措施后,可使其最大不失真输出幅度达到1—3伏左右。

5、考虑到8FZ1电路的频响特性,在高频端有一定的不平坦度,一般所选电路的定增益下的频率应稍大于要求的工作频率。

半导体集成电路的典型应用

集成电路使用注意事项

使用注意事项

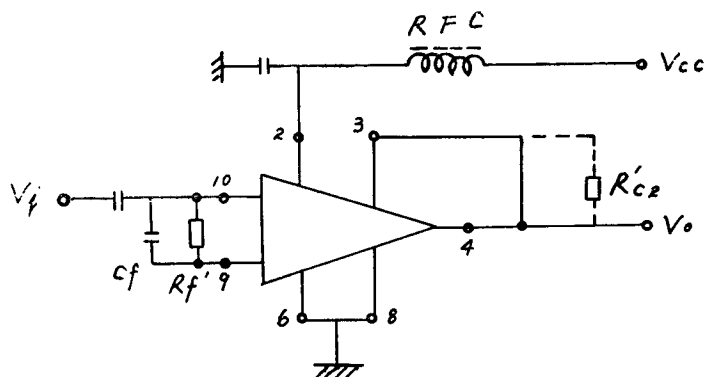
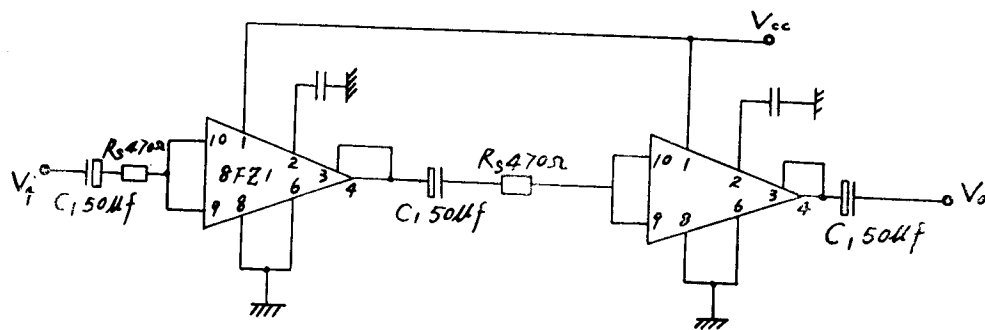


图 八

8FZ1级联构成宽放时，为获得最佳平坦频响，随着频段的不同，级联方式应不同。在低频、视频频段，级联时一般应在电路的输入端串以电阻 R_s 。如图九（a）所示， R_s 通常取几百欧姆适宜。在中频频段，级联时只需电容直接耦合，如图九（b）所示，级间耦合电容应按低频下限来选取，以抑制低频增益，防止自激。在高频频段，级联时为克服高频端增益明显下跌，需进行高频补偿，图九（c）所示的是采用并联电容串联电感进行高频补偿的一种级联方法，这儿L可在 $\phi 5$ 骨架上绕几圈，C为5—15Pf。在末级8EZ1的⑧腿到地串上 20Ω 左右的电阻，亦能提升高频，使频响平直。



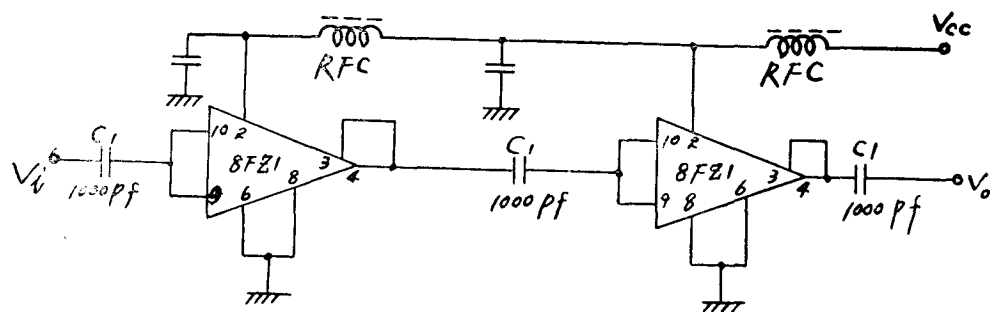
(a)

图九（a）低频——视频频段级联

半导体集成电路的典型应用

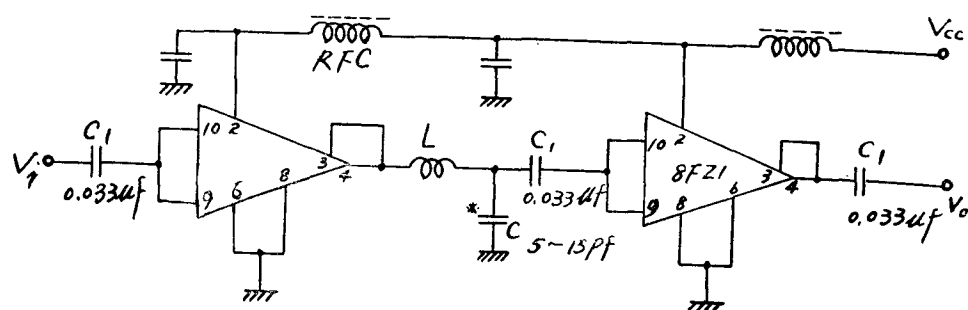
集成电路使用注意事项

使用注意事项



(b)

图九 (b) 中频频段级联



(c)

图九、(b) 高频频段级联

6、采用插入滤波器法构成中频放大器时,为了有最佳的功率传输,插入滤波器的输入和输出阻抗必须分别与前一级与后一级放大器的输出与输入阻抗相匹配。8FZ1电路的输入阻抗 R_i 一般在 20Ω — 200Ω 之间,它随着工作频率的提高而增大(一般在几兆赫时, R_i 为 50Ω 左右,在30兆赫以上时, R_i 变化不大,一般为 150Ω 左右);而其输出阻抗 R_o 一般在 $200\sim 50\Omega$ 之间,它随着工作频率的提高而减小(一般在几兆赫时, R_o 为 200Ω 左右;在30兆赫时为 150Ω 左右;在60兆赫时为 75Ω 左右)。

因此,在设计L、C集中带通滤波器时,必须考虑到8FZ1之输出阻抗 R_o 和输入阻抗 R_i 随工作频率的这种变化特点从而根据不同的中心频率,选择相应的 R_i 、 R_o 阻抗值进行设计。如果使用的是陶瓷滤波器或晶体滤波器,必须考虑在其前后插入相应的阻抗匹配网络。8FZ3之输入阻抗为 $100\sim 500\Omega$,输出阻抗为 50Ω — 150Ω ,使用时亦应考虑加上相应的阻抗匹配网络。

二、运算放大器使用注意事项:

半导体集成电路的典型应用

集成电路使用注意事项

使用注意事项

1、运算放大器的种类较多。我厂生产和试制的有8FC1、8FC2、8FC3三种，它们各有特点。使用着应根据整机的特点，选择主要技术指标符合要求的相应电路。

2、运算放大器的电源灵敏度一般在 $50\mu\text{V}/\text{V}\sim 150\mu\text{V}/\text{V}$ 。不稳的电源电压，将带来零漂。所以，使用中要求电源电压的稳定度最好在% 1以上。

3、为了确保输出电流零点，使用时，一般需采取调零措施。调零的方法一般有：

(1) 调零电位器调零：8FC1与8FC3就是这样，如图十所示。

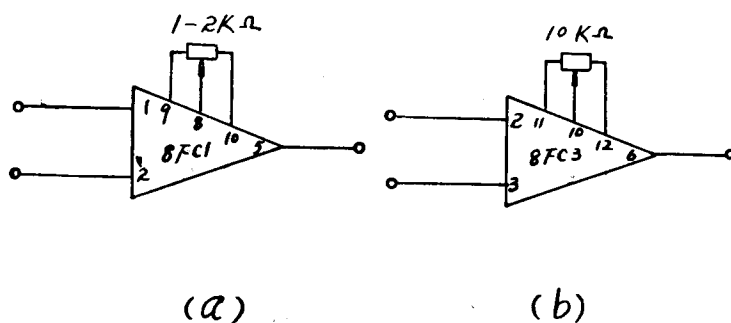


图 十

(2) 失调补偿调零：8FC2就是这样，一般有图十一几种形式。这里除图(a)属8FC2独有外，其余方法对8FC1、8FC3等各种运放都适用，唯这时其加调零电位器的端点应短接。

(3) 其它电源的失调补偿调零，上述调零方法的零点稳定度直接依存于电源电压的变动。对电源电压变动较大的场合，推荐用稳定稳的其它电源作失调补偿调零，如图十二所示。

4、运算放大器，由于内部存在着一定的相移，在使用中，对某些频率而言，可能形成正反馈而产生振荡。一般来说，对各种应用都一样，为使电路稳定工作，都需外加一定的频率补偿网络，以消除振荡。频率补偿基本上是用来调节放大器的响应特性的。外加频率补偿网络的方法很多，常见的是所谓积分串联的补偿网络与积分并联补偿网络。8FC1、8FC2、8FC3通常外加频率补偿网络的方法如图十三所示。对每一种电路，各组频率补偿网络可以单独使用，亦可组合使用，这要根据不同的应用条件由实验来确定。

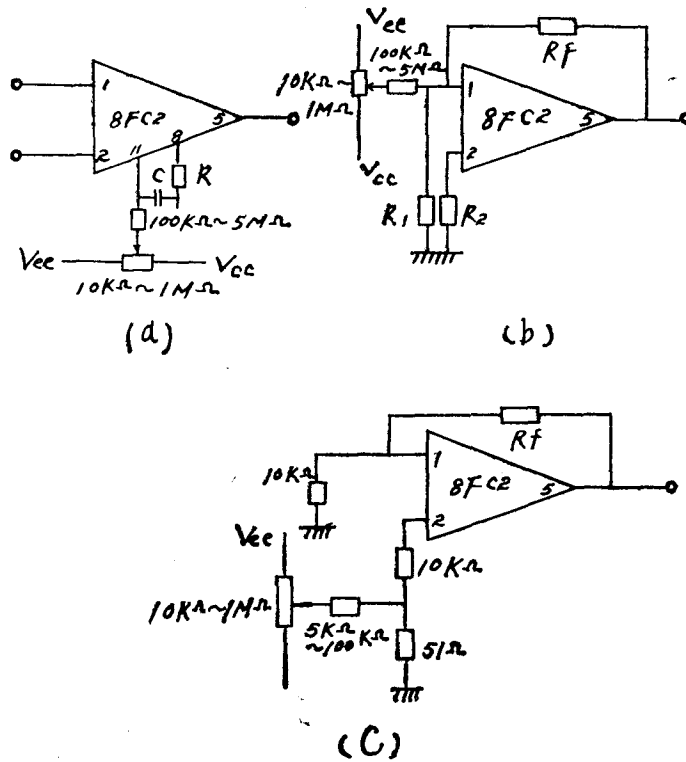
频率补偿网络的元件参数，对放大器的频率响应特性影响较大。一般来说，补偿电容越大，则放大器的频带就越窄。因此，实际使用时，就要根据具体要求，选择最佳的元件参数，以使所加之频率补偿网络，既能完全清除振荡，又能满足频响平坦度与频带宽度的要求。一般来说，作直流放大时，不存在“一定的频带宽度”的要求，只要完全消除振荡稳定工作，因此，可选择较大的补偿电容，作交流放大或比较器时，有带宽或上升速率的要求，就必须根据具体要求，严格选择了。

半导体集成电路的典型应用

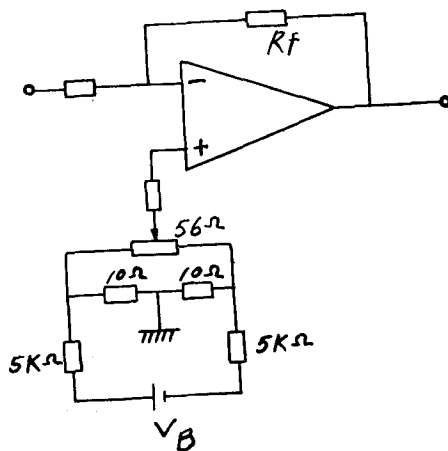
集成电路使用注意事项

使用注意事项

设计用来改善运算放大器的稳态频率响应特性的补偿网络，也影响系统的瞬态特性。因此，调节最佳频率补偿网络的直观和简便的方法，可在运算放大器的输入端输入一定频率的矩形波，借观察放大器的输出波形响应性能来确定。图十四中 (a) 的波形，表示是过补偿的情况；(b) 的波形，表示是不足补偿的情况；(c) 的波形，才是最满意的所谓临界补偿的响应。



图十一

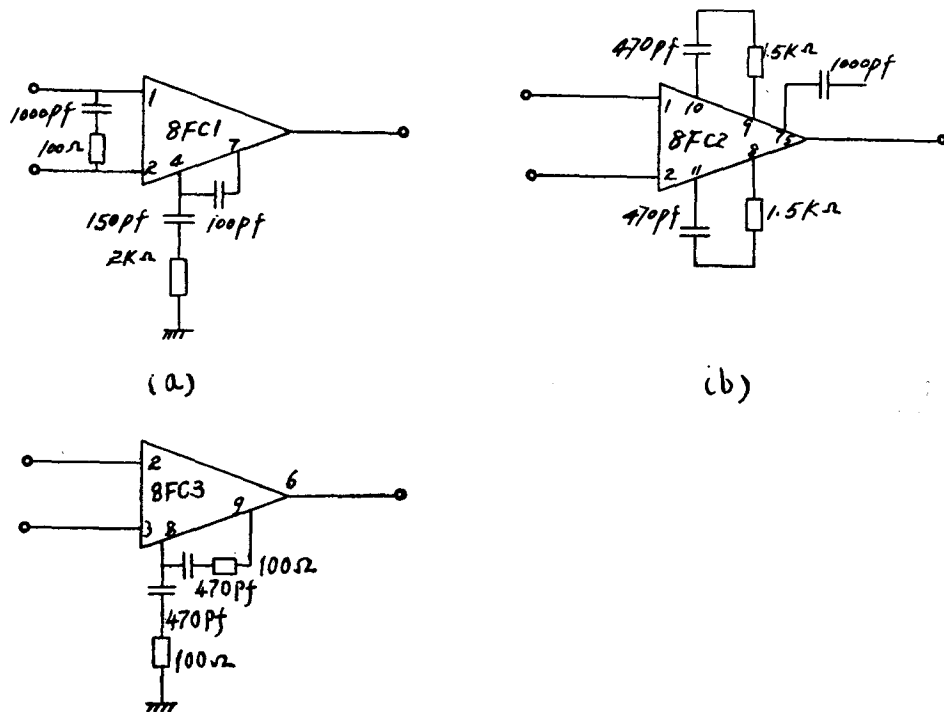


图十二

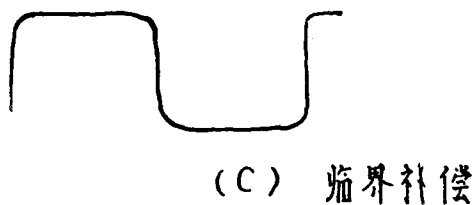
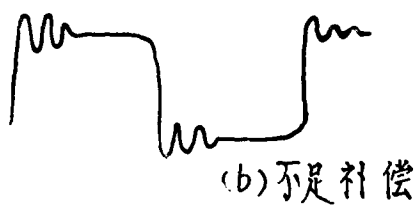
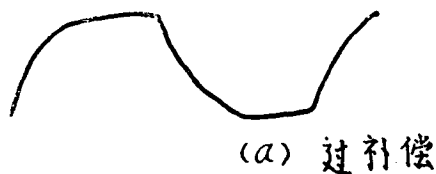
半导体集成电路的典型应用

集成电路使用注意事项

使用注意事项



图十三



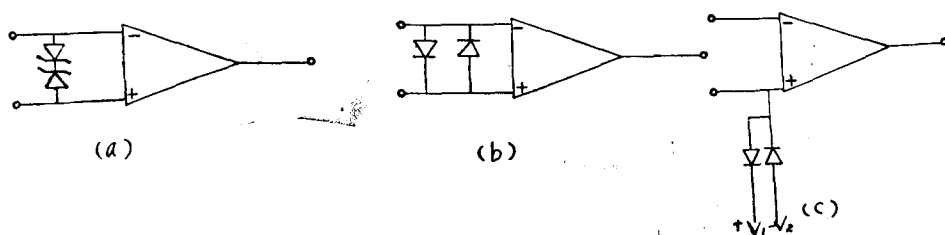
图十四

半导体集成电路的典型应用

集成电路使用注意事项

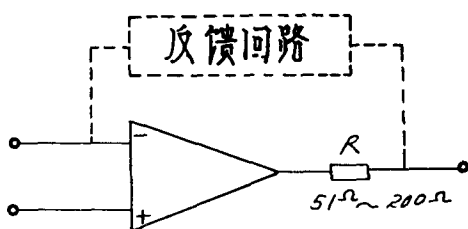
使用注意事项

5、在使用中，加予运算放大器的共模输入电压一般是不允许超过其最大共模输入电压范围的。最大共模输入电压范围，8EC1为 $(-2.5V) \sim (+0.7V)$ 、8FC2为 $(-12V) \sim (+6V)$ 、8FC3为 $(-12V) \sim (+7V)$ 在大讯号工作时，为保护电路的输入级不致损坏，一般需加以一定的输入保护。图十五是常见的几种输入保护措施，可根据不同的应用条件而选择。同样，在使用中，亦不允许超过电路差模输入电压范围，在必要时也需加以一定的输入保护。



图十五

6、除8FC3内部有输出短路保护电路外，8FC1、8FC2在使用中都不允许有输出对地短路的现象。为安全，有时可加以图十六所示的输出保护措施。



图十六

一般运放的输出电流应限制在 $5mA$ 以内。使用中，运放的负载电阻不能太小，一般应选择大于 $2K\Omega$ ，最好大于 $10K\Omega$ 。在几级级联时，必须考虑使后级的输入阻抗满足前级对负载的要求。

7、在室温下，由于 V_{os} 和 I_{os} 的存在所引起的输出零偏，可借调零措施消除。但是，当温度变化时，由于 V_{os} 和 I_{os} 的温度系数而引起的输出零漂是不可能借调零措施来克服的。所以，选择 V_{os} 和 I_{os} 小的运放是减小输出零漂的重要措施。

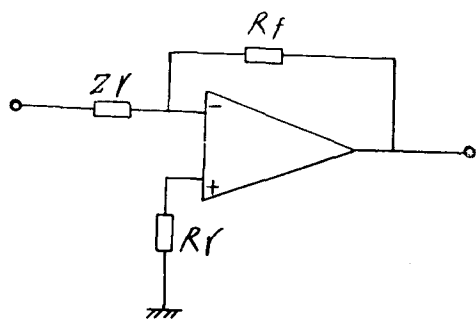
对于图十七所示的一般比例放大器来说，当 E_r 较小时， V_{os} 是引起输出零漂的主要因素；但当 $Z_r \geq 20K\Omega$ 时， I_{os} 将上升为引起输出零漂的主要因素，这就是一般选择大的 Z_r 时，放大器的输出零漂会明显增大的

· 半导体集成电路的典型应用

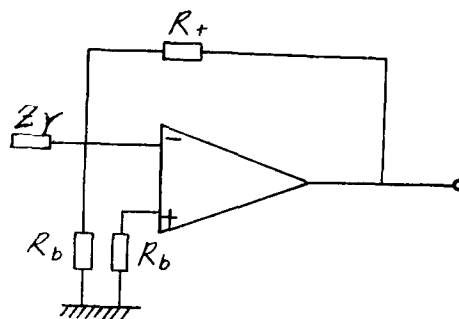
集成电路使用注意事项

使用注意事项

原因。所以,一般设计时应选择尽可能小的 Z_r ,这对提高运算精度也是有利的。在必须选择较大的 Z_r 的场合,为了减小 I_{os} 对输出零漂的影响,可在运放的两输入端至地加以小的偏置电阻 R_b 如图十八所示。这样,输入端是小电阻对称平衡偏置, I_{os} 对输出零漂的影响就可忽略,输出零漂将会明显减小,而加上 R_b ,对比例放大器的闭环输入阻抗和运算精度的影响是很小的。



图十七



图十八

利用普通的运放作斩波器稳零放大器,可组成低漂移放大器。利用一个低漂移的运放与一个宽频带的运放组成自动稳零放大器,则可得宽频带的放大器。

8、应用普通运算放大器,要想提高输入阻抗,常用的办法是在电路的输入端外加一级晶体三极管差分对射极跟随器或场效应管组成的差分对源跟随器。须指出,所选之晶体管对其前向压降、漏电流等参数应一致,小电流放大系数要很大,且相等;所选之场效应管应为n型沟道耗尽型,对管的 V_P 、 I_{DSS} 、 g_m 、 R_{GS} 诸参数应力求一致。图十九是8FC1、8FC2提高输入阻抗的原理图。

9、为了扩展普通运放的负载能力,增大输出功率,常用的办法是在电路的输出端外加一级B类推挽功率放大器。图二十是8FC1、8FC2增大输出功率的原理图。

满足特殊的要求。图二十一为8FC2、8FC3提高最大不失真输出幅度的二种方法。

11、一般的运算放大器都是正、负电源供电的。在使用双电源不方便时,亦可加以单电源工作。图二十二(a)是8FC1单电源应用的接法;是(b)是8FC2单电源应用的接法。

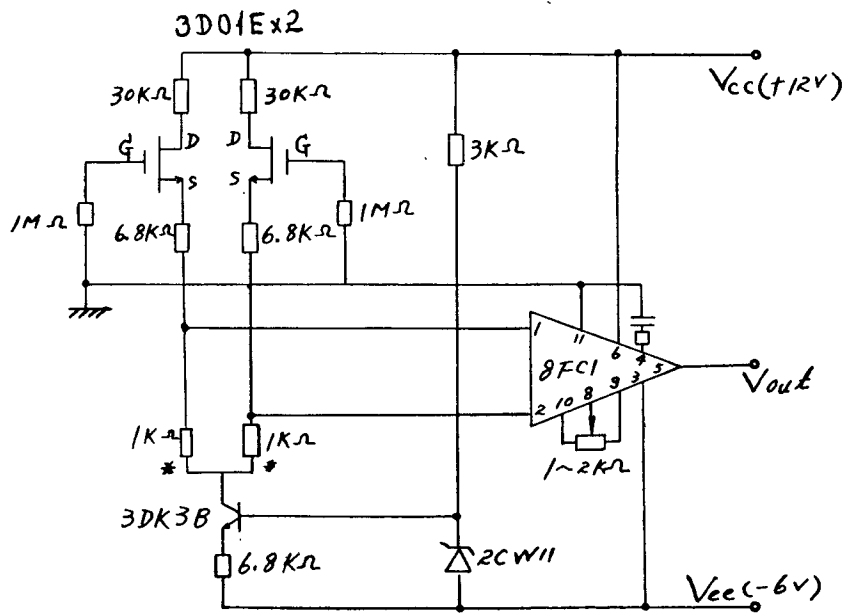
12、在一些场合,要求运放的输出去驱动通常的TTL型数字集成电路。因TTL电路是工作在+5V电源,显然直接驱动是不合适的。图二十三是常见的二种驱动方法:(a)借稳压二极管DZ使输入TTL电路的信号箝位于0—5V,此法缺点是频响较差;

(d)借二极管箝位此法频响较好。

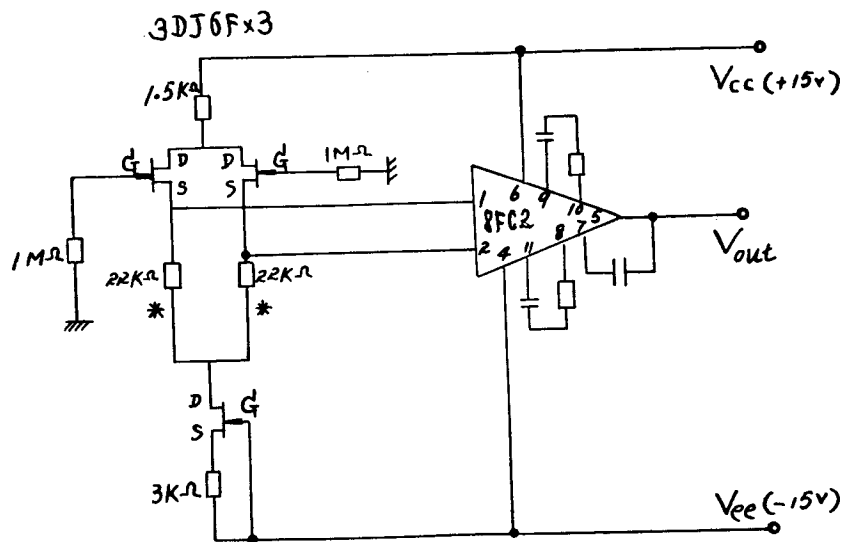
半导体集成电路的典型应用

集成电路使用注意事项

使用注意事项



(a)



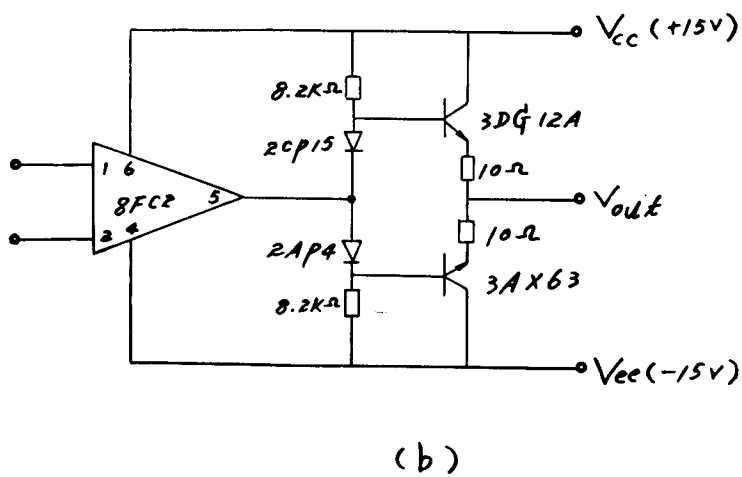
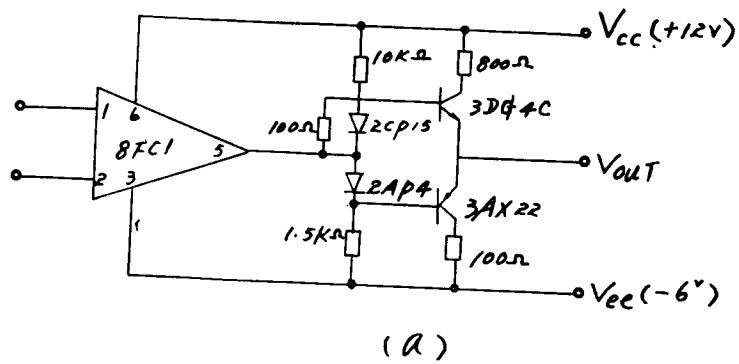
(b)

图十九

半导体集成电路的典型应用

集成电路使用注意事项

使用注意事项

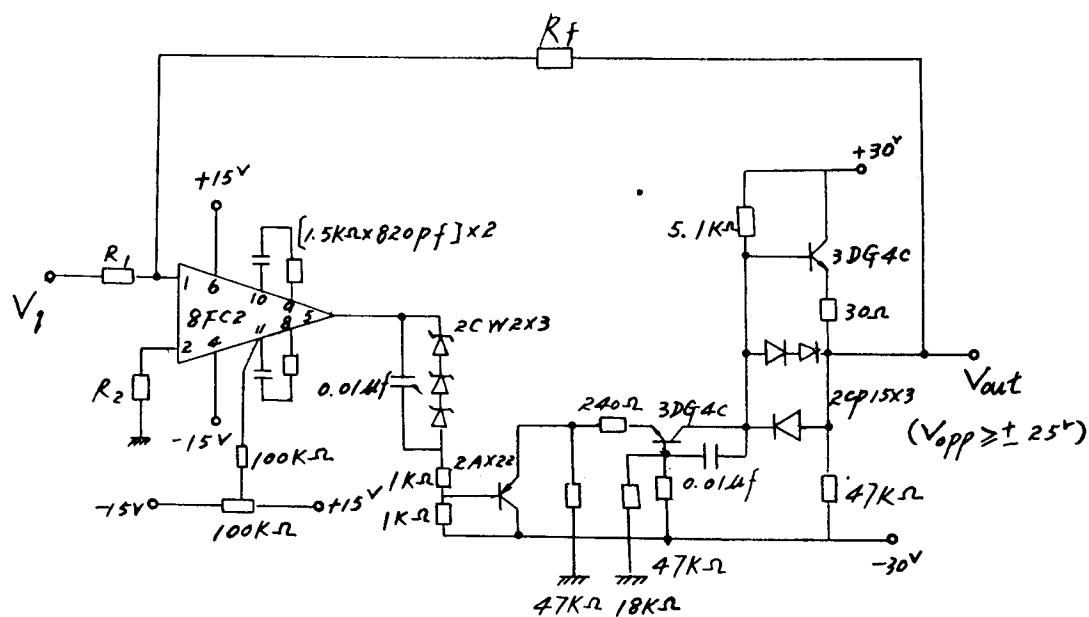


图二十

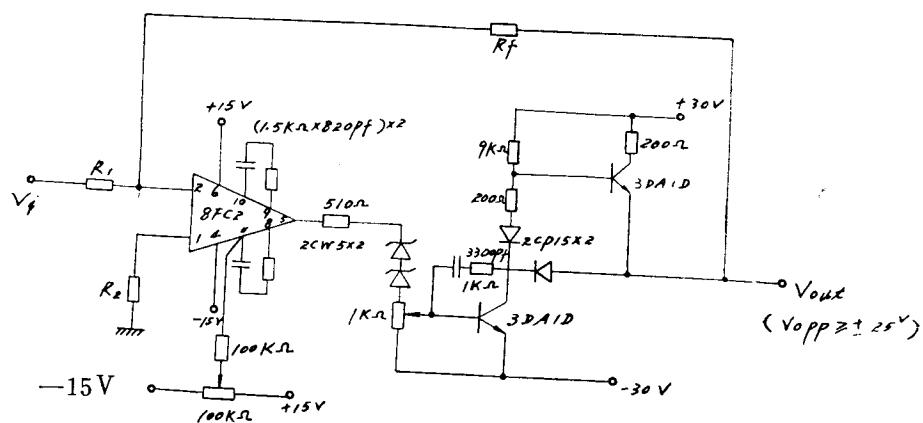
半导体集成电路的典型应用

集成电路使用注意事项

使用注意事项



(a)



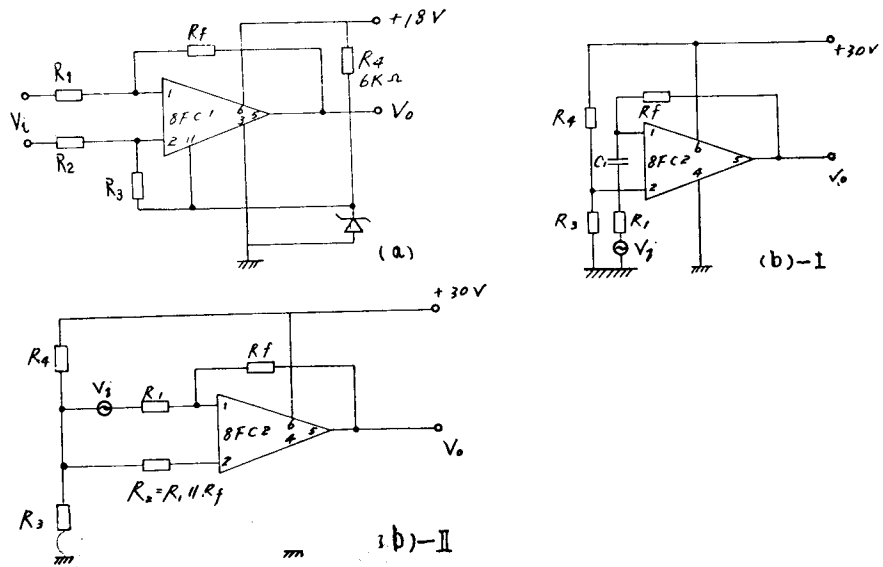
图二十一

(b)

半导体集成电路的典型应用

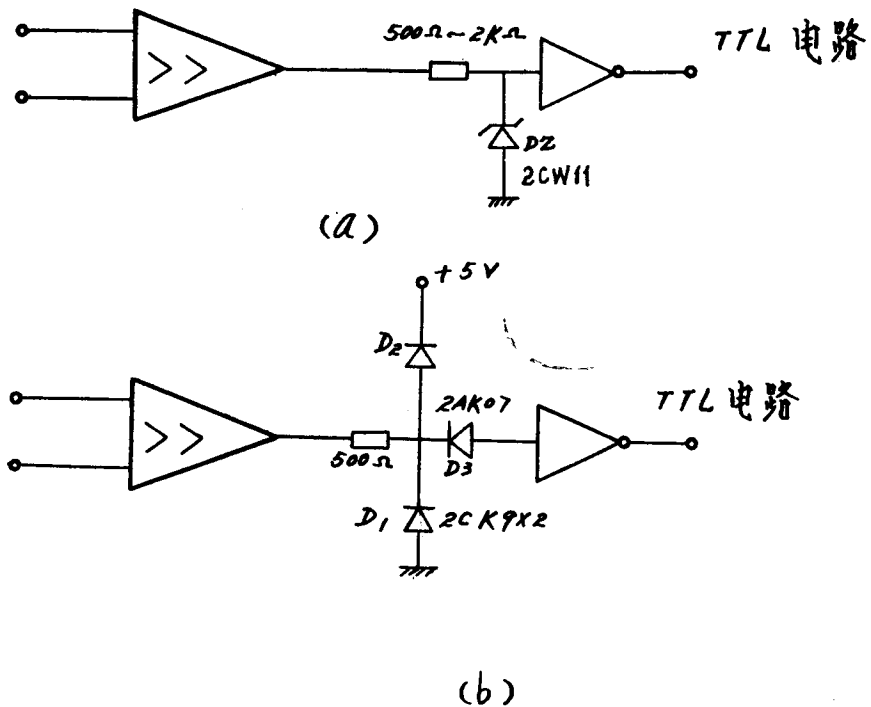
集成电路使用注意事项

使用注意事项



(b) - I: 交流放大; (b) - II: 直流放大。

图二十二



图二十三