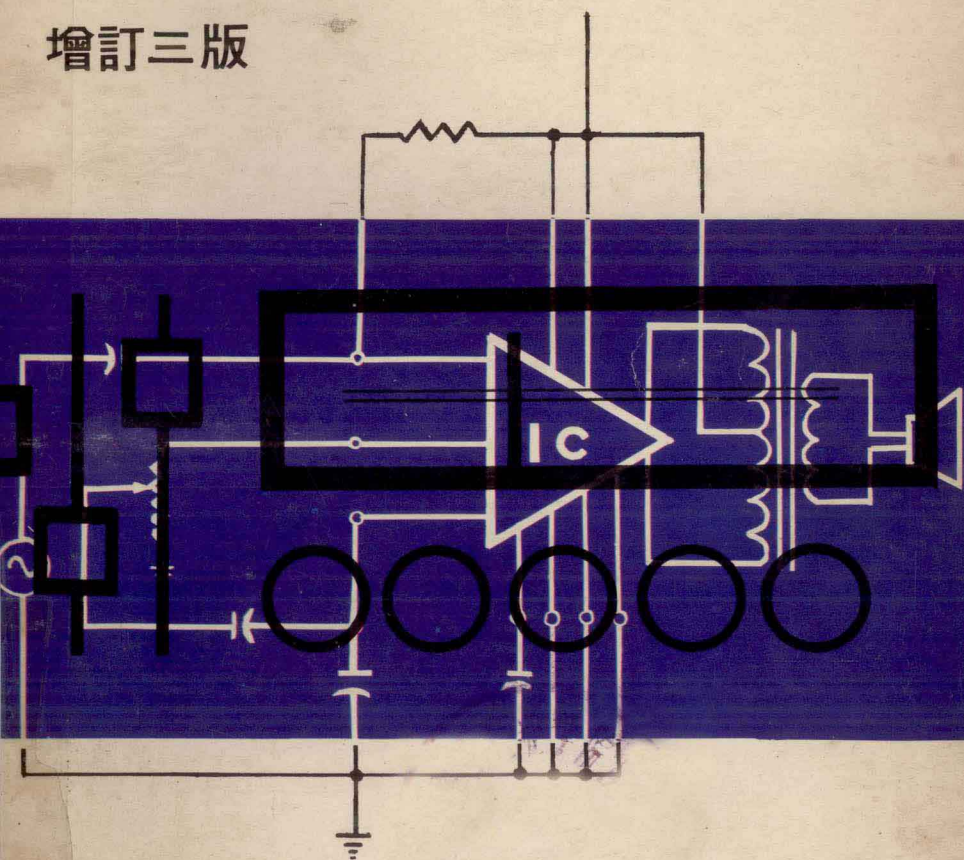


實用IC擴大器

徐兆達 編著

增訂三版



文 笙 書 局 總 經 銷

實用IC擴大器

徐兆達 編著

文 笙 書 局 總經銷

實用IC 擴大器

編著者：徐 兆 達
出版兼發行：文 笙 書 局

澳門大馬路 348 號二樓 F 座

印刷者：振興印刷公司
澳門龍崙街 152 號地下

定價港幣 十元正

序

由於積體電路（IC）的輕巧及高度的可靠性，早已由軍事用途擴展到了民用領域，如今商用電子產品方面亦已進入了積體化。在電路結構上積體電路可分為數位式及綫性兩種，本書從實用的觀點逐步介紹積體電路在音頻放大器的使用，此乃應用綫性積體電路。我們儘可能以極淺顯易懂的方式向讀者說明 IC 的構成概要、各種 IC 基本電路、特性及應用等等，使讀者在短期間內即能達到實用的目的。

本書一開始先讓大家了解 IC 的真面貌，IC 之構造雖遠較電晶體為複雜，不過，從應用的立場而言，前者確實要比後者方便得多。接着討論 IC 的基本電路——差動放大器及運算放大器，對基本電路的理解，為每一電路設計者所面臨的重要問題。然後我們舉出了許多可立即製配使用的實例，這也是本書的重點，這些實用電路我們都曾做過了實驗，零件及材料可在本省各大電子材料行購得，讀者不妨選擇幾個電路自己試裝一下，以達學以致用的目的。所以這一本書有其特定的實用價值。

徐兆達 謹識

實用IC 擴大器

目 錄

第一章 積體電路簡介

1-1	積體電路之特性	1
1-2	半導體技術之回顧	4
1-3	積體電路之構造	11
1-4	積體電路之製造	18

第二章 構成線性積體電路之基本電路：

差動放大器及運算放大器

2-1	基本差動放大器	25
2-2	差動放大電路	31
2-3	共態拒斥 (Common-mode Rejection)	42
2-4	實用之差動放大器單元 — IC 電路	44
2-5	運算放大器	53
2-6	基本運算放大器	54
2-7	固定增益電路	54
2-8	運算放大器的頻寬及轉動率	58
2-9	運算放大器的頻率補償	58
2-10	基本運算放大器應用於音頻電路之結構	60
2-11	使用積體運算放大器之音頻電路	67

第三章 等化器及音質控制電路原理與實作

3-1	RIAA 與 NAB 等化器	71
3-2	音量及響度控制	72

3-3	音質控制.....	77
3-4	CA 3052 前置放大器及音質控制	89
3-5	μ A 739 前置放大器及音質控制電路.....	101
3-6	μ A 739+ 電晶體前置放大器及音質控制電路.....	110
3-7	μ A 739 RIAA/NAB 前置放大器.....	112
3-8	MC 1303 前置放大器及音質控制電路.....	114
3-9	LM1303 幾種常用的前置放大器.....	118
3-10	μ A 709 RIAA 前置放大器.....	120
3-11	μ A 748 前置放大器及音質控制電路.....	121
3-12	μ A 741 音質控制電路.....	125
3-13	TH9014P RIAA 前置放大器.....	126
3-14	TH 9001 AP RIAA/NAB 前置放大器.....	126
3-15	RC 4739 前置放大及音質控制電路.....	130
3-16	IC LM 381 (LM 382) 前置放大器	132
3-17	μ A 741 立體聲卡式收音機及動圈唱頭前置放大器	133

第四章 功率放大電路原理與實作

4-1	功率積體電路的應用.....	137
4-2	功率積體電路的種類.....	138
4-3	TAA 300 1W 功率放大器.....	142
4-4	HA -1306 3.5 W 功率放大器.....	145
4-5	SN 76005 5W 功率放大器.....	147
4-6	STK -011 5W 功率放大器.....	156
4-7	SN76023 立體聲放大器.....	156
4-8	STK -015 10W OTL 放大器	159
4-9	TH -9013P 20W 功率放大器.....	162
4-10	TH -9015P 20W 功率放大器一內附輸出短路保護	165

4-11	SI-1020A (25W) } SI-1050A (50W) }	功率放大器.....	166
4-12	CA3046	作推動級之功率放大電路.....	168
4-13	使用 IC	作推動級之幾種功率放大電路.....	171
4-14	100W低失真大功率運算放大器.....		187
4-15	STK-013 (STK-014)	立體聲功率放大器.....	189

第五章 四聲道電路原理與實作

5-1	四聲道的使用.....	196
5-2	四聲道立體聲之種類.....	198
5-3	各廠商採用的電路方式.....	208
5-4	TH9014P 四聲道解碼器.....	223
5-5	四聲道多用解碼器.....	226
5-6	MC1312P SQ 四聲道解碼器	228

第六章 電源供給電路原理與實作

6-1	齊納二極體穩壓器.....	232
6-2	兩級齊納二極體穩壓器.....	234
6-3	簡易電晶體穩壓器.....	234
6-4	回授穩壓電源供給器.....	235
6-5	積體電路穩壓器.....	236
6-6	0-35V 連續可變雙電源穩壓供給器.....	256

1

積體電路簡介

電晶體的問世，的確給電子界帶來了極大的衝擊與改革，電子工業界經歷了整整十至十五年的時間，方才確定固態電子學的地位。在實質上電晶體的出現為一革命性的衝擊，但演變上是緩慢的，因由真空管演變至電晶體，其中理論的變遷極大。而矽單石積體電路（Silicon Monolithic Integrated Circuit）的晶體技術仍是固態電子技術的進一步發展，IC所用的材料、處理程序及製造設備只不過是將平面成長形電晶體的技術擴展而已，因此僅在七年的時間內，IC已茁壯成熟，且已獲得了強有力的立足點。

1-1 積體電路之特性

積體電路由於其體積小，可靠性高等等的優點，因此在軍事及電子計算機等方面的應用不斷的増加。近年來，在工業儀器及娛樂用品方面更是大量的被採用，據估計有百分之七十以上的電子電路已可加以積體化了。本書所介紹的積體電路音頻放大器即為一很普遍而經濟的IC應用實例。

2 實用 IC 擴大器

設計者可利用 IC 製成較分立式零件裝配的更為輕巧及可靠的完整電路，而其性能却毫不遜色，甚或更優越。同時，就經濟觀點來考慮，也非採用 IC 不可，否則如何能面對日益增加的競爭？因此在使用 IC 之前，我們需對它有一整體性的認識，俾使日後能得心應手地發揮其特長。首先我們要介紹一些有關 IC 的特性。

積體電路的尺寸

在一矽單石積體電路內，包括了許多主動（Active）與被動（Passive）電路元件，這些元件均構成在尺寸大約為 0.05 至 0.1 平方英寸的微小基片上。由於 IC 基片如此微小，所以經封裝後的產品，其尺寸亦相當地輕巧，早期的 IC，標準尺寸約為 1/4 英寸長，1/8 英寸寬。採用 IC 後的電子裝備已從往日的龐然大物變為小巧玲瓏，但却五臟俱全。IC 的基片愈小，其每一基片之處理成本愈低，而且產品成功率也愈高。

目前 IC 的標準封裝可分為：類似電晶體的 TO-5 封裝（TO-5 PACKAGE），扁平封裝（FLAT PACKAGE）及雙列直插式封裝（DUAL IN LINE PACKAGE），如圖 1-1 所示。TO-5 封裝型的外殼如同一普通金屬殼電晶體的大小；扁平型的尺寸為長 0.26 英寸，寬 0.15 英寸，厚 0.05 英寸（不計引線在內）；雙列直插式型的引線間隔為 0.1 英寸，其外型尺寸為長 0.8 英寸，寬 0.25 英寸，厚 0.2 英寸，此形式的封裝因其成本低，所以頗受工業界所樂用。

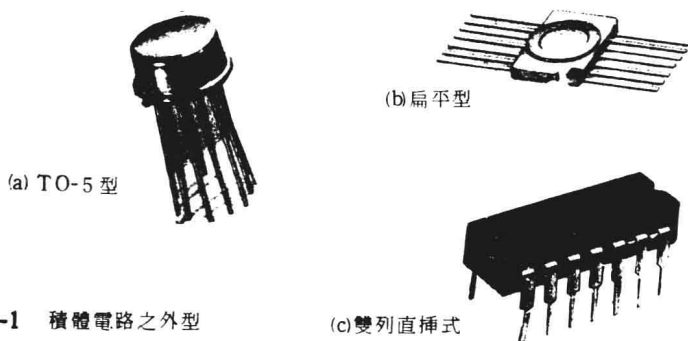


圖 1-1 積體電路之外型

(c) 雙列直插式

由於積體電路基片的小型化，就可顯出它的優點，同時零件間的距離靠得很近，會大大地減少各處磁場干擾的可能性。IC 能在較低的訊號電平動作，因此而消耗的功率亦減低了。

積體電路在設計上的特點

積體電路在設計的當中，就應該詳細考慮它在製造過程中所遭遇的困難，以及如何降低其成本與提高性能，此乃我們必須在價錢與性能之間採取一合理的折衷辦法。

一般在分立式元件的設備中，電晶體與二極體等主動元件所需的成本較高，電阻、電容、電感等被動元件所佔的成本比率低，所以在設計這種分立式元件的電路時，都儘量的減少主動元件的數目以降低成本。但是積體電路的設計與此恰好相反，IC 的成本係與矽基片的面積成正比，而製作電晶體與二極體等的主動元件所佔的矽基片面積較少，但在 IC 內的擴散電阻，接合電容與氧化電容等元件所佔的面積就比較大了，而且數值愈高的元件，所佔的矽基片面積愈大。因此，我們必須了解，在設計積體電路時應儘量採用主動元件才能降低成本。一般在設計積體電路時大都採用直接交連法以省掉許多電容，電阻，同時也儘量採用低值，有時選用電晶體來代替可變電阻。此外，各零件間的隔離，也佔用相當面積，因此在元件的分佈上亦須仔細考慮。

除了以上各點之外，在縮小 IC 的面積上，還有一個極為重要的因素，也就是產品成功率（YIELD）的問題，IC 的基片愈小，則獲得完好基片的成功率也愈高，由圖 1-2 可看出，基片面積愈小，成功率愈高，成本便愈低。由減少基片面積的這一點來看，生產 IC 的製造設備須高度精密才能達到這個要求。

電路積體化後，得到了電路特性的改善，例如元件間對溫度的變化所起的變動，將因為彼此之間的緊密性而變化一致，也就是有相等的溫度特性，因此提高了它整個的穩定度；另外，積體電路亦改善了電晶體電路的開關時間（Switching Time），因為積體電路改善了分立式元件分佈

4 實用 IC 擴大器

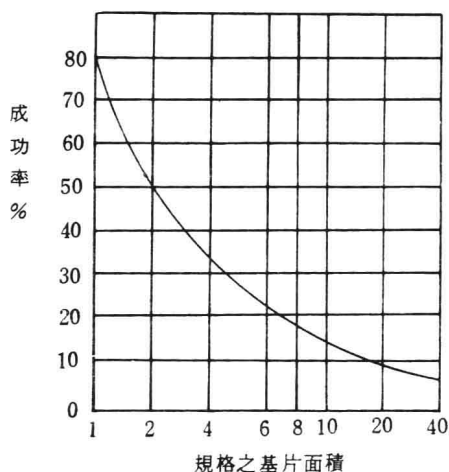


圖 1-2 成功率與晶片面積之關係

電容量及在導綫內之傳播遲延。

1-2 半導體技術之回顧

對半導體技術及應用的認識作基礎，是了解積體電路的捷徑，所以我們必須先將此基本概念略加敘述。

半導體物質

導體中之電子流為自由電子之運動，一個良導體其外層電子與原子核的結構甚為鬆懈，在常溫之下，其外層的電子已非常活躍，可自由的活動，稱為自由電子，當外加電壓時，即形成電流；絕緣體則恰好相反，它外層的電子與原子核的結合甚密，即使有外加電壓，亦無電流產生。而介於導體與絕緣體之間的物質，稱為半導體，其導電係數在導體與絕緣體之間。半導體中的電流是靠自由電子與電洞互相補位的方式所形成，假若一原子失去一外層電子，此時其相鄰的原子若有一結合不緊密的電子，則該自由

電子可以跳到原先外層電子失去後留下的空位內，它本身又留下了新的空位，由第三個原子中的自由電子填補，如此便形成了電流的流動，此空位稱為電洞。電洞可視為帶正電荷。

半導體的原料，若有多餘的自由電子者稱為N型，若有電洞的，稱之為P型。矽材料的原子構造為最外層有四個電子（價電子），如果將磷等擁有五個價電子的少量摻雜物元素加入矽裏，則每一摻雜物原子將多出一自由電子，稱為N型矽；相反地，若摻入硼等三個價電子的摻雜物元素，則每一硼原子都缺少一電子而形成一電洞，稱為P型矽。圖1-3即為P型及N型材料的結構圖。

P-N 接合二極體

將一塊P型物質與N型物質接合在一起後就形成了二極體，在接合面附近的自由電子與電洞產生中和，剩下了正離子與負離子，造成障壁電勢如圖1-4所示，矽材料的PN接合之障壁電勢為0.6V。此障壁電勢就阻止了以後的中和現象，只有當外加順向偏壓如圖1-5所示時，由於受了強大的外加電場之吸引力，障壁電位被克服了，在N型物質內之自由電子將跨越P-N接合面而被吸收至P型物質內，與電洞產生中和現象，造成大量的電流。若外加電壓之極性剛好相反，如圖1-6所示，則P型物質內之電洞被吸引遠離接合區，N型物質內之自由電子則被吸至正極，因此擴大了障壁的區域，便沒有電流流通了，這就說明了二極體為單向導電的元件，可作為整流及檢波之用。

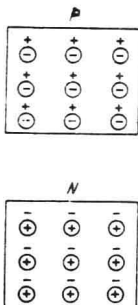


圖 1-3 (a) P型材料, (b) N型材料

圖 1-4 P-N 接合二極體之障壁電壓

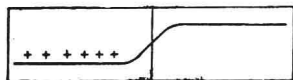


圖 1-5 接順向偏壓

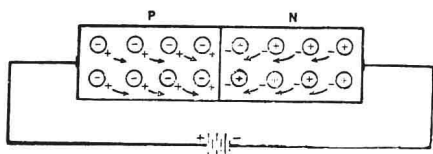
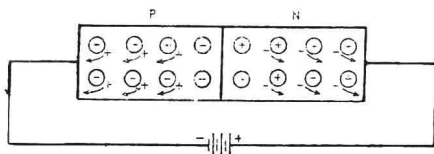


圖 1-6 接逆向偏壓



接合電晶體

接合型電晶體是在同一半導體內所形成之兩個背靠背 P N 接合所組成。圖 1-7 為一 NPN 電晶體工作時之外加電壓接法，此種接法為共射極電路之連接法。射極與基極間的接合面稱為射極接合，基極與集極間的接合面稱為集極接合，射極接合須加順向偏壓，而集極接合須加逆向偏壓。除了共射極電路之連接法外，尚有共基極與共集極連接法。

PNP 接合電晶體之工作除了須將所有電壓的極性反轉之外，其餘的情況均與 NPN 接合電晶體相同。

矽基片

IC 中製造半導體元件皆在矽基片上製造 PN 接合為基礎。矽為一種淺灰色之金屬元素，在自然界中以二氧化矽及各種矽化合物姿態存在。

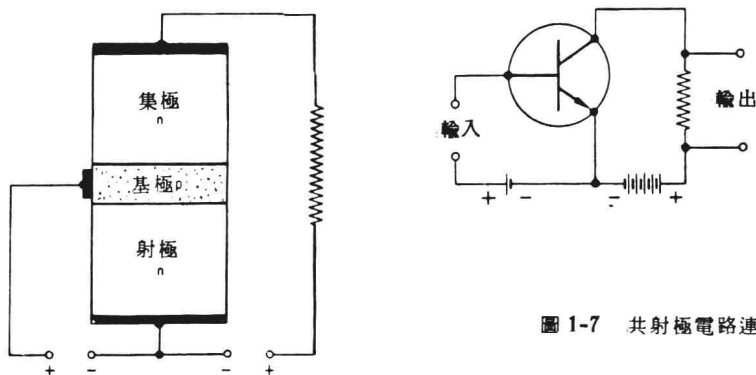


圖 1-7 共射極電路連接法

製造 IC 的矽要求有極高的純度，其結晶必須為連續有規則的結構，或呈單晶形式。提煉用於 IC 中之矽元素之第一步驟乃將矽與焦炭在電爐內加熱以除去二氧化矽，經處理後所得之矽其純度約達 98 % ；然後將其變換為如四氯化矽之化合物，再經過蒸餾使其純度更加提高，最後以氫還原為矽。此法所得之矽為一多結晶之形式，必須再藉晶體提拉法（Crystal Pulling）使其轉換為單晶形式，即成為矽基之材料。

晶膜成長 (Epitaxial Growth)

製造固態積層結構時，通常必須在一矽圓片的表面形成一具有某種導電特性的單結晶薄層，其製造的程序稱為晶膜成長。此矽圓片即為矽基片，基片在反應管中加熱至 1200°C ，借助如四氯化矽等具有揮發性矽化合物與氫氣在管中之化學反應，矽即沈積結附於此基片上形成一晶膜層（Epitaxial Layer）。P 型或 N 型及導電率之決定全視摻入氫氣與四氯化矽混合蒸氣內之摻雜物之種類及量而加以控制。由於此晶膜層之表面在極為接近基片表層處形成，因此無需再做表面處理。但是，由於以下的幾個原因此法在一般生產時並不採用：

1. 晶膜成長太昂貴。
2. 若遇到兩層以上的接合面時，則與某層面接觸不容易。

8 實用 IC 擴大器

3. 限制特定的成長區時有困難。

然而，在積體電路之中，N 型材料成長於 P 型基片上的 PN 晶膜成長接合面常被用作隔離作用。

固態擴散 (Solid-State Diffusion)

將 P 型或 N 型雜質滲入固定矽圓片之方法稱為固態擴散，其方法即在一受控制之雜質原子濃度下，矽片被加熱至 $800 \sim 1250^{\circ}\text{C}$ ，此雜質原子以每小時 0.1 密爾之緩慢速度滲入矽片中。利用此法為有效地控制極薄矽層之導電性，故為製造電晶體與積體電路之重要步驟。固態擴散工程可分為兩個階段，首先將矽片置於雜質蒸氣內加熱，使雜質密集附着 (Deposition) 於矽片表面，然後，矽片被加熱至更高之溫度，以使矽片表面之摻雜物擴散至矽片內，稱為擴散。

若將 P 型摻雜物擴散至 N 型矽圓片之表面，使 P 型原子密度超過圓片內之 N 型原子密度，該表面即轉變為 P 型，而在離表面不遠之深處形成一 PN 接合，此接合區之兩種原子密度則相同。繼續在此表面以較第一次更濃密之 N 型摻雜物進行第二次擴散，結果可得一 NPN 結構。常用之擴散摻雜物有三價元素硼及五價元素磷。

接下去我們將電晶體的製造做一深入的介紹，以作為瞭解積體電路製造的基礎。

氧化膜模層 (Oxide Masking)

將矽薄片置於氧氣流中加熱，則此矽片表面將形成一氧化矽薄層，然後將選擇須要區之氧化矽層以腐蝕法淨除，摻雜物擴散僅能經由該除去氧化矽層之區域滲入薄片內部，此選擇擴散法為所有單片矽積體電路之基礎。亦即容許在同一矽片上同時形成多種不同元件之技術。矽片之氧化通常所採用之法為在氧氣蒸流中將矽片加熱至 1000°C ，氧化膜之厚度為 0.04 密爾約經四小時而成。

氧化膜移除 (Oxide Removal)

氧化膜之選擇移除可借助光阻劑 (Photoresist) 為原料之光阻蝕刻法 (Photolithographic Process) 行使之。我們用圖 1-8 來說明之。矽片經氧化後(a)，塗上一層光阻劑薄膜(b)，此光阻劑為一有機物質，一經曝於紫外線中即行聚合 (Polymerize)，聚合後之薄膜具有耐酸及不溶於溶媒之特性。將預先準備好的膠片置於矽片上，然後投以紫外線(c)，膠片不透光部份底下之光阻劑因未曾曝光，故無聚合，可由溶媒滌除，曝光部份聚合後則被保留，然後經烘烤硬化，再浸於氫氟酸溶液中，所有在未聚合光阻劑底下之氧化矽層則被溶液腐蝕殆盡(d)，除去光阻劑(e)，然後用蒸餾水洗(f)，完成上述處理後之矽片，可經由所開闢之開孔處進行擴散。此光阻蝕刻技術每次擬進行選擇移去氧化矽層時，就得重複一次。

平面處理 (Planar Process)

以上所述之氧化與蝕刻再加上擴散之組合為形成平面處理之基礎，此平面處理已被確立為固態技術之基本步驟。欲加處理之矽薄片直徑約為一

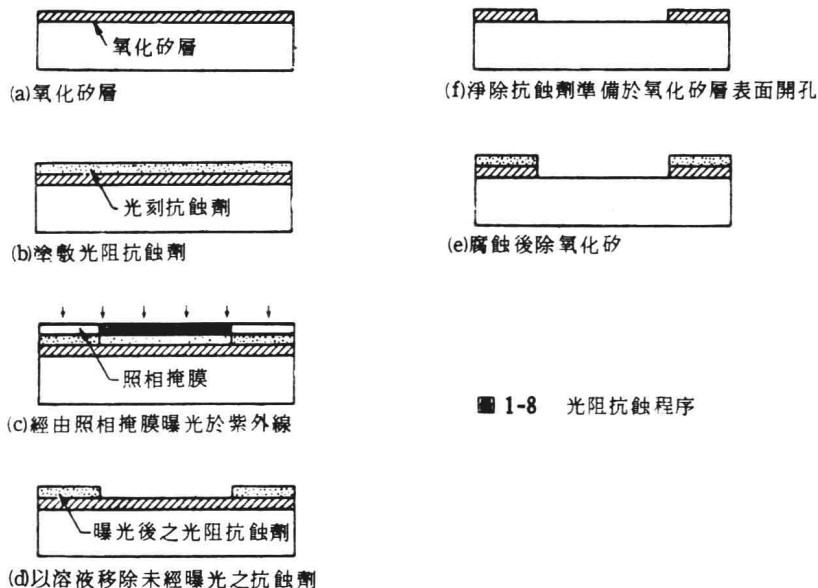
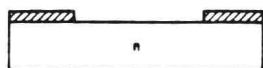


圖 1-8 光阻抗蝕程序

10 實用 IC 擴大器

吋半，厚約為十密爾。每一薄片通常含有為數不少的獨立元件圖案，一俟薄片處理完畢後，就被切割為單一之圓片。

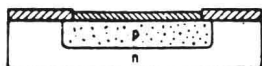
平面處理之過程如圖 1-9 所示，依次簡介如下。首先將 N 型矽片之表面加以氧化，再以光阻劑在氧化矽層表面上經腐蝕後得到所需之基極擴散用開孔(a)，硼被用以基極擴散之 P 型摻雜物，液體溴化硼汽化後，與氮混合被引入加熱至 850°C 之矽片上，硼即沈積在矽片表層中，繼續在逆氣流中加熱至 1150°C ，約經 1 小時後，摻雜物硼經由腐蝕出之開孔擴散成所需之深度形成 PN 接合。於擴散進行時較後期間內，將水蒸汽混入氮流中，得以在已被擴散之區域形成另一新的氧化矽層(b)，上述硼擴散因係



(a)以第一光刻過程於氧化矽開基極窗口



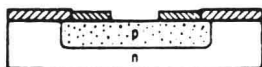
(e)以第三光刻過程於氧化矽上開基極與射極接點窗口



(b)P 型基極擴散新氧化矽形成



(f)以第四光刻過程蒸着鋁接點



(c)以第二光刻過程開射極窗口



(d)N 型射極擴散新氧化矽形成

圖 1-9 擴散平面處理電晶體程序