

一九七四年四月廿二日

微电子学译文选编

第（一）期

内部刊物 注意保存

国营华南器材厂情报资料室

一九七四年三月

毛 主 席 语 录

中国人民有志气，有能力，一定要在不远的将来，赶上和超过世界先进水平。

学习外国必须同独创精神结合起来，引进新技术 必须同自己钻研结合起来。

我们不能走世界各国技术发展的老路，跟在别人后面一步一步地爬行。

自力更生，艰苦奋斗，破除迷信，解放思想。

薄膜、混合及印刷电路技术

绪 言

任何由做在或附加在绝缘子或半导体上的导电膜构成的无源元件（电阻或电容）均称为膜元件。在电阻器内，膜的材料及尺寸是其基本的因素；在电容器内，薄膜单元电极之间通过所结合的电介质的相互关系为其关键设计因素。其材料、物理结构、性能以及与 IC 技术有关的应用，均于下面做详细叙述。

膜的厚度小于 $20,000 \text{ \AA}$ 者称为薄膜元件；厚度大于 $20,000 \text{ \AA}$ 者，则为厚膜元件。底片或衬底为陶瓷或玻璃时称为“无源”；膜做在复有一层氧化硅的单块硅衬底或基片上时，则称为“有源”。

印刷电路以及厚、薄膜元件，是 IC 设计的先驱，而由于集成电路的发展，又给予薄膜以更大的前途。此前途来自这样的事实：即，膜元件具有超出第七章讲到的迄今仍存在于扩散型元件中的那些物理及电特性。如前所述，它们具有更高的温度及电压稳定性，可在更广泛的参数范围内生产，并且没有寄生效应。

（注意图 4-8 中所示出的，扩散型电阻实际上是个晶体管）。

厚膜以及集成电路技术构成了伴随有大规模集成（LSI）的互连制的一部分。因此，我们将在本章结尾来讨论这一点，尽管在历史上它们是先于现代薄膜器件的。

甲、薄膜元件

概论

薄膜无源元件几乎全部是电阻器和电容器。只有很少的薄膜电感器已被成功地使用着。薄膜晶体管几乎全部为单极式或 FET 式；薄膜二极管则在少数微波波段中得到了采纳。薄膜电阻和电

容可能，绝大多数可以，达到微型化，它们极其适应 IC 的尺寸，甚至可以采用普通的制造方法，尤其适于应用光石刻法。

在其小型化方面，基本的设计因素为膜的特性，尤其是对使用材料的选择；老化效应；接触问题；诸如弯曲的角度以及温度稳定性等等的几何和机械因素。线条宽度以及最大物理公差考虑包罗以上所有诸因素。这些亦将在下面进行论述。

一、薄膜电阻值

在设计半导体元件时，我们经常用物理常数来表达导电材料的电阻值。这些常数取决于所用材料各边为一厘米的立方体特定阻值或电阻值（欧姆值）。

此常数 ρ （欧姆厘米），尤其通用于薄膜阻值的计算之中。其他与此类似的直接表达电阻的形式是在更广泛的科学应用中采用的欧姆表以及商用电子制造中使用的“密耳呎”，后者表示长一呎，直径为千分之一吋的导线的电阻值。通用材料及裸铜线的专用阻值列于附录 A 和 C 中。

用下式以密耳呎为单位计算 2000 呎长的 13 号铜线：

$$R = \rho \times \frac{l}{\alpha}$$

其中： $\rho = 10.4$ 欧/密耳呎（见附录 B）

$l = 2000$ 呎

$\alpha = 5000$ 圆密耳

此式可写成

$$R = \frac{\rho}{t} \times \frac{l}{w} \quad (8-1)$$

其中： $l =$ 长度

$t =$ 宽度

$w =$ 厚度

在薄膜中，一般用“薄膜电阻值” R_s 来表示一定厚度的膜的阻值，或者如同在方程 (8-1) 中定为其每平方的欧姆值，

$$R_s = \rho / t.$$

我们之所以称 R_s 为每平方阻值，是因为在 $l = w$ 的区域内（正方形），或任一形状的区域，薄膜电阻值只与此区域有关，与长宽尺寸无关。但是由于其边缘及接触处薄膜厚度变得很小的影响，此值是极其非线性的。图 8-1 示出典型镍铬钛合金膜中的此类变化。

例如开关晶体管的扩散区内的薄膜电阻值可为 $200 \Omega/\square$ ；其发射极薄膜电阻值可为 $2 \Omega/\square$ 。

在薄膜电阻器中，根据所使用的材料的型号不同，薄膜电阻值亦可以从 $50 \Omega/\square$ 至 $50,000 \Omega/\square$ 。

表 8-1 列出了包括军事标准 MIL-R-55188 所定金属膜型号的当前膜电阻的基本特性的测量值。

二、薄膜电阻器

分立薄膜电阻器是 IC 电阻单元的先驱。总的来说，它们由复在一个圆形体上面的螺旋线图形组成一电阻膜。这些型号的电阻范围为 $0.1 \Omega/\square$ 至 $5000 \Omega/\square$ ；功率为直至 $20 \text{ 瓦}/\text{吋}^2$ 。

图 8-2 列出了此型号单元的特性及其与厚膜单元的比较。附录 M 讨论了硅电阻的各个方面。

三、IC 薄膜电阻器

此类电阻一般采用真空蒸发、阴极溅射或蒸汽镀膜等几种方法制成。此工艺中的网络以及光石刻等步骤与 IC 组装工艺所采用的相同。换句话说，必须采用光刻或光石刻法用掩模先做好连接通路，与此同时，使用各种光学设备按线条宽度所需要的公差对此过程进行监控。

四、薄膜材料及工艺

在对简单的薄膜元件的予试制中，我们得知：可使用四类膜材料：

1. 镍铬铁合金
2. 氧化锡
3. 钽
4. 金属陶瓷。

使用这些材料时，可采用三种工艺：

1. 真空蒸发
2. 阴极溅射
3. 蒸汽镀膜。

根据对上述七项及其相互之间关系的了解，我们得出以下各点：

镍铬铁合金

此材料也许是最常用的合金，由高真空炉内的电子束轰击来蒸发镍与铬板制成。加热了的基片（ $200 \sim 300^{\circ}\text{C}$ ）以及气压控制时间周期决定了较宽的薄膜电阻范围。

氧化锡

此材料通常是与铜、金或镍中任一种一起镀在固态基片上。此项镀膜由于纯属化学方法，故达不到象蒸汽工艺中所达到的全部精确度与线条精度，尽管这些膜是极其坚固的。但是，氧化锡普遍地应用于要求附着力强、温度系数良好以及较高的功率能力的分立元件和商用单元之中。

钽

此材料在溅射技术中使用时具有许多要求的特性。如果其成膜溅射工艺需在 600°C 以上的温度下进行，便可具有为防止沉积工艺中发生温度变化以及严重缺陷的固化膜的耐熔特性。钽膜阻值为 50 至 $1000 \Omega/\square$ 。用做电容器，则具有能满足很小介电厚度

(150 Å 到 500 至 1000 Å) 的优点。

金属陶瓷

金属陶瓷或金属绝缘子膜是由陶瓷(或其它绝缘子)材料与金属在加热情况下由真空蒸发淀积成的结合体。其薄膜电阻范围可以很大, (10^3 — $100,000 \Omega/\square$)。这些最成功的金属绝缘子系使用铱和硅的氧化物。在 400°C 下进行缓冷, 可得到较小的正温度系数的高阻单元。这些膜具有高稳定性, 并易于在制造过程中进行微调, 以达到专用阻值。

真空蒸发

此电阻金属膜的淀积系统以真空为基础, 要求可降到 10^{-4} 至 10^{-5} 托的蒸发室。在此室中, 由给入线路抽运, 由电气输入控制蒸发灯丝以及衬底温度。机械上最简易的设备为扣在装置台上的钟罩, 其内装好欲镀膜片。图 8-3 示出了此简单排列。

电流通过高温蒸发灯丝; 此灯丝熔化并蒸发其附近的发射金属。由于蒸发压力大于蒸发室内的压力, 故此时变为气态的金属则向基片移动。(保持低温), 并冲击、凝固和附着于其上。此工艺过程有时间及容量控制, 并进而由以一定角度装在蒸汽通路上的手调快门来控制。

更精密者, 则在串联式淀积系统中采用纵向排列的几个蒸发室, 每个又有其各自的抽运系统。这里, 在室内装卸工件时, 基片装置架位于一个能移向进行蒸发的中间室移动的承载器上。还有一些系统可以在工艺进行过程中直接在基片装置架上更换掩模, 这样可以提高工艺效率。见图 8-4。

阴极溅射

此膜淀积真空系统用于淀积高熔点金属, 特别是由加热蒸发工艺难于蒸发的钽。淀积中使原子游离出来的外加动力是通过对欲镀膜的基片(作为阳极)加上一个比淀积材料(作为阴极)高

的电位来供给的，此工艺在真空压力下 (10^{-1} 至 10^{-2} 托)，并于惰性气体（一般为氩气）的气氛中对沉积金属加热，金属原子由于电离气体的轰击而电离，在此过程中移向阳极，并形成一膜。

此种对阴极金属材料进行电离的结构称为“溅射”。注意，电离的氩原子轰击阴极表面，使其表面上的原子射出，这些原子有的扩散掉，有的渗入电离氩云中一起移向基片，在其上沉积成金属膜。图 8-5 示出用于阴极溅射的部件的简化轮廓。参阅图 6-10。

如上所述，但溅射技术用于制造电阻和电容器之中是有很多优越性的。其与蒸发工艺的区别如下：

1. 基本上对真空压力的变化不敏感。
2. 沉积膜能保持其纯洁度。
3. 存在予备沉积金属，故对沉积膜的区域不限制。
4. 工作中对加热的控制以及阴极热量的耗散变成了重要因素。
5. 对钽与电离气体的反应必须进行定期监控，以防寄生材料（通常为氧）混入；而形成不需要的成分（氧化物）。

蒸汽或气体镀膜

采用此方法来沉积膜需要对挥发性化合物组成的金属（通常为卤化物）进行气体分离或还原，以使残余金属在加热的基片上成膜。

此系统在大气压下，从加热的液态卤化物上方通过一净化氩气流，以产生金属卤化物蒸汽。当此蒸汽流经镀膜室内的加热基片上方时，被分离，并形成一金属膜。由气体循环及最后冷凝来回收无用的蒸汽并控制成膜的厚度。这里，对特定膜厚度的整个工艺进行严密控制的要求同样是苛刻的。几个易变因素为：① 卤化物和基片的温度；② 气流的流量及持续时间；③ 气体的纯度及

氯化物的成份。

五、薄膜电容器

由淀积膜制成的 IC 电容主要由介质的性质来决定，其电极（绝大多数为铝）是介质各侧的金属膜淀积区（MOS 电容除外，其底部电极为硅片）。通常用的介质为一氧化硅、二氧化硅、氧化钽和氧化铝。这些膜的每种都是于真空蒸发过程中的一级内，在炉内使基底材料氧化来得到的。

表 8-2 列出了通用介质的厚度以及每平方厘米可以得到的电容。仍须注意其温度系数不是特别低的，这样限制了这些单元不能用于旁路或不严格的耦合电路之中。

六、制造工艺

图 8-6 示出非扩散型 IC 结构在一个总图上的介质、导电膜、金属化以及电容镀层排列的各图，其中所有薄膜、全淀积及 MOS 电容器均已画出。此图没画出用于获得最后图形的制造程序，因为它可以也可以不装在一个完整电路组件的有源元件的陈列中。此种无源及有源元件的陈列可为如图 8-7 (a) 和 (b) 所示出的小片型。

在薄膜的扩散工艺中，须将各制造步骤的图仔细画好，其网络的放在比例要精密、正确地定好。对氧化和淀积过程的机构亦须进行监控。材料的纯度必须正确，掩膜及晶片必须精确地定好位，并且真空系统必须准确地发生作用。图 8-8 示出 MOS 二氧化硅电容和镍铬钛电阻的典型步骤的顺序。

乙、混合组件

绪言

混合电路为集成和分立（无源）元件的一个组装陈列，通常指由晶体管和二极管组成的有源集成分支电路进行互连的薄膜电

阻及电容的整个电路。混合厚薄膜微型器件可以看做印刷电路与单块 IC 之间发展过程中的过渡步骤。由于完全的集成组装及其多种优越性,使得许多厂家可以把此技术应用到自己的 IC 设备上。

以下几项优点使得混合组件具有优越的、独特的全部集成电路:

1. 薄膜电阻电容可应用各种微调技术达到绝对精确。精密度为 0.5% 的微调电阻超过了普通扩散型电阻的 20% 的精度。

2. 膜电阻的工作参数达到了兆欧的水平,这远远超过扩散型电阻 50,000 欧左右的限度。

3. 膜元件具有的功率损耗小,耐压性高以及较大的温度稳定性等远远地超过 IC 组件而高达 4 至 10:1。

4. 膜元件的温度系数及可使用的范围亦超过了 IC 扩散型元件的能力。

5. 混合陶瓷电容的数值为 IC 单元的 100 倍,并具有 5% 的公差以及 50 至 100 伏的额定值。

6. 混合单元中亦存在有绝缘消失以及诸如元件电压灵敏度之类的制造过程中存在的问题。

7. 混合件的加工成本要比单块组件的低许多倍;其成本可为上百美元,而后者则需要上千美元。

与此相反,混合件要求实现有源和无源元件内部互连的超声焊使得一些空间及封装密度被浪费掉了。总的看来,混合件的整体稳定性较好,并且其稳定的非电压特性使得其在线性放大器中具有改进了的性能;与此相反,IC 组件却可以很好地用于数字电路之中。

制造

混合组件通常是做在陶瓷基片上的,基片上已淀积好用来焊

接半导体片子（二极管、晶体管、电容器等）的互连图形和焊接区。然后，既可将薄膜或厚膜电阻器焊到基片上（如果为片式的话），又可如同本章前面所讲的，采用掩模和石刻工艺将其直接淀积到基片上。片子装到金属陶瓷基片上以后，再采用引线焊接法或熔焊法进行片子与余下的互连焊接区之间的必要连接。与此同时将各引线焊于封壳顶上的连接点上。

在此系统组装工艺中具有制造上的较大的灵活性，可以装用几乎任何购入或自制的元件组合件。如果现已具有薄膜电阻和金属化的能力，只须另购有源半导体片子；如果没有，亦可再购和组装电阻和电容。完全的IC组装片子已多次被有利地与混合单元中的附属电路结合在一起使用。

图8-8 (a) 示出了用于绕中心装有IC扁平封壳的电话音频振荡器的典型混合组件。

图8-8 (b) 示出为装用TO-5封壳而设计的混合排列。

丙、印刷电路

印刷电路是在电路内不用连接导线完成元件间的导电通路的方法。其基本目的在于压缩和简化电子组件的整体结构，因而它也是薄膜、混合及集成电路的先驱。在某些情况下，其电路板或内部可以装入导体的物理结构被用做由元件组成的电路的装置框。元件在其上装好后，导体的PC（印刷电路）结构同时也是一个框架，整个排列已不止一次地被用来构成一个完整的电子组合件。

因而，印刷电路排除了象老式的收音机和电视机底板上那样的，需要对铜导线进行互连、手切、定位以及焊固等等的困难。

印刷电路代表着对设备的尺寸进行的工程设计、生产、改进以及更重要的压缩和减小等。同时使得电路和元件在简化、可靠性、

易于测试等方面达到一个飞跃。印刷电路的导电图形是用两种基

本方法和一些专门的不常用的系统装在绝缘座或基座结构上的。

这些结构的种类如下：

1. 腐蚀电路
2. 镀膜电路
3. 陶瓷基片专用结构电路。

一、腐蚀印刷电路

概 论

这些组件严格地说是箔腐蚀电路，因为它们采用顶部为铜箔层或片的树脂迭层或片子、浸渍纸或棉织迭层。导电电路及元件的互连是通过把箔上除刻好的图形或导电通路图案之外全部腐蚀掉来完成的。进行此过程的各步骤是：先在掩模类的遮光版上刻好互连图形；再用光致抗蚀剂浆料将其印在铜箔上；将印好的图形置于光线下曝光；再显影，此时曝光的导电图形由于已变得具有抗酸性，故铜箔上除此图形的部分外可完全被腐蚀掉。图8-9示出此系统的全貌。

0.001 至 0.003 吋之间厚度的铜箔，而不是昂贵得多的银箔，通常与各类纸、棉织或纤维玻璃中之一的迭层一起使用。用来粘合各层的树脂是热固性的——就是说，在未处理状态下时，它可以熔化的；但在加热过程中，其内部发生不可逆化学反应，并且在对塑料进行热处理时，其本身便不再熔化。这些树脂——塑料是从各种酚醛、环氧树脂、密胺、硅、聚脂以及特氟隆中选出的。各厂商选用最佳的强度的整体特性、介电常数、功率指数、吸湿性、温敏性、抗弧性以及成本等。

制造

制造PC电路板的過程中各步大致和IC制造过程相同。制好电路并造好迭层上的元件陈列后，按下列各步进行：

1. 电路板结构设计：刻出各孔，打好凹口，插入接头，加

装框架等等；均为另外为安装元件所需要的机械配置。

2. 印刷电路设计：是在用于印刷和腐蚀图形的印刷板上绘出互连图形的总图。图 8-10 (a) 示出了典型单板图形原图的复制品。

3. 由步进还原法进行光学复制：此方法中的多路图形底片或与其相似的接触印模示于图 8-10 (c)。此图为用于各主线路板上的非印刷导体图形的主图。

4. 机械钻眼、打凹口、冲孔：均使用从一光学复制板上复制下来的金属样板。此步做出为安装电子元件所需要的装小眼、铆钉或接线片的小孔。

5. 对迭层涂复：将用于装在电路板组中的迭层区在搅拌箱内涂上一层透明的光敏（或光致抗蚀剂）珐琅，然后予以干燥。

6. 曝光：将步进接触底片轻轻压到敏化铜迭层上，并在强光下（一般用碳弧光）进行曝光。光致抗蚀剂曝光时在化学上得到强化，以使其位于接触印刷板透光区域下的那部分在显影剂中不溶解。

7. 显影：将主板陈列浸到染料酒精显影液中，在此溶液中电路板上位于底片不透光区域下面的涂层被溶解掉。显影剂染料一般能透入互连图形的内部，并将其染上色。

8. 腐蚀工艺：包括用氧化铁喷雾来处理电路板，或将其浸入氧化铁溶液的搅拌箱中 2 至 10 分钟。然后将电路板洗净并漂清，再送入下一工序。

9. 焊料涂层：在接触法中，图形为开关或整流器之类的电路板的铜箔上必须镀一层银或镍。欲装用一批元件的电路板则必须进行焊料涂层。此步是将电路板的箔面漂浮于焊料液面，以便整个铜箔区都被涂上一层焊料；因为所有的安装元件的接头都必须焊于线条图形的某些区上，或者带引线的元件的引线必须穿

过电路板上的填有焊料的孔（或镀有焊料的孔）。对整个铜区涂焊料是很简单的，只须将焊料涂在选择区上即可。图8-11 (a) 示出了典型的焊料涂层单元。

二、印刷电路

此类电路的互连图形是通过直接将铜导体镀在迭层上实现的。将电路板切片、打凹口和钻孔后，按下述进行后几步：

1. 在迭层上喷涂一层百万分之几吋厚的银金属膜。此膜对迭层起制约作用，以便在其上的任何镀层都能附着住。
2. 在金属涂层上再涂一层光致抗蚀浆料的导电图形。
3. 将电路板置于电镀溶液中，在迭层上形成一导电图形。
4. 用另一种化学浸剂将浆料及银膜腐蚀掉，然后将电路板清洗干淨。

一种新式的在迭层上进行铜无电沉积法，尤其是在其上进行钻孔，已得到了广泛的应用。此方法的关键在于：其迭层树脂中，都含有化学惰性触媒。此材料在遇到铜离子时，能促使其沉积入纯铜之内，尤其沿钻孔的内壁更是如此，对此种表面进行镀层能得到非常好的附着力。

三、陶瓷基片电路

此方法尽管比镀铜迭层被采用的要早，但仍与混合结构相同，此结构的基片上可直接进行沉积和导体烧结。此单元被限制在总的讲要小于大多数印刷板的冻石片或块上（1吋至2吋的区域），将导电银粉印刷或丝网印刷在其上进行沉积。烧结后，涂复区变得可以导电，从而形成了要求的图形。采用电阻涂复或在选择银接点之间镀膜等方法，可以在电路图形上制造固定电阻器。

此陶瓷基片做为介质，其上可制出电容、电阻以及互连图形。因而，采用此类结构可以很容易地制出整个滤波器网络，图8-12 示出一典型的商用单元。

现代的单块硅基片、氧化锡电阻膜以及扩散型电容，已大量地取代了这些陶瓷基片单元。见本章前部参考的厚膜电阻。

四、几类专用型号的印刷电路

几年来发展出一些目的在于简化电路元件连接线的器件和系统。简要地讲，电子发展中的较突出的例子是：

1. 印模电路：由框架和在自动金属冲床上制成的铜箔印模构成。网络是由按要求的线路图素压制或造型的。模具和加工成本以及技术上的困难使得此系统未能得到成功地采用。

2. 压缩粉末电路：在绝缘子上撒上精确配好的金属粉末，将加热的、刻有突起的连接图形的模具压到金属粉上，热量使得粉末成为一个固态的导体，并良好地附着在绝缘子上。

3. 塑料压花电路：由压制有连接图形的压花塑料构成一个与电路板一样大的突起图形模具。将模具加热，压到铜箔上，在未处理的多层结构上形成顶部模片，从而模具的塑料压花图形被压入树脂及顶部迭层内，铜箔受热熔化，进入树脂内，形成一个铜箔复制图形。压制和处理后，采用机械磨蚀或沙磨法将铜箔的不需要的突起部分除掉。此系统的迭层镀铜与安放连接图形的操作是相同的，因而可省略光石刻工序。但是此系统不具有双面图形，并在安装穿孔导体时显得困难。

国家标准局已公布 100 多种在绝缘子上涂复金属层的方法。由于种类繁杂，用途不广，故不能一一列举。我们现仅选出五种大家较熟悉的系统分列如下：

1. 迭层喷熔金属。

2. 铝铜双层箔组件。在腐蚀工艺中未受腐蚀的铝箔上的掩模图形于将铝箔熔化到迭层上之后被剥掉。

3. 在加热的情况下，将模具毛坯图形压到未处理的涂树脂线路板上。

4. 传导镀层：是将电镀铜导线图形压在不锈钢片上（由光石刻法制得）。再将此结合体紧密地热压在涂树脂迭层上。最后，剥掉不锈钢片，印刷电路制成。

5. 可塑印刷电路：其铜箔导体由装在专用底板轮廓上的扁平、可塑线条或可弯曲之类的形状的乙烯基塑料模型压制而成。

译者注：文中各图、表请见原书，现把各图表名称内容译列如下：

图 8-1 镍铬铁合金膜的电阻变化（原书第 125 页）

纵座标：薄膜电阻 ($\Omega/\square$)

横座标：膜厚度 (埃)

表 8-1 膜型电阻器测量值（原书第 125 页）

纵项：特点：电阻率，阻值范围，公差，电阻温度系数，噪声电平（瓦/平方吋），工作温度，衰减，寄生，跟踪，电压系数。

横项：MIL-R-55188 标准，薄膜蒸发 NiCr ，薄膜金属陶瓷，扩散硅，淀积碳，金属膜。

图 8-2 膜电阻特性（原书 126 页）

纵项：电特性：公差，稳定性（长期），温度系数，跟踪，电阻率，电阻，噪声，电压系数，功率处理能力，总设计公差。物理特性：膜厚度，工艺，材料，设备，设备成本，完工基片的处理，最小线条及间隙宽度。

横项：薄膜、厚膜。

图 8-3 钟罩蒸发室（原书 128 页）

左图：(a) 总图

右图：(b) 设备

表 8-2 薄膜电容镀膜的典型厚度

纵项：材料：一氧化硅，二氧化硅，氧化铝，氧化钽。

横项：工艺，介电质，最小厚度（埃），电容区（ $\mu\text{f}/\text{平方吋}$ ），
温度系数（ $\text{PPM}/^\circ\text{C}$ ）。

图 8-6 薄膜电容结构（原书 132 页）

(a) 图：电容

(b) 图：装在单块 IC 上

图 8-7 装在 IC 片上的元件（原书 133 页）

图 8-8 混合组件的种类（原书 134 页）

(a)：示意图及组合件

(b)：插接板

图 8-9 基本腐蚀箔电路结构（原书 137 页）

(A) 镀铜迭层

(B) 印刷电阻

(C) 腐蚀完成

(D) 完工电路

图例：白色：迭层塑料

黑色：印刷电阻

斜线：铜箔。

图 8-10 典型印刷电路板的导电图形（原书 139 页）

(a) 刻出总图

(b) 插接板

(c) 多板图形

图 8-11 焊料涂层板组合件（原书 140 页）

(a) 插接板

(b) 开关接触点和互连点

图 8-12 金属陶瓷基片滤波器组合件（原书 141 页）

苏文林译

译自英文版《集成电路手册》哈里·E·托马斯著 第八章(123-143页) 图见原文