

半导体集成电路

原理与工艺

(下 册)

上海元件

复旦大学物理

一九七〇年

教育必須为无产階級政治服务，必須同生产劳动相結合。
我們能夠学会我們原来不懂的东西。我們不但善于破坏一个旧世界，我們还将善于建設一个新世界。

毛泽东

第 9 章

邏輯集成电路原理

无产阶级必須在上层
建筑其中包括各个文化领域；
对资产阶级实行全面的专政。

坚持政治挂帅，加强党的
领导，大搞群众运动，实
行两参一改三结合，不断开
展技术革命。

我们的文学艺术都是为
人民大众的，首先是为工农
兵的，为工农兵而创作，为
工农兵所利用的。

中国人民有志气，有能
力，一定要在不远的将来，
赶上和超过世界先进水平。

毛泽东

半导体集成电路原理与工艺 编 者 的 话

大力发展电子工业！这是以毛主席为首、林副主席为副的党中央发出的伟大战斗号召，是发展祖国现代化国防、促进我国工农业全面跃进的重要措施。

在波澜壮阔的无产阶级文化大革命中，战斗在电子工业战线上的广大工人、解放军、革命技术人员和革命干部高举战无不胜的毛泽东思想伟大红旗，狠批了大叛徒、大内奸、大工贼刘少奇竭力推行的“爬行主义”、“买办洋奴哲学”、“专家治厂”、“技术掛帅”等反革命修正主义路线，积极响应毛主席“抓革命，促生产，促工作，促战备”的伟大号召，发扬艰苦奋斗、自力更生的精神，大搞群众运动；新产品成批投产，新工艺不断涌现，整个电子工业呈现出一片欣欣向荣的大好革命景象。最近我国第一颗人造地球卫星发射成功，这更是充分地表明我国的电子工业技术已达到了世界最先进的水平。

毛主席教导我们：“要把一个落后的农业的中国改变成为一个先进的工业化的中国，我们面前的工作是很艰苦的，我们的经验是很不够的。”因此我们必须“认真总结经验”，“必须善于学习”。为了总结和推广有关半导体器件制造的先进经验，进一步普及和发展电子技术，以适应我国电子工业飞速发展的形势，我们在工人阶级领导上层建筑，深入开展斗、批、改的大好形势下，以工人、革命技术人员、革命师生三结合的方式编写了这本“半导体集成电路原理和工艺”。在编写过程中，得到了上海无线电七厂、十四厂、十七厂和上海助工服装厂等广大工人、革命技术人员和革命干部的大力支持和热情帮助。

在编写过程中，我们首先学习了毛主席有关著作，并和工人师傅们一起批判了旧的科技书籍。那些资产阶级权威写的书，严重地脱离无产阶级政治，脱离生产实践，脱离工农兵，书中渗透着资产阶级的唯心主义、形而上学

和繁琐哲学，至于“买办洋奴哲学”和“爬行主义”更是充满在字里行间。这样的书如果不彻底改造怎能作为无产阶级所用？！通过学习和批判，我们更进一步地明确了为无产阶级编写书必须高举毛泽东思想伟大红旗，突出无产阶级政治，运用辩证唯物主义的观点来分析问题，要反映国内外科学技术发展的最新水平，对旧的和外国的科学技术成就应根据毛主席“古为今用，洋为中用”、“推陈出新”的方针，批判地继承，在内容安排和文字叙述方面则应由浅入深，通俗易懂。

由于我们活学活用毛主席著作很不够，大部份编写人员参加生产劳动的时间也不长，实践经验较少，调查研究工作做得比较粗糙，同时对新书编写缺少经验，编写时间也比较急促，因此书中存在着很多缺点、错误和不完善的地方。毛主席教导我们：“我们的责任，是向人民负责。每句话，每个行动，每项政策，都要适合人民的利益，如果有了错误，定要改正，这就叫向人民负责。”我们诚恳地、热切地希望广大革命读者，特别是从事半导体器件制造的工人、解放军、革命干部和革命技术人员，对本书从大纲内容到结构、文句等各方面及时地提出宝贵意见，帮助我们做好“去粗取精”的工作，使本书真正做到具有革命性、实践性、先进性、针对性，以达到更好地为工农兵服务，为我国电子工业服务的目的。

目 录

(上册)

第 1 章	半导体的电阻率、寿命和位错
第 2 章	p-n 结二极管
第 3 章	晶体管原理和特性
第 4 章	氧化扩散工艺
第 5 章	光刻工艺
第 6 章	外延工艺
第 7 章	电极引线工艺
第 8 章	晶体管的开关特性

(下册)

第 9 章	逻辑集成电路原理
第 10 章	逻辑集成电路的设计
第 11 章	逻辑集成电路测试
第 12 章	晶体管的高频特性
第 13 章	线性集成电路原理
第 14 章	线性集成电路的设计
第 15 章	线性集成电路的测试
第 16 章	金属—氧化物—半导体集成电路
第 17 章	封装方法及失效率分析
第 18 章	制版工艺
第 19 章	硅片的切割、研磨和抛光
第 20 章	去离子水制备工艺

§ 9.1	为什么要研究逻辑集成电路	9.1 — 9.2
§ 9.2	最基本的逻辑集成电路	9.3 — 9.7
§ 9.3	DTL逻辑集成电路	9.7 — 9.10
§ 9.4	逻辑集成电路的主要参数及其相互关系	9.10 — 9.16
§ 9.5	改进型的DTL逻辑集成电路	9.16 — 9.21
§ 9.6	TTL逻辑集成电路	9.21 — 9.26
§ 9.7	ECL逻辑集成电路	9.26 — 9.32
§ 9.8	改进型的TTL电路	9.32 — 9.36
§ 9.9	其他各种逻辑集成电路	9.36 — 9.38
§ 9.10	各种逻辑集成电路比较	9.39
§ 9.11	触发器	9.40 — 9.48

教育必須为无产階級政治服务，必須同生产劳动相結合。
我們能夠学会我們原来不懂的东西。我們不但善于破坏一个旧世界，我們还将善于建設一个新世界。

毛泽东

第 9 章

邏輯集成电路原理

原书空白页

§ 9.1 为什么要研究逻辑集成电路

目前，集成电路中有很大部份是制造计算机使用的逻辑集成电路。我们这本书主要是讲述逻辑集成电路工艺的，那么为什么要研究逻辑集成电路的工艺呢？

集成电路是在平面晶体管的基础上发展起来的，它的很大一部分核心工作是在制造晶体管，但是这还不是其全部内容。集成电路一般来说是一个完整的电路，是一个有机的组合。因此集成电路的制造者不能只满足于制造出合格的晶体管，更重要的是要做出合格的电路。如果各个元件都是合格的，而电路却是不合格的，那应当怎么办呢？如果经过测试，电路的参数大多合格，而只有一个参数不合格，那又应当怎么着手去解决这个问题呢？

为此，我们就不能不来研究集成电路的机理，下面我们首先来研究逻辑集成电路。

研究逻辑集成电路，是带有理论性的。对于理论，我们不当回避它，而应当掌握它，运用它，支配它。我们伟大的领袖毛主席教导我们：“理论的认知所以和感性的认知不同，是因为感性的认知是属于事物之片面的、现象的、外部联系的东西，理论的认知则推进了一大步，到达了事物的全体的、本质的、内部联系的东西，到达了暴露周围世界的内在的矛盾，因而能在周围世界的总体上；在周围世界一切方面的内部联系上去把握周围世界的发展。”

毛主席的教导，真是深刻极了！

我们研究各种集成电路的工艺，扩散要受什么条件？什么条件要手？什么条件可宽？光刻质量怎样保证？外延层质量如何？……掌握这些是重要的。但是对于整个的集成电路工艺来说，这些东西则还是“事物之片面的、现象的、外部联系的东西”。更重要的是，为什么要这些条件？这些条件服务于一个目的，这就是制出合格的集成电路。因此我们要化较大的精力来研究集成电路，研究它的工作机理，研究各种元件参数对电路性能的影响。研究这种电路和那种电路在电性能上的不同，从而制订出不同的工艺。

到达了这一步，就是“到达了事物的整体的、本质的、内部联系的东西。”因而能在总体上，主一步电路的一切内部联系上去掌握整个集成电路的工艺。因此抓住这一点，就是抓住了主要矛盾！

在讲述逻辑电路前，我们首先要问：“逻辑”是什么意思？毛主席教导我们说“捣乱，失败，再捣乱，再失败，直至灭亡——这就是帝国主义和世界上一切反动派对待人民事业的逻辑，他们决不会违背这个逻辑的。”这就是对“逻辑”含义的最好说明。世界上只要有帝国主义存在，有反动派存在，它们就要对人民革命事业进行捣乱，但结果必然是失败；它们失败了不甘心，还要进行捣乱，但结果必然还是失败，直至它们的灭亡。在这里，帝国主义和世界上一切反动派的“捣乱”是条件，“失败”和“灭亡”就是它们必然的结果。

在日常生活中，我们还碰到一些简单的逻辑。例如： $1 + 1 = 2$ ，这里“1”及“+”是条件，“2”是+造成逻辑运算的结果，这样的关系就是逻辑，这种运算就叫做“逻辑运算”。电子计算机就是能进行这种逻辑运算的机口，它一秒钟能进行几万、几十万，几百万乃至上千万次的运算，可以进行繁复的数字计算，在工业上还可用来进行自动控制，因此对国防及国民经济的发展意义极为重大。

电子计算机中最基本的电路就是逻辑电路，它有一个或几个输入，这就是各种条件；又有一个或二个输出，这就是结论。逻辑电路只能作简单的逻辑运算，它的输入端只能输入“有”或“无”两种条件，输出也只能是“有”或“无”两种结论。许多逻辑电路的组合，就可以进行繁复的运算。电子计算机就是由许多逻辑电路组合而成的机口，这就是我们要大力发展逻辑集成电路的重要原因。

本章讲述各种逻辑电路的工作原理及其逻辑功能，为逻辑集成电路的制造打好基础。还简单叙述了触发电路的工作原理。

§ 9.2 最基本的逻辑集成电路

现在生产的逻辑集成电路有许多种类，但是它们的基本功能只有三种。我们要认识和分折各种电路，就必须从这些基本的电路开始。这三种电路是：(1) 与门；(2) 或门；(3) 非门。

(1) 与门，与门可以完成这样的功能：假设电路有三个输入端，只有当所有输入端都是高电平时，输出端才是高电平，否则输出就是低电平。输入和输出关系如表所示：

输入			输出
A	B	C	D
高	高	高	高
高	高	低	低
高	低	低	低
高	低	高	低
低	高	高	低
低	高	低	低
低	低	低	低
低	低	高	低

表 9.2.1 与门的逻辑表

图 9.2.1 所示的电路可以实现上面的一组逻辑关系。

这个电路是由三个二极管和一个电阻 R 组成的，在电阻一端加正电压，如 +4 伏。二极管的负极分别为三个输入端 A、B、C，而它们的正极与电阻另一端连接在一起作为输出端 D。

我们来分析一下，它是怎样起与门作用的。我们先不管输入端 B 和 C，而只看输入端 A 的电平为零。那么，从正电压 V_{cc} 通过电阻 R 和二极管 D_1 就形成了一个通路，如表 9.2.2 所示。

· 这时在回路中电流 I_D ， I_D 的数值取决于电源电压，电阻的阻值以及二极管

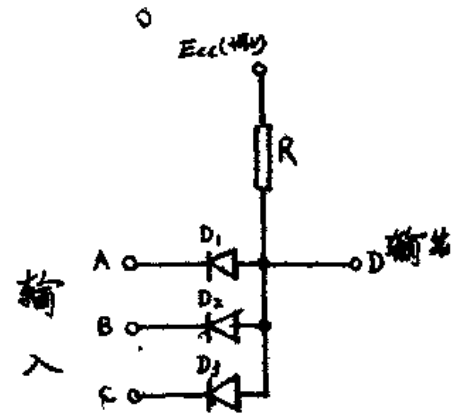


表 9.2.1
最简单的逻辑与门

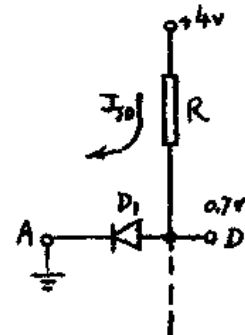


表 9.2.2
只看输入端 A 时的与门

D_1 的正向压降，对硅二极管来说，正向压降为 $0.7 \sim 0.8V$ 。流过二极管的电流可以由下式决定

$$I_{D1} = \frac{V_{cc} - V_D}{R} \quad (9.2.1)$$

这里 V_{cc} 是电源电压， V_D 是二极管 D_1 的正向压降， R 是串联的电阻。

现在我们回过头来看输出电平。显然，输出电平就是二极管的正向压降 V_D ，即 $0.7 \sim 0.8V$ 。从这里可以看出，只要二极管 D_1 的输入电平为零（或低电平），不管 D_2 和 D_3 的输入端情况如何，输出电平总是 $0.7 \sim 0.8V$ （或输入的低电平加上 $0.7 \sim 0.8V$ ）。上面的分析也适用于 D_2 和 D_3 。这就是说，在输入端 A 、 B 、 C 中任何一个输入端为零，则输出电平总是 $0.7 \sim 0.8V$ 。

只有一种情况例外，即当 A 、 B 、 C 三个输入端都是高电平时，如都是 $+4V$ 时，三个二极管都截止，即 $I_{D1} = 0$ ，因而在电阻上没有电流，也就没有电压降，所以输出端电平等于电源电压（ $+4V$ ），如表 9.2.3 所示。

输入			输出
A	B	C	D
"1"	"1"	"1"	"1"
"1"	"1"	"0"	"0"
"1"	"0"	"1"	"0"
"1"	"0"	"0"	"0"
"0"	"1"	"1"	"0"
"0"	"1"	"0"	"0"
"0"	"0"	"1"	"0"
"0"	"0"	"0"	"0"

表 9.2.2 用“1”和“0”表示两门的逻辑表

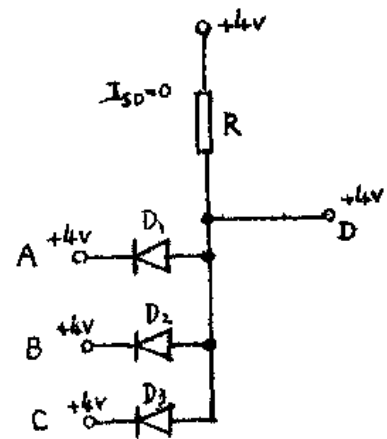


表 9.2.3

输入端都是高电平时的两门

这个门的输入有二种状态：高电平 $+4V$ 和低电平（或零）。输出也有二种状态：高电平 $+4V$ 和低电平（或 $0.7 \sim 0.8V$ ）。

我們這裡講的高、低電平是相對的。我們講 $0.7 \sim 0.8V$ 是低電平，這是相對於 $+4V$ 的高電平而言的。為了方便起見，我們把高電平狀態記作“1”，而把低電平狀態就記作“0”。（必須注意，高電平狀態“1”並不是電平為“1”伏，同理，低電平狀態“0”也不是電平為0伏）採用了“1”和“0”分別表示高電平狀態和低電平狀態後，可以把表 9.2.1 改寫成另一形式，如表 9.2.2 所示。本文以後一律採取這種表示法。

(2) 或門，或門是這樣一種門，其輸入端 A、B 或 C 任何一端是高電平時，輸出端 D 都是高電平。其輸入狀態和輸出狀態的關係如表 9.2.3 所示。

輸 入			輸 出
A	B	C	D
"1"	"1"	"1"	"1"
"1"	"0"	"0"	"1"
"1"	"0"	"1"	"1"
"1"	"0"	"0"	"1"
"0"	"1"	"1"	"1"
"0"	"1"	"0"	"1"
"0"	"0"	"1"	"1"
"0"	"0"	"0"	"0"

表 9.2.3 或門邏輯表

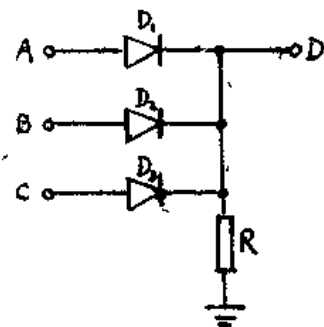


圖 9.2.4
最簡單的邏輯
或門

或門的邏輯關係可以用圖 9.2.4 所示的電路來實現。

這門電路包含三個二極管和一個電阻，但是在接法上剛好和與門相反。二極管的負極接在一起，而輸入端接在二極管正極上。我們來分析一下它的工作原理。假如在輸入端 A 加 $+4V$ 的電壓，則就有電流通過 D_1 和 R ，如圖 9.2.5 所示。

輸出端 D_1 點的電平是 $+4V$ 減去二極管 D_1 的正向壓降，即 $3.3 \sim 3.2V$ 。同理，輸入端 B 或 C 是高電平時，輸出也是

高电平。只有一种情况例外，即输入端 A、B 和 C 都是低电平（譬如说是 0V）时，输出才是低电平（0V）。

(3) 非门，非门可以完成这样的功能：输入是高电平时，输出低电平；输入是低电平时，输出高电平。其输入状态和输出状态的关系可用表 9-2-4 表示：

输 入	输 出
A	B
"1"	"0"
"0"	"1"

表 9-2-4 非门的逻辑表

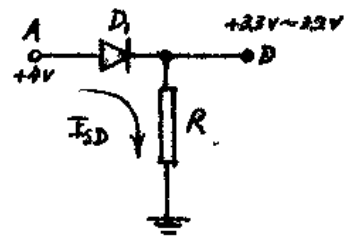


图 9-2-5 一个输入端为高电平时的非门

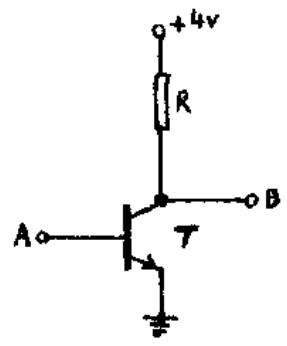


图 9-2-6 最简单的逻辑非门

从表 9-2-4 可以清楚地看到，通过非门，可以实现电平状态的交换，即“1”可变为“0”，而“0”也可变为“1”，所以叫做“非门”。

非门可以由图 9-2-6 的电路来实现。

这个电路是由一只 NPN 晶体管 T 和一只电阻 R 组成的。晶体管的基极是输入端，而集电极是输出端。它的工作原理是这样的：当基极（A 点）输入为零（或低电平）时，基极没有注入电流，晶体管 T 截止，所以 R 上没有电流流通，输出端 B 的高电平等于电源电压（+4V），即输出是高电平。当输入端电平大于 0.7~0.8V 时（相对上面说的输入状态就是高电平），晶体管导通，在基极流过电流 I_B ，因而在集电极流过电流 I_C ，如图 9-2-7 所示。

当一个晶体管的基极注入电流 I_B 时，其集电极流过的

电流为 $I_c = \beta I_b$ 。 β 是晶体管的共发射极电流放大系数。这个电流是通过电阻 R 的。在非门中，如电阻 R 选择是够大，就可限制集电极电流，使实际流过的电流 $I_c < \beta I_b$ 。这种情况叫作饱和。这时，原来加在集电极上的电压大都降在电阻上，而集电极电压变得很小，约 $0.2V \sim 0.3V$ ，这个电压叫做饱和压降。这个电压比起高电平来要低得多，所以称为输出低电平。这样，就实现了非门功能：当输入“1”时，输出“0”；而当输入“0”时，输出“1”。

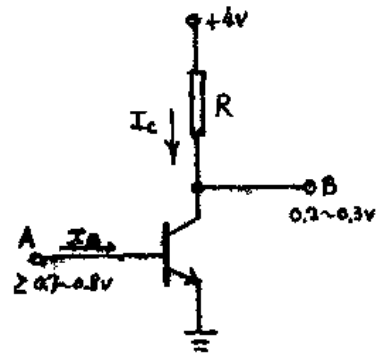


图 9.2.7 基极有注入时的逻辑非门

上面叙述了三种最基本的逻辑功能及其电路。所有的逻辑电路都是由这三种门组成的。所以熟悉它们的功能及电路是十分重要的。这是问题的一方面。但是是否集成电路就做成这三种单元呢？实际上并非如此，通常是将与门和非门做在一起，构成与非门；将或门和非门做在一起，构成或非门，很少单独做成与门、或门、非门。这样，在电路形式上就起了一些变化，下面我们来逐步研究这些变化。

§ 9.3 DTL 逻辑集成电路

DTL 逻辑集成电路是二极管—晶体管逻辑集成电路的简称。其中一种基本的与非门逻辑集成电路的典型线路如图 9.3.1 所示。

了解这个线路的原理是很容易的。它

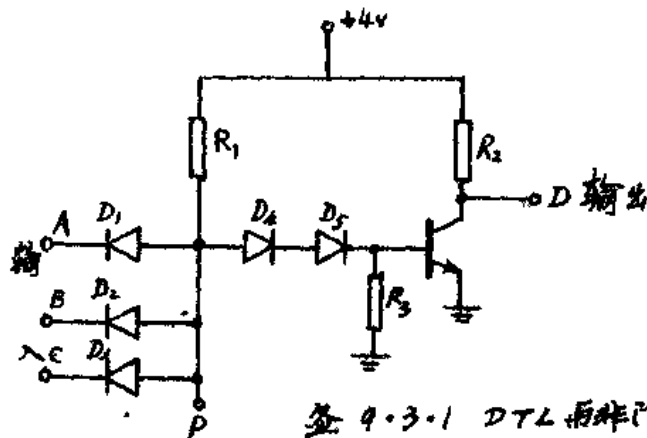


图 9.3.1 DTL 与非门逻辑集成电路的典型线路

由电阻 R_1 和二极管 D_1 、 D_2 及 D_3 组成一个与门；由电阻 R_1 和晶体管 T 组成一个非门。如果不考虑 D_2 、 D_3 和 R_3 ，则这个与门就是由一个与门和一个非门组成的。它能够完成这样的功能：即当（仅当）输入端 A 、 B 与 C 都是高电平时，输出才是低电平，否则输出就是高电平。我们将与门和非门的功能结合起来，就很容易理解它的这种功能。

为了能对这个电路获得一个直观的概念，我们再来分析一下它是怎样工作的。

我们先假设，输入端 A 、 B 或 C 中的任一输入端加的电压为 $0V$ ，那么将会有电流从电源流过 R_1 ，再经过 D_1 （ D_2 或 D_3 ）流到输入端。这时候， P 点的电位为 $0.7 \sim 0.8V$ ，这个电压同时也加在二极管 D_2 的正极与晶体管 T 的发射极之间。粗略地讲，二极管 D_2 、 D_3 和晶体管 T 的 eb 结每个元件分有 $0.23 \sim 0.27V$ 左右的电压。这是不能使这些管子导通的，因此 T 可以认为是截止的，它的集电极没有电流通过，于是输出高电平等于电源电压。

这时，电路中只有流过 R_1 和 D_1 （ D_2 或 D_3 ）的电流，它的大小由下式给出：

$$I_{SD} = \frac{V_{CC} - V_D}{R_1} \quad (9.3.1)$$

我们以后再指出，这个电流叫作输入短路电流，是衡量电路性能的一个参数。

另外一种情况是输入端 A 、 B 和 C 都是高电平的情况。这时，电流不再通过 D_1 、 D_2 或 D_3 。因此 P 点的电位升高，如果与门后面不接 R_3 、 D_4 、 D_5 和 T 等元件，这点的电位将要升高到 $+4V$ 。但是由于后面接有 R_3 、 D_4 、 D_5 和 T 等元件，当电压升高到 $2.1 \sim 2.4V$ 时，从电源 V_{CC} 经 R_1 、 D_2 、 D_3 和 T 的基极—发射极结就有电流流过，同时还有一路电流经 R_3 分流到地。所以这时 P 点的电位维持在 $2.1 \sim 2.4V$ 。这时流过 R_1 的电流可用下式计算：

$$I = \frac{V_{CC} - V_P}{R_1} \quad (9.3.2)$$