

DJS-100-30 计标机

# 集成电路说明

DJS-100系列计标机联合设计组  
北京无线电三厂印

1975.5

# 目 录

DJS-100-30 计算机集成电路说明

集成电路原理介绍：

- ① 与非门
- ② 集电极开路与非门
- ③ 异或门／异或非门
- ④ D触发器
- ⑤ 集成电路测试原理、上机标准及说明
- ⑥ 集成电路筛选条件及说明

## 与非门电路

在DJS-130机中使用了以下几种与非门电路：

- 一、八输入单与非门；
- 二、五输入双与非门；
- 三、五输入双功率-S与非门；
- 四、二输入四与非门。

S与非门电路的工作原理很多书上都已作了详细的介绍，因此不再赘述。在这里，我们只介绍DJS-130机所用S与非门与其他S与非门的区别。

1.  $T_6$ 网络的作用：DJS-130机中所用S与非门都采用TTL浅饱和型与非门电路。浅饱和型-S与非门和常见的饱和型-S与非门（图1a-S b）的区别在于为输出管 $T_5$ 提供反向基极驱动回路的电阻 $R_5$ 用一个三极管网络( $T_6, R_5, R_6$ )来代替。现在，我们着重介绍 $T_6$ 网络的作用。

1. 改善S与非门的转移特性的矩形性，提高电路的抗干扰能力。

在饱和型-S与非门中，由于 $T_2$ 管的射极经电阻 $R_5$ 接地，因此只要 $T_1$ 管集极电压 $V_{C(T_1)}$ 到达 $T_2$ 管射结开启电压（0.5V左右）（图2）， $T_2$ 管射结开始导通，出现了集流， $T_2$ 集极电压开始下降，使S与非门的输出电压随之下降（图3a的A点）。由于 $V_{C(T_1)}$ 与输入电压只差一个 $T_1$ 管的C-E饱和压降，一般为0.1V左右，所以图3a的转移特性开始下降时的输入电压约为0.6~0.7V。但是此时输

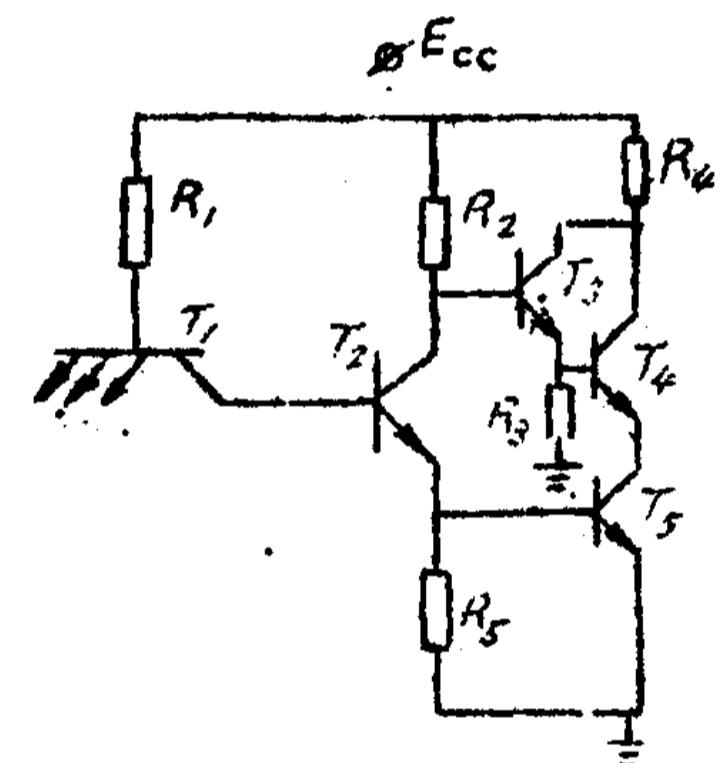


图1a 饱和型与非门

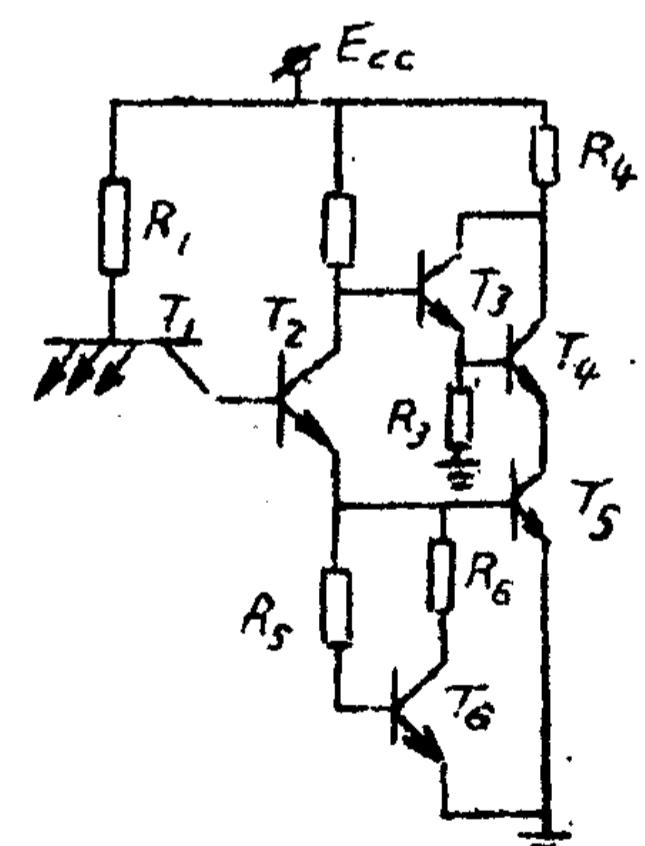


图1b 浅饱和型与非门

出管  $T_5$  且未导通，因为要使  $T_5$  导通的  $V_{ce(T_5)}$  必须大于  $T_2$  和  $T_5$  射结开启电压之和，约  $1V$  左右，即输入电压大于  $1.1V$  转移特性才开始很快地下跌（图 3a 的 B 点）。这就是饱和与非门电路转移特性矩形性不好，低电平抗干扰能力较弱的原因。

对浅饱和电路来说，由于  $T_2$  射极接的是  $T_6$  网络和  $T_5$  射结，要使  $T_2$  落开始导通的基极电压必须等于  $T_2$  和  $T_6$ （或  $T_5$ ）射结开启电压之和（约  $1.0V$  左右），因此其转移特性开始下降的 A 点的输入电压约为  $1.1V$ 。此时继续增加输入电压， $T_2$  射结比较好地开启， $T_2$  集流以及  $T_5$  的基流明显地增加，输出电压也随之明显地下降。转移特性过渡区变化十分迅速（图 3b），这就是浅饱和型与非门转移特性矩形性较好的原因。由以上分析可知，浅饱和型电路的低电平抗干扰能力较饱和型电路提高了约  $0.4\sim0.5V$ 。

2. 减少环境温度对  $T_5$  饱和深度的影响，改善平均延迟时间和扇出系数的温度特性。

我们知道，在饱和型与非门中， $R_5$  对  $T_5$  基流是起分流作用的： $I_{R5} = \frac{V_{be}(T_5)}{R_5}$ 。当环境温度升高时，由于  $V_{be}$  减小，扩散电阻  $R_5$  增加，使  $R_5$  的分流作用减弱， $T_5$  饱和深度就增加。所以在饱和型 S 非门中，温度对动态特性和扇出系数的影响是较大的。

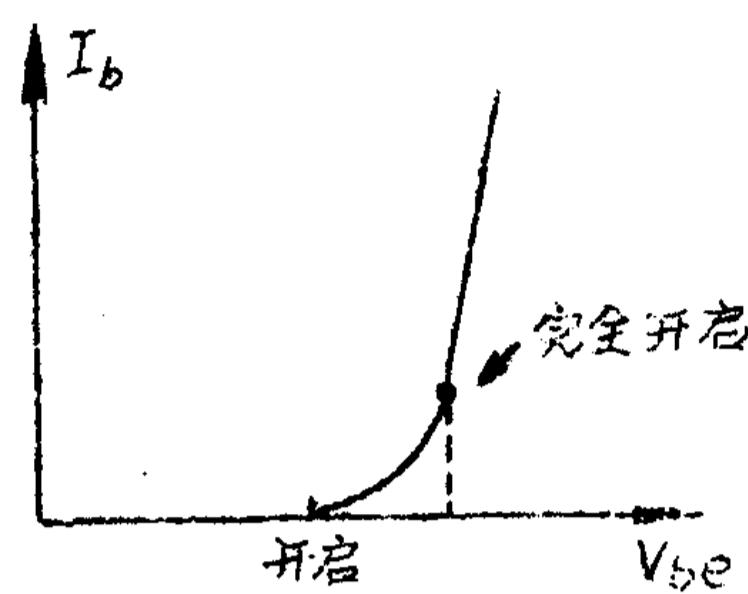


图 2

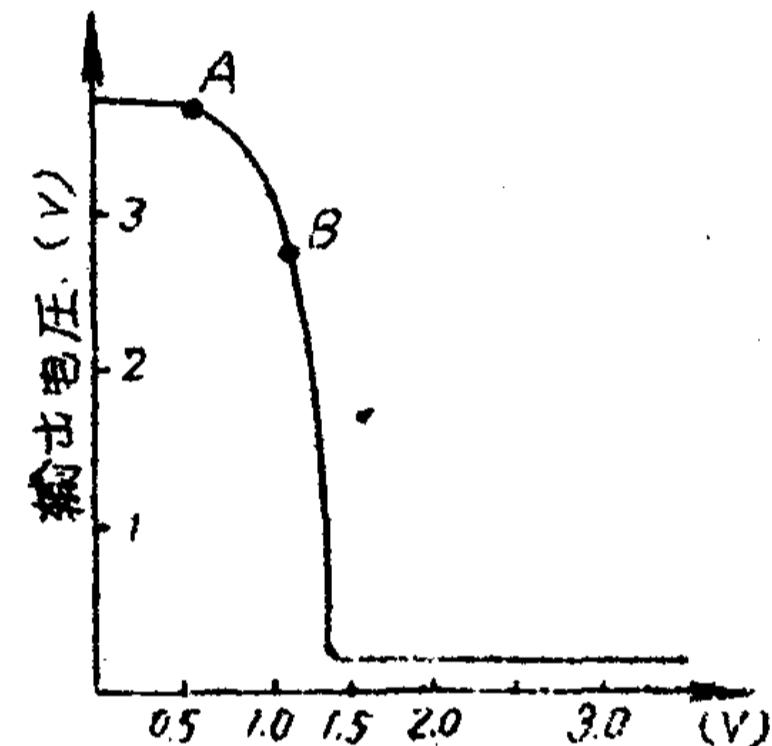


图 3a.

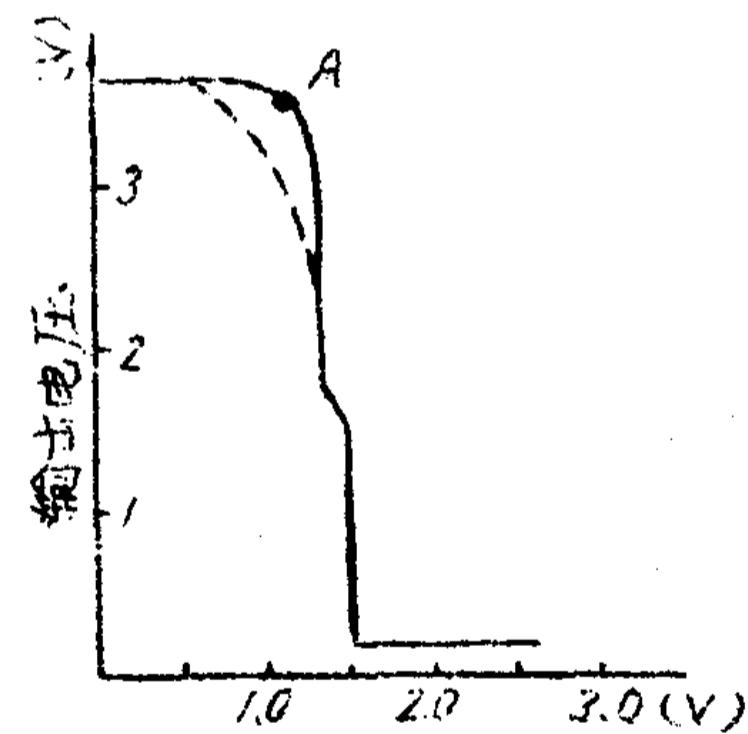


图 3b.

在浅饱和型电路中，流过 $T_6$ 网络的分流电流不仅与 $R_5, R_6$ 和 $V_{be}(T_5)$ 有关，而且还与 $V_{be}(T_6)$ 有关。由于 $T_5, T_6$ 在同一硅片内，具有相同的工艺条件，它们的 $V_{be}$ 的温度系数是相同的，因此 $T_6$ 网络的分流作用随温度的变化比饱和电路中扩散电阻 $R_5$ 的分流作用随温度的影响要小。我们可以用 $T_6$ 网络的等效电阻 $R$ 的表示式来说明。

一般情况下，为了使 $T_6$ 网络能在与非门由导通变为截止时，为 $T_5$ 存储电荷的逸散提供低阻通路， $T_6$ 应工作在饱和区，即 $R_5$ 不应比 $R_6$ 大很多倍：当 $T_6$ 饱和时， $T_6$ 网络的等效电阻 $R$ 可由图4求得：

$$R = \frac{V_{be(T_5)}}{\frac{V_{be(T_5)} - V_{be(T_6)}}{R_5} - \frac{V_{be(T_5)} - V_{ce(T_6)}}{R_6}}$$

由式可看出，虽然 $R_5, R_6$ 与温度有关，但是 $V_{be(T_5)} - V_{be(T_6)}$ 是不随温度变化的，因此 $R$ 随温度的变化主要取决于上式的分子项 $V_{be(T_5)}$ ，而 $V_{be(T_5)}$ 是随温度升高而减小的，因此，温度对网络等效电阻的影响比对扩散电阻 $R_5$ 的影响要小，特别当 $R_6$ 比 $R_5$ 大的情况下，效果更好些，图5是 $T_6$ 网络的等效电阻和扩散电阻随温度变化的曲线。从图5可以很清楚地看到， $T_6$ 网络的阻抗随温度的变化要比扩散电阻随温度的变化要小得多。

$R_5$ 和 $R_6$ 阻值的大小关系目前有两种不同的选取法，一种是 $R_6$ 小于 $R_5$ ，另一种是 $R_6$ 大于 $R_5$ ，两者各有特点。前者的优点是逸散 $T_5$ 存储电荷的通路电阻低，非门截止

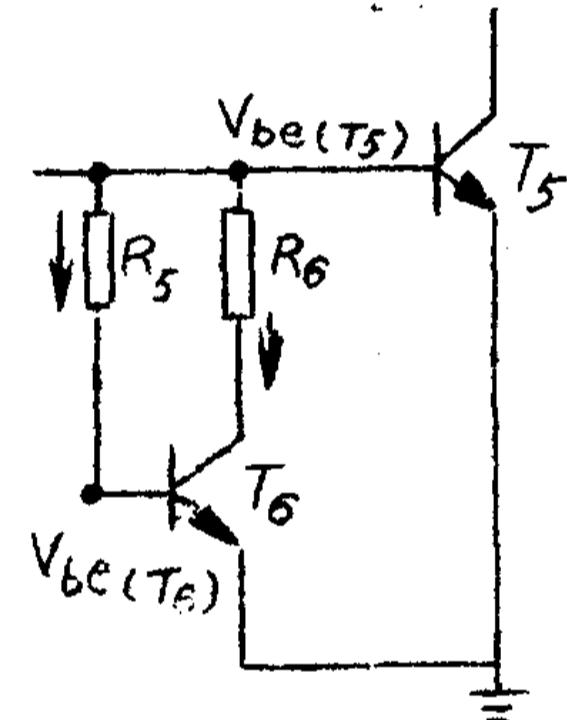


图 4

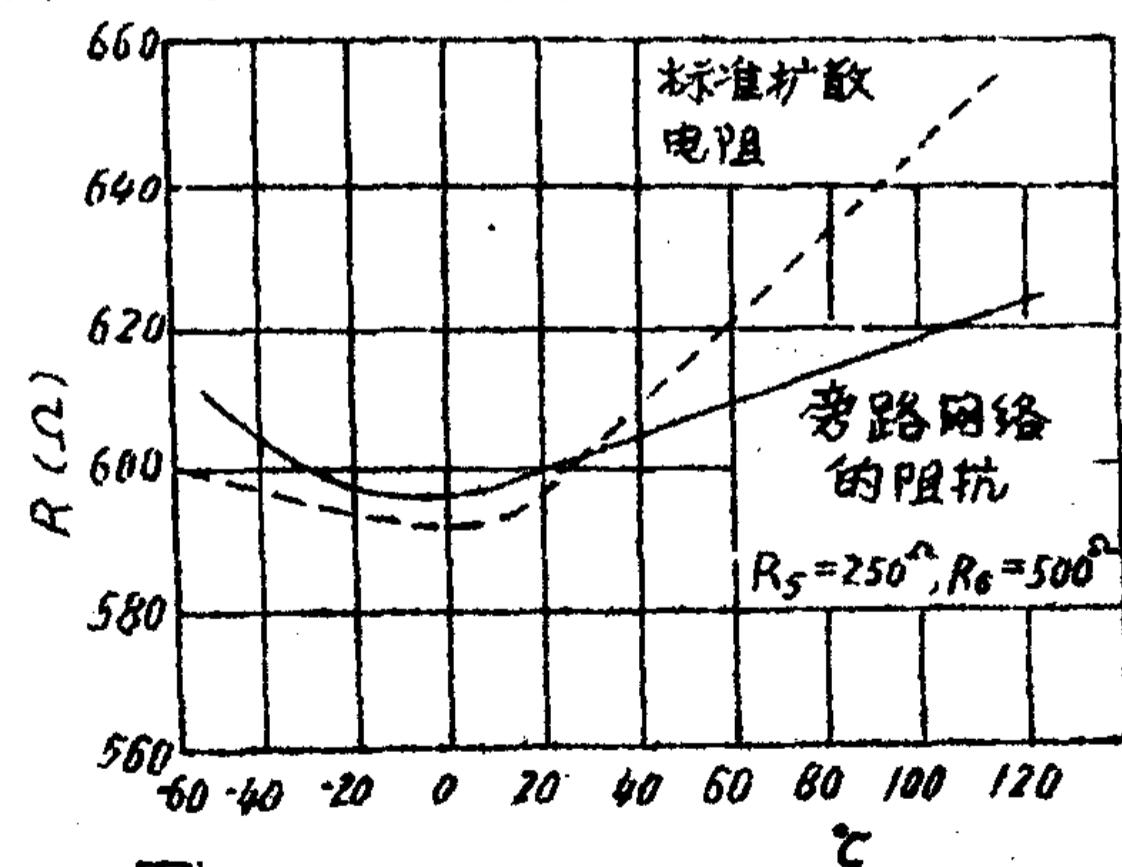


图 5 (摩托罗拉公司)

较快，后者的优点是温度对网络分流作用的影响小于前者，以及由于  $T_6$  网络等效电阻大， $-S$  非门扇出能力较强。

### 3. 加速与非门的导通过程

在 $-S$  非门由截止变导通的过程中，由于  $T_5$  网络有电阻， $T_5$  导通要比  $T_5$  慢，这就使  $T_2$  的射流在  $T_5$  导通的瞬间全部流入  $T_5$  的基极回路，从而产生  $T_5$  的过驱动基流，加快 $-S$  非门的通导。而在饱和型 $-S$  非门中，在  $T_5$  导通前  $R_S$  已有电流流过，显然 $-S$  非门的导通不如浅饱和型的快。

### §2 减小输入反向漏电流的措施

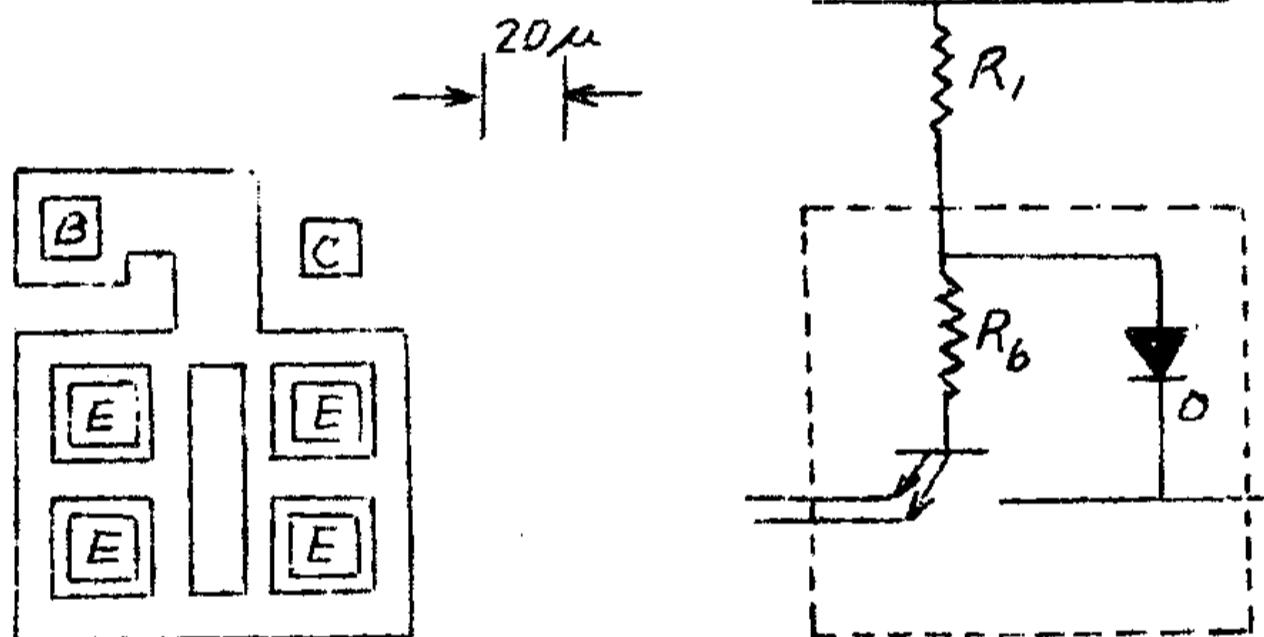
$-S$  非门电路的另一个特点是在多发射极管  $T_1$  的设计上采用了“细长脖子”的结构，从而达到减小输入反向漏电流的目的。

#### 所用的多发射

极管的结构如图 6a

所示。由于 B 极  
“细长地”向外延伸，  
因此在 B 极到射结  
之间存在一个串联  
体电阻  $R_B$ ；此外，

除了集结外，在 B 图 6 (a)



(a)

极到 C 极之间还存

在一个寄生二极管 D，多发射极管的等效电路如图 6b 所示。

当射极输入为“1”电平时，寄生二极管 D 将对流向  $T_1$  基极的电  
流起分流作用。如果  $R_1$  为  $3\text{ k}\Omega$ ，D 的正向压降以及  $T_2, T_5$  的  $V_{be}$  均  
为  $0.8\text{ V}$ ，那儿流过  $R_1$  的电流  $I_R$  为  $0.87\text{ mA}$ 。假如  $R_B$  较大，D 的分  
流作用就会很强，使流向  $T_1$  基极的电流仅为  $I_R$  的  $\frac{1}{10}$ 。我们知道输入  
反向漏电流为  $T_1$  管的反向 B 和  $T_1$  管基流之乘积。现在由于  $T_1$  的基  
流只有  $87\text{ }\mu\text{A}$ ，因此输入反向漏电流将大大减小，以反向  $B$  为  $0.01\sim$   
 $0.05$  为例，输入反向漏电流仅为  $0.9\text{ }\mu\text{A} \sim 4\text{ }\mu\text{A}$ ，它和 $-S$  非门输出高

电平的负载能力相比是完全可以忽略的了。为了使口的分流作用十分显著， $R_b$ 不宜过小，一般情况下为  $R_b = 400\Omega$ ，流过  $R_b$ 的电流只有  $I_R$  的  $\%_0$  是完全有可能的。

当然，由于  $R_b$  的存在，在分析与非门的输入短路电流时应把  $R_b$  考虑在内，但是在分析  $T_2$  基极流时  $R_b$  却又不应考虑在内。



## 集电极开路与非门 NAND Gate (Open Collector Output Transistor)

集电极开路与非门电路（简称O.C. 电路）是与非门电路的一种。它和普通与非门的差别在于它少了  $T_3$ 、 $T_4$  网络（图1b），若将 O.C. 电路的  $T_5$  管集电极经负载接至电源（图1b虚线），那么在输出端就可获得“与非”逻辑功能。

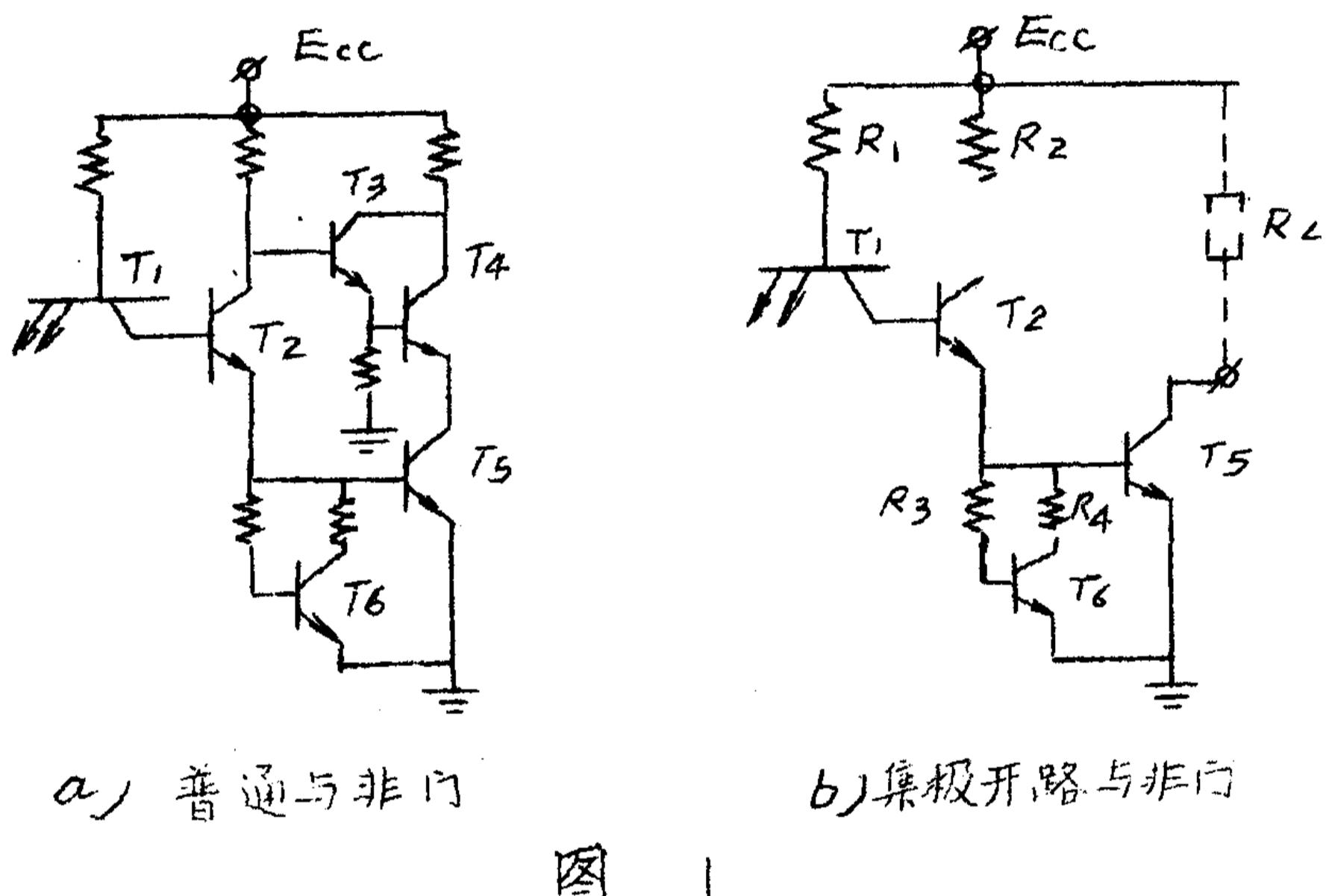


图 1

### §1. 用途

#### 1. 实现“与或非”逻辑

(一) 将若干个“O.C. 与非门”的输出端并联在一起(接公共负载  $R_L$ )，即可获得“与或非”逻辑功能(图2)：

$$Z = \overline{x_1 y_1 + x_2 y_2 + \dots + x_n y_n}$$

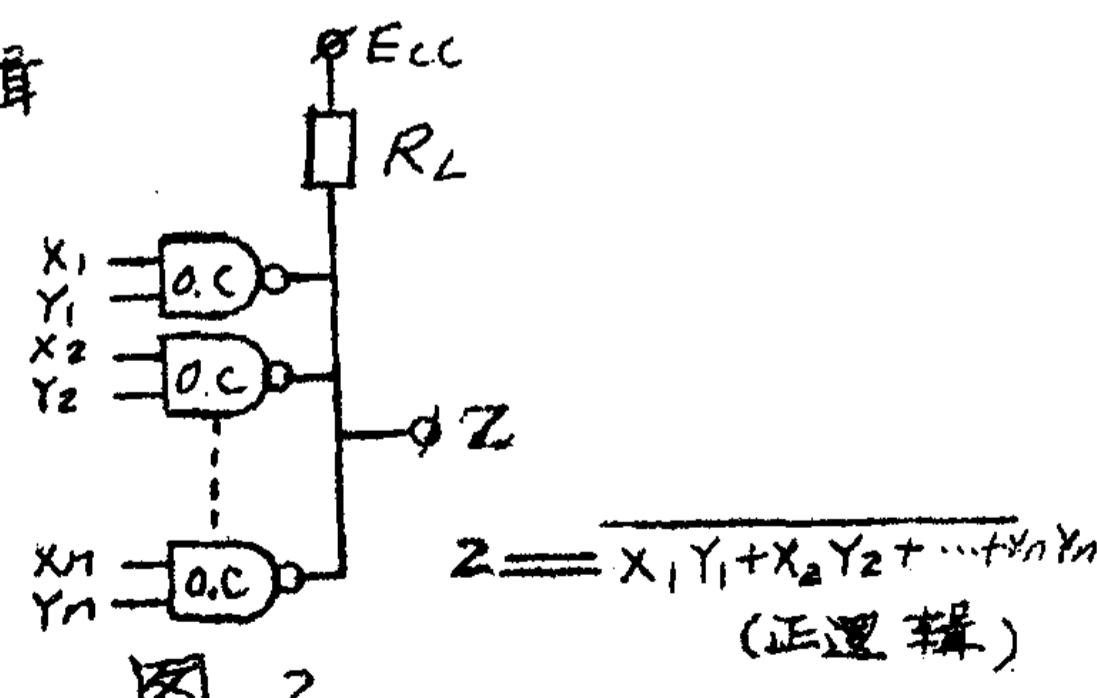
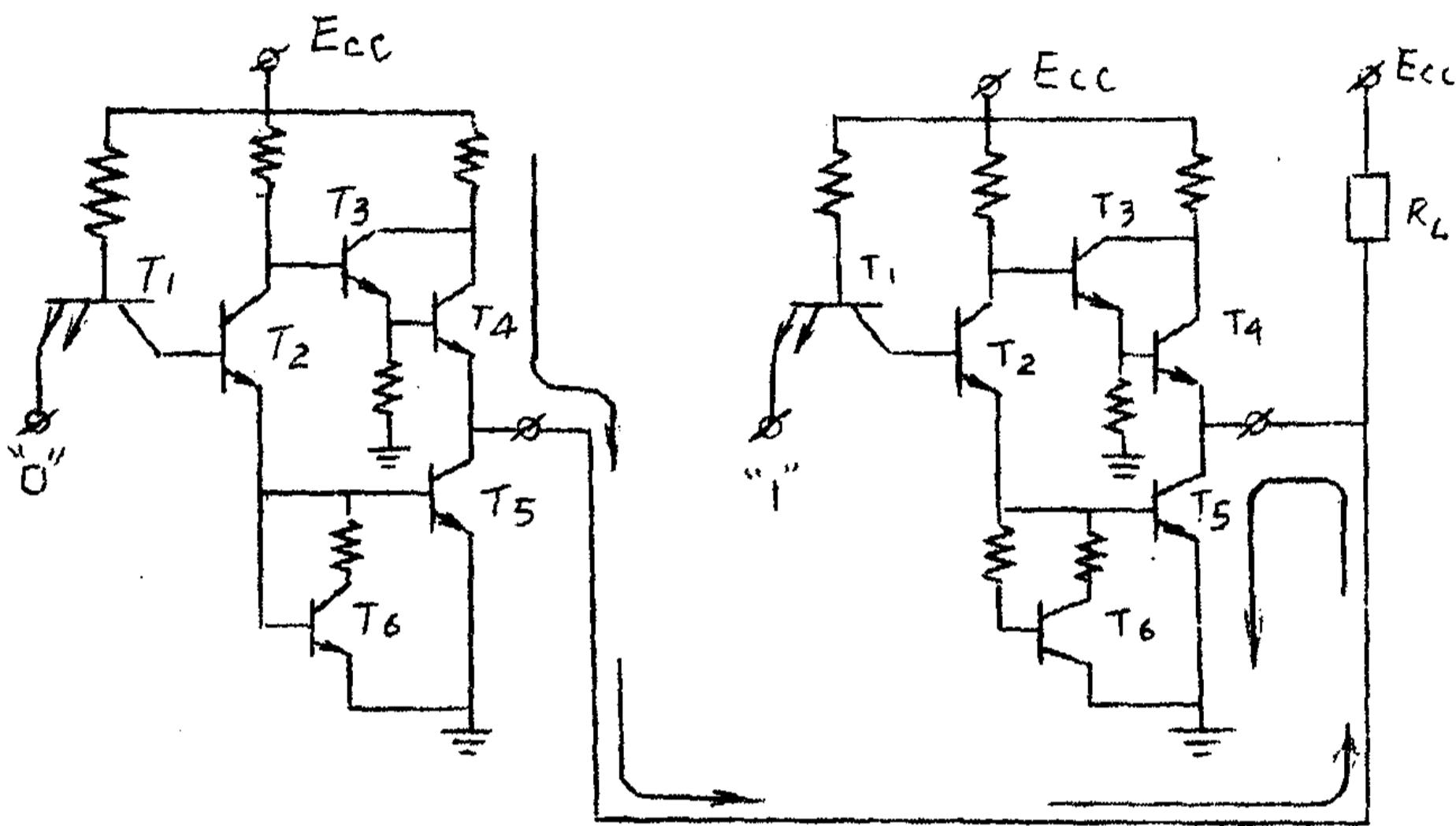


图 2

(二) 将普通与非门的输出端并联接至公有负载是不能实现“与或非”逻辑的，因为这时并联的输出端的电平既非“0”又不是“1”，“0”，“1”电平不明确，逻辑关系将混乱。我们可以用图3来说明。

在图3中两个与非门 $G_1$ ， $G_2$ 是并联在一起的，并有公共负载 $R_L$ 。我们知道，在普通的与非门电路中， $T_4, T_5$

必然有一个是被接通的。如



$G_1$

$G_2$

图3

果 $G_1$ 输入为“0”，则 $T_{4G_1}$ 是导通的，而 $T_{5G_1}$ 是截止的；如果 $G_2$ 输入为“1”，则 $T_{4G_2}$ 是截止的，而 $T_{5G_2}$ 是被接通的。将 $G_1, G_2$ 输出并联后，在电源到地之间就有了低阻通路，有一个很大的电流从 $E_{CC}$ 经 $T_{4G_1}$ 和 $T_{5G_2}$ 流入地端，一般可达几拾毫安（图3）。也就是说将有几十毫安电流从 $G_1$ 输出端流出，除了负载电流 $I_{RL}$ 外还有一个很大的电流从 $G_2$ 输出端流入。从与非门“1”输出伏安特性

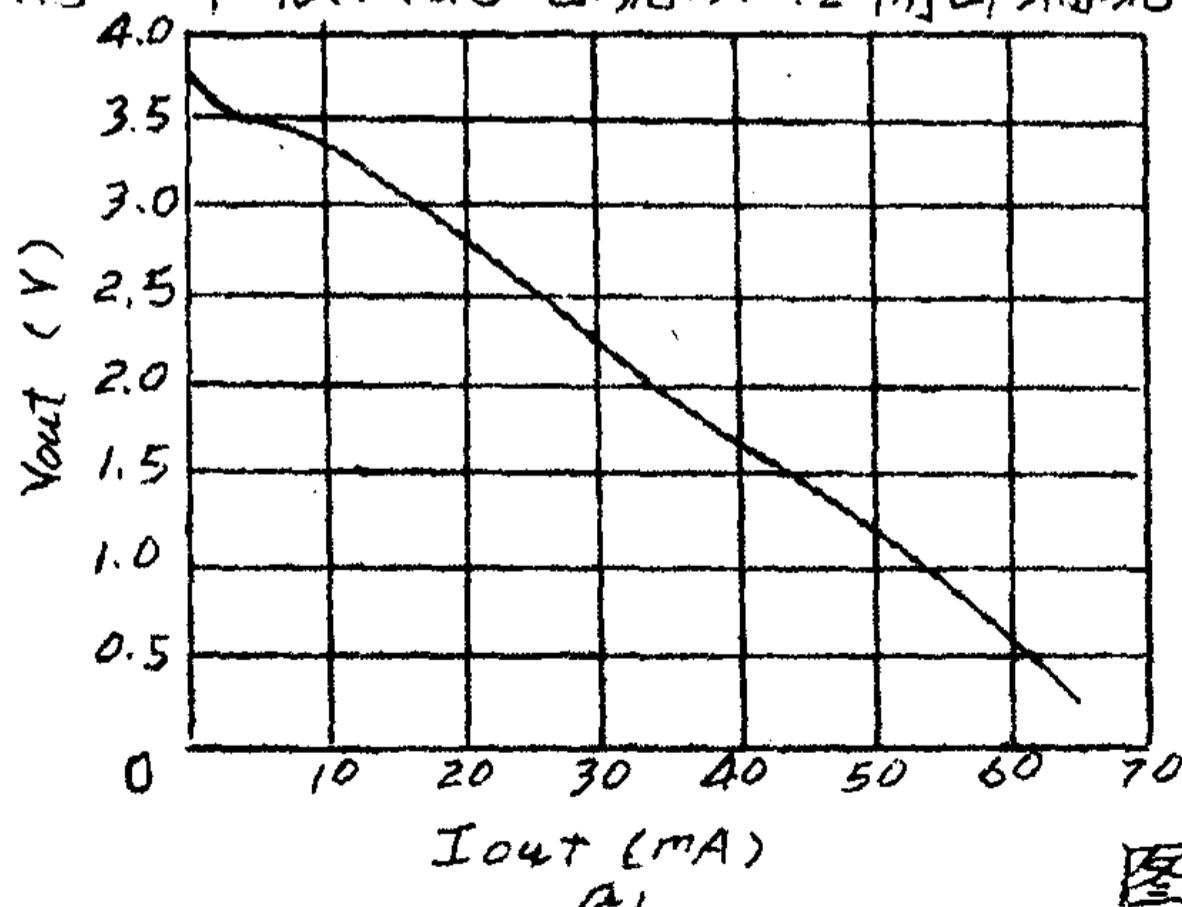
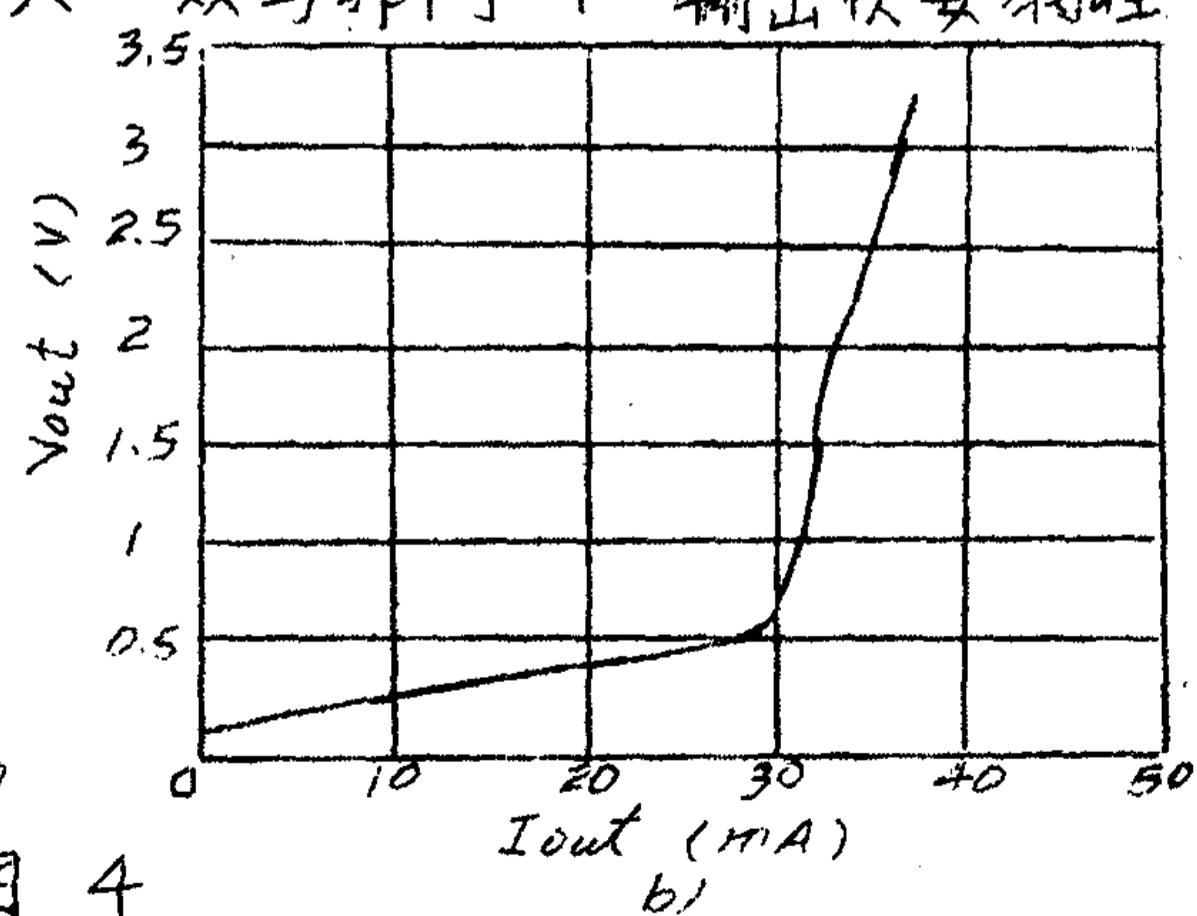


图 4



b)

性(图4a)可知，如有一个不太大的电流从与非门的输出端(例如20mA)，那么输出电压将远低于高电平的下限值。从与非门“0”输出伏安特性(图4b)可知，有过大的电流流入与非门输出端时，输出电平将高于低电平的上限值。如果我们暂不考虑负载电阻 $R_L$ 的电流，那么流过由 $T_4G_1$ 和 $T_5G_2$ 所阻成的低阻通路的电流将是“0”和“1”输出伏安特性的交点。

(图5)，电路的输出电压值将为1.8V左右，输出电平介于“0”“1”之间，很明显，与非电路并联运用是不能获得“与或非”逻辑功能的。

由于集电极开路与非门没有 $T_3T_4$ 网络，所以在 $E_{CC}$ 和地之间根本就不存在上述这种低阻通路，当 $G_1$ 输入为“0”， $G_2$ 输入为“1”，则 $T_5G_1$ 截止， $T_5G_2$ 被接通，负载电流僅流向 $T_5G_2$ ；并联输出端有明确的输出电平——“0”电平。

(三)当然，用带或扩展端的“与非门”或“与或非门”联以“或扩展器”也能得到与或非功能的，但是当或扩展器的位置相距较远，而且“与”(乘积)项又很多时，例如有32组“与”项：

$Z = X_1Y_1 + X_2Y_2 + \dots + X_{32}Y_{32}$ ，那么除了与非门的线扩展端的线间电容很大，影响工作速度外，很多长的扩展端引线也极易引入干扰信号，使与非门工作不可靠，因此，这种情况下使用OC电路来实现“与或非”功能是很有利的。

(四)我们知道，在与非门电路中， $T_3T_4$ 网络在过渡状态能迅速地对电容负载充电，以获得较高的运行速度。而在OC电路中由于没有 $T_3T_4$ 网络，因此电路驱动容性负载能力不如普通与非门，平均延迟时间要大得多。

## 2. 用作高电平线路的转换器。

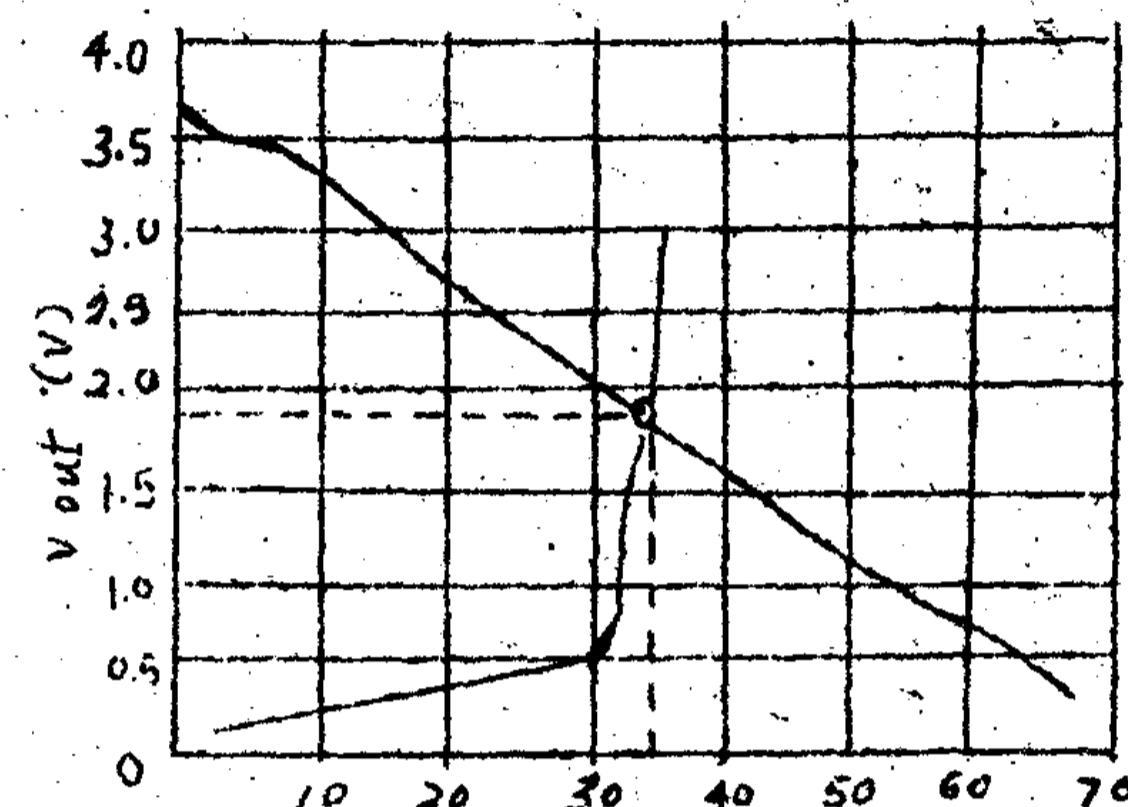


图5 I<sub>out</sub> (mA)

~4~

将 O.C 电路输出管  $T_5$  的负载电阻接向高压电源  $E_{CC2}$ , 那么当电路输入为 "0" 时,  $T_5$  管截止, 输出电平为  $E_{CC2}$  (图 6), 例如 TTL 电路和 MOS 电路连接时, 为了实现低的电平向高的电平转换, 采用 O.C. 电路是很方便。

### 3. 用作驱动器

集极开路功率门电路  
可用作驱动指示灯、继电器以及分充元件。

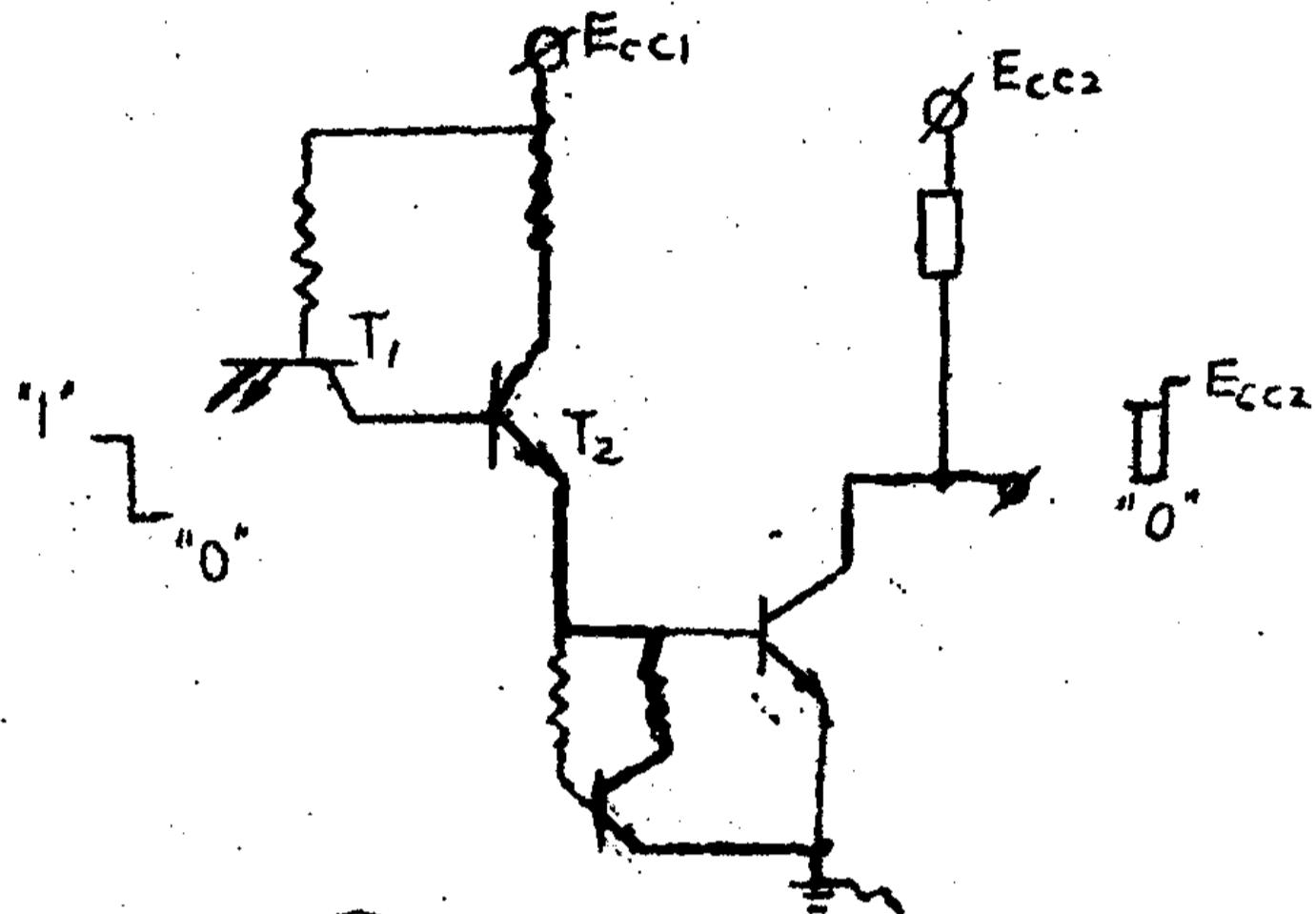


图 6.

### § 2 负载电阻 $R_L$ 的计算

假定并联在一起的 O.C 电路数为  $n$ , 其输出与 N 与非门相连 (图 7), 现在介绍公共负载  $R_L$  的计算方法。

#### 1. $R_{Lmax}$ 的计算 (图 7)

当  $n$  个 O.C. 电路都截止, 其输出为 "1" 电平。此时流过  $R_L$  的电流  $I_{RL}$  为

$$I_{RL} = n I_{cex} + N I_R$$

这里  $I_{cex}$  为 O.C 电路输出管  $T_5$  的漏电流,  $I_R$  为与非门电路的输入漏电流。

O.C 电路的输出高电平  $V_{OH}$  为

$$V_{OH} = E_{CC} - I_{RL} \cdot R_L = E_{CC} - (n I_{cex} + N I_R) \cdot R_L$$

$R_L$  愈大,  $V_{OH}$  就愈低, 因此  $R_{Lmax}$  应保证在足够的  $I_{RL}$  下,  $V_{OH}$  不低于规定的高电平下限值, 故有  $R_{Lmax} = \frac{E_{CC} - V_{OH}}{n I_{cex} + N I_R}$

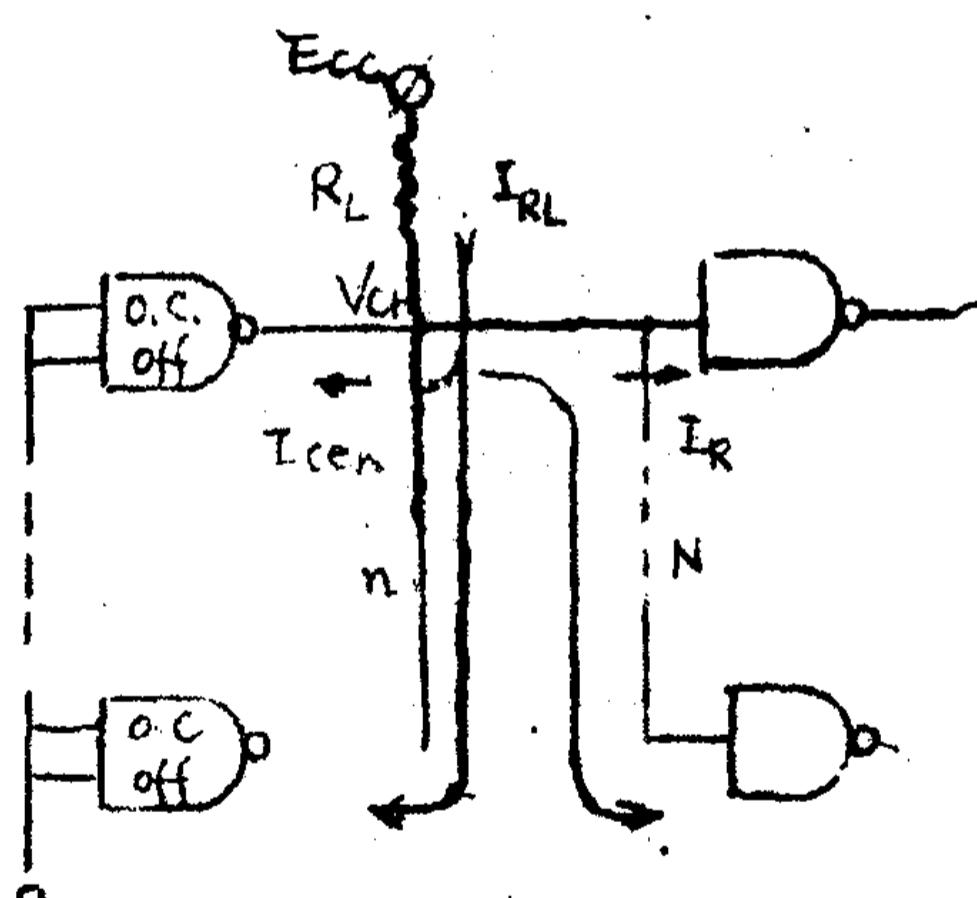


图 7.

由  $R_{L\max}$  计标式可知，如果  $n$  和  $N$  都比较大，那么在给定  $R_L$  的情况下，应限制 O.C. 电路的  $I_{Cex}$  和与非门的  $I_F$ 。或者说，在  $R_{L\max}$  给定的情况下，减少 O.C. 电路的  $I_{Cex}$  和与非门的  $I_F$ ，就可增加  $n$  和  $N$ ，这对扩大 O.C. 电路应用灵活性是十分有利的。

## 2. $R_{L\min}$ 的计标 (图 8)

当  $n$  个 O.C. 电路中有一个导通，其余均截止，其输出为低电平，此时流过  $R_L$  的电流  $I_{RL}$  为

$$I_{RL} = I_{OL} - N I_F$$

这里  $I_{OL}$  为 O.C. 电流允许流入的最大电流， $I_F$  为与非门电路的输入短路电流。O.C. 电路的输出低电平  $V_{OL}$  为

$$V_{OL} = E_{cc} - I_{RL} \cdot R_L = E_{cc} - (I_{OL} - N I_F) \cdot R_L$$

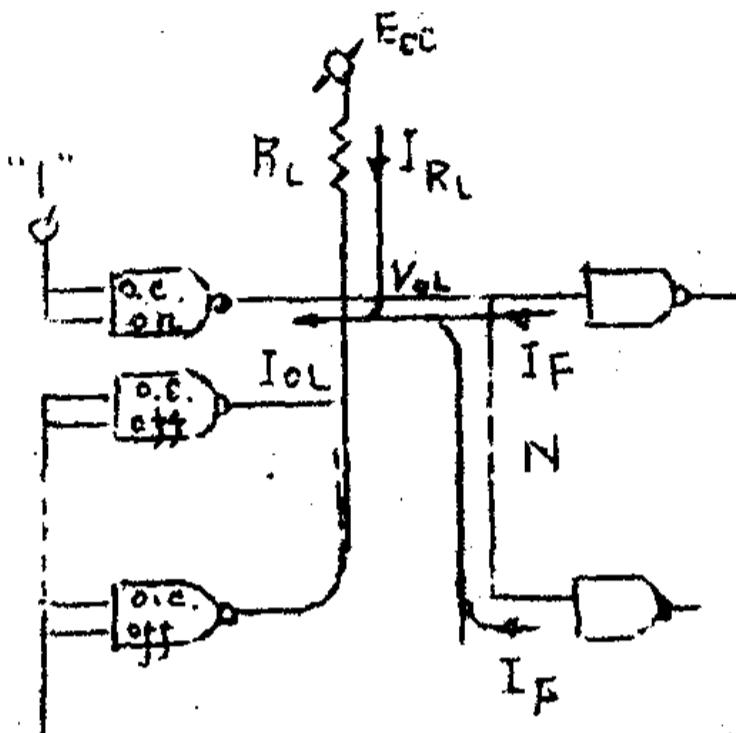


图 8

$R_L$  越小，则  $V_{OL}$  就愈高。因此  $R_{L\min}$  应保证在足够的  $I_{RL}$  下， $V_{OL}$  不高于规定的低电平上限值，故有

$$R_{L\min} = \frac{E_{cc} - V_{OL}}{I_{OL} - N I_F}$$

由  $R_{L\min}$  计标式可知，若  $N$  较大，那么在给定  $R_L$  的情况下，应限制与非门的  $I_F$  值；或者在  $R_L$  和  $I_F$  给定情况下，为了保证  $V_{OL}$  值不高于低电平的上限值，应限制  $N$  值。

由于 O.C. 电路没有  $T_3, T_4$  纲络，输出电压的上升时间由时常数  $R_L \cdot C$  来决定，这里  $C$  为输出端的总电容。因此除  $R_L$  对进行上述直流计标外， $R_L$  值还不应使 O.C. 输出波形的开关时间过长，如果上升时间过长，可通过限制  $N$  来减少  $R_L$  值。

## §3 介绍几种集极开路门电路

### 1. 国产 SM3402 型小功率集极开路与非门

这是一种二输入端四门电路，线路图如图 1.6 所示。它的主

要参数除了电源电流，输入正向电流和输入反向电流与普通与非门 SM3401 相同外，低电平下最大输出电流  $I_{OL}$  以及输出高电平下输出漏电流  $I_{Cex}$  是很重要的直流参数。SM3402 的  $I_{OL}$  在  $V_{OL}$  不高于 0.35V 下为 20mA，在  $E_{CC}=4.5V$ ，输出端加 5.5V 时， $I_{Cex}$  不大于 250mA。图 9 为输出“0”电平下的输出伏安特性，图 10 为  $V_{OL}$  随  $E_{CC}$  及温度变化的曲线。这种电路不给出输出管的击穿电压，此时输出管的电源电压不应超过电路供电电压  $E_{CC}$ (5V)，如有特殊需要，应对输出管的击穿电压进行专门挑选，电路的输入情况和普通与非门相同，因此它的“0”“1”输入特性就不在此重复了。

电路的开关参数一般给出平均延迟时间  $t_{pd}$  或分别绘出等效延迟时间  $t_{pd+}$  和截止延迟时间  $t_{pd-}$ 。SM3402 在  $R_L=400\Omega$ ,  $C_L=15pF$  时， $t_{pd+}$  不大于 80ns。图 11 为基电路  $t_{pd+}$  随  $R_L C_L$  变化的曲线。

## 2. 集极开路功率与非门

图 12 是 MB431(日·富士通)功率门的线路图，在输出低电平时最大输出电流  $I_{OL}$  大于 72mA，由于  $I_{OL}$  较大，输出管存储电荷很多，为了减少输出管由饱和转为截止时的延迟时间，放大管  $T_2$  的射极

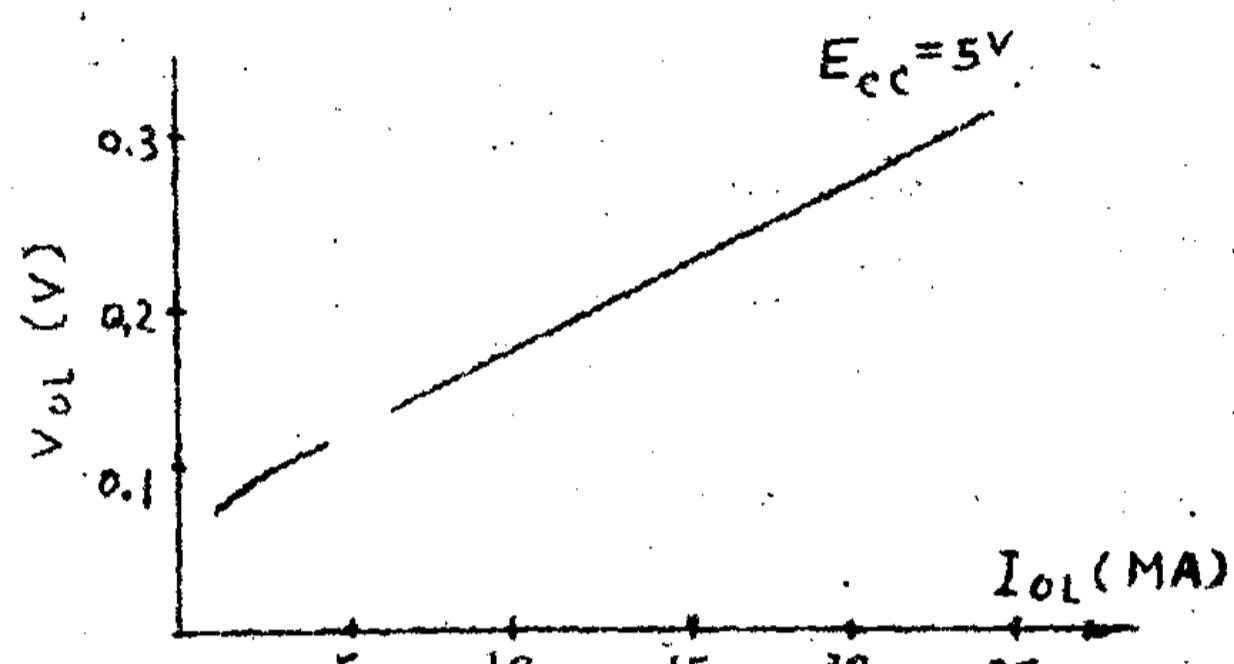


图 9

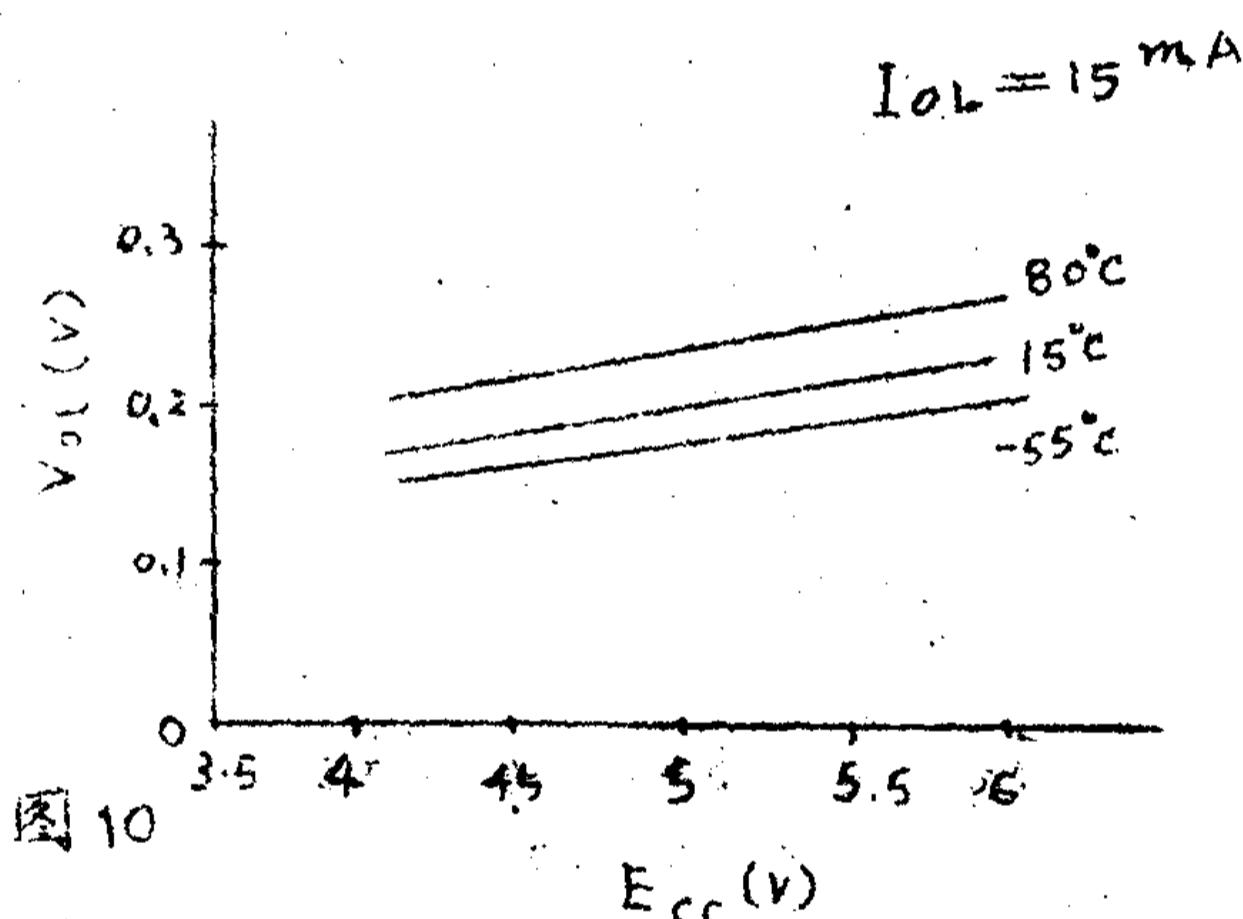


图 10

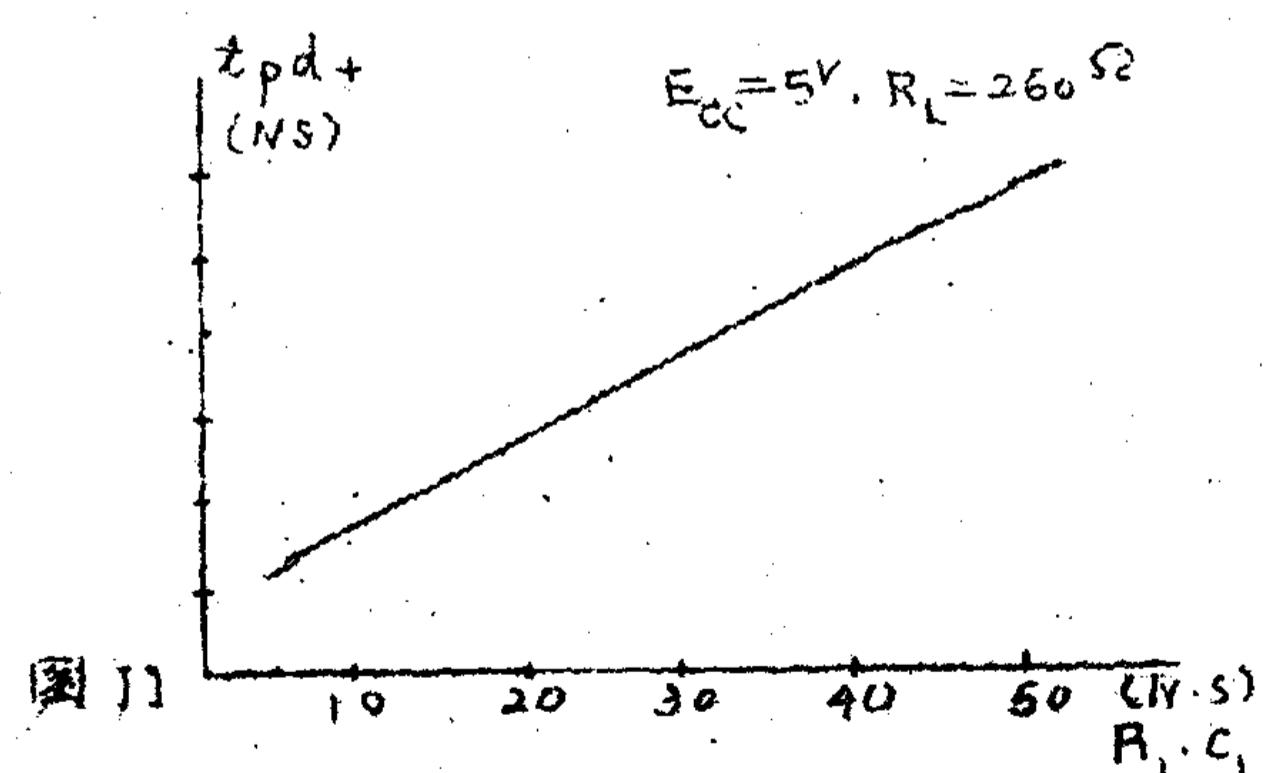


图 11

电阻不接地而接向负电源  $E_{EE}$  (-6V)，这样 O.C. 电路的输入信号由“1”跳变至“0”时，在  $E_{EE}$  作用下，形成输出管反向基流，输出管存储电荷就能很快消失，电路的平均延迟时间能显著减少。

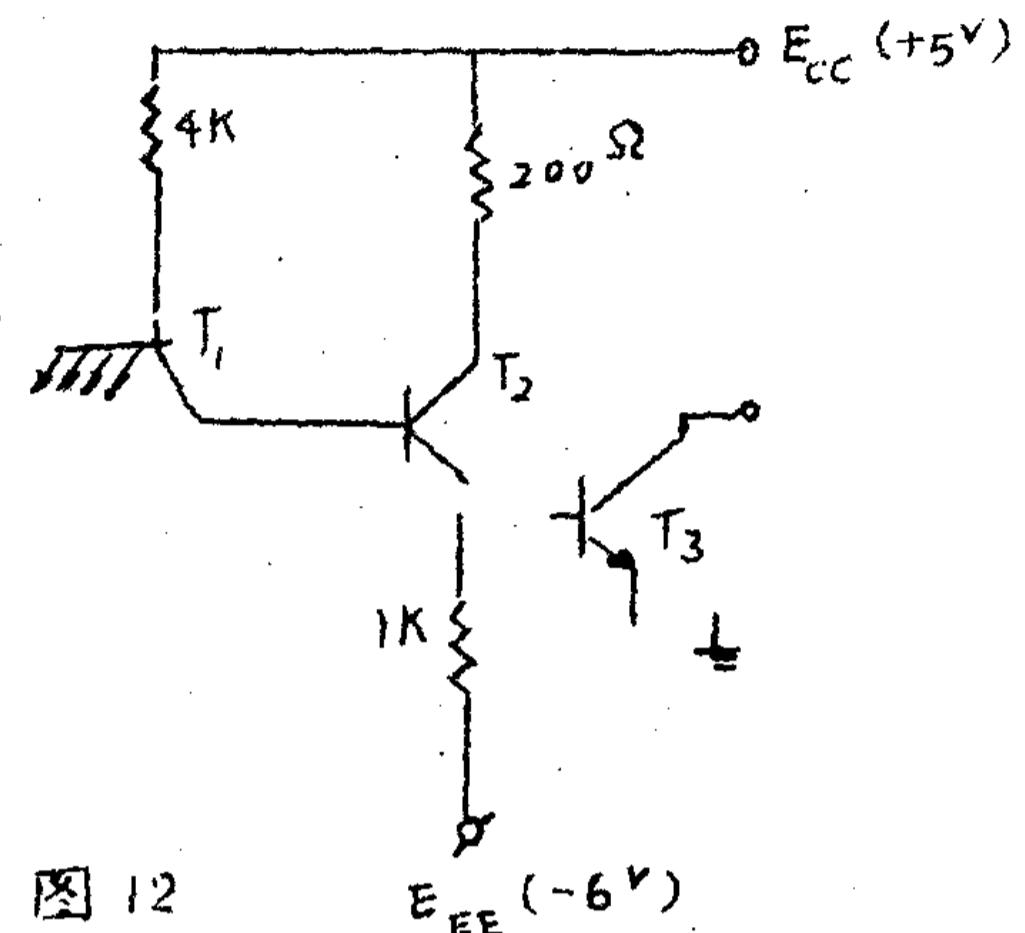


图 12

MB431 的  $t_{pd-}$ ,  $t_{pd+}$  的测试图示于图 13,  $t_{pd- \max}$  为  $16 \text{ ns}$ ,  $t_{pd+ \max}$  为  $30 \text{ ns}$

### 3. 集极开路高压输出的缓冲驱动器

SN7407型电路（美·得克萨斯）示于图 14，它比普通 O.C. 与非电路多了一级放大级  $T_3$ ，因此它不反相输入信号。

电路的  $I_{OL}$  为  $40 \text{ mA}$ ，输出管  $T_4$  最低击穿电压  $30 \text{ V}$ ，所以它的主要用途是作缓冲驱动器，用以驱动灯、继电器以及实现高电平转换。有六个驱动器集成在一个单片上，总功耗为  $145 \text{ mW}$ ， $t_{pd} = 14 \text{ ns}$ 。

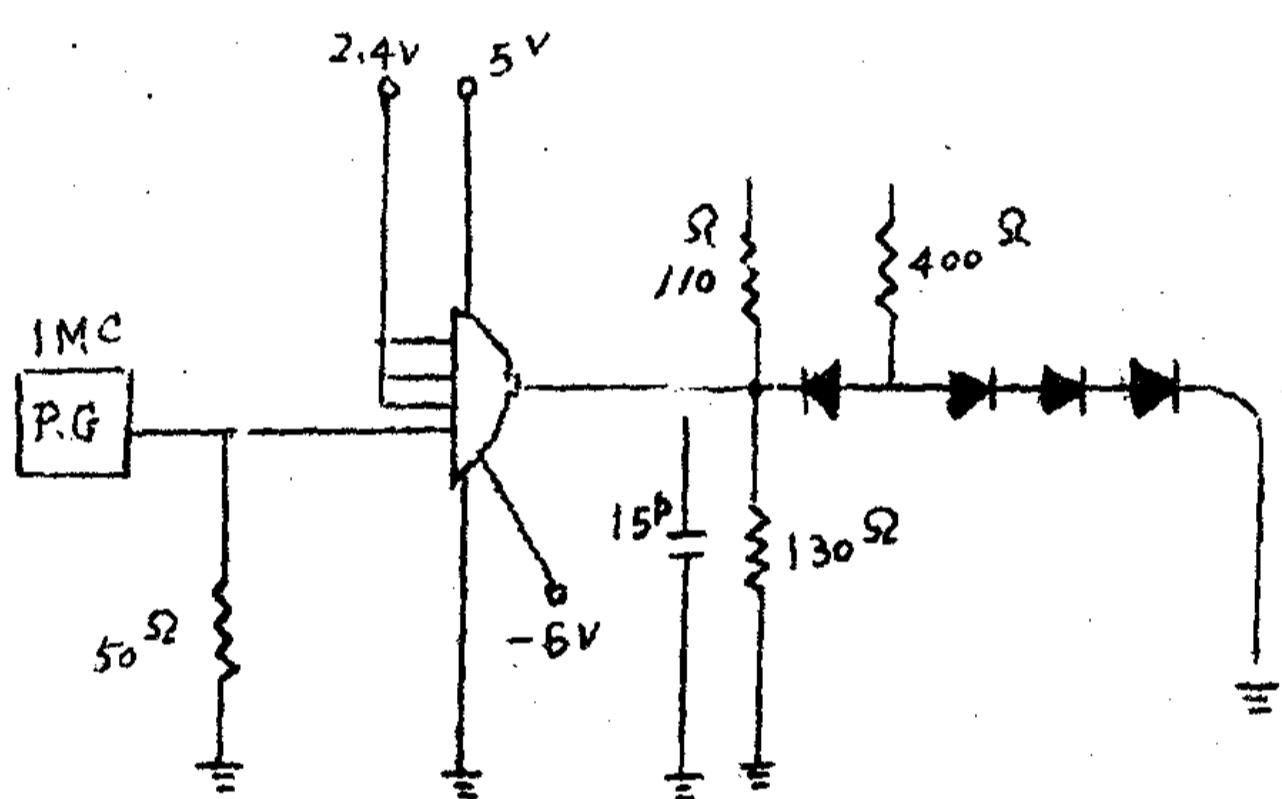


图 13

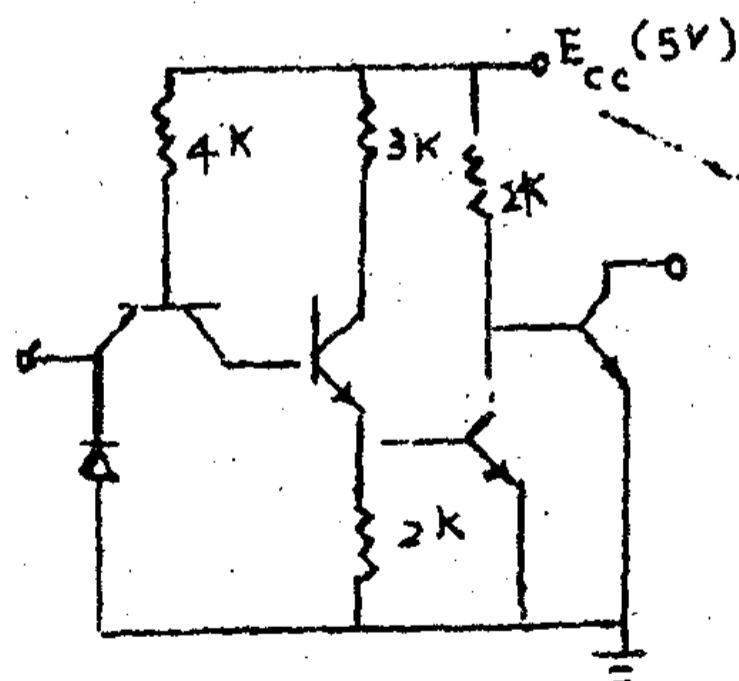


图 14

~ 8 ~

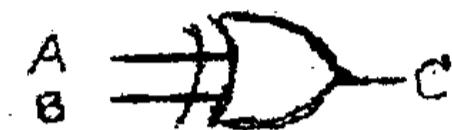
## 异或门/异或非门 (Exclusive OR/NOR Gate)

异或门是实现“异或”逻辑功能的电路，它有两个输入，一个输出，其真值表示于表 1a，只有当输入 A 和 B 状态相反时 ( $A = "0"$ ,  $B = "1"$  或  $A = "1"$ ,  $B = "0"$ ) 输出 C 为 “1”；而当 A 和 B 状态相同时 ( $A = B = "0"$  或  $A = B = "1"$ ) 输出 C 为 “0”，即具有“异或”性。逻辑方程为

$$C = A \cdot \bar{B} + \bar{A} \cdot B$$

异或非门的真值表示于表 1.b，当输入  $A = B$ ，则输出  $C = 1$ ，当  $A \neq B$ ，则输出  $C = 0$ ，此句说反了，其逻辑方程为：

$$C = \overline{A \cdot \bar{B} + \bar{A} \cdot B}$$

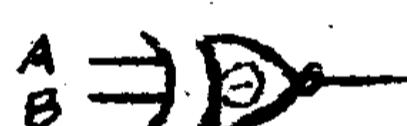


异或门真值表

| A | B | C |
|---|---|---|
| 0 | 0 | 0 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 0 |

$$C = \overline{A \cdot \bar{B} + \bar{A} \cdot B}$$

表 1a



异或非门真值表

| A | B | C |
|---|---|---|
| 0 | 0 | 1 |
| 0 | 1 | 0 |
| 1 | 0 | 0 |
| 1 | 1 | 1 |

$$C = \overline{A \cdot \bar{B} + \bar{A} \cdot B}$$

表 1.b

### §1. 应用

异或门异或非门的应用是很广的，在电子计算机中可用它组成半加器、全加器以及奇偶检验部件比较器等基本部件。

#### 1. 半加器和全加器