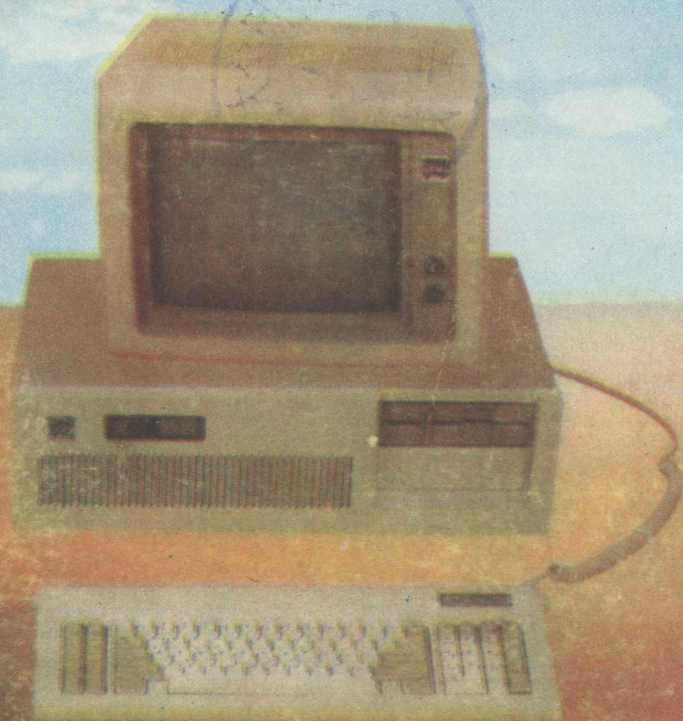


IBM PC/AT(IT-AT)实用技术丛书之五

IBM PC/AT 技术参考手册

(IT-AT适用)

上册



73.876/774/1

IBM 个人计算机硬件参考丛书

技术参考手册

前 言

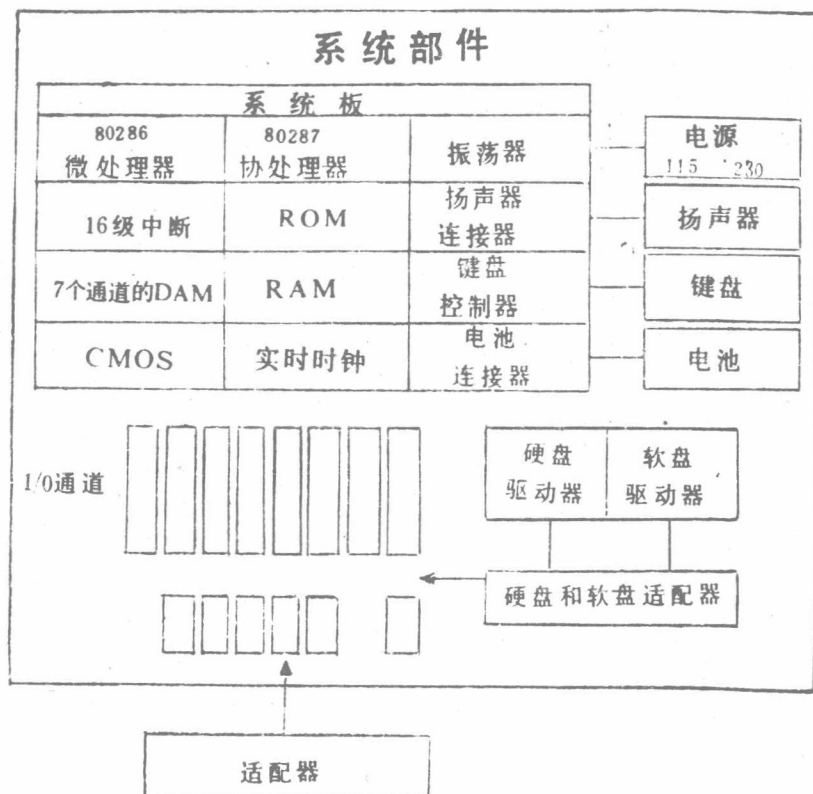
本手册阐明 IBM-AT 个人计算机(简称 IBM-PC/AT)的各个部件和它们的相互关系。它还包括有关基本输入/输出系统 (BIOS) 和有关程序设计的资料。

本手册是一本参考书, 可供硬件和程序设计者, 程序员, 工程师, 以及需要了解 IBM-PC/AT 的设计和操作人员使用。

本手册共 9 章, 其中四章说明 IBM 个人计算机包括电路图和寄存器信息在内的硬件情况。第 5 章包括 BIOS 的用途和系统表。第 6 章包括 80286 微处理器和 80287 数学协处理器系统。第 7 章提供有关字符, 键盘输入和彩色的资料。第 8 章包括一般通信方法的资料。第 9 章包括有关 IBM-PC/AT 与 IBM 个人计算机系列的其余计算机的兼容性的资料。

本手册还包括术语汇编和有关参考资料的目录。

系统方框图





目 录

第1章 系统板	(1)
概述	(3)
存储器	(3)
微处理器	(3)
系统性能	(6)
系统定时器	(7)
系统中断	(8)
ROM 子系统	(9)
RAM 子系统	(9)
直接存储器存取(DMA)	(10)
I/O 通道	(13)
其它电路	(26)
扬声器	(26)
跳线器	(26)
显示器适配器开关	(26)
可变电容器	(27)
键盘控制器	(27)
实时时钟/互补金属氧化物半导体(RT/CMOS)	
RAM 信息	(39)
规格	(47)
系统部件	(47)
连接器	(49)
逻辑图	(52)
第2章 协处理器	(75)
概述	(75)
程编接口	(75)

硬件接口	(76)
第 3 章 电源	(78)
输入	(79)
输出	(79)
输出保护	(79)
等效荷载	(80)
输出电压次序	(80)
空载操作	(80)
电源正常信号	(80)
扇出	(81)
连接器	(82)
第 4 章 键盘	(83)
概述	(85)
接口	(85)
定序标准(键)码扫描	(85)
键盘缓冲器	(85)
键	(86)
在电源接通时所完成的功能	(86)
电源接通复位	(86)
基本保证试验	(86)
来自系统的命令	(87)
键盘输出	(91)
键扫描码	(91)
到系统的命令码	(93)
时钟和数据信号	(94)
键盘数据输出	(96)
键盘数据输入	(96)
键盘配置	(97)
规格	(104)
键盘连接器	(104)

第5章 系统 BIOS	(106)
系统 BIOS	(107)
系统 BIOS 用法	(107)
键盘编码和用法	(116)
扩展码	(122)
第6章 指令系统	(126)
指令系统	(127)
80286 微处理器指令系统	(127)
数据传送指令	(127)
算术运算指令	(130)
逻辑运算指令	(134)
字符串操作指令	(135)
控制转移指令	(137)
处理器控制指令	(143)
保护控制指令	(144)
80287 协处理器指令系统	(147)
数据传送指令	(147)
比较指令	(149)
常数指令	(150)
算术运算指令	(150)
超越函数指令	(152)
处理器控制指令	(153)
第7章 字符、键盘输入、和彩色	(155)
字符、键盘输入、和彩色	(155)
第8章 通讯	(171)
通讯	(172)
建立数据链路	(174)
第9章 IBM 个人计算机的兼容性	(182)
硬件考虑	(183)
系统板	(183)

20Mb 硬磁盘驱动器	(183)
大容量软磁盘驱动器	(184)
适配器	(184)
键盘	(184)
IBM-PC/AT 不支持的部件	(184)
应用指南	(185)
高级语言考虑	(185)
汇编语言程序设计考虑	(185)
多任务的准备	(190)
SYS REQ键	(193)
拷贝保护	(198)
机器识别码	(199)
术语汇编	(200)

第1章 系统板

目 录

概述.....	(3)
存储器.....	(3)
微处理器.....	(3)
实际地址方式.....	(4)
保护方式.....	(4)
系统性能.....	(6)
系统定时器.....	(7)
系统中断.....	(8)
ROM 子系统	(9)
RAM 子系统	(9)
直接存储器存取(DMA)	(10)
程编 16 位 DMA 通道	(11)
I/O 通道	(13)
I/O 通道信号说明	(18)
其它电路.....	(26)
扬声器.....	(26)
跳线器.....	(26)
显示器适配器开关.....	(26)
可变电容器.....	(27)
键盘控制器.....	(27)
接收来自键盘的数据.....	(27)
扫描码转换.....	(28)
送数据到键盘.....	(32)
禁止.....	(33)

键盘控制器系统接口.....	(33)
状态寄存器.....	(34)
状态寄存器的位定义.....	(34)
输出缓冲器.....	(35)
输入缓冲器.....	(35)
命令(I/O 地址 hex 64).....	(35)
I/O 口	(37)
实时时钟/互补金属氧化物半导体(RT/CMOS)RAM	
信息.....	(39)
实时时钟信息.....	(40)
CMOS RAM 配置信息	(42)
I/O 操作	(47)
规格.....	(47)
系统部件.....	(47)
尺寸.....	(47)
重量.....	(47)
电源电缆.....	(48)
环境.....	(48)
发热量.....	(48)
噪声级.....	(48)
供电.....	(48)
连接器.....	(49)
逻辑图.....	(52)

概 述

系统板尺寸约为 30.5×33 厘米(12×13 英寸) 和采用超大规模集成(VLSI)技术。它由下列部份组成:

- Intel 80286 微处理器
- 系统支持功能:
 - 7 个通道直接存储器存取(DMA)
 - 16 级中断
 - 系统时钟
 - 三个可编程定时器
- 64Kb 只读存储器(ROM)子系统, 能扩充到 128Kb
- 一个256Kb 或者一个 512Kb 随机存取存储器(RAM)子系统
- 扬声器附件
- 互补金属氧化物半导体(CMOS)存储器的 RAM 保持系统配置
- 实时时钟
- 用于 CMOS 配置和实时时钟的电池备份
- 键盘附件
- 8 个输入/输出(I/O)印刷电路板槽:
 - 6 个槽有一个 36 脚和一个 62 脚印刷电路板插座。
 - 2 个槽只有一只 62 脚印刷电路板插座。

存储器

系统板有两个存储器的存储体插座, 每个插座连接 18 个 128K $\times$ 1 模块, 以构成最大容量为 512Kb 的带奇偶检验的存储器。

微处理器

Intel 80286 微处理器有 24 位地址, 16 位存储器接口*, 扩展的指令系统, DMA 和中断支持能力, 硬件定点乘法和除法,

• 在本手册中。“接口”术语指的是在功能部件之间传送信号的装置。

集成的存储器管理，四级存储器保护，为每个任务提供十亿字节（1,073,741,824 字节）虚拟地址空间，和两种操作方式：与 8086 兼容的实际地址方式和保护的虚拟地址方式。更详细的微处理器的说明可以在本手册的参考书目所列书籍中找到。

实际地址方式

在实际地址方式中，微处理器的实际存储器是一个多达 1 兆字节的连续阵列。微处理器采用产生 20 位实际地址方法寻址存储器。

指针的选择器部分可看作是一个 20 位段地址的高 16 位。20 位段地址的低 4 位总是零。因此，段地址总是 16 个字节的倍数。

实际地址方式中的所有段是 64Kb 大小，可以读，写入，或执行。如果数据操作数或指令试图卷绕过段的末端，则发生一个异常或中断；例如，一个其低位字节处在偏置 FFFF 和其高位字节处在 0000 的字。如果在实际地址方式中，段中所包含的信息没有用满 64Kb，这个段的未使用的一端可以由另一个段所复盖以减少实际存储器要求。

保护方式

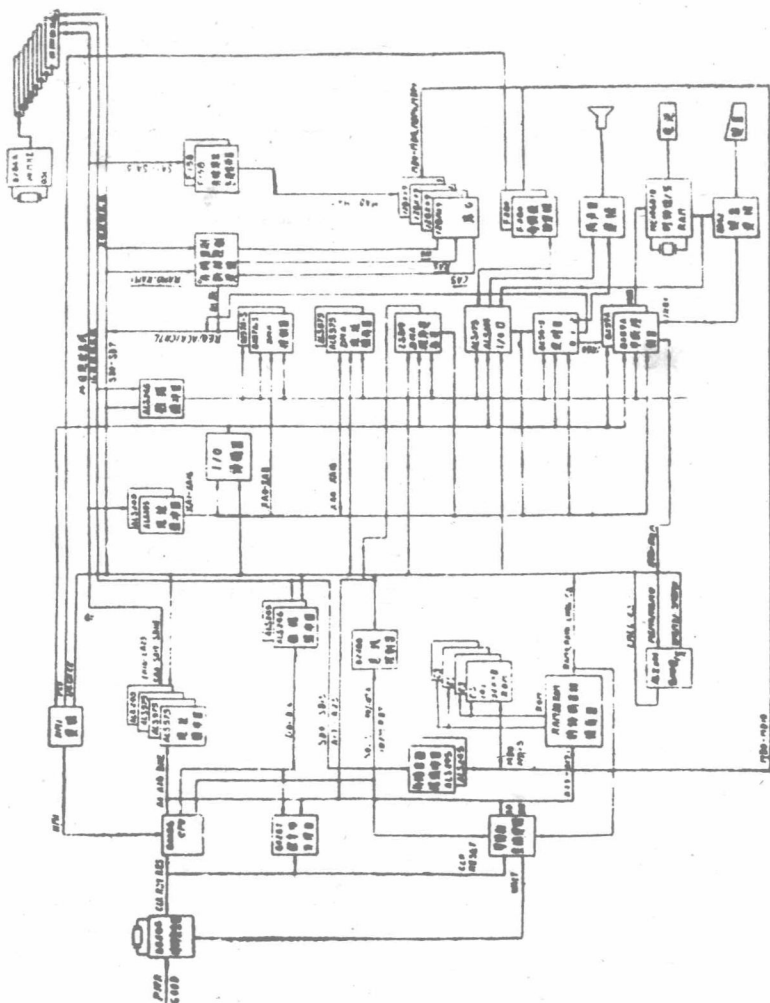
保护方式具有扩展的实际和虚拟存储器空间，存储器保护机构，以及新的操作以支持操作系统和虚拟存储器。

保护方式为每个映象在一个 16 兆字节实际地址空间内的任务提供一个十亿字节虚拟地址空间。虚拟地址空间可以比实际地址空间大，因为使用任何一个没有映象到实际存储单元的地址可得到再定位的好处。

正如在实际地址方式中那样，保护方式使用由 16 位选择器和偏移量单元组成的 32 位指针。然而，选择器以变址指定存储器驻留表，而不是指定一个存储器地址的高 16 位。从存储器表中得到所要求段的 24 位基地址。把 16 位偏移量加到段的基地址以形成实际地址。每当用选择器加载段寄存器时，总是由微处理器自动参考这些表。所有加载到段寄存器的所有指令将涉及以存储器基址的表格，而无需附加程序支持。此存储器基址的表格包括

称为描述符的 8 字节值。

下面是系统板的方块图。



系统板方块图

系 统 性 能

80286 微处理器工作在 6MHZ，即时钟周期时间为 167ns。

一个总线周期要求三个时钟周期(包括一个等待状态)，这样就得到一个 500ns 的 16 位微处理机周期。8 位总线对 8 位器件的操作取 6 个时钟周期(包括 4 个等待状态)，得到一个 1000ns 微处理机周期。16 位总线对 8 位器件的操作取 12 个时钟周期(包括 10 个 I/O 等待状态)，得到一个 2000ns 微处理机周期。

刷新控制器工作在 6MHz。每个刷新周期要求 5 个时钟周期刷新全部系统动态存储器；每 4ms 要求 256 个刷新周期。下面的算式可确定用于刷新的带宽百分数。

$$\text{用于刷新的带宽}\% = \frac{5\text{个周期} \times 256}{4\text{ms}/167\text{ns}} = \frac{1280}{24000} = 5.3\%$$

DMA 控制器工作在 3MHz，得到一个时钟周期为 333ns。所有 DMA 数据传输总线周期为 5 个时钟周期或 1.66μs。不包括在总线控制传输中用掉的周期。

DMA 通道 0, 1, 2 和 3 用于 8 位数据传输，通道 5, 6, 和 7 处理 16 位传输。通道 4 用来将通道 0 至 3 级联到处理器。

下图是一个系统存储变换表

系统存储变换表

地 址	名 称	功 能
000000-07FFFF	512Kb 系统板	系统板存储器
080000-09FFFF	128Kb	I/O 通道存储器—IBM-PC/ AT的128Kb存储器扩充任选
0A0000-0BFFFF	128Kb 显示 RAM	保留给图形显示缓冲器
0C0000-0DFFFF	128Kb I/O 扩充 ROM	保留给I/O适配器上的ROM
0E0000-0EFFFF	在系统板上保留 64Kb	付本分配在地址FE0000

续 表

地 址	名 称	功 能
0F0000-0FFFFF	系统板上的 64Kb ROM	付本分配在地址FF0000
100000-FDEFFF	最大存储量15Mb	I/O通道存储器-IBM-PC/AT 的512K字节存储器扩充任选
FE0000-FEFFFF	在系统板上保留 64K	付本分配在地址0E0000
FF0000-FFFFFF	在系统板上64Kb ROM	付本分配在地址0F0000

系统定时器

系统有三个可编程的定时器/计数器，它是由一个Intel 8254-2 定时器/计数器芯片控制的，并规定如下的通道 0 至 2:

通道 0 系统定时器

GATE 0 接通

CLK IN 0 1.190 MHz OSC

CLK OUT 0 8529A IRQ 0

通道 1 刷新请求发生器

GATE 1 接通

CLK IN 1 1.190 MHz OSC

CLK OUT 1 请求刷新周期

注: 通道 1 程编为一个速率发生器以产生一个 15 μ s 的周期信号。

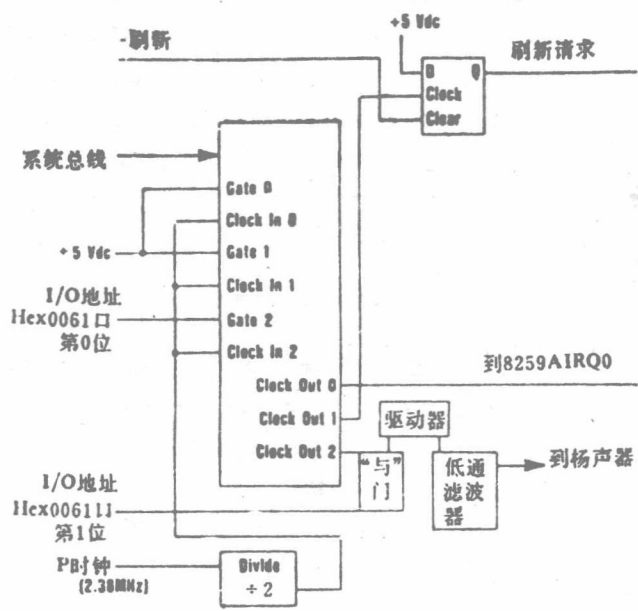
通道 2 扬声器用的音调发生器

**GATE 2 由端口 16 进制(hex)61可编程序的
外围接口(PPI)的第 0 位控制**

CLK IN 2 1.190MHz OSC

CLK OUT 2 用于驱动扬声器

8254-2 定时器/计数器是一个可编程的间隔定时器/计数器，系统程序把它看作四个外部 I/O 口。三个口作为计数器，第四个口是方式编程用的控制寄存器。下面是系统定时器方框图。



系 统 中 断

80286 微处理器的 NMI(非屏蔽中断)和两个 8259A 中断控制器芯片提供 16 级系统中断。下面按优先权递减序列出中断级的分配。

注：任何一个或全部中断可以被屏蔽(包括微处理器的 NMI)。

级	功 能
微处理器的 NMI	奇偶校验或 I/O 通道校验
中断控制器	
CTLR1 CTLR2	

IRQ 0	定时器的 CLK OUT 0
IRQ 1	键盘(输出缓冲器满)
IRQ 2 ←	从 CTLR2 来的中断
IRQ 8	实时时钟中断
IRQ 9	软件被改到 INT0AH(IRQ2)
IRQ10	保留
IRQ11	保留
IRQ12	保留
IRQ13	协处理器
IRQ14	硬磁盘控制器
IRQ15	保留
IRQ 3	串行口 2
IRQ 4	串行口 1
IRQ 5	并行口 2
IRQ 6	软磁盘控制器
IRQ 7	并行口 1

ROM 子系统

系统板的 32K×16 位 ROM 子系统是由两个 32×8 位 ROM/EPROM 模块或四个 16K×8 位 ROM/EPROM 模块组成。奇地址和偶地址用的代码驻留在各自模块中。在第一个最后一个 1M 地址空间(hex 0F0000 和 hex FF0000)的顶部上指定 ROM。ROM 不进行奇偶校验。它的存取时间是 150ns, 周期时间是 230ns。

RAM 子系统

系统板的 RAM 子系统是从 16M 地址空间的 hex 000000 地址开始。它由 128K×1 位 RAM 组成 256Kb. 或者 512Kb. 存储器

存取时间为 150ns, 周期时间为 275ns。

存储器刷新用定时器/计数器(通道 1), 每隔 15μs 请求一个存储周期。RAM 初始化程序完成下列功能:

- 将定时器/计数器的通道 1 初始化到速率发生方式, 它的周期为 15μs。
- 对任何一个存储单元执行存储器写操作。

注: 在存储器能使用前, 必须存取或刷新 8 次。

直接存储器存取 (DMA)

系统支持 7 个 DMA 通道。使用两个 Intel 8237A-5 DMA 控制器芯片, 每个芯片有四个通道。DMA 通道分配如下:

DMA 通道

Ctlr 1	Ctlr 2
Ch0—备用	Ch4—与Ctlr 1 级联
Ch1—SDLC	Ch5—备用
Ch2—软盘(IBM 个人计算机)	Ch6—备用
Ch3—备用	Ch7—备用

DMA 控制器 1 包含通道 0 至 3。这些通道支持在 8 位 I/O 适配器和 8 位或 16 位系统存储器之间的 8 位数据传输。每个通道能传输的数据吞吐量为以 64Kb 为数据块的 16 兆字节系统地址空间。

DMA 控制器 2 包含通道 4 至 7。通道 4 用于把通道 0 至 3 级联到微处理器。通道 5, 6 和 7 支持在 16 位 I/O 适配器和 16 位系统存储器之间的 16 位数据传输。这些 DMA 通道能以 128Kb 数据块传输 16 兆字节系统地址空间。通道 5, 6, 和 7 不能传输奇字节的数据。

下图示出页寄存器用的地址。