

第一章 数制和编码

一、数学目的：使学生掌握在电子计算机中常用的进位计数制的特点及相互转换关系，了解数的定点和浮点概念，掌握原码，反码及补码的表示形式，了解 BCD 码和 8421 码及 ASCII 码。

二、内容提要：

1. 十进制数和二进制数
2. 数制的转换
3. 数的定点和浮点表示方法
4. 原码、反码与补码
5. 8421 码
6. 字符代码

三、教学提示：

1. 我们日常生活中习惯使用的数使用的是十进制计数它采用逢十进一的进位规律。它可用 2 种方法来表达，一种是位置记数法。另一种是多项式表示法（或叫按权展开式）。如 $33.75 = 3 \times 10^1 + 3 \times 10^0 + 7 \times 10^{-1} + 5 \times 10^{-2}$ 等式左边的叫位置记数法（也叫并列表示法），等式右边的叫多项式表示法。

在二进制计数中，每个数位只有“0”和“1”这两个数字，它采用逢二进一的进位规律。二进计数制在计算机中被广泛采用，二进制的四则运算有它的规律性。

2. 一个数从一种进位制表示变成另一种进位制表示称为数制转换。

当十进制整数转换为二进制整数时，可采用“除二取余，直至商为 0，注意确定高、低位”的方法。

当十进制小数转换成二进制小数时，可采用“乘 2 取整，注意确定高、低位及有效位数”的方法。

对于二进制转换成十进制数时，采用将二进制数用按权展开式写出并在十进制系统中计算，所得结果为该二进制数的十进制形式。

3. 定点数：将数据事先采用一定的办法处理，使得具有相同的阶码 i ，即小数点的位置是固定不变的，这种形式表示的数为定点数。

浮点数：如果对于不同的数据，阶码 i 可以取不同的值，那么尽管尾数 S 仍取小数，但实际代表的数值的小数点是不固定的，或者说是浮动的。我们称这种数的表示形式为浮点表示，所表示的数即为浮点数。

4. 我们把一个数（连同符号）在机器中加以数值化后的形式叫做机器数，而把原来的数值称为机器数的真值。数的符号规定正数符号位用“0”表示，负数符号位用“1”表示。

原码：将二进制数的真值所示的数值部分左边加上符号位，即可得到原码的表示形式。

反码：对于正数，反码所示的数值部分与原码按位相同；
对于负数，反码所示的数值部分是原码按位变反。

补码：对于正数，补码与原码、反码的表示形式完全相同；

对于负数，符号位不变，数值部分是原码的按位求反，在最低位加 1。

5. 所谓十进制数的二进制编码（BCD 码）是：用若干位二进制数来表示一位十进制数的方法。8421 码是常见的一种

BCD 码。任何一个十进制数要写成 8421 码表示时，只要把该十进制数的各位数字分别转换成对应的 8421 码即可。

6. 在实际使用中，除了用二进制代码来表示十进制数外，还常需用二进制代码来表示各种符号。我们把表示各种符号的二进制代码的二进制码称为字符代码，国际上常用的是 ASCII 码。ASCII 码详见教材第 31 页的表 1—10。

四、练习题：

教材第 34—35 页中思考题 2，习题 1、2、7

第二章 门电路

一、教学目的：了解几种常用门电路的结构形式，工作原理和特点。

二、内容提要：

1. 什么是门电路？
2. 分立元件，二极管、三极管的与门、或门、非门以及与非门、或非门电路的工作原理。
3. TTL 门电路的工作原理与特点。
4. MOS 门电路—MOS 反相器，与非门、或非门的特点。

三、学习提示：

1. 在数字电路中“门”就是实现一些基本逻辑关系的电路，基本的逻辑关系可归结为：与逻辑：当决定一件事情的各个条件全部满足时，这件事才会发生。

逻辑关系： $Z = A \cdot B$

或逻辑：当决定一件事情的各个条件中只要具备一个或一个以上的条件，这件事就会发生。逻辑关系式 $Z = A + B$ 。

非逻辑：非就是反，就是否定，逻辑关系式： $Z = \bar{A}$ 。

2. 实现与逻辑关系的电路称为与门。

图 1 为与门符号，A、B 为与门的两输入端。

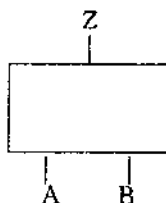


图 1

Z 为输出端 $Z = A \cdot B$

与门的真值表见教材第 40 页的表 2.1.2

实现或逻辑关系的电路称为或门

$Z = A + B$ 符号见图 2

或门的逻辑真值表见教材第 42 页表 2.1.4

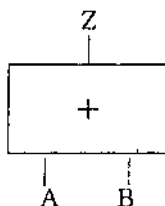


图 2

实现非逻辑关系的电路叫非门。

非门符号见图 3，非门电路图见教材第 44 页

当 V_i 为低电平时，T 截止，输出高电平

当 V_i 为高电平时，T 饱和，输出低电平

实现了非的逻辑功能。

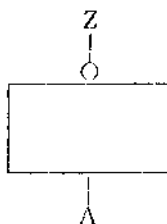


图 3

$$Z = \overline{A}$$

由于二极管门电路不仅有电平偏移，而且带负载的能力和抗干扰能力都较差，反相器的优点是没有电平偏移，带负载能力和抗干扰能力强，因此把它们连接下来就构成了与非门，或非门。与非门的表达式为： $Z = \overline{A \cdot B}$

或非门的表达式为： $Z = \overline{A + B}$

3. TTL 门电路：TTL 型集成电路是一种单片集成电路。

TTL 与非门一般给出输出高电平，输出低电平，输入短路电流，输入漏电流，开门电平，关门电平，扇出系数，空载导通电源电流和空载截止电源电流。

4. 以 MOS 管作为开关元件的门电路叫做 MOS 门电路。

有源负载反相放大器可分成四种：饱和型有源负载反相器，非饱和型有源负载反相器，耗尽型有源负载反相器，以及 CMOS 反相器。

把 1 只 P 沟道增强型 MOS 管和一只 N 沟道增强型 MOS 管并联起来，就可组成传输门，传输门可以和逻辑门组合起来，以组成各种复杂的 CMOS 电路，传输门还可用作模拟开关。

四、练习题：

教材第106~118页中,题2—1;题2—2,题2—4,题2—31。

第三章 逻辑代数基础

一、教学目的:

了解逻辑代数的基本逻辑运算,掌握逻辑代数的公式和定理,以及逻辑函数的表示方法和化简方法。

二、内容提要:

1. 逻辑代数的运算、公式及定理。
2. 用真值表逻辑表达式,卡诺图的逻辑图来表示逻辑函数的各自特点。
3. 设计逻辑电路时,为节省元件,提高可靠性,需求出最简表达式。
4. 具有约束的逻辑函数的化简。

三、学习提示:

1. 逻辑代数中的基本逻辑运算有三种,常用的逻辑运算有4种,分别如下:

- ①逻辑乘运算——与运算:逻辑表达式为: $Z = AB$ 。
- ②逻辑加运算——或运算:逻辑表达式为: $Z = A + B$ 。
- ③逻辑求反运算——非运算:逻辑表达式为: $Z = \overline{A}$ 。
- ④逻辑与非运算:逻辑表达式为: $Z = \overline{A \cdot B}$ 。
- ⑤逻辑或非运算:逻辑表达式为 $Z = \overline{A + B}$ 。
- ⑥逻辑与或非运算:逻辑表达式为 $Z = \overline{A \cdot B + C \cdot D}$ 。
- ⑦逻辑异或运算:逻辑表达式为 $Z = A \oplus B$

式中, A 、 B 、 C 、 D 叫输入逻辑变量, Z 叫输出逻辑变量。

教材中第 121 页的 3.1.2 节所述的公式和定理必须熟练掌握应用。

2. 真值表是描述逻辑函数各个变量取值组合和函数对应关系的表格。

真值表具有直观明了, 它可以把一个实际逻辑问题抽象成为数学问题, 卡诺图是用图示的方法将各种输入变量取值组合下的输出函数值一一表达出来。

卡诺图的优点是形象地表达了变量各个最小项之间在逻辑上的相邻性。

逻辑图是这样得到的, 在数字电路中用逻辑符号表示基本单元电路以及这些基本单元组成的部件所得到的图。

逻辑图中的逻辑符号比较接近于工程实际, 所以在制作数字设备时, 首先通过逻辑设计画出逻辑图, 再把逻辑图变成实际电路。

3. 逻辑函数的化简方法常用的有两种:

①公式化简法: 利用逻辑代数中的公式和定理进行化简。

②图形化简法: 利用卡诺图来进行化简。用卡诺图化简逻辑函数分三步, 首先是画出函数的卡诺图, 然后最小项合并的规律合并最小项, 最后是选择乘积项写出最简与或表达式。

4. 具有约束的逻辑函数的几个概念及化简。

①约束是用来说明逻辑函数中各个变量之间互相制约关系的一个重要概念。

②有约束的变量所决定的逻辑函数叫有约束的逻辑函数。

③约束项: 不会出现的变量取值组合所对应的最小项叫

做约束项。

④约束条件：由约束项加起来所构成的逻辑表达式叫做约束条件。

⑤在真值表中用叉号（×）来表示约束条件。在逻辑表达式中用等于 0 的条件等式表示。

四、练习题：

1. 熟记 P121 的 3.1.2 节所述公式的定理
2. P155 的例 3.3.6
3. P176 的题 3-4 中的 (1) (3)
4. P180 的题 (3-32) 中的 (2) (4) (5)

第四章 组合逻辑电路

一、教学目的：

了解组合逻辑电路的基本特点及其设计方法。了解编码和译码的概念。本章还介绍了比较器和全加器工作原理。

二、内容提要：

1. 组合逻辑电路的基本特点及逻辑设计方法，及逻辑功能的分析方法。

2. 二进制编码器
3. 二——十进制编码器
4. 二进制译码器
5. 二——十进制译码器
6. 比较器
7. 全加器

三、学习提示：

1. 在数字电路中,任何时刻输出信号的稳态值,仅决定于该时刻各个输入信号取值组合的电路叫组合电路,组合电路由门电路组成。

组合电路的逻辑功能的表示方法常用函数表达式,真值表,逻辑图及卡诺图组合电路的逻辑设计方法,就是从给定的逻辑要求出发,求出逻辑电路图的基本步骤。

在组合电路的设计过程中,首先对实际逻辑问题进行分析,确定哪些是输入变量,哪些是输出变量,它们之间存在什么关系,然后根据这些关系统列出功能表,进而得到逻辑真值表,这样就得到了符合设计要求的数学表达式,再对数学表达式进行化简,根据得到的最简表达式画出相应的逻辑图。

2. 所谓编码,就是用文字符号或数码来表示特定对象的过程。

用 n 位二进制代码对 $N=2^n$ 个一般信号进行编码的电路叫做二进制编码器,二进制编码器的工作原理和设计过程详见教材第 191 页的〔例 4.2.1〕

3. 将十进制数的十个数字 0、1、2、3、4、5、6、7、8、9 编成二进制代码的电路叫做二——十进制编码器,输入是 0~9 十个数字,输出是一组二进制代码——二——十进制码,简称 BCD 码,常用的二——十进制码在第一章中已介绍。

4. 把二进制代码的各种状态,按照其原意翻译成对应输出信号的电路叫做二进制译码器。

二进制译码器的工作原理及设计过程详见教材第 197 页的例 4.3.1。

5. 二——十进制译码器是将二——十进制代码译成 10 个十进制数字信号的电路,该译码器的输入是十进制数的二进制编码,输出的 10 个信号是与十进制数的 10 个数字相对

应的。

6. 比较两个数是否相等的电路叫做同比较器。

比较两个数相对大小的电路叫做大小比较器。

两个多位数大小的比较，应从高位比较起，因为如果高位已经比出大小，即可得出比较的结果。在高位相等时，再去比较低位。

7. 全加器：计算机最基本的任务之一是进行算术运算，在机器中四则运算（加、减、乘、除）都是分解成加法运算进行的。

两个同位的加数和来自低位的进位三者相加这种加法运算叫做全加，实现全加运算的电路叫做全加器。

多位数相加时，要考到低位的进位需送到高位，所以任何一位的加法运算，都必须等到低位加法作完后送来进位时才能进行，这种进位方法叫做逐位进位。

逐位加法器的优点是电路简单，缺点是运算速度慢。

四、练习题：

1. 教材第 191 页（例 4.2.1）。

2. 教材第 220~221 页的题（4—1），题（4—3），题（4—6），题（4—8）。

第五章 触发器

一、教学目的：

本章介绍几种触发器的工作原理及电路组成，以及它们的特点。

二、内容提要：

1. RS 触发器
2. JK 触发器
3. D 触发器
4. CMOS 触发器

三、学习提示：

触发器是存放二进制数字信号的基本单元，触发器必需要有两个稳定状态—0 状态和 1 状态，并且触发器必须能接收，保持和输出送来的信号。

1. RS 触发器：RS 触发器中 R、S 是信号的输入端，它是低电平有效，0 和 $\bar{0}$ 既是触发器的输出端又表示触发器的状态。RS 触发器可以由两个与非门或由两个或非门来组成。这种基本 RS 触发器电路简单，缺点是在信号存在期间直接控制着输出端的状态。

在基本 RS 触器的基础上再增加两个控制门 C、D 和一个控制信号 CP，让输入信号经过控制门传送，这种触发器叫同步 RS 触发器。同步 RS 触发器可实现选通控制。即时钟脉冲 $CP=1$ 时，触发器接受输入信号，而当 $CP=0$ 时，触发器被禁止。

但同步 RS 触发器的输入信号仍直接控制着触发器的输出状态。

主从 RS 触发器由两个同步 RS 触发器组成一主触发器和从触发器，但从触发器的时钟脉冲是主触发器有时钟脉冲的反。这样，主从触发器虽然在 $CP=1$ 期间把输入信号接收进主触发器，但输出端并不改变状态，只有当 CP 时钟脉冲的下沿到来时触发器才翻转，从而触发器的输出状态才改变。因此任何时刻的输入信号，R、S 都不会直接影响输出端 0、 $\bar{0}$ 的状态，从而彻底地解决了直接控制的问题。

2. JK 触发器

主从 JK 触发器是由主从 RS 触发器改进而来的, 从主从 RS 触发器的两个输出端 Q 、 $\bar{Q}$ 分别引用到输入端, 这样可以避免在两个门有输入端出现全“1”的情况。

边沿 JK 触发器只有 CP 为下降沿时触发器才按照某种特性方程更新状态, 它的优点是: 边沿控制, CP 下降沿触发是一种使用灵活, 抗干扰能力强, 性能极好的触发器。

3. 维持阻塞 D 触发器是在 D 锁存器的基础上, 再增加两个控制门, 它的优点是边沿控制, CP 上升沿触发, 在 CP = 1 期间有维持阻塞作用存在。

4. CMOS 集成触发器具有功耗低, 抗干扰能力强, 电源应用范围比较大, 电路结构简单等特点。

CMOS 触发器有 CMOSD 触发器和 CMOSJK 触发器。

关于上述提到的几种触发器的电路组成及工作原理请看课本中的详细说明。

四、练习题:

1. 第 245 页题 5—2 2. 第 246 页题 5—6 3. 第 248 页题 5—14

第六章 时序逻辑电路

一、教学目的:

本章介绍时序逻辑电路的特点及功能描述方法, 应了解计数器, 寄存器及顺序脉冲发生器的工作原理。

二、内容提要:

1. 时序逻辑电路的特点及分析时序电路逻辑功能的基

本方法。

2. 计数器
3. 寄存器
4. 顺序脉冲发生器

三、教学提示：

1. 在数字电路中，凡是任一时刻的稳定输出不仅取决于该时刻的输入，而且还和电路原来的状态有关，这样的电路叫时序逻辑电路。触发器是时序逻辑电路。

时序逻辑电路的功能可用逻辑方程式，状态表，状态图及时序图来描述。

分析时序电路逻辑功能是求出给定的时序电路的状态表，状态图或时序图，从而进一步确定时序电路的逻辑功能和工作特点，一般可以按四个步骤进行：

①根据给定的电路写出各个触发器的时钟信号，同步输入信号及电路输出信号的逻辑表达式。

②根据同步输入信号的逻辑表达式和触发器的特性方程求出电路的状态方程。

③把电路的输入和现态的各种可能取值组合代入状态方程和输出方程进行计算，求出相应触发器的次态和输出。

④整理计算结果，画出状态图（状态表，时序图）。

2. 记忆输入脉冲个数的作用叫计数，实现计数操作的电路叫计数器。

按照计数器中各个触发器状态更新情况可分为同步计数器和异步计数器。同步计数器中，各个触发器都受到同一时钟脉冲—输入计数脉冲的控制，它的状态更新是同步的。

异步计数器中，有的触发器直接受输入计数脉冲控制，有的触发器是把其它触发器的输出用作时钟脉冲，这些触发器

的状态更新有先有后，故称异步计数器。

同步二进制计数器由 T 触发器组成。

同步二进制计数器有同步二进制加法计数器，同步二进制减法计数器，同步二进制可逆计数器。

同步十进制计数器是二—十进制编码有计数器，教材中介绍了常用的 8421 编码的十进制计数器。

计数器还有一种异步计数器。

关于计数器的电路组成和工作原理详见教材第 255 页的计数器（第 6.2 节）。

3. 寄存器是一种重要的数字电路部件常用暂时存放数据，指令等。一个寄存器可以储存一位二进制代码。

基本寄存器具有接收数码和清除原有数码有功能

双拍型寄存器是一个基本 RS 触发器组成的四位数码寄存器，它有 4 个数码输入端，1 个清零端，1 个接收控制端及 4 个输出端。接收数码时，需先清零即用一个负脉冲将所有的触发器复位到“0”状态。再用一个正脉冲把门打开，将输入数码放进寄存器并保存起来。

单拍接收型寄存器由 4 个 D 锁存器组成，它的接收控制端就是 D 锁存器的时钟脉冲 (CP) 端。当接收脉冲到来后，触发器更新状态，把输入数码接收进寄存器，并保存起来。

移位寄存器除了具有存储数码的功能外，还具有移位功能

移位寄存器有单向移位寄存器和双移位寄存器。

4. 顺序脉冲发生器。

在计算机中，我们要求机器按照事先规定的顺序进行运算或操作，这就要求计算机的控制部分不仅能正确地发出各种控制信号，而且要求这些控制信号在时间上有一定的先后

顺序。我们用一个顺序脉冲发生器产生时间上有先后顺序的脉冲以协调计算机各部分的动作。

顺序脉冲发生器一般由计数器和译码器两部分组成。作为时间基准的时钟脉冲加在计数器输入端，经过译码器，将计数器的状态译成输出线上的顺序脉冲。

为了消除可能在译码器的输出线上产生干扰脉冲，我们可以采用下列几种办法：

①采用环形计数器，因为环形计数器不需要译码器。

②采用循环码计数器和伪环形计数器，这类计数器在每次状态变化时仅有一个触发器翻转。

③利用时钟脉冲封锁译码门以消除译码器可能产生的干扰脉冲。

四、练习题：

课文中第 297 页思考题与习题：(6—1)、(6—3)、(6—6)。

第七章 脉冲波形的产生和整形

一、教学目的：

通过本章的学习应了解脉冲振荡器的工用原理，施密特触发器用作整形器的工用特点以及单稳态触发器的用途和工作原理。

二、内容提要：

1. 脉冲振荡器及有关指标
2. TTL 与非门基本多谐振荡器
3. RC 环形多谐振荡器

4. 石英晶体多谐振荡器
5. 施密特触发器
6. 单稳态触发器

三、学习提示:

1. 在同步时序电路中作为时钟脉冲的矩形脉冲波, 控制和协调着整个计算机系统的工作。我们常用脉冲周期 T , 脉冲幅度 V_m , 脉冲宽度 T_w , 脉冲上升时间 t_r 及脉冲下降时间 t_f 来描述脉冲的基本特性。

矩形脉冲由脉冲振荡器产生。

2. 把静态时工作在转折区的两个 TTL 与非门用电容耦合起来, 就组成了 TTL 与非门基本多谐振荡器。

TTL 与非门多谐振荡器的振荡周期用 $T \approx 2(R_F // R_1)C$ 来估算。

3. 利用门电路的传输时间, 把奇数个与非门首尾相接组成多谐振荡器, 被称作环形多谐振荡器, 由于这种振荡器的振荡频率很高常用 RC 延时电路增加延迟时间, 并且通过改变 R 或改变 C 的数值来改变振荡频率。

4. 为了得到频率稳定度很高的时钟脉冲, 普遍采用石英晶体多谐振荡器。把石英晶体与多谐振荡器中的耦合电容串联起来就组成了石英晶体多谐振荡器。

石英晶体多谐振荡器的振荡频率只决定于晶体本身的谐振频率与电容中的 $R \cdot C$ 的数值无关。

石英晶体多谐振荡器的频率稳定度高

5. 施密特触发器在脉冲的产生和整形电路中应用很广, 因为它能把变化非常缓慢的输入脉冲波形整形成为适合于数字电路中需要的矩形脉冲。

TTL 施密特触发器由输入级, 施密特电路用输出级三部

分组成。

6. 单稳态触发器有 3 个特点

①它有一个稳定状态和一个暂稳状态。

②在外来脉冲的触发下，它能由稳定状态翻转到暂稳状态。

③暂稳状态维持一段时间后，它将自动返回到稳定状态。且暂稳状态的时间与触发脉冲无关，仅决定于电路本身的参数。

基于单稳的上述特点，它可用于定时、整形，以及延时。

四、作业：

课本中第 332 页思考题与习题：(7-2)，(7-4)，(7-5)，(7-7)。

《数字电路》自测题

一、填空（每空格 1 分共 20 分）

1. 在二进计数制中，每个数位只有两个不同的取值，即_____和_____。

2. 当计算机中的数超出了它所表示的范围时，称为_____。

3. 我们将一个数（连同符号）在机器中加以数值化后的表示形式，称为_____，而把原来的数值称为_____。

4. TTL 电路中，规定高电平的额定值为_____，低电平的额定值为_____。

5. TTL 集成电路的输入端和输出端电路的结构都采用了半导体三极管，一般称为_____逻辑电路，简称_____。

6. 组合电路逻辑功能的表示方法常用的有_____，_____，_____，_____。