

IBM PC/XT

硬件手册

IBMPC 丛书

3

PC 丛书编辑部

目 录

第 1 部分: 硬件

IBM PC XT 系统部件.....	1
IBM 键盘.....	19
扩展部件.....	22
IBM 80 CPS 打印机.....	30
IBM 打印机适配器.....	47
IBM 单色显示器和打印机适配器.....	51
IBM 单色显示器.....	56
IBM 彩色/图形监视器适配器	57
IBM 彩色显示器.....	73
IBM 5—1/4 吋软盘驱动器适配器.....	74
IBM 5—1/4 吋软盘驱动器.....	92
软盘.....	93
IBM 固定盘驱动器适配器.....	94
IBM 10 MB 固定盘驱动器	108
IBM 存储器扩展选件	110
IBM 游戏控制适配器	121
IBM 原型插件板	125
IBM 异步通讯适配器	129
IBM 同步数据链路控制 (SDLC) 通讯适配器	148
IBM 通讯适配器电缆	167

第 2 部分: ROM BIOS 及系统用法

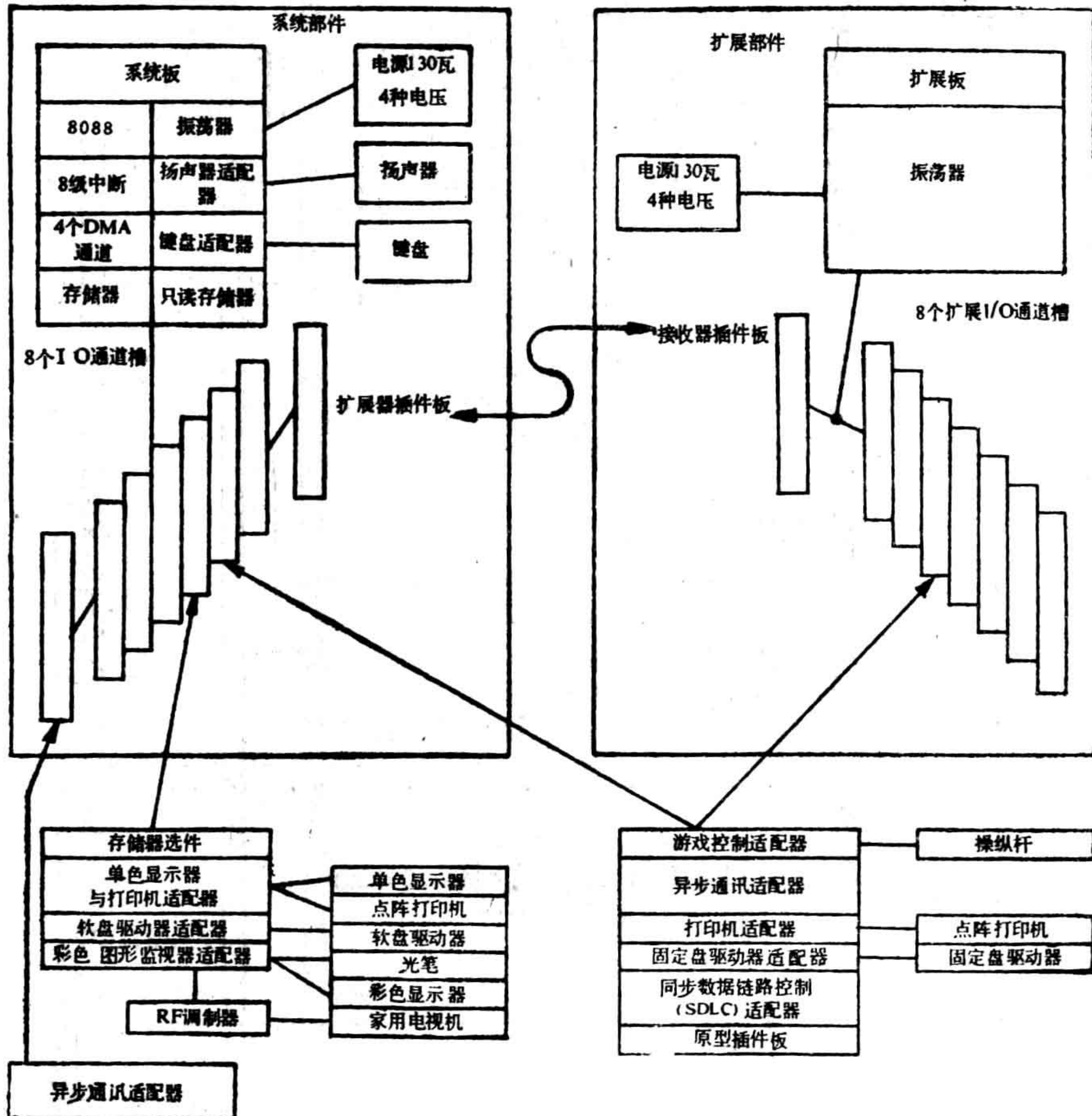
ROM BIOS.....	169
键盘编码和使用	176
附录 A: ROM BIOS 清单	A—1
附录 B: 8088 汇编指令系统参考	B—1
附录 C: 字符、按键与彩色表	C—1
附录 D: 逻辑图	D—1
附录 E: 技术规范	E—1
附录 F: 通讯	F—1
词汇表	G—1
参考书目.....	(略)
索引.....	(略)

第一部分 硬 件

IBM PC XT 系统部件

系统部件是 IBM 个人计算机 XT 系统的核心。系统部件包括：带有八个扩展槽的系统板，8088微处理器，40K ROM（包括 BASIC），128K基本 RAM 存储器和一个扬声器。电源安装在系统部件内，以便向系统板和内部驱动器提供直流电源。

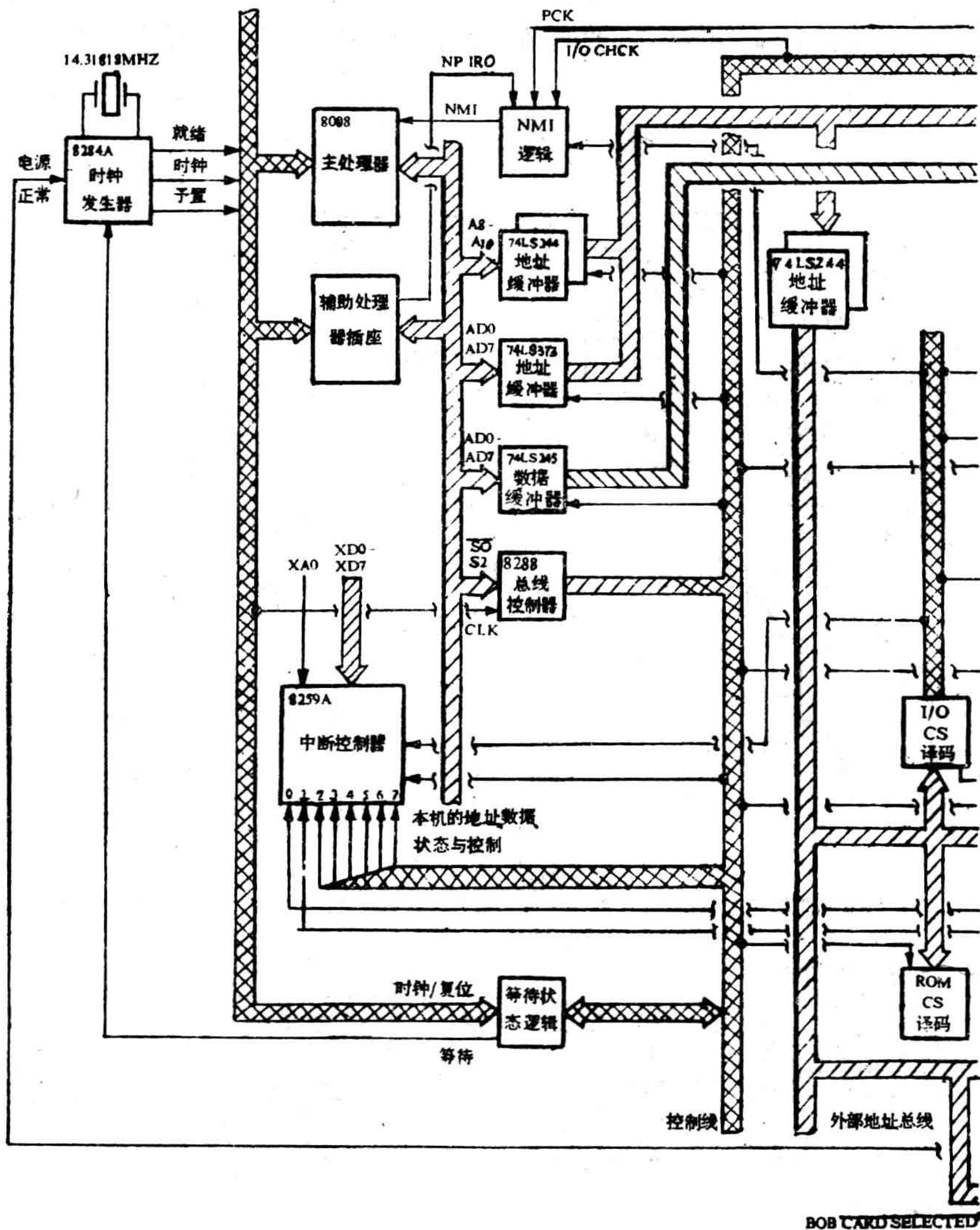
系 统 板



系统框图

系统板水平地安装在系统部件的底部，尺寸大约为8—1/2吋×12吋。这是一个多层板，每条引线都有单独的连接盘，在夹层里设有电源和地网。来自电源的直流电和信号经过两个六插脚的插头进入系统板。板上其它插头连接键盘和扬声器。八个62线的插件板插座也安装在系统板上。I/O通道作为母线横贯八个I/O槽。J8槽与其它槽稍有不同，即对于插在其中的任何插件板，每当该板被选中时，均要求以“插件板选中”信号作为回答。

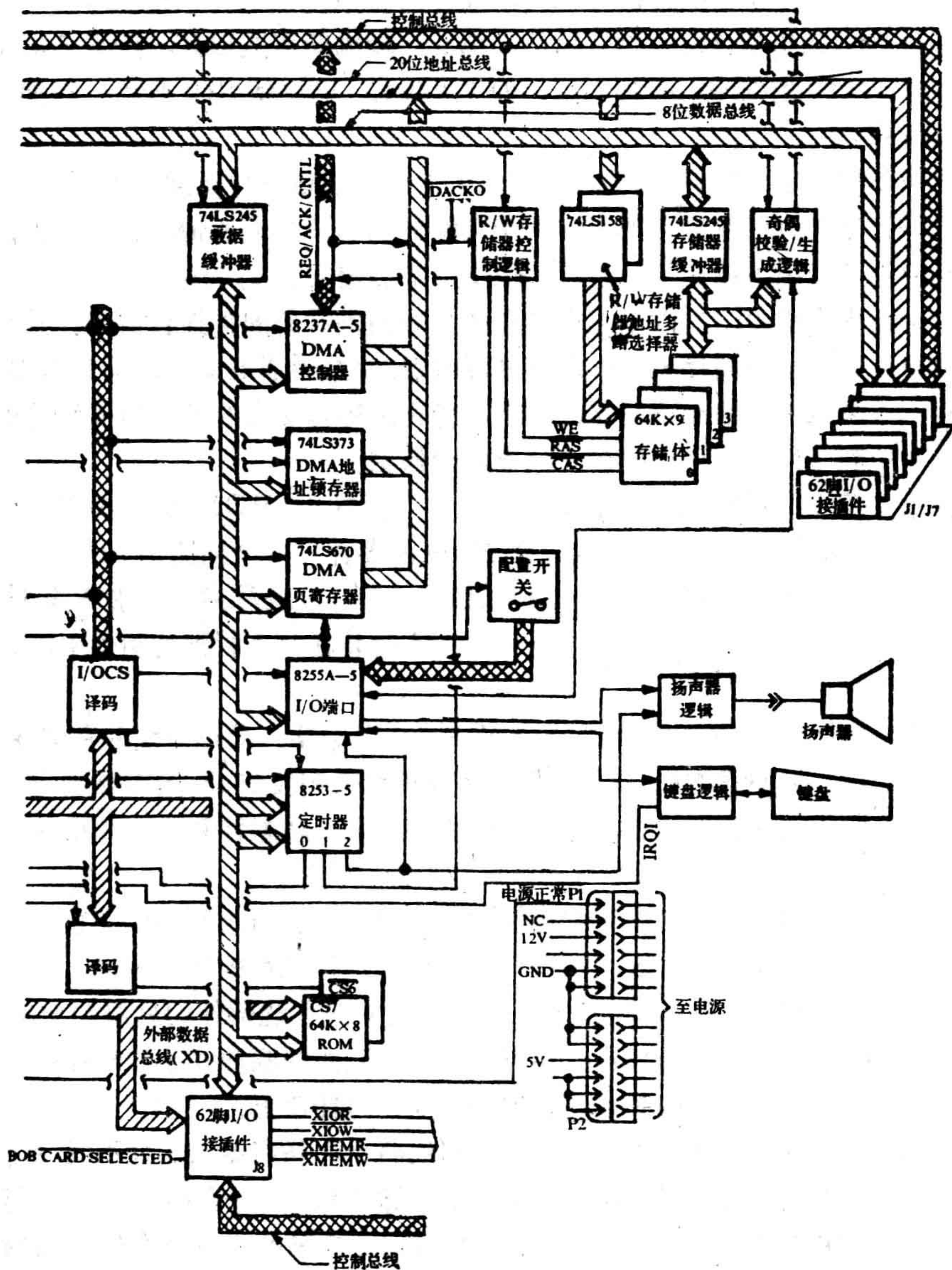
一个双列直插组件（DIP）开关（每个组件有八个开关）安装在系统板上，可在程序控制下读出开关的状态。DIP开关向系统软件提供下列信息：选件的配置，系统板具有多大规模的存储器，配备了什么类型的显示器适配器，上电时要执行什么操作方式（彩色或黑白显示，每行40或80字符），以及所带软盘驱动器的数目。



系统板数据流（2之1）

系统板由五个功能块构成：处理机子系统及其支持部件，只读存储器 (ROM) 子系统，读/写 (R/W) 存储器子系统，在板上的 I/O 适配器与 I/O 通道。所有这些均在本部分叙述。

系统板的核心是 Intel 8088 微处理器，该处理器是16位的 Intel 8086 处理器的 8 位外部总线的改进型，并与8086在软件上兼容。因此 8088 支持包括乘除在内的 16 位操作，并支持20位寻址（1兆字节的存储器）。还可按最大方式操作，于是，可加入协同处理器作为一个部件。处理机以4.77MHz 频率工作。这个频率来自14.31818MHz的晶体振子，经过三分频，作为处理机时钟，同时经过四分频得到彩色电视所需要的 3.58M



系统板数据流 (2之2)

Hz的彩色同步信号。

在4.77MHz的时钟频率之下，8088总线周期为四个210ns的时钟周期，即840ns。I/O周期为五个210ns的时钟周期，即1.05 μ s。

处理机由一组高功能的器件所支持，它们提供了四个20位的直接存储器访问（DMA）通道，三个16位定时器/计数器通道，以及八个中断优先级。

四个DMA通道中有三个用于I/O总线，以便支持I/O设备与存储器之间不需要处理机干预的高速数据传输。第四个DMA通道由程序控制，用来刷新系统动态存储器。这是通过对一个定时器/计数器元件的通道编程，使之周期地请求伪DMA传输而完成的。上述动作产生存储器读周期，该周期可将系统板上与系统扩展槽上的存储器刷新。如果处理机就绪信号没有撤销的话，那么，除刷新通道以外，所有DMA数据传输均占用五个210ns的处理机时钟周期，即1.05 μ s。而刷新用的DMA周期占四个时钟周期，即840ns。

三个可编程的定时器/计数器由系统如下使用：通道0作为通用定时器，为实施日历钟而提供恒定的时间基准；通道1用于计时并为DMA通道请求刷新周期；通道2用于支持扬声器的音调生成。每个通道的最小定时分辨度为1.05 μ s。

八个中断优先级中，有六个连接到系统扩展槽供设备的插件板使用。其余两个在系统板上使用。0级为最高优先级，连接到定时器/计数器通道0上，为日历钟提供周期性的中断。1级连接到键盘适配器线路上，接收由键盘发出的每个扫描码的中断。8088的不可屏蔽中断（NMI）用于报告存储器的奇偶错。

系统板支持ROM和R/W存储器。为ROM或EPROM提供64K \times 8的空位。板上备有两个组件插座，每个可容纳32K或8K的器件。一个插座为32K \times 8ROM，另一个为8K \times 8。ROM中含有上电自测试程序，I/O驱动程序，图形方式中128个字符的点模式，以及软盘自举装入程序。这个ROM封装在28个管脚的组件中，其读出时间与周期均为250ns。

系统板还包括128K \times 9到256K \times 9的R/W存储器。最小系统的存储器为128K，并备有组件插座，以便再增加128K。超过系统板最大限度256K的存储器可通过在扩展槽上增加存储器插件板的办法得到。存储器由64K \times 1动态存储器芯片组成，读写时间为200ns，周期为345ns，全部读/写存储器均带奇偶校验。

系统板包括与键盘的串行接口相连接的适配器线路。当收到一个完整的扫描码时，该线路产生一个对处理机的中断，该接口也可请求执行键盘的诊断测试。

键盘接口是系统板上五插脚的DIN插座，它穿过系统部件的后部延伸出去。

系统部件备有2 $\frac{1}{4}$ 吋扬声器，扬声器的控制线路与驱动线路均设在系统板上。该扬声器经过一个2线接口连接到系统板的一个3插脚插座上。

扬声器驱动线路的功率大约为 $\frac{1}{2}$ 瓦。控制线路允许扬声器以三种不同方法驱动：

1) 建立由程序直接控制的寄存器位，从而生成脉冲串。2) 对定时器/计数器通道2的输出编程，从而生成送到扬声器的波形。3) 用程序控制的I/O寄存器位来调制定时器/计数器的时钟输入。所有这三种方法可同时执行。

I/O 地址分配表

范 围 (十六进制)	用 途
000—00F	DMA 芯片 8237 A-5
020—021	中断 8259A
040—043	定时器 8253-5
060—063	PPI (可编程外围接口) 8255A-5
080—083	DMA 页面寄存器
0AX*	NMI 屏蔽寄存器
0CX	保留
0EX	保留
200—20F	游戏控制器
210—217	扩展部件
220—24F	保留
278—27F	保留
2F0—2F7	保留
2F8—2FF	异步通讯 (辅助的)
300—31F	原型插件板
320—32F	固定式磁盘
378—37F	并行打印机
380—38F	SDLC 通讯
3A0—3AF	保留
3B0—3BF	IBM 单色显示器/打印机
3C0—3CF	保留
3D0—3DF	彩色/图形显示器
3E0—3E7	保留
3F0—3F7	软盘
3F8—3FF	异步通讯 (基本的)

* 上电时, 进入 8088 的不可屏蔽中断 (NMI) 被屏蔽。此时, 屏蔽位可由系统软件用下列办法建立和清除:

建立屏蔽: 向 I/O 地址 A0₁₆ 写入 80₁₆ (允许 NMI)

清除屏蔽: 向 I/O 地址 A0₁₆ 写入 00₁₆ (禁止 NMI)

8088 硬件中断列表

编 号	用 途
NMI	奇偶错
0	定时器
1	键盘
2	保留
3	异步通讯 (辅助的)
	SDLC 通讯
4	异步通讯 (基本的)
	SDLC 通讯
5	固定式磁盘
6	软盘
7	并行打印机

8255A I/O 位分配表

十六进制 端口编号	输	PA 0	+ 键盘扫描码 0	或	诊 断 输 出 0		
		1	1		1		
		2	2		2		
0080		3	3		3		
	入	4	4		4		
		5	5		5		
		6	6		6		
		7	7		7		
0081	输	PB 0	+ 定时器 2 控制扬声器				
		1	+ 扬声器数据				
		2	备用				
		3	读高位开关或读低位开关				
		4	- 允许对 RAM 奇偶检验				
		5	- 允许检验 I/O 通道				
		6	- 保持键盘时钟为低				
		出	7	- (允许键盘工作) 或 + (清除键盘)			
0082	输	PC 0	在 POST 循环	开关 1	显示器 0	**开关 5	
		1	+ 安装协同处理机	开关 2	显示器 1	**开关 6	
		2	+ 系统板 RAM 容量 0	* 开关 3	软盘驱动器 0	***开关 7	
		3	+ 系统板 RAM 容量 1	* 开关 4	软盘驱动器 1	***开关 8	
		4	备用				
		5	+ 定时器通道 2 输出				
		6	+ I/O 通道检验				
		入	7 + RAM 奇偶检验				

0063 命令/方式寄存器

方式寄存器值	7	6	5	4	3	2	1	0
	1	0	0	1	1	0	0	1

十六进制 99

• 开关 4	开关 3	系统板上存储器总数
0	0	64K
0	1	128K
1	0	192K
1	1	256K
** 开关 6	开关 5	上电时显示器的工作方式
0	0	保留
0	1	彩色40×25 (黑白方式)
1	0	彩色80×25 (黑白方式)
1	1	IBM 单色80×25
*** 开关 8	开关 7	系统中 5 1/4 吋软盘驱动器的个数
0	0	1
0	1	2
1	0	3
1	1	4

注：正号 (+) 表示该位为 1 时完成给定的功能。

负号 (-) 表示该位为 0 时完成给定的功能。

PA位=0 表示开关接通，PA位=1 表示开关断开。

系统存储器分配表

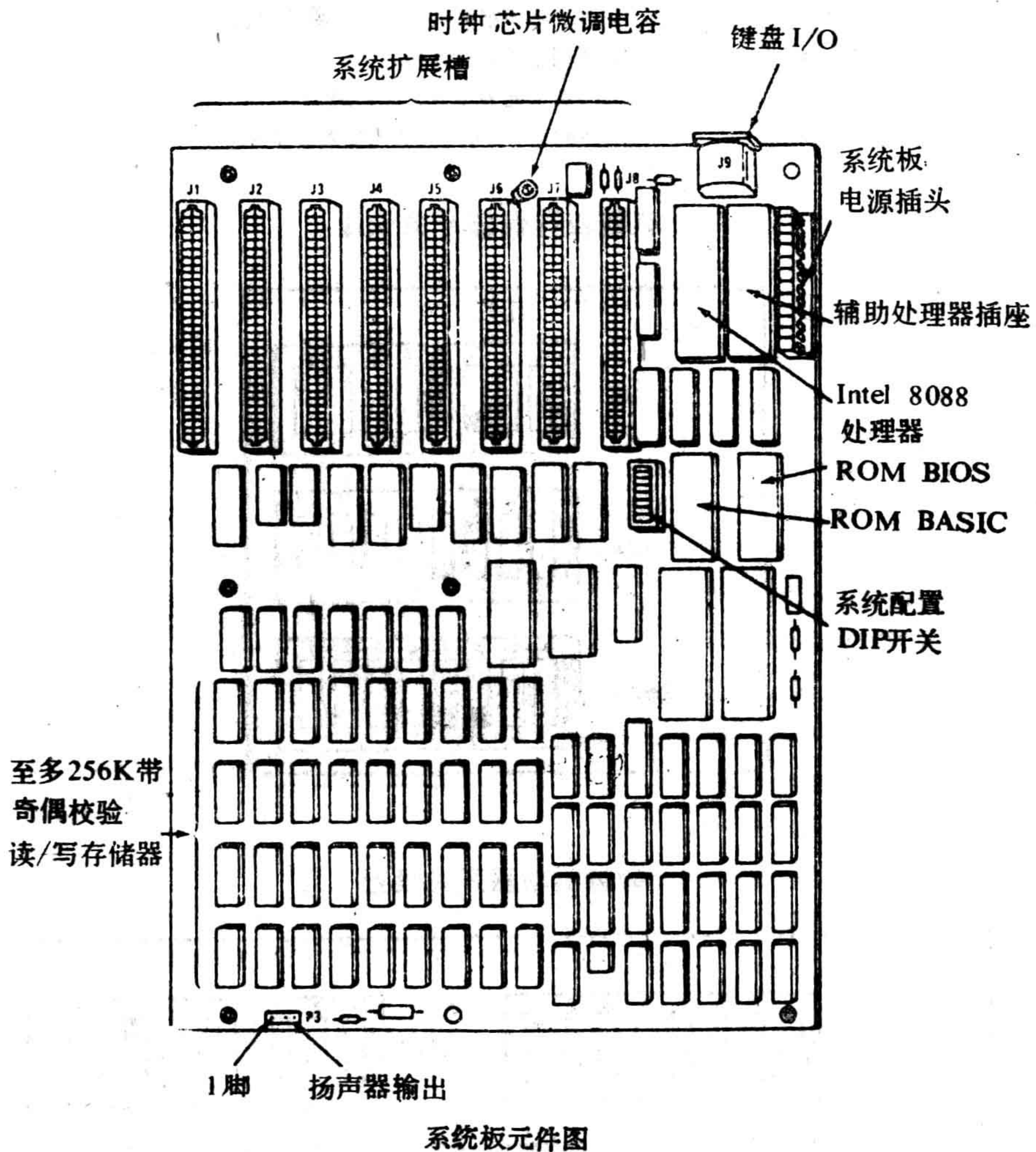
首地址 十进制	地址 十六进制	功能
0	00000	系统板上的128—256K读/写存储器
16K	04000	
32K	08000	
48K	0C000	
64K	10000	
80K	14000	
96K	18000	
112K	1C000	
128K	20000	
144K	24000	
160K	28000	
176K	2C000	
192K	30000	
208K	34000	
224K	38000	
240K	3C000	

(续 表)

首 址 十 制 进	址 十六进制	功 能	
256K	40000	I/O 通道上的 384K 读/写存储器扩展	
272K	44000		
288K	48000		
304K	4C000		
320K	50000		
336K	54000		
352K	58000		
368K	5C000		
384K	60000		
400K	64000		
416K	68000		
432K	6C000		
448K	70000		
464K	74000		
480K	78000		
496K	7C000		
512K	80000		
528K	84000		
544K	88000		
560K	8C000		
576K	90000		
592K	94000		
608K	98000		
624K	9C000		
640K	A0000	128K 保留	
656K	A4000		
672K	A8000		
688K	AC000		
704K	B0000		单色显示
720K	B4000		
736K	B8000		彩色/图形
752K	BC000		
768K	C0000		固定式磁盘控制
784K	C4000		
800K	C8000		
816K	CC000		
832K	D0000		
848K	D4000		
864K	D8000		
880K	DC000		
896K	E0000		
		192K 只读存储器扩展与控制	

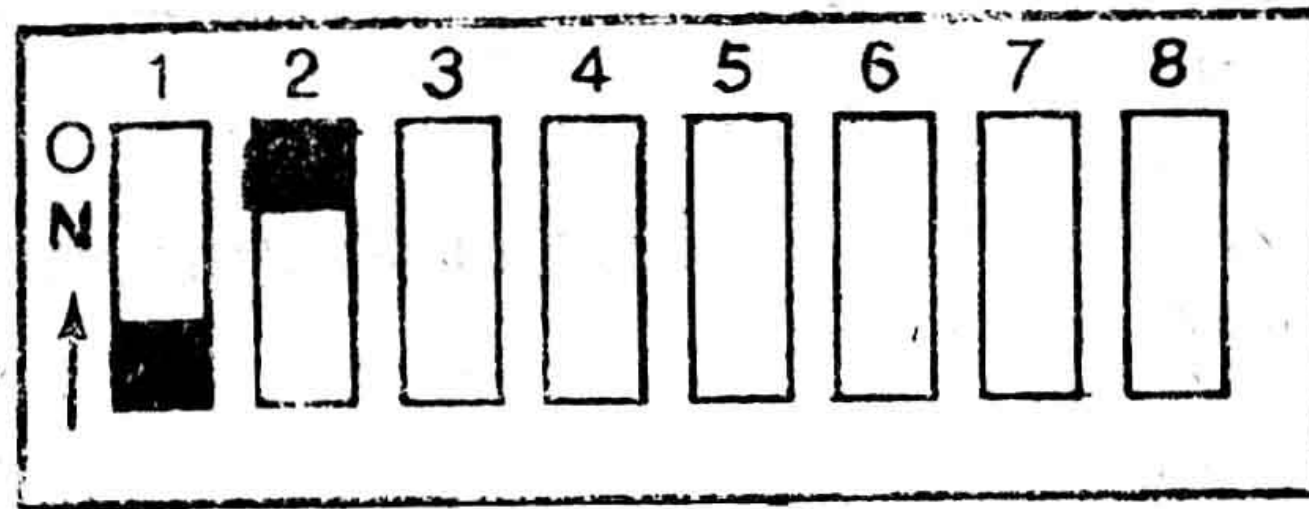
(续表)

首地址 十进制	地址 十六进制	功能
912K	E4000	192K只读存储器扩展与控制(续)
928K	E8000	
944K	EC000	
960K	F0000	64K基本系统ROM BIOS与BASIC
976K	F4000	
992K	F8000	
1008K	FC000	



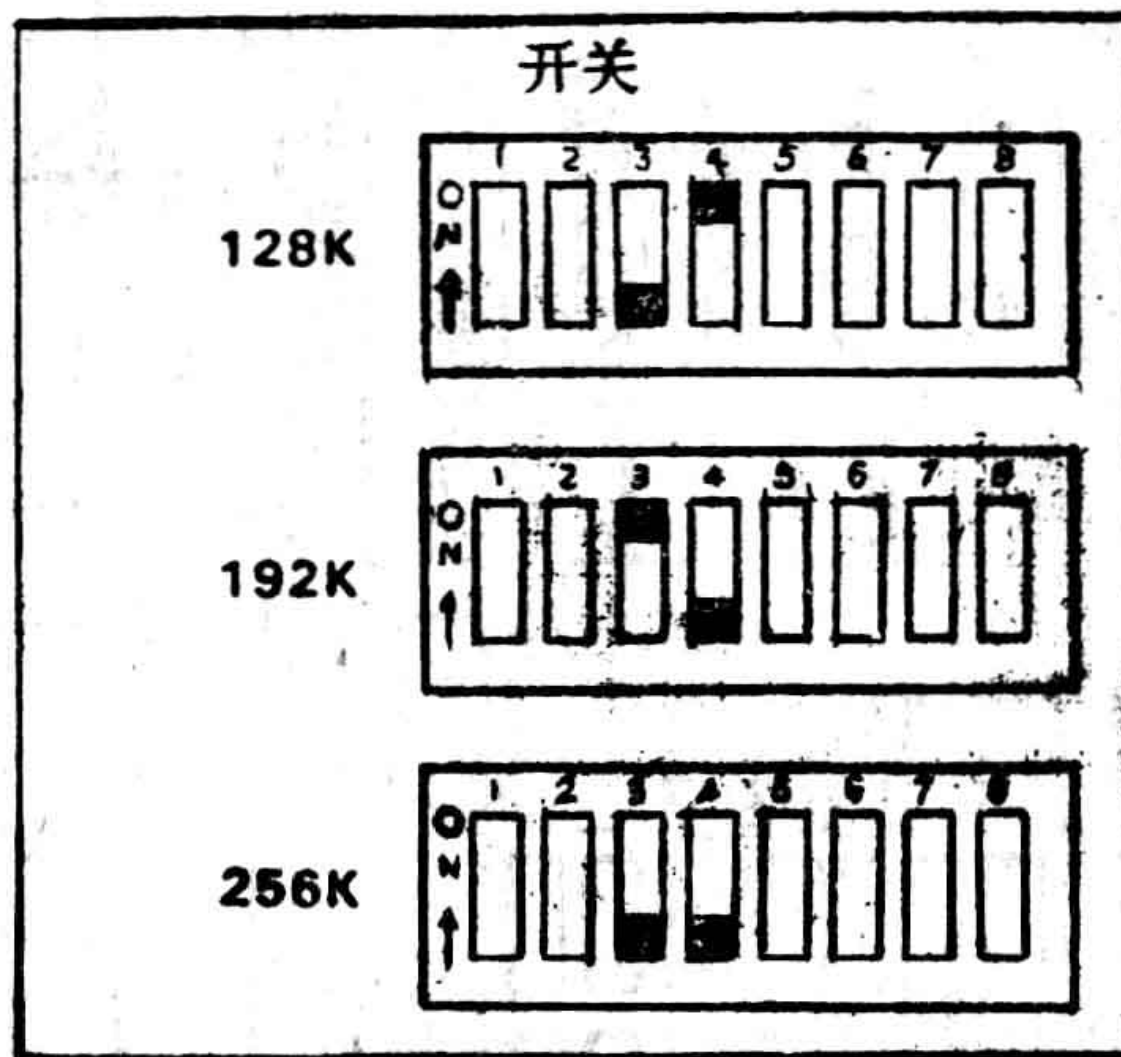
系统板的开关设置

下面给出了系统板的开关设置。这些设置对于和器件相关连的系统地址，以及对确定安装在系统板上存储器的总数都是必需的。参见本节前面“系统板元件图”中DIP开关的位置。

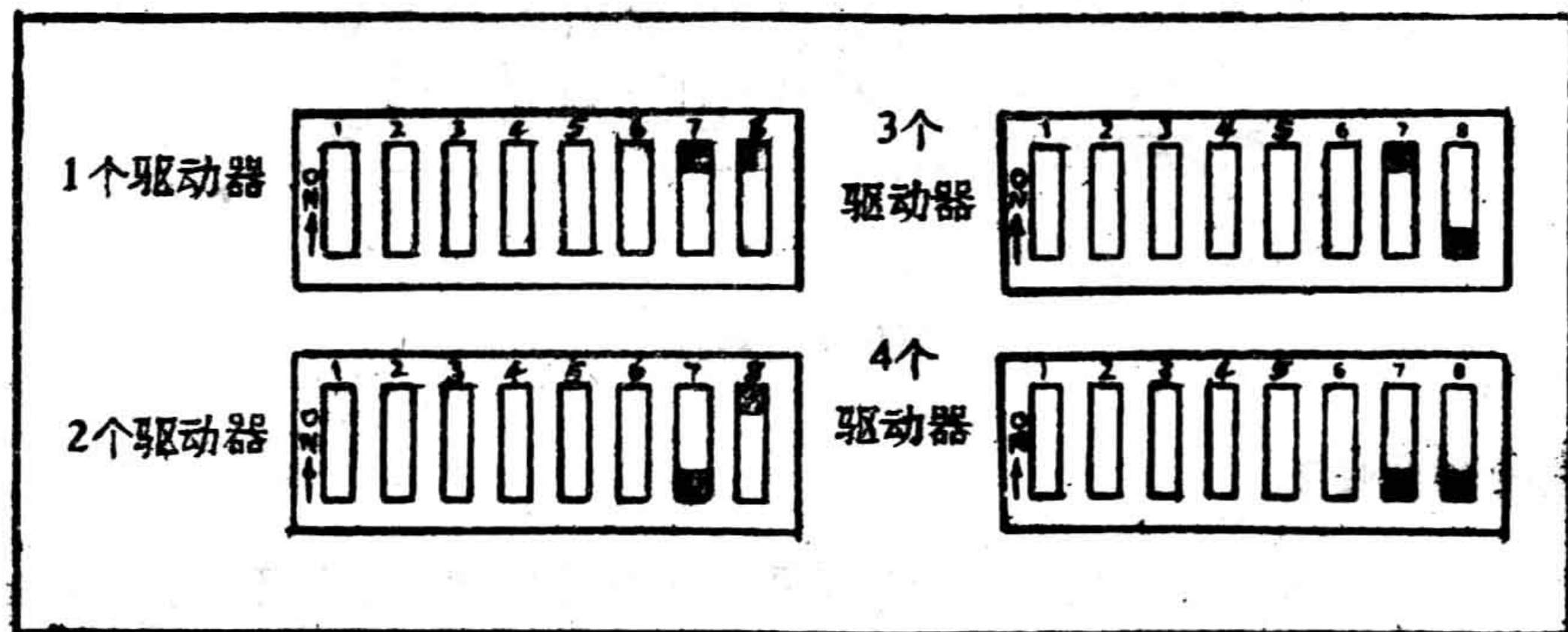


位置	功能
1	常规操作时断开 (接通时循环 POST)
2	未用, 必须接通 (为协同处理机保留)
3-4	系统板上存储器总数
5-6	正在使用的显示器适配器类型
7-8	安装的 5-1/4 吋软盘驱动器的个数

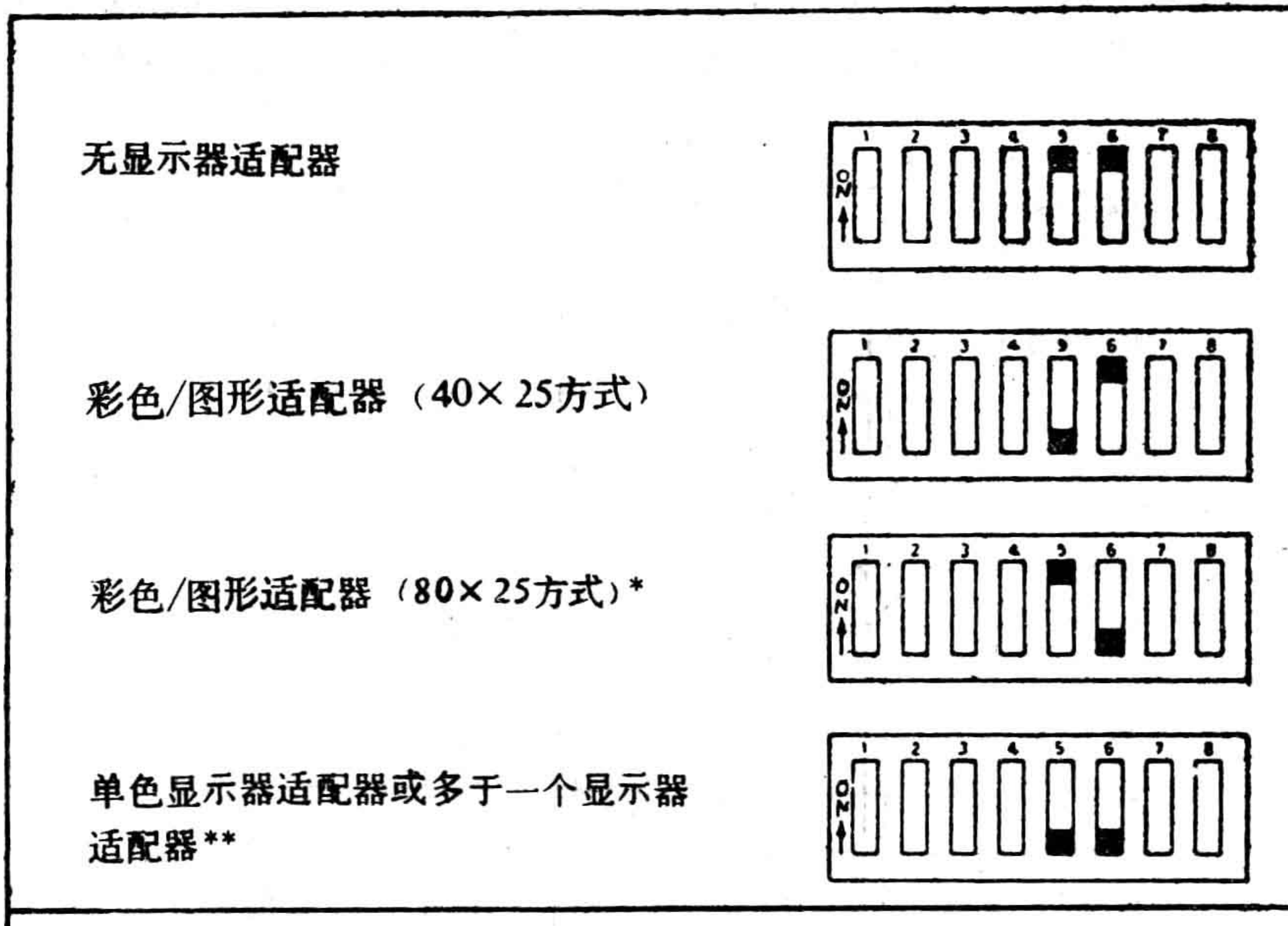
系统板存储器开关设置



软盘驱动器开关设置



显示器适配器类型开关设置



* 使用家用电视或不同的监视器时，如果设置80×25彩色方式，则可能降低字符质量。

** 对于这种设置，系统将缺省单色显示器适配器。如果使用两个显示适配器，而单色显示适配器没有连接单色显示器，则应采用相应的彩色/图形适配器的开关设置。

告诫：如果 IBM 单色显示器连到系统中，则开关 5，6 必须总是断开的。任何其它开关设置都可能引起对显示器的损坏。

I/O 通道

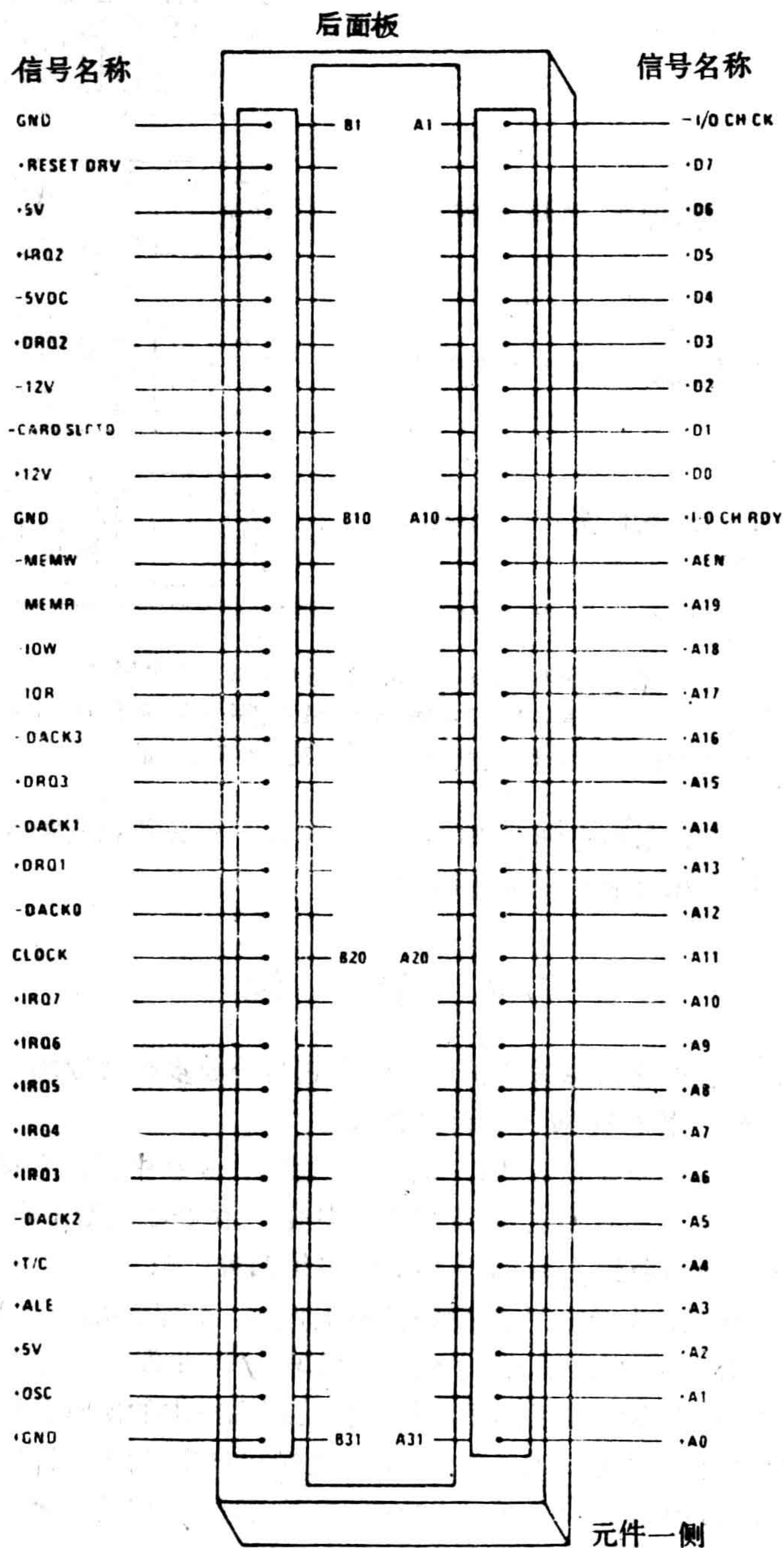
I/O 通道是8088微处理器总线的扩充。然而它是分成多路处理的，重新驱动的，并通过增加中断与 DMA 操作而增强了能力的通道。

I/O 通道包括 8 位双向数据总线，20 位地址总线，6 级中断，存储器与 I/O 读/写控制线，时钟与定时线，3 个 DMA 通道的控制线，存储器刷新定时控制线，通道检验线以及适配器的电源与地线。为 I/O 插件板提供四种电源： $+5V_{dc}$ ， $-5V_{dc}$ ， $+12V_{dc}$ 与 $-12V_{dc}$ 。上述功能均在62个插脚的插座上提供，该插座的引脚间距为100密尔。

在 I/O 通道上有一条“就绪”线，允许与低速 I/O 设备或存储器操作。如果通道上的就绪线未被选中的设备拉成低电平，那么由处理机产生的所有存储器读写周期，每个字节均占用四个 210ns 时钟周期，即 840ns。处理机产生的所有 I/O 读写周期，每个字节均占用五个 210ns 时钟周期，即 1.05 μ s。所有 DMA 传输，每个字节需要五个时钟周期，即 1.05 μ s。刷新周期是每 72 个时钟周期（大约 15 μ s）产生一次，需要四个时钟周期，或者大约占用总线带宽的 7%。

I/O 设备利用 I/O 映象地址空间进行编址。该通道的设计使得 I/O 通道插件板可以使用 768 个 I/O 设备地址。

备有一条“通道检验”线，用来向处理机报告出错情况，这条线的建立将向 8088 处理器发出不可屏蔽的中断 (NMI)。存储器扩展选件利用这条线报告奇偶错。



I/O 通道图

I/O 通道是重新驱动的，因此足以能够驱动所有八个扩展槽（J1 至 J8），假定每个槽为两个低功耗肖特基（LS）负载。典型的 IBM I/O 适配器只用一个负载。

J8 槽的定时要求较之 J1 至 J7 槽更为严格。J8 槽还要求插件板提供信号，以表明该板何时被选中。下面介绍系统板上的 I/O 通道。

I/O 通道说明

以下为 IBM PC XT 的 I/O 通道说明，所有信号均与 TTL 兼容。

信 号	I/O	说 明
OSC	O	振荡信号：周期为70ns（14.31818MHz）的高速时钟信号，占空比为50%。
CLK	O	系统时钟：由振荡信号经三分频而得，周期为210ns（4.77MHz），占空比为33%。
RESET DRV	O	在上电或掉电恢复时，该线用于复位或初始化系统逻辑。该信号在时钟信号的下降沿产生，高电平为有效。
A0—A19	O	地址位0至19：这些信号用来对系统中的存储器与I/O设备寻址。20条地址线至多允许访问1兆字节的存储器。A0为最低有效位（LSB），A19为最高有效位（MSB）。这些信号可由处理机产生，也可由DMA控制器产生。它们均在高电平时有效。
D0—D7	I/O	数据位0至7：这些信号为处理机、存储器与I/O设备提供数据总线0至7位。D0为最低有效位（LSB），D7为最高有效位（MSB）。均在高电平时有效。
ALE	O	允许地址锁存：这个信号由8288总线控制器提供，用于系统板上锁存来自处理机的有效地址。它作为有效的处理机地址的标志，用在I/O通道上（当和AEN一起使用时）。处理机地址用ALE信号的下降沿锁存。
I/O CH CK	I	—I/O通道检验：该信号向处理机提供I/O通道上的设备或存储器的奇偶（错）信息。低电平时有效，表示有奇偶错。
I/O CH RDY	I	I/O通道就绪：该信号通常为高电平（就绪状态），如果存储器或I/O设备将它拉低（未就绪），即可延长I/O或存储周期。这就可以将较低速的设备不费力地连到I/O通道上。任何使用这个信号的低速设备，均应在检测出一个有效地址和一个读或写命令时，立即将它拉低。但该信号维持在低电平状态绝不能超过10个时钟周期。机器周期（I/O或存储器）用CLK周期（210ns）的整数倍延长。
IRQ2~IRQ7	I	中断请求2至7：这些信号用来通知处理机：某I/O设备请

		求服务。它们是有优先次序的，IRQ2 优先级最高，IRQ7 最低。通过抬起一条 IRQ 线（由低变高）而产生一个中断请求，并且保持在高电平状态，直到被处理机（中断服务例程）确认时为止。
$\overline{\text{IOR}}$	O	—I/O 读命令：该命令信号指示某 I/O 设备将它的数 据发送到数据总线。该信号可由处理机或 DMA 控制 器产生。低电平时有效。
$\overline{\text{IOW}}$	O	—I/O 写命令：该命令信号指示某 I/O 设备读数 据总线上的数据。该信号可由处理机或 DMA 控制 器产生。低电平时有效。
$\overline{\text{MEMR}}$	O	—存储器读命令：这个命令信号指示存储器将其 数据发送到数据总线。本信号可由处理机或 DMA 控制器产生。低电平时有效。
$\overline{\text{MEMW}}$	O	—存储器写命令：这个命令信号指示存储器将数 据总线上的数据存储起来。本信号可由处理机或 DMA 控制器产生。低电平时有效。
DRQ1—DRQ3	I	DMA 请求 1 至 3：这些信号是外围设备使用的 异步通道请求，用来获得 DMA 服务。它们是有 优先次序的，DRQ3 为最低，DRQ1 为最高。通 过将某 DRQ 线变成有效（高）电平而产生请求。 DRQ 线必须保持在高电平直至相应的 DACK 线 变为有效。
$\overline{\text{DACK0-DACK3}}$	O	—DMA 确认 0 至 3：这些信号用来确认 DMA 请求（DRQ1—DRQ3）和刷新系统动态存储器 （DACK0）。低电平时有效。
AEN	O	允许寻址：这个信号用于禁止处理机和 I/O 通 道上的其它设备开门，以便允许进行 DMA 传输。 当这条线有效（高）时，DMA 控制器控制着地 址总线，数据总线，读命令线（存储器与 I/O） 和写命令线（存储器与 I/O）。
T/C	O	终结计数：当任一 DMA 通道的终结计数信号 到达时，便在这条线上给出一个脉冲。该信号 高时有效。
$\overline{\text{CARD SLCTD}}$	I	—插件板选中：该信号由扩展槽 J8 上的插 件板建立。它通知系统板：该插件板已被选中， 并且应向系统板上相应的驱动线路指明，或者 从扩展槽 J8 读出，或者向该槽写入。插座 J1 至 J8 的这个插脚被连在一起，但系统板不使 用它们的信号。这个信号应由 OC 器件驱动。

下列电源均用在系统板的 I/O 通道上：

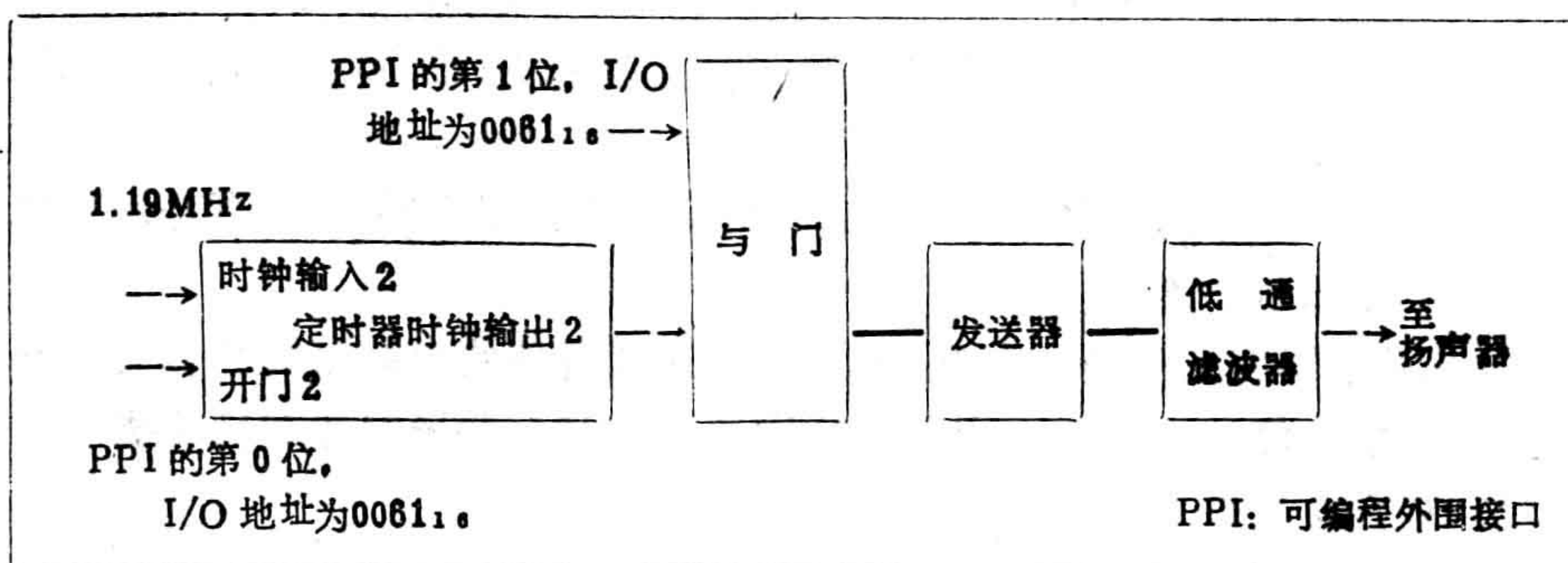
- +5V_{d.c.} ±5%，固定在 2 个插脚上
- 5V_{d.c.} ±10%，固定在 1 个插脚上

- +12V_{d.c.} ± 5%, 固定在 1 个插脚上
- 12V_{d.c.} ± 10%, 固定在 1 个插脚上
- GND (接地), 固定在 3 个插脚上

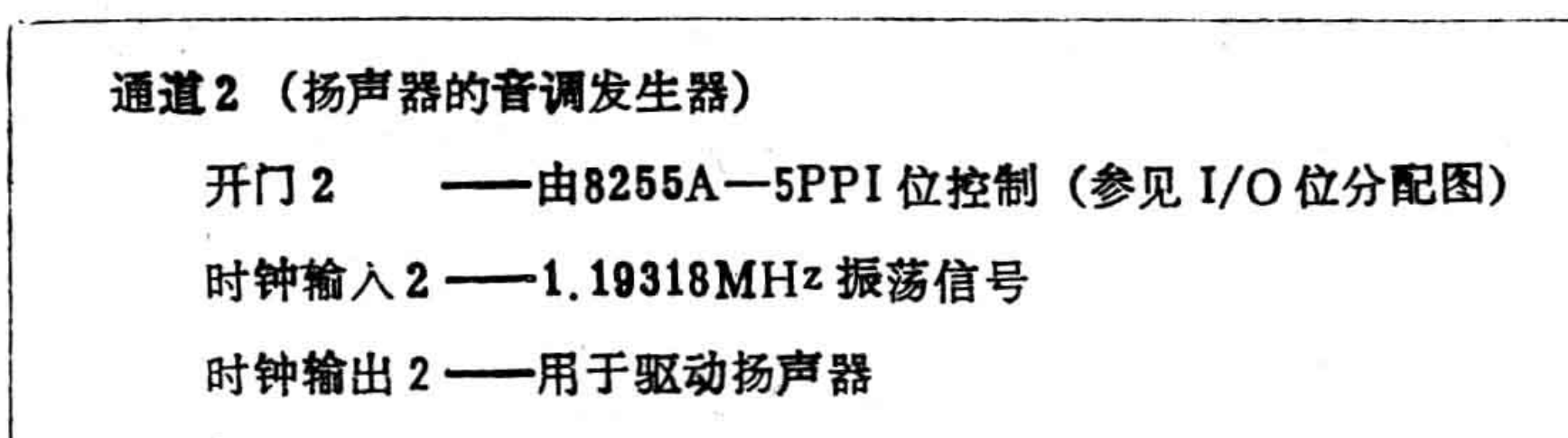
扬声器接口

音响系统备有一个小型永磁式, 2—1/4吋扬声器。本扬声器可由下列一或两个声源所驱动:

- 8255A—5 PPI 输出位。地址和位分配均在“I/O 地址分配表”中确定。
- 定时器时钟通道, 当采用 1.19MHz 时钟输入时, 在 8253—5 定时器的功能范围内, 该通道的输出是可编程的。这个定时器的开门也受 8255A—5 PPI 输出端口位的控制。地址和位分配均在“I/O 地址分配表”中确定。



扬声器驱动系统框图



扬声器音调发生器

扬声器接插件是个 4 插脚的 Berg 插头。参见本节前面所提供的“系统板元件图中扬声器的连接和位置。

脚 号	功 能
1	数 据
2	键
3	地
4	+ 5 V

扬声器插头