

大规模集成电路测试

陈兆龙 编

清华大学微电子研究所

1989, 9,

目 录

第一章 绪论	1-1
§1.1 LSI的发展	1-1
§1.2 对测试的要求	1-2
§1.3 测试的目的	1-6
§1.4 电学性能测试	1-8
第二章 半导体随机存贮器的测试	2-1
§2.1 RAM的简介	2-1
§2.2 存贮器的主要故障	2-6
§2.3 测试图案	2-10
§2.4 再生间隔时间的测试	2-29
第三章 微处理器的测试	3-1
§3.1 微处理器简介	3-1
§3.2 基本测试方法	3-19
§3.3 LEAD方法及VALLD策略	3-23
第四章 测试数据的简化与分析	4-1
§4.1 测试数据简化的必要性	4-1
§4.2 测试数据的简化方法	4-1

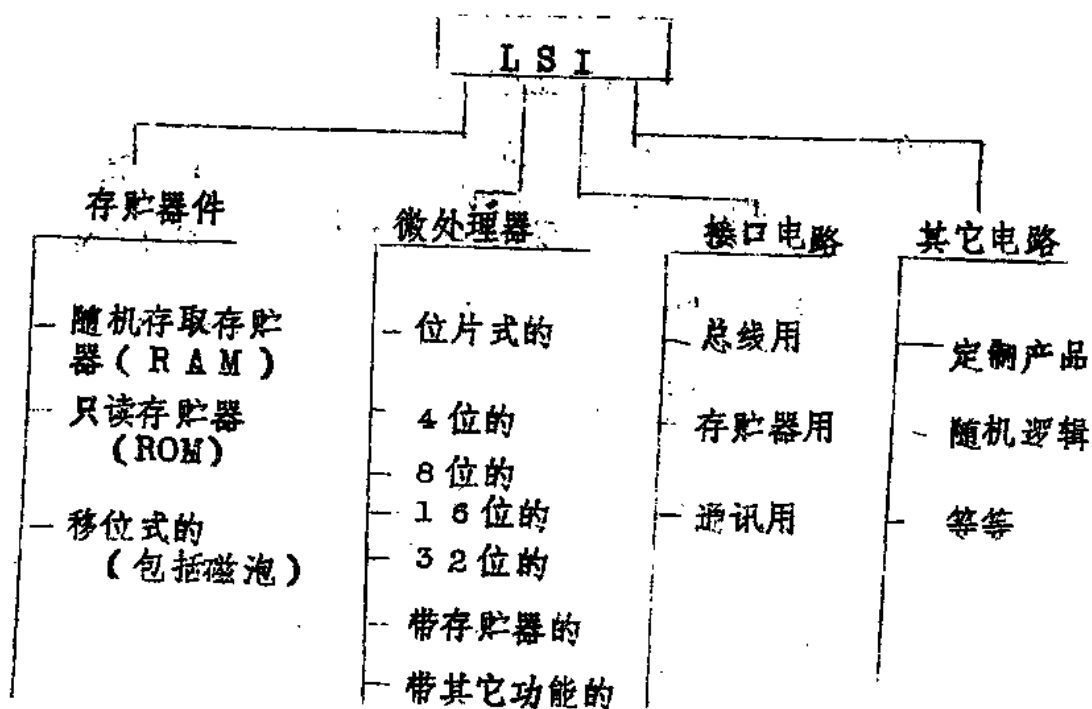
§4.3	测试数据的统计分析	4-9
§4.4	关于数据分析软件	4-17
第五章	LSI测试仪	5-1
§5.1	测试仪的主要组成部分	5-1
§5.2	算法图案产生器	5-6
§5.3	存贮式图案产生器	5-17
§5.4	定时信号产生器	5-24
§5.5	波形模式控制器	5-28
§5.6	管脚驱动器	5-31
§5.7	定时校正电路	5-34
§5.8	失效分析存贮器	5-37
§5.9	直流测量单元	5-41
§5.10	时间测量单元	5-42

第一章 绪 论

§1.1 LSI 的发展

近些年来, 半导体大规模集成电路 (LSI) 在功能、密度、速度、与品种和应用等各方面均有很大发展。从下列两表可看到大致情况。表 1.1 是 LSI 在功能方面的分类。

表 1.1 LSI 功能分类表



L S I发展这样快的原因，看来有三条，一是制造技术不断提高，二是测试技术相应发展，三是应用领域日益扩大。制造技术的改进提高了产品的性能和成品率，测试技术的发展保证了产品的品质和可靠性，广泛应用推动了生产的发展。生产、应用、测试、密切联系，互相促进。

§1.2 对测试的要求

L S I的发展，对其测试方法和测试设备不断地提出新要求。现就测试频率、测试管脚和测试功能，介绍一些情况。

1. 测试仪频率数

GaAs 集成电路要求测试频率上千兆赫 (G H Z)。但这种器件现在还处于实验阶段，大约要过几年才会问世。因此它的测试还不是测试仪市场上的问题。当前推动测试仪市场的是，M O S 电路需要 25 ~ 30 M H Z，T T L 电路需要 35 M H Z，I²L 电路需要 60 M H Z，E O L 需要 100 M H Z。

在存贮器方面，对提高测试频率的要求，反而有所降低。这是因为，高速存贮器从 16 K 开始，取数时间增加了（参照图 1.1）这样，用流行的存贮器测试仪（12 ~ 25 M H Z）能够测试这些器件。

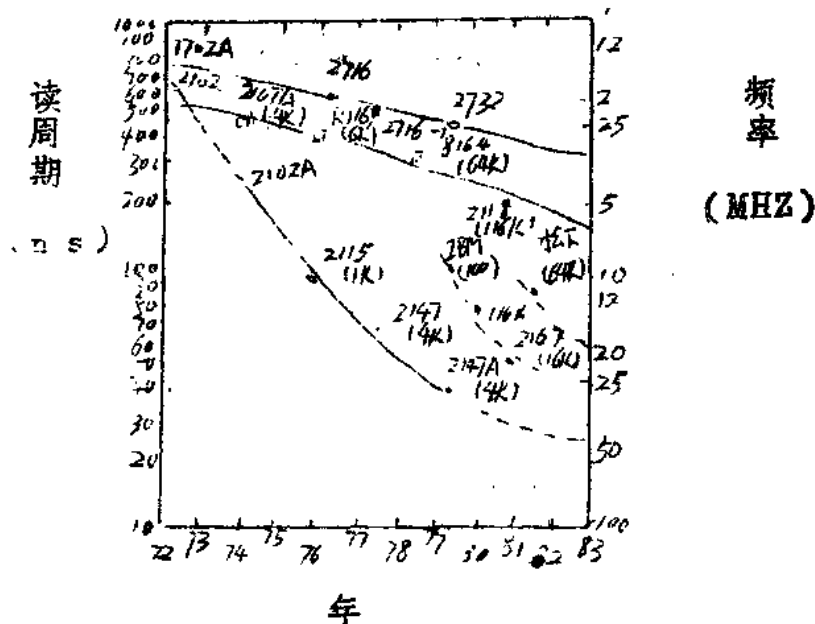


图 11 存储器的周期时间与生产年份

在微处理器(μP)方面,它需要的是异步测试,而不在于测试频率。例如,5MHZ微处理器需要20MHZ测试仪,为的是保证四路分时。因此,一个5MHZ甚至更低频率的测试仪,只要它能异步地激励 μP ,及时拾取到输出数据,并能进行比较,就可满足测试 μP 的需要。因而不是被测器件跑在测试仪前面,而是测试仪跑到被测器件前面了。这是充分利用这类器件分时作用的结果。

例外的是EOL电路和迅速改进的HMOS电路,它们仍在推动测试仪速率的提高。不久,HMOS工艺可能会制造出与今天EOL电路速度相差不多的器件,但EOL电路的速度也会进一步提高。因为EOL电路的功耗较大,计算机厂只把它用于系统的核心部分

所以 EOL 电路在今日 LSI 市场上所占比例尚小。

总之，对于数字电路的测试来说，测试速率始终是个趋向问题，这要看器件工艺发展的水平了。

2、测试仪管脚数

当初人们想象 64KRAM 和 16 位 μP 时，曾经认为，这些器件的封装管脚会很多，因而测试会遇到管脚问题。然而事实并非如此。现在大量测试的器件并无很多的管脚，因而测试管脚的数目问题得以缓和。

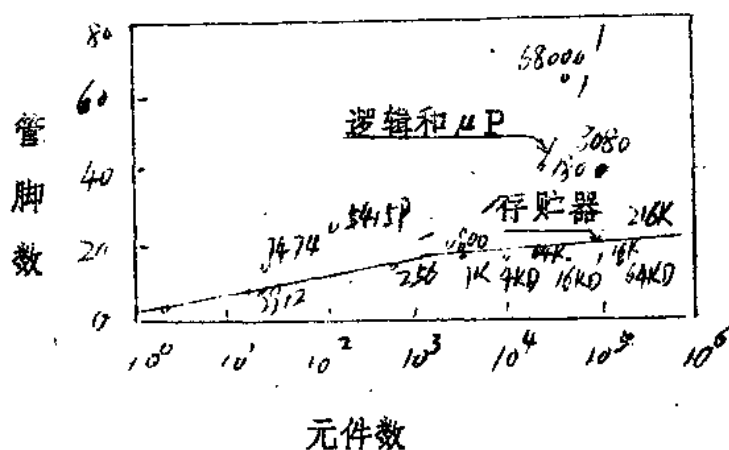


图 1.2 存储器与微处理器的管脚变化

存储器是大量生产的器件，但不是管脚很多的器件。图 1.2 是器件集成密度与管脚数目的对应曲线。由图看出，存储器的集成度是愈来愈高，但其管脚已不再增加。其原因是采用了分时工作，和 1K、4KRAM 一样，64KRAM 也应用了 16 脚封装，甚至 256K 磁泡存储器也正好是 20 脚封装。

另一方面，微处理器的管脚则出现增长趋势。8 位的 Intel 8008 有 18 脚，而 16 位的 8086 是 40 脚，增加了二倍多。

32位 μP 可能用90管脚封装。因此，对于大量测试来说，管脚数目问题是在微处理器方面，而不是在存贮器方面。

3、数——模混合测试功能

最近几年，模拟电路已经变得很复杂，而且达到大规模集成化的程度。A/D转换器和模拟微处理器是仪表领域中发展最快的。编码译码器(Codec)和数字声音产生器是通讯领域中突出的。这些器件均需要新的测试方法，测试的基本要求是：兆赫(MHZ)的频率，纳秒(ns)的定时，皮安(pA)和微伏(μV)的分辨力。

譬如，Codec是脉冲编码调制中将连续(模拟)声音信号编码和解码的电路。对于编码部分，需要将模拟量送进去而将数字量取出来，但对于解码部分，情况正好相反。那么，这类电路的测试应该作为数字电路，还是作为模拟电路呢？这就要求发展能测模一数混合电路的测试仪。

以上简单说明了器件的发展怎样推动着测试技术的发展。下面从产品的试制、投产、使用三个阶段谈谈测试的作用。

- 当8086直接寻址1兆字节的存贮器时，将需要54脚封装。

§ 1.3 测试的目的

1、鉴定测试

在新产品试制定型（设计定型与生产定型）和老产品在设计、工艺、材料等方面有重大变更时，为了鉴定与检验产品在规定环境条件和工作条件下各种性能指标是否满足规定要求而进行的测试，称为鉴定测试，亦称工程评估。根据鉴定测试的结果可评价产品的质量水平，并通过失效分析发现问题，以便采取改进措施，使产品日臻完善，最终能大量、经济地投产。因此，该阶段的测试是十分重要的。它往往需要复杂和多能的测试设备，并要求较全面地进行测试。

2、生产测试

生产测试是指新产品定型投产以后在生产线上对产品进行某些项目的测量和检验。其目的是保证出厂产品质量的合格性和监督生产工艺的稳定程度，生产测试在不同的范围和级别进行。这里仅仅介绍圆片测试与成品测试。

1) 圆片测试，亦称管芯测试或初测，其任务是判断合格与不合格的芯片，然后对可能合格的芯片进行适当的测试。测试内容包括功能测试和某些重要直流参数测试。不合格的芯片则做上记号，在划片后将其剔除。这级的测试，效率是很重要的。

2) 成品测试，简称成测，亦称末测。测试项目比初测要多，成测除选出合格产品和进行分类外，还可提供反馈，以调整工艺控制。

3、用户测试

考虑到误测、装运、贮存所引起的缺陷或失效以及用户的特殊

要求，用户常在三方面对来自厂家的产品进行测试。这三方面是验收测试，插件板测试，系统测试。

验收测试的内容大致和厂家的成测内容相仿。再进一步，必须对器件进行百分之百的功能检查，而参数测试则限于漏电流、响应时间和输出电平等。插件板和系统测试，则是将器件和其它部分组装成插件或整机后，模拟实际使用情况进行测试的。

4. 可靠性测试

可靠性测试是为评价和分析器件可靠性而进行的试验。这种测试对于提高和预测产品的可靠性起重要的作用。如筛选测试就是用来剔除大量早期失效器件，而寿命测试则是用来预测器件在规定条件下工作的寿命。

为表明测试与生产和应用的关系，画一简图如下。

(见下页)

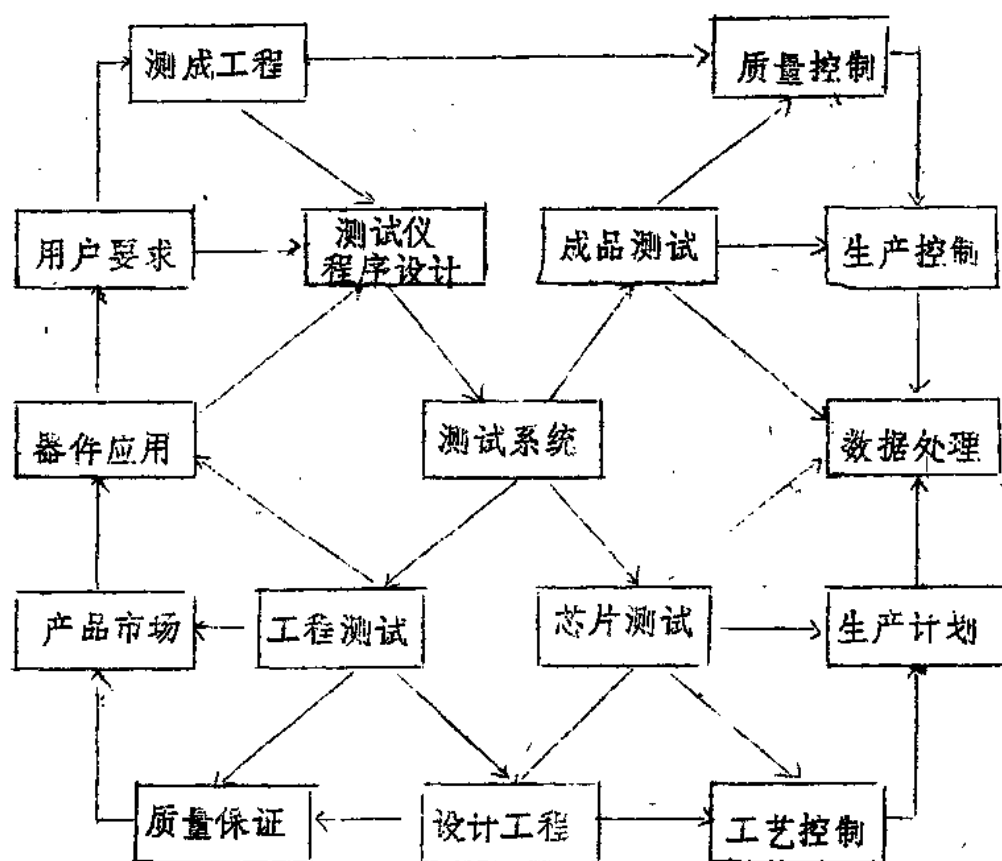


图 1.3 测试和生产及应用的关系

§1.4 电学性能测试

为达到器件级的各种测试目的，必须进行下列部分或全部电学性能测试。

1. 直流测试

直流测试是用直流电压或电流激励被测器件，而在过渡过程结束后测量所需电学参数。这种测量：用于模拟电路，也适用于数字电路。

2、交流稳态测试

交流稳态测试是用正弦信号或其它周期性信号激励被测器件，在稳态情况下和输出输入波形相同时进行测试。这类测试主要适用于模拟电路。

3、动态测试

动态测试是测量器件过渡响应的脉冲测试。用脉冲信号激励被测器件，而在瞬变过程中测量开关时间，如传输延迟时间，上升时间，下降时间，建立时间和保持时间，以及动态响应曲线等。

4、功能测试

功能测试是检验电路逻辑功能的试验。对组合逻辑电路来说，就是验证其逻辑真值表。基本方法是，将测试图案（“1”“0”的各种组合）加到被测器件的输入端，同时将其输出与预期输出依次进行比较，以检查被测器件的功能是否正确。

现在，功能测试常与动态测试结合进行，形成了所谓实时功能测试，亦称动态功能测试。在要求器件工作频率不断提高的情况下动态功能测试就显得非常必要了。

5、工作范围测试

亦称安全工作区测试。安全工作区是器件在某些参数条件下正常的工作范围。这个范围对于了解器件的性能、确定器件的工作条件和进行最佳设计，都是极为重要的。

综上所述，测试是指导产品设计、生产和使用的重要依据，是保证产品质量和可靠性、进行全面质量管理的有效措施。因此，测试技术涉及的范围很广，包括的内容很多。从测试方法的研究和测试程序的开发，到测试结果的分析，以及测试系统的选用和发展等都属于测试技术的范畴。特别是集成电路的测试，更是综合性很强

的技术。它与半导体技术、电路技术、计算机技术和仪器仪表技术均有密切联系。而且，集成电路正在迅速发展阶段，对测试不断提出新要求。因此必须加速培养集成电路测试工程师，才能更好地推动集成电路测试技术的前进。

参 考 文 献

- (1) J. Healy: An Analysis of Trends in Complex LSI Testing Strategies Digest of Papers, 1978 Semiconductor Test Conference, PP. 59-64.
- (2) J. Hutcheson Semiconductor Testing Requirements in the 1980's Solid State Technology, Vol. 23, No. 8, August 1980, PP. 133-137.
- (3) P. Burggraaf: Production LSI Testing: A 1981 Point of View Semiconductor International, Jan. 1981, PP. 51-62.
- (4) 柯坛: 美国集成电路的工业测试, 半导体器件. 北京无线电器件工业公司, 1981年4期, PP. 33-63.

第二章 半导体随机存储器的测试

大规模集成电路中应用最广的一种器件就是半导体存储器。半导体存储器，就其制造工艺来分，有双极型存储器和MOS型存储器两大类；就其存储方式来分，有静态存储器和动态存储器；就其功能来分，有随机存储器（RAM）和只读存储器（ROM）等。我们这里只介绍RAM的测试，因为ROM的测试可以看成是RAM测试的一个特例。

下面先对RAM的基本功能及其完成该功能的过程做一简要介绍，然后再讨论其测试方法。

§2.1 RAM的简介

RAM是个可以随机存取信息（“1”，“0”）的器件。也就是说，人们可以把信息存入（写入）存储器的任意单元。也可以把存储器任意单元中所存的信息取出（读出）来。

图2.1是RAM的典型结构框图。图中的存储矩阵是存储器的核心。它由许多按矩阵形式排列的存储单元所组成。除存储矩阵外还有地址译码器、读写控制器、读出放大器、写入驱动器以及各种选通电路等外围电路。

半导体存储器有多字一位结构，即每个存储单元分别代表一个字，字长为一位。还有多字多位结构，即几个存储单元代表一个字，字长为几位。

地址线的数目取决于存储器的字数。因为每个字对应一个以二进制代码表示的地址，所以地址线的数目 S 与存储器字数的关系是

$$2^S - 1$$

$n = 2^S$ ，即 $S = \log_2 n$ 。例如 1024 (字) $\times 1$ (位) 的存储器有 10 条地址线， 256 (字) $\times 4$ (字) 的存储器有 8 条地址线。通常，地址分成 r 位和 q 位两段，而 $r + q = S$ 。如果存

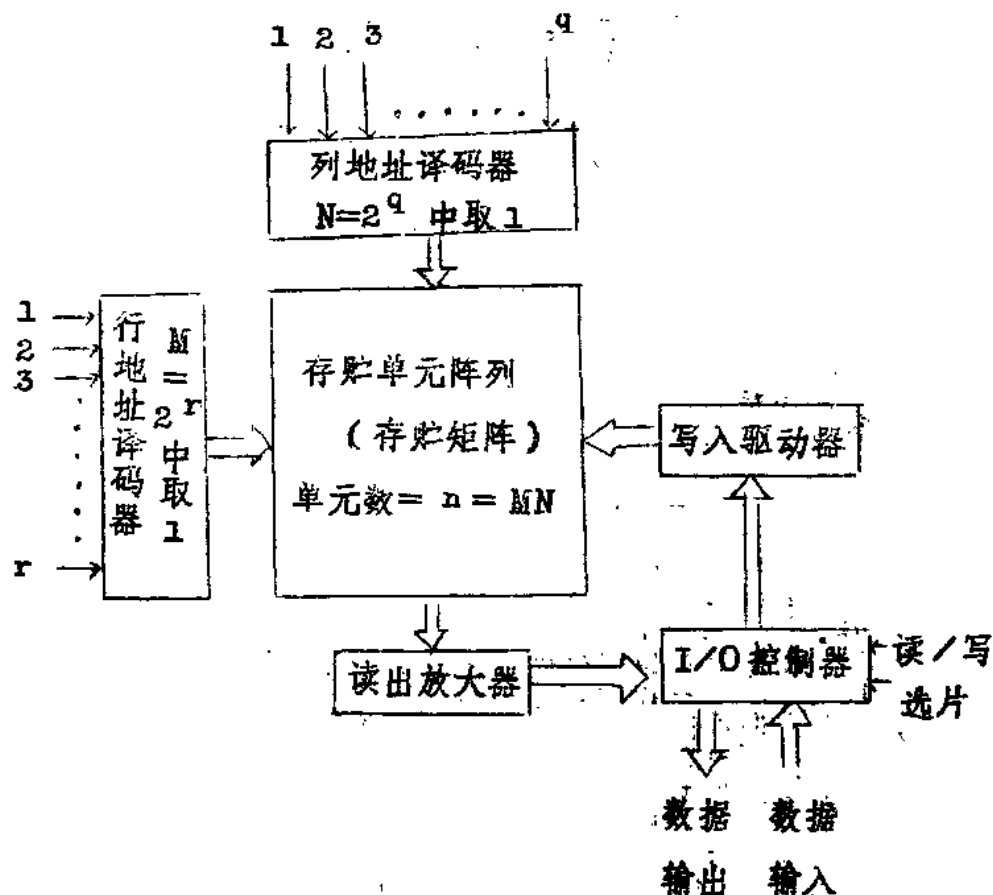


图 2.1 RAM 的典型框图

贮器是多字一位结构，那么其存储矩阵的行数就是 2^r ，而列数就是 2^q ，或是相反。这时，称 r 位码为行地址 (X)，称 q 位码为列地址 (Y)，或反之。

但随着存储器容量的增加，为了减少封装的引线数，地址线有分时工作的。在此情况下，行地址码与列地址码将似分时方式进入

一组地址线。这样，地址线的数目可比非分时方式少一半。

数据输出线的数目取决于存贮的字长。由于存贮器工作一次只能对一个字进行操作，因此，多字一位结构只有一套读写电路，而多字多位结构则有若干套读写电路。例如， 1024×1 的 RAM 有一条数据输出线。而 256×4 的 RAM 有四条数据输出线。数据输入线的数目和输出线一样。数据线也有分时工作的。读/写线是一条单线，通过它传送读（输出）、写（输入）命令。该线除要写入的时间外，总是处于读出状态。

选片线是一条单线，用于扩充存贮容量。它可以启动芯片和控制三态输出级。

从引线方面来看，存贮器的操作过程表现在其读周期和写周期（或改写周期）的时序图上。例如 1-1.103 A 的这种图如图 2.2 所示。

（图 2.2 见下页）

