

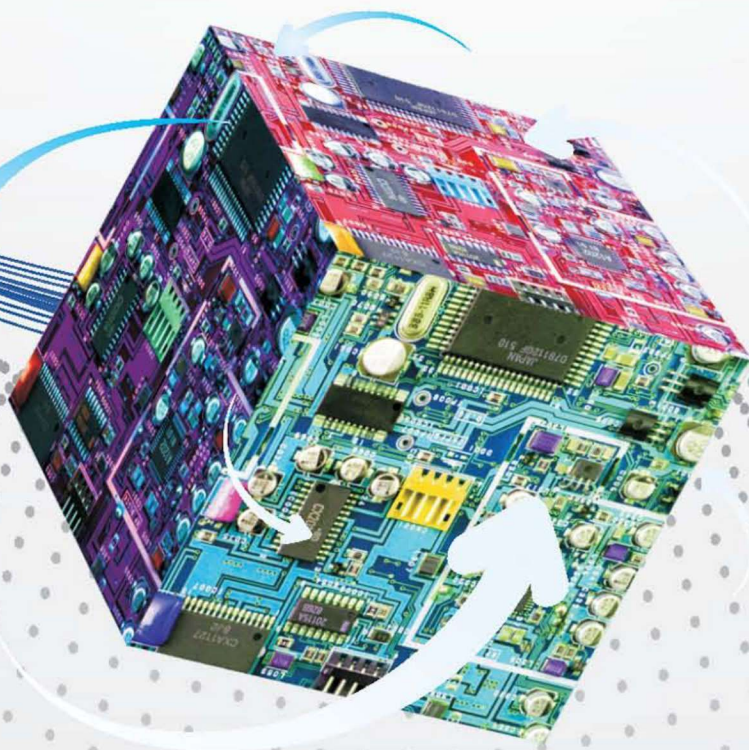


普通高等教育“十三五”规划教材
电气信息类专业

数字电子

FUNDAMENTAL OF
DIGITAL ELECTRONIC
TECHNOLOGY

技术基础



主审 于 枫
主编 齐海英 张志成 韩彬彬

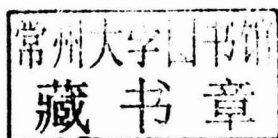


电子科技大学出版社

数字电子技术基础

主 审 于 枫

主 编 齐海英 张志成 韩彬彬



电子科技大学出版社

图书在版编目(CIP)数据

数字电子技术基础 / 齐海英, 张志成, 韩彬彬主编

. — 成都: 电子科技大学出版社, 2017. 6

ISBN 978 - 7 - 5647 - 4794 - 7

I. ①数… II. ①齐… ②张… ③韩… III. ①数字电路 - 电子技术 - 高等学校 - 教材 IV. ①TN79

中国版本图书馆 CIP 数据核字 (2017) 第 168069 号

数字电子技术基础

齐海英 张志成 韩彬彬 主编

策划编辑 张 鹏

责任编辑 张 鹏

出版发行 电子科技大学出版社

成都市一环路东一段 159 号电子信息产业大厦九楼 邮编 610051

主 页 www.uestp.com.cn

服务电话 028 - 83203399

邮购电话 028 - 83201495

印 刷 北京市彩虹印刷有限责任公司

成品尺寸 185mm × 260mm

印 张 25.75

字 数 595 千字

版 次 2017 年 6 月第 1 版

印 次 2017 年 6 月第 1 次印刷

书 号 ISBN 978 - 7 - 5647 - 4794 - 7

定 价 59.80 元

版权所有 侵权必究

前言

面向 21 世纪的中国高等教育不仅需要提高自身的教学质量，而且需要扩大国际眼界。以英文教材学习某一科技，一定会使学生迅速掌握快速阅读、大意理解的能力，进而建立用英文进行科技研讨、撰写论文的信心。这一共识引导着中国的一批教授孜孜不倦地尝试使用英语教材、施行“双语教学”。《Fundamental of Digital Electronic Technology》一书是作者为电气信息类工科学生所做的新路探索。在吉林大学和长春建筑学院两类不同层次的高校试用实践表明，相对规范准确的中文参考对于师生的教和学皆有益处。为此，笔者编撰了本书。

值得说明的是，本书不是国外教材的“中译本”，因为与之对应的英文版教材也不是国外教材的拷贝。她是笔者数十年工程与教学经验及其教学思想的结晶。鉴于本书的问世目的在于推进“双语教学”，因此本书绑定上述英文版教材。除非必要，书中图表保持原文标识。毋庸置疑，此举有利有弊，恳请读者理解“探路者”的“用心良苦”。

本书连同英文版教材，是主修电气或电子工程、控制工程和计算机工程等专业学生相关基础课的优选教材。她虽然内容丰富，但不包括 CPLD，FPGA 或者微处理器等相关内容。实践表明，这些极为重要的内容应该借助相应的专门教材、在相应的单列课程（含充分的实践环节）来学习。

当然，如果抛开“双语教学”的追求，本书也足以承担兼顾中外，立足基础，着眼工程实际需求的本科教学使命。全书十章，全面覆盖了数字电子技术的各基础知识和包括 ANSI/IEEE 标准图符及贴近工程实用的示例等应知、应会要素。丰富的习题，更是消化吸收教学内容的可靠辅助。除英文版本书附有中文习题解答外，读者尚可在出版社以及网上公开课方便获取。相信本书会成为国内外读者的“益友”。

本书由吉林大学于枫教授主审，齐海英副教授着重分担 1-4 章工作，吉林大学张志成副教授和天津 XXXXX 韩彬彬副教授合作完成了 5-10 章撰写，全书习题和教辅材料编撰工作由长春建筑学院闫坤老师完成。众多老师曾给与多方帮助，在此一并致谢。

笔者
2017 年 5 月

目 录

第1章 数字原理入门	1
1.1 数字量与模拟量	1
1.2 二进制数、逻辑电平和数字波形	3
1.3 基本逻辑运算	6
1.4 数字集成电路	8
习题一	11
第2章 数制、运算和编码	13
2.1 十进制数制	13
2.2 二进制数	13
2.3 二进制数的算数运算法则	16
2.4 二进制数的反码和补码	19
2.5 有符号数	20
2.6 有符号数的算数运算	24
2.7 十六进制数	29
2.8 八进制数	32
2.9 二进制编码的十进制数 (BCD)	33
2.10 格雷码	35
习题二	36
第3章 布尔代数和逻辑化简	40
3.1 布尔运算和表达式	40
3.2 布尔代数的定律和法则	41
3.3 摩根定理	44
3.4 布尔代数的应用定理	47



3.5 用布尔代数化简	48
3.6 布尔表达式的标准形式	50
3.7 布尔表达式及其真值表	55
3.8 卡诺图	58
3.9 与或式的卡诺图化简	59
3.10 用卡诺图化简或与式	64
习题三	69
第4章 集成门电路及其特性	77
4.1 开关与逻辑	77
4.2 常用的开关器件	78
4.3 集成电路逻辑门的发展演变	82
4.4 晶体管—晶体管逻辑	84
4.5 TTL 逻辑族系	96
4.6 标准 TTL 特性	96
4.7 低功耗 TTL 特性	98
4.8 高速 TTL 特性	98
4.9 肖特基箝位 TTL 特性	99
4.10 低功耗肖特基 TTL 特性	99
4.11 TTL 的负载特性	100
4.12 TTL 系列器件的速度功率积	101
4.13 TTL 系列器件不用的输入引脚	101
4.14 其他的 TTL 门电路	102
4.15 MOS 集成电路	109
4.16 MOS 逻辑器件的特点	110
4.17 MOS 逻辑系列	111
4.18 CMOS 系列	113
4.19 CMOS 器件功耗与频率关系	115
4.20 CMOS 器件不用的输入端	116
4.21 高速 CMOS	116
4.22 CMOS 硅—蓝宝石集成器件	116
4.23 CMOS 传输门	117



4.24	CMOS 和 TTL 接口器件	117
4.25	MOS 器件使用注意事项	118
4.26	发射极耦合逻辑器件	118
4.27	集成注入逻辑器件	121
4.28	砷化镓集成电路	122
4.29	总结	123
	习题四	123
第 5 章	组合逻辑电路	129
5.1	逻辑函数、逻辑电路及其表达方法	129
5.2	组合逻辑的分析和设计	132
5.3	加法器	137
5.4	并行二进制加法器	140
5.5	比较器	144
5.6	译码器	147
5.7	编码器	154
5.8	代码转换器	158
5.9	数据选择器（复用器）	161
5.10	数据分配器	167
5.11	奇偶发生器/校验器	168
5.12	竞争冒险	171
	习题五	172
第 6 章	触发器	182
6.1	锁存器	182
6.2	边沿触发器	187
6.3	主从触发器	196
6.4	触发器的工作特性	198
6.5	触发器的应用	200
6.6	触发器的逻辑功能及其描述方法	202
6.7	触发器的电路结构和逻辑功能的关系	205
	习题六	205



第 7 章 时序逻辑电路	212
7.1 时序逻辑电路的分析方法	213
7.2 若干常用的时序逻辑电路	219
7.3 同步时序逻辑电路设计	245
7.4 级联计数器	257
7.5 计数器的应用	260
7.6 具有关联说明的逻辑图符*	262
习题七	263
第 8 章 脉冲发生器和整形电路	271
8.1 施密特触发器	271
8.2 单稳态触发器	278
8.3 多谐振荡器	285
8.4 555 定时器	294
习题八	298
第 9 章 存储器	303
9.1 基本的半导体存储器	303
9.2 随机存取存储器 (RAM)	306
9.3 只读存储器 (ROM)	315
9.4 可编程只读存储器 (PROM 和 EPROM)	320
9.5 闪存	323
9.6 存储器扩展	326
习题九	329
第 10 章 数—模和模—数转换	330
10.1 数—模 (D/A) 转换器	330
10.2 模—数 (A/D) 转换	335
习题十	343
习题参考答案	345

第 1 章 数字原理入门

1.1 数字量与模拟量

模拟量在连续的时间内具有连续的值。数字量则是在一系列瞬时点上的一组离散值。自然界的大部分事物都可以用模拟量形式去计量。以某地气温在连续范围内的改变值为例。在给定的一天之内,温度不会突然地从 20℃ 跳变到 21℃,而是在这个范围内呈连续的变化。如果你画出一天的温度曲线,那将是一个流畅连续的曲线,如图 1-1 所示。

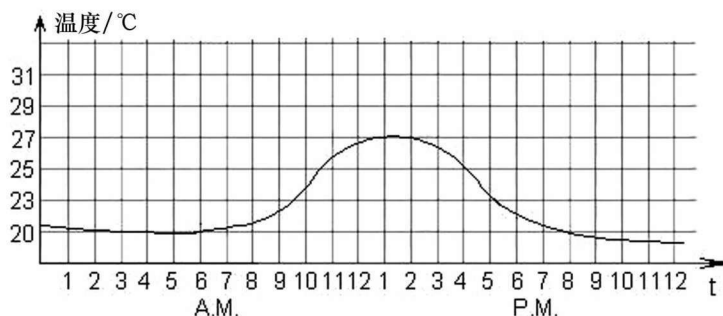


图 1-1 相关于时间的温度

类似的模拟量有时间、压力、距离和声音。

如果你不是画出一条连续的温度曲线,而是每一个小时获取一个温度值,这样就获得了代表 24 小时时期内各离散时刻(每小时)上温度的采样值,如图 1-2 所示。然后,你可以用一个数字编码来表示每一个点,从而把模拟量转换成数字化形式。要知道,图 1-2 它本身并不是模拟量的数字表示,这是很重要的。

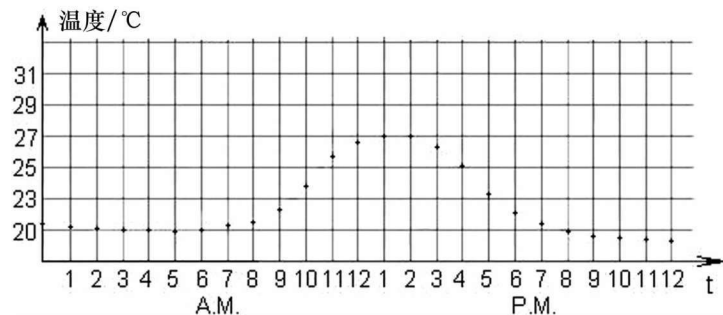


图 1-2 表示图 1-1 中模拟量的采样值



数字的优势

与模拟量相比数字量在电子应用上具有一些优势。首先,数字数据可以比模拟数据更有效、更可靠地处理和传输。其次,数字数据在存储方面有巨大的优势。例如:音乐若是转换成数字形式那么可以高度压缩地存储,并且可以比模拟形式更准确清晰地重现。跟模拟信号比较,噪声(不想要的电压波动)几乎不影响数字数据。

模拟电子系统

作为一个模拟电子的应用实例,音频功放系统是用来放大声音和音乐供更多听众收听的。图 1-3 揭示其基本原理:声波(自然界的模拟量)被麦克风拾取,将其转换成小的模拟电压,称之为音频信号。随声音的大小和频率连续变化的这个电压信号被输入到一个线性放大器的输入端。放大器的输出是该电压信号被增强了的重现,把它送到扬声器。扬声器把放大的音频信号还原成声波,它要比麦克风拾取的原始声波的音量高得多了。

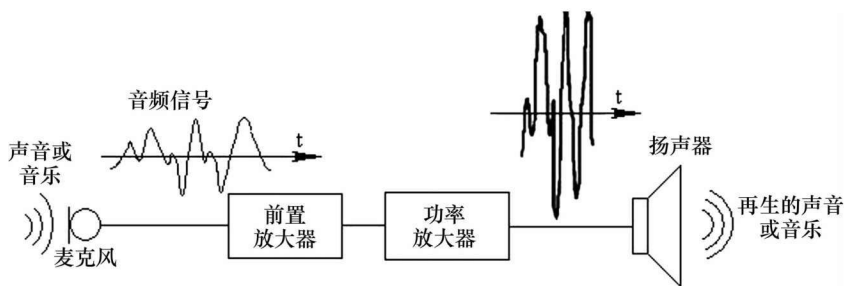


图 1-3 某音频功放系统

数字与模拟结合的系统

压缩盘(CD)播放器是数字电路与模拟电路共用的一个实例。简化了的原理图如图 1-4 所示。数字化的音乐被存储在 CD 中,激光二极管把数字的数据从旋转的 CD 中读取出来,并且把它传输到数字模拟转换器中(DAC)。DAC 可以把数字信号转换成模拟信号,使原来的音乐得以重现。这个模拟信号被放大并且送到扬声器供你享用。音乐最初被储存在 CD 中的过程,与上述相反,它要用模拟数字转换器(ADC)来实现。

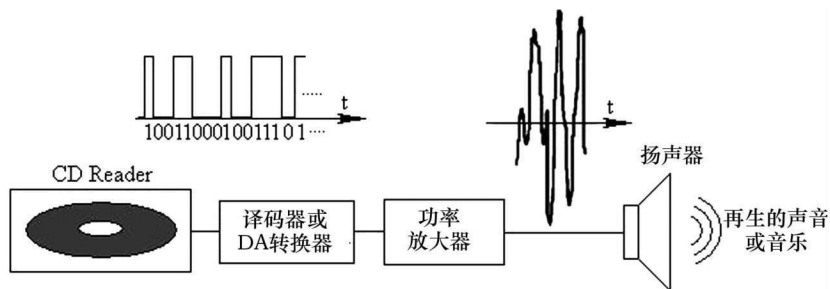


图 1-4 CD 播放机的基本原理

1.2 二进制数、逻辑电平和数字波形

二进制数

数字电子领域包括电路和系统,他们都只有两个可能的工作状态。这两个状态分别由两个不同的电压电平来代表,一个是“高”,一个是“低”。用这两个状态的组合,我们可以表示各种信息,比如数字、符号、字母等等。这些组合就叫编码。两状态的计数制叫做二进制数,它有两个数符,0 和 1。它们叫做比特(bit)。比特(bit)是二进制数符这个词的略缩。在数字电路中两个不同的电压电平用来代表这两个比特。由较高的电压电平代表 1,我们把它称之为“高电平”;用较低的电压电平代表 0,并称之为“低电平”。这被称作是正逻辑,本书将通篇使用正逻辑。

高电平(或简称高)=1 以及 低电平(或简称低)=0

在不太常用的系统中把低电平用 1 表示,高电平用 0 表示,叫做负逻辑。

组合在一起的若干比特叫做编码,用它来代表数字、字母、符号、指令和其他任何给定的事物。

逻辑电平

表示 1 和 0 的电压值叫做逻辑电平。从道理上说,一个电平代表高,另一个电平就代表低。在实际的数字电路中,高电平可以是某一特定的最小值与最大值之间的任何电压值。同理,低电平也是介于某特定的最小值和最大值之间的电压值。在可接受的高电平和低电平之间没有任何重叠。

图 1-5 表示了数字电路中的低电平和高电平的大致范围。变量 $V_{H(max)}$ 代表了最大高电压值, $V_{H(min)}$ 代表了最小高电压值。 $V_{L(max)}$ 表示最大低电压值, $V_{L(min)}$ 表示最小低电压值,在 $V_{L(max)}$ 和 $V_{H(min)}$ 之间是正常工作不可接受的电压值。在不可接受的取值范围内的一个电压既可以代表高电平也可以代表低电平,所以,这些不可接受的电压值是绝不能应用的。例如:在 TTL 电路中,高电平是 2—5 V,低电平是 0—0.8 V。于是,如果把 3.5 V 电压加到电路上,它将被识别成高电平或者 1;把 0.5 V 电压输入电路就被识别成低电平或者 0。对这一类电路而言,2—0.8 V 之间是不可接受的电压范围,绝不可使用。

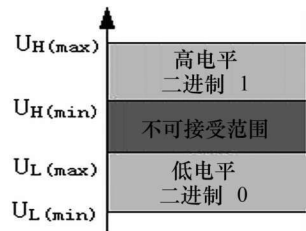


图 1-5 数字电路所用的逻辑电平范围



数字波形

一个电压在高电平和低电平或者这两个状态之间来回变化就形成了数字波形。图 1-6(a) 表明, 当一个电压(或者电流)从初始的低电平变到高电平然后又跳回到低电平就产生了一个单一的正脉冲。如图 1-6(b) 所示的负脉冲是电压从高电平变到低电平然后又跳回到高电平所产生的。数字波形就是由一系列脉冲形成的。

脉冲

如图 1-6 所示, 脉冲含有两个边沿: 前沿即在 t_0 时刻出现的变化; 后沿即后来在 t_1 时刻的变化。一个正脉冲的前沿是上升沿, 后沿是下降沿; 对于负脉冲来说正好相反。图 1-6 中的脉冲为理想情况, 因为上升沿和下降沿跳变不需要时间。实际上这些跳变绝不可能瞬间发生, 尽管对于大部分数字工作来说, 脉冲可以看作是理想的。

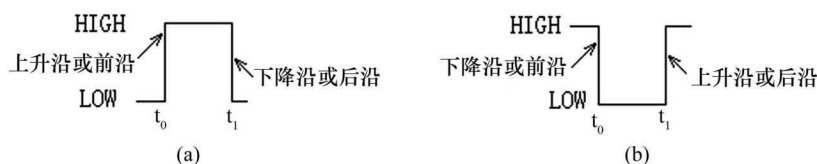


图 1-6 理想化的脉冲

波形特性

数字系统中所碰到的波形大部分是由一系列脉冲组成的, 有时也叫做脉冲串。这些波形可分为周期性和非周期性两类。周期性脉冲波形在固定的时间间隔上自身重复, 这个固定的时间间隔叫做周期(T)。

频率(f)是自身重复的速率, 以赫兹为单位计量。当然, 非周期脉冲波形不能在固定的时间间隔上自身重复, 它们可以由随机的脉冲宽度和(或者)随机时间间隔的脉冲组成, 图 1-7 给出了这两种波形。

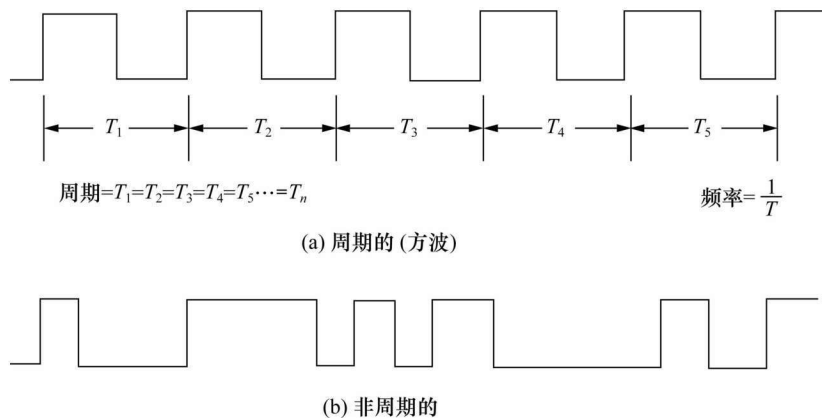


图 1-7 数字波形的实例

脉冲(数字)波形的频率是周期的倒数, 它们之间的关系如下式。



$$f = \frac{1}{T} \quad (1-1)$$

$$T = \frac{1}{f} \quad (1-2)$$

周期波的一个重要特性是占空比,占空比定义为高电平所用时间和周期的比值。公式如下所示:

$$\text{占空比} = \left(\frac{t_w}{T} \right) 100\% \quad (1-3)$$

例题 1-1 某周期波的一部分如图 1-8 所示,计量单位 ms,求(a)周期,(b)频率,(c)占空比。

解:

(a) 从一个脉冲的边沿到下个脉冲对应边沿计量周期。本题从上升沿到上升沿测量其周期,如图示, $T = 10 \text{ ms}$

(b) 频率 $f = \frac{1}{T} = \frac{1}{10 \text{ ms}} = 100 \text{ Hz}$

(c) 占空比 $\text{Duty cycle} = \left(\frac{t_w}{T} \right) 100\% = \left(\frac{1 \text{ ms}}{10 \text{ ms}} \right) 100\% = 10\%$

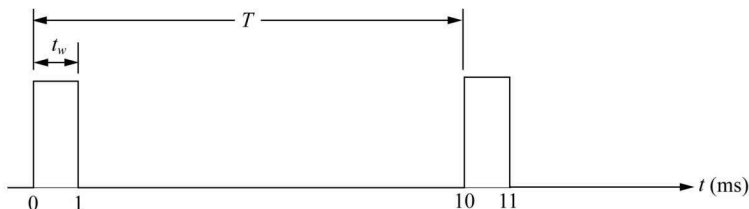


图 1-8

相关的问题:某周期性数字波形的脉冲宽度为 $25 \mu\text{s}$,周期为 $150 \mu\text{s}$,请求知该数字波形的频率及其占空比。

携带二进制信息的数字波形

数字系统所处理的二进制信息呈现为代表一系列比特序列的一个波形。波形为高电平时代表 1,波形为低电平时代表 0。时序中每一位都占有一个特定的时间间隔,它被称为位定时。

时钟

在数字系统中,所有波形都与一个时基波形同步,这个时基叫做时钟。时钟是周期性波,两个时钟脉冲之间的时间间隔等于位定时。

图 1-9 给出一个脉冲波形的实例,请注意,在这里波形 A 的每一次电平跳变都发生在时钟波形的前沿。换句话说,在时钟脉冲的上升沿发生电平 A 的跳变。在每个时钟的位定时内,波形 A 不是高就是低。这些高电平和低电平代表了若干比特的一个序列,如图中所示。由若干位构成的一个位组可以作为一个二进制信息元,例如一个数字或字母。时钟波



形本身并不带有信息。

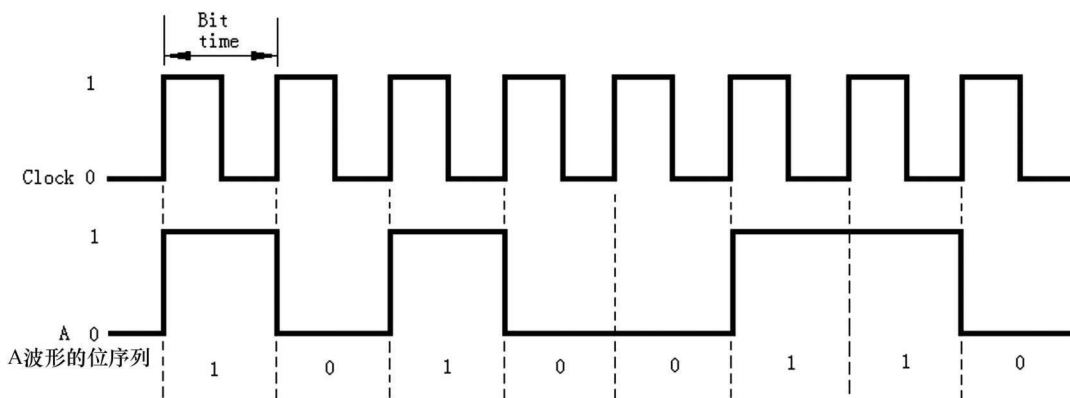


图 1-9 表示若干数据位的方波及其同步时钟

时序图

时序图是显示两个或多个数字波形实际的时间关系以及每个波形相对于其他波形变化关联的数字波形图。图 1-9 是一个简单时序图的实例,它展示了时钟波形以及波形 A 在时钟上的关联。通过检视一个时序图,你就能确定所有的波形在任意指定的时间点上的状态(高或者低),还可以看出一个波形相对于其他波形状态转换的确切时刻。图 1-10 是一个由 4 个波形组成的时序图。从图中可以看出,A、B、C 三个波形只有在位定时 7 期间为高电平,在位定时 7 结束时它们又都跳回了低电平。

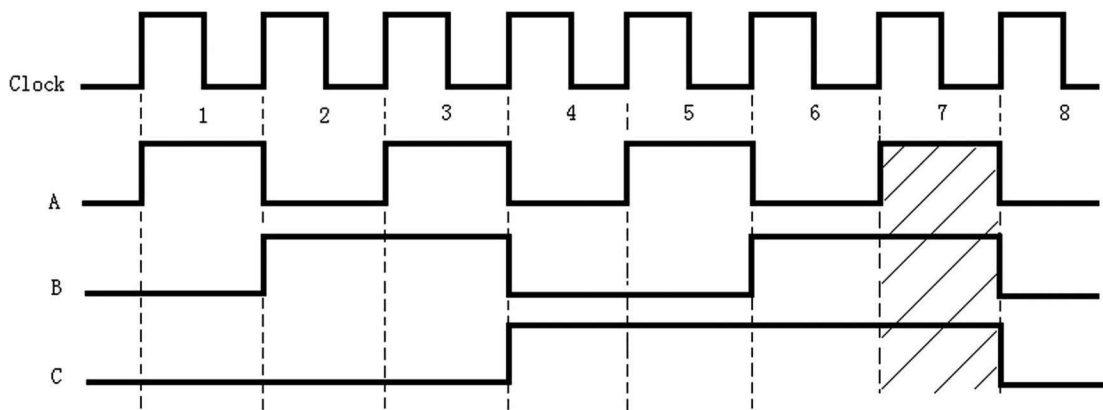


图 1-10 时序图的例子

1.3 基本逻辑运算

当若干结论交织在一起的时候就形成了论断推演的函数或者逻辑函数。例如:如果“灯泡没有被烧坏”和“开关是闭合的”这两个结论表述都是真的,那么论断“灯是亮的”是对的。于是,这个逻辑陈述就可以这样表示:仅当灯泡没坏同时开关接通时灯亮。在这个例子中,



只有在后两个陈述为真的条件下,第一个陈述才为真。第一个陈述(灯是亮的)是一个基本论断,而后其他两个陈述是条件,在此条件上那个论断成立。

1850年,爱尔兰的逻辑学和数学家乔治·布尔发明了一个数学体系,用符号来公式化地描述逻辑命题,使得逻辑问题可以用类似于初等代数的方式书写和求解。当今人们称之为布尔代数,它被应用于数字系统的设计和分析中。在第三章中还会有涉及它的详尽内容。

“逻辑”这个术语是用在实现逻辑函数的数字电路的。对于像计算机那样一些复杂的数字系统来说,几种基本的数字逻辑电路是形成构件的基本元件。我们现在就将面对这些元件并且以非常概要的方式讨论它们的功能。后面的章节会详细地谈及这些电路。

三种基本逻辑运算由特殊形状的标准符号来表示,如图1-11所示。连接每个符号的线叫输入和输出端。输入端画在符号的左边,输出画在符号的右边。实现特定逻辑运算(与和或)的电路叫做逻辑门。与门和或门可以有多个输入端,在图中用省略号表示。

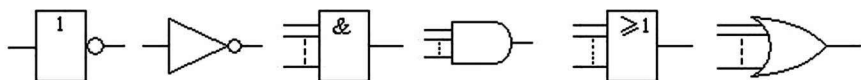


图1-11 基本逻辑运算及其符号(每项符号左侧的是中国国标符号)

在逻辑操作中,前面提到的真和假的条件用高电平(真)和低电平(假)来代表。给定一组条件,这三种基本逻辑运算每个都会产生其特有的响应。

非

如图1-12,非运算把一个逻辑电平转换成相反的逻辑电平。当输入为高(1)的时候,输出为低(0)。输入为0,输出为1。无论如何,输出总是跟输入不一致。实现非运算的逻辑电路被称为反相器。

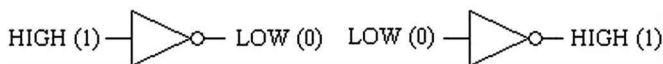


图1-12 求反的运算

与

如图1-13,仅当所有的输入端都是高电平时,与运算产生一个高电平输出。在两个输入端的情况下,当一个输入是高,另一个也是高,输出为高。当任意一个为低或都为低的时候,输出是低。实现与运算的电路叫做与门。

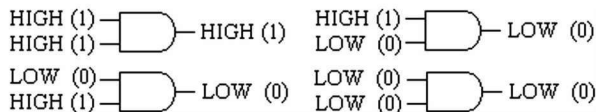


图1-13 与运算

或

如图1-14,当任意一个输入端是高电平时,或运算产生一个高电平输出。在两个输入



端的情况下,当一个输入是高或者另外一个输入是高或者两个输入都是高的时候,输出为高。当两个输入端都是低的时候,输出是低。实现或运算的电路叫做或门。

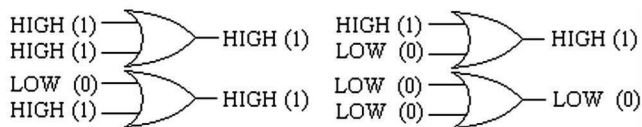


图 1-14 或运算

1.4 数字集成电路

集成电路(IC)是微小型、低价格的电子电路。他们的各个元件都被制造在单一的半导体材料芯片内并且按照实现复杂功能的需要巧妙地互联。

1958 年问世的集成电路,对电子工业产生了深远的影响。事实上,无论是商业周刊还是美国科学都把集成电路称作是“第二次工业革命”。

按照所实现的功能,集成电路大致分为数字集成电路和线性集成电路两类。集成电路也可以根据其复杂程度分类为小型 IC (SSI)、中型 IC (MSI)、大型 IC (LSI) 和超大型 IC (VLSI) 或者极大型 IC (ULSI)。这种分类方式是按照其内部含有的门电路数量多少而确定的,如表 1-1 所示。

表 1-1 基于逻辑门数量的分类

分类	门的数量
SSI	少于 12 个
MSI	12 至 99 个
LSI	100 至 9999 个
VLSI	10000 个或者更多

数字 IC 可以进一步根据生产工艺可分为双极型(TTL)与单极型(CMOS)。图 1-15 显示了各种分类以及与集成度关联的主要逻辑系列。

1.4.1 集成电路的制造,封装和数字标识

大多数集成电路在一块半导体材料上制成并且被称做单片集成电路。单片集成电路分为双极型单片集成电路或单极型单片集成电路。双极型集成电路中的有效器件是电流控制的。双极型器件的一个例子是双极结型晶体管。单极型集成电路中的有效器件是电压控制的。单极型器件的例子是金属—氧化层—半导体场效应晶体管(MOSFET)。

制成集成电路的半导体晶片非常小,通常约有 1 到 5 mm。集成电路制成后进行封装。封装有如下几个目的,包括保护芯片不受机械损伤和化学污染,并且提供一个完整的足够大的单体以便操持和实现电气连接。最常用的集成电路封装如图 1-16 所示。

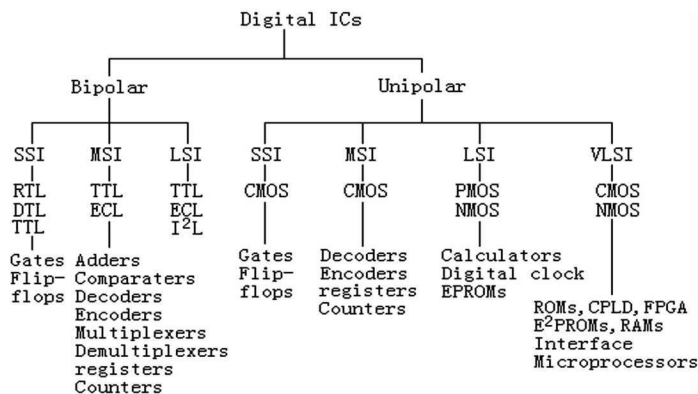


图 1-15 数字集成电路的分类

20 年前,双列直插式封装是最广泛使用的。双列直插式封装被制造成各种各样的管脚数,从 8 到 40 不等。SSI(小规模集成电路)封装通常有 8、14、16 管脚的;MSI(中规模集成电路)封装有 14、16、24 管脚;LSI(大规模集成电路)封装有 24、28 或 40 个管脚。最便宜的包装材料是注塑材料,例如环氧树脂、树脂和硅胶,这几乎用在所有的 SSI 封装上。一些 MSI 和 LSI 用陶瓷制造,因为陶瓷有更好的散热能力。

为了查看集成电路电路的电气或机械特性,或为了购买它们,有必要知道这个元件号,因为美国以及其他国家都有很多集成电路的制造商。每个厂家都给它所制造的器件编制一个制造商编号。大多数制造商所使用的完整标识体系是字母和数字代码。前三个字母字符通常是识别制造商。跟着是一组 4 到 7 个阿拉伯数字,用于器件自我表达。当集成电路订货时,制造商的代码和设备号还要加上代表封装的类型后缀。一些制造商的标识,器件编号和封装代码列列于表 1-2。

表 1-2 7400 系列 TTL 器件的命名

Manufacturer	Prefix	Series		Packaging	
National Semiconductor	DM	Standard(no letter)		Epoxy-molded DIP	N
Texas Instruments	SN	Low power	L	Ceramic DIP	J
Motorola	MC	High speed	H	Glass/metal DIP	D
Intersil	IM	Clamped Schottky	S	Flat pack	W
Intel	P	Low-power Schottky	LS		
Fairchild	F				
Harris	H				
Signetics	N	Device		Device Number	
		Quad two-input NAND gate		7400	
Advanced Micro Devices	AM	HEX inverter		7404	
Monolithic Memories	MM	Quad two-input NOR gate		7402	
sprague	US	Quad two-input AND gate		7408	
		Quad two-input OR gate		7432	
		Dual four-input NAND buffer		7440	
		BCD-to-decimal decoder		7442	
		Dual D flip-flop		7474	
		Quad Exclusive-OR gate		7486	