



普通高等教育“十三五”规划教材
电子电气基础课程规划教材

数字电路学习指导、 实验与考研题解

■ 江国强 易 艺 万剑锋 覃 琴 编著



中国工信出版集团



电子工业出版社
PUBLISHING HOUSE OF ELECTRONICS INDUSTRY
<http://www.phei.com.cn>

普通高等教育“十三五”规划教材
电子电气基础课程规划教材

数字电路学习指导、实验 与考研题解

江国强 易 艺 万剑锋 覃 琴 编著

電子工業出版社

Publishing House of Electronics Industry

北京·BEIJING

内 容 提 要

本书是《数字逻辑电路基础(第2版)》的配套教材。本书包含数字逻辑电路学习指导、实验和考研题解三部分内容。

学习指导部分共10章,包括:数制与编码、逻辑代数、门电路、组合逻辑电路、触发器、时序逻辑电路、脉冲单元电路、数/模和模/数转换、半导体存储器和可编程逻辑器件。每章都包含内容提要、教学要求、同步练习和同步练习参考答案等内容。

实验部分包括数字电路基本实验、可编程逻辑器件(PLD)和硬件描述语言(HDL)设计实验。在数字电路基本实验中,安排了TTL集成逻辑门的功能与参数测试、组合逻辑电路、触发器、时序逻辑电路、555时基电路、D/A与A/D转换器、随机存取存储器等方面的实验内容。在可编程逻辑器件和硬件描述语言设计实验中,介绍基于EDA软件平台下的组合逻辑电路、时序逻辑电路、D/A与A/D转换控制器等电路的设计实验。

考研题解部分包含了近年来国内有关高等院校考研的数字电路部分的试题及其题解,供读者参考。

另外,在附录中介绍了常用数字集成电路引脚排列图、实验预习报告书写格式方面的内容。

本书可作为高等学校工科电子类、通信信息类、自动化类专业师生的教学和学习参考书,也是《数字逻辑电路基础(第2版)》一书自学者的辅导教材。

未经许可,不得以任何方式复制或抄袭本书之部分或全部内容。

版权所有,侵权必究。

图书在版编目(CIP)数据

数字电路学习指导、实验与考研题解/江国强等编著. —北京:电子工业出版社,2017.5

电子电气基础课程规划教材

ISBN 978-7-121-31090-4

I. ①数… II. ①江… III. ①数字电路—研究生—入学考试—自学参考资料 IV. ①TN79

中国版本图书馆CIP数据核字(2017)第053798号

责任编辑:韩同平 特约编辑:邹凤麒 王 博 段丹辉

印 刷:三河市良远印务有限公司

装 订:三河市良远印务有限公司

出版发行:电子工业出版社

北京市海淀区万寿路173信箱 邮编:100036

开 本:787×1092 1/16 印张:18 字数:576千字

版 次:2017年5月第1版

印 次:2017年5月第1次印刷

定 价:45.90元

凡所购买电子工业出版社图书有缺损问题,请向购买书店调换。若书店售缺,请与本社发行部联系,联系及邮购电话:(010)88254888,88258888。

质量投诉请发邮件至 zltz@phei.com.cn, 盗版侵权举报请发邮件至 dbqq@phei.com.cn。

本书咨询联系方式:88254113。

前 言

20 世纪 90 年代,国际上电子和计算机技术先进的国家,一直在积极探索新的电子电路设计方法,在设计方法、工具等方面进行了彻底的变革,并取得巨大成功。在电子设计技术领域,可编程逻辑器件(PLD)的应用,已得到很好的普及,这些器件为数字系统的设计带来极大的灵活性。由于该器件可以通过软件编程而对其硬件结构和工作方式进行重构,使得硬件的设计可以如同软件设计那样方便快捷,极大地改变了传统的数字系统设计方法、设计过程和设计观念。随着可编程逻辑器件集成规模不断扩大、自身功能不断完善,以及计算机辅助设计技术的提高,使现代电子系统设计领域的电子设计自动化(EDA)技术应运而生。传统的数字电路设计模式,如利用卡诺图的逻辑化简手段、布尔方程表达式设计方法和相应的中小规模集成电路的堆砌技术正在迅速地退出历史舞台。

《数字逻辑电路基础(第2版)》(书号 978-7-121-30073-8,电子工业出版社)是基于硬件描述语言 HDL(Hardware Description Language)编写的。目前,国际最流行的、并成为 IEEE 标准的两种硬件描述语言是 VHDL 和 Verilog HDL。两种 HDL 各具特色,但 Verilog HDL 是在 C 语言的基础上演化而来的,只要具有 C 语言的编程基础,就很容易学会并掌握这种语言,而且国内外 90% 的电子公司都把 Verilog HDL 作为企业标准设计语言,因此本教材以 Verilog HDL 作为数字电路与系统的设计工具。

为了保持数字电路内容的完整性和理论的系统性,《数字逻辑电路基础(第2版)》包括了数制与编码、逻辑代数、门电路、组合逻辑电路、触发器、时序逻辑电路、脉冲单元电路、数/模和模/数转换、半导体存储器和可编程逻辑器件等基本内容。考虑到以卡诺图为逻辑化简手段和相应设计技术这种传统的数字电路设计模式仍然在国内多数高等院校使用,因此本书保留了这部分内容,同时新增了基于 Verilog HDL 的现代数字电路设计技术。读者通过两种设计技术的比对,更能体会现代数字电路设计技术的优越性与高效率性。

本书是《数字逻辑电路基础(第2版)》的配套教材。本书包含数字逻辑电路学习指导、实验和考研题解三部分内容。学习指导部分共 10 章,包括:数制与编码、逻辑代数、门电路、组合逻辑电路、触发器、时序逻辑电路、脉冲单元电路、数/模和模/数转换、半导体存储器和可编程逻辑器件。每章都包含内容提要、教学要求、同步练习和同步练习参考答案等内容。在内容提要中,通过大量的题例,进一步阐明教程中的重点和难点内容。在同步练习中,共编入了填空题、选择题和应用题 1000 多道,帮助读者加深对基本概念的理解、基本解题方法的掌握,启发逻辑思维能力,提高分析问题和解决问题的能力。

实验部分包括数字电路基本实验、可编程逻辑器件(PLD)和硬件描述语言(HDL)设计实验。在数字电路基本实验中,安排了 TTL 集成逻辑门的功能与参数测试、组合逻辑电路的设计与测试、数据选择器及其应用、译码器及其应用、触发器及其应用、计数器及其应用、移位寄存器及其应用、555 时基电路及其应用、D/A 与 A/D 转换器、随机存取存储器及其应用等方面的实验内容。

在可编程逻辑器件(PLD)和硬件描述语言(HDL)设计实验中,首先介绍了 Altera 公司的 Quartus II(13.0 版本)EDA 工具软件平台的使用方法,然后介绍基于此平台下的组合逻辑电路、时序逻辑电路、D/A 与 A/D 转换控制器等电路的原理图输入和 Verilog HDL 文本输入两方面的设计

实验。

考研题解部分包含了近年来国内有关高等院校考研的数字电路部分试题及其题解，供读者参考。

本书由桂林电子科技大学江国强主编，桂林电子科技大学信息科技学院的易艺、桂林电子科技大学的万剑锋和覃琴参加了本书的编写。对于书中的错误和不足之处，恳请指正。

E-mail: hmjgq@guet.edu.cn

地 址：桂林电子科技大学（541004）

电 话：（0773）5601095，13977393225

目 录

第 1 部分 数字电路学习指导

第 1 章 数制与编码	(2)
1.1 内容提要	(2)
1.2 教学要求	(3)
1.3 同步练习	(3)
1.3.1 填空题	(3)
1.3.2 单项选择题	(3)
1.4 同步练习参考答案	(4)
1.4.1 填空题	(4)
1.4.2 单项选择题	(4)
第 2 章 逻辑代数和硬件描述语言基础	(5)
2.1 内容提要	(5)
2.1.1 逻辑函数的表示方法	(5)
2.1.2 逻辑函数的公式简化法	(5)
2.1.3 逻辑函数的卡诺图化简法	(5)
2.1.4 Verilog HDL 基础	(7)
2.2 教学要求	(11)
2.3 同步练习	(11)
2.3.1 填空题	(11)
2.3.2 单项选择题	(13)
2.4 同步练习参考答案	(16)
2.4.1 填空题	(16)
2.4.2 单项选择题	(18)
第 3 章 门电路	(19)
3.1 内容提要	(19)
3.1.1 晶体管的开关特性	(19)
3.1.2 分立元件门	(21)
3.1.3 TTL 集成逻辑门	(21)
3.1.4 MOS 集成门	(23)
3.1.5 基于 Verilog HDL 的门电路设计	(24)
3.2 教学要求	(24)
3.3 同步练习	(25)
3.3.1 填空题	(25)
3.3.2 单项选择题	(26)
3.3.3 应用题	(29)
3.4 同步练习参考答案	(31)

3.4.1 填空题	(31)
3.4.2 选择题	(32)
3.4.3 应用题	(32)
第4章 组合逻辑电路	(35)
4.1 内容提要	(35)
4.1.1 组合逻辑电路的分析方法	(35)
4.1.2 组合逻辑电路的传统设计方法	(36)
4.1.3 组合逻辑电路的现代设计方法	(39)
4.1.4 组合逻辑电路的中规模集成部件	(41)
4.2 教学要求	(42)
4.3 同步练习	(43)
4.3.1 填空题	(43)
4.3.2 单项选择题	(43)
4.3.3 应用题	(44)
4.4 同步练习参考答案	(48)
4.4.1 填空题	(48)
4.4.2 单项选择题	(48)
4.4.3 应用题	(48)
第5章 触发器	(57)
5.1 内容提要	(57)
5.1.1 触发器的类型	(57)
5.1.2 集成触发器	(59)
5.1.3 触发器的时序图	(60)
5.1.4 基于 Verilog HDL 的触发器的设计	(62)
5.2 教学要求	(64)
5.3 同步练习	(64)
5.3.1 填空题	(64)
5.3.2 单项选择题	(65)
5.3.3 应用题	(66)
5.4 同步练习参考答案	(67)
5.4.1 填空题	(67)
5.4.2 单项选择题	(68)
5.4.3 应用题	(68)
第6章 时序逻辑电路	(71)
6.1 内容提要	(71)
6.1.1 移位寄存器	(71)
6.1.2 计数器	(73)
6.1.3 时序逻辑电路的设计	(78)
6.2 教学要求	(83)
6.3 同步练习	(84)
6.3.1 填空题	(84)
6.3.2 单项选择题	(85)

6.3.3 应用题	(87)
6.4 同步练习参考答案	(91)
6.4.1 填空题	(91)
6.4.2 单项选择题	(92)
6.4.3 应用题	(92)
第7章 脉冲单元电路	(103)
7.1 内容提要	(103)
7.1.1 多谐振荡器	(103)
7.1.2 单稳态触发器	(105)
7.1.3 施密特触发器	(106)
7.2 教学要求	(106)
7.3 同步练习	(107)
7.3.1 填空题	(107)
7.3.2 单项选择题	(107)
7.3.3 应用题	(109)
7.4 同步练习参考答案	(110)
7.4.1 填空题	(110)
7.4.2 单项选择题	(110)
7.4.3 应用题	(110)
第8章 数/模和模/数转换	(114)
8.1 内容提要	(114)
8.2 教学要求	(115)
8.3 同步练习	(115)
8.3.1 填空题	(115)
8.3.2 单项选择题	(116)
8.3.3 应用题	(117)
8.4 同步练习参考答案	(118)
8.4.1 填空题	(118)
8.4.2 单项选择题	(119)
8.4.3 应用题	(119)
第9章 半导体存储器	(121)
9.1 内容提要	(121)
9.1.1 半导体存储器	(121)
9.1.2 只读存储器 ROM 和可编程逻辑阵列 PLA 的应用	(122)
9.1.3 基于 Verilog HDL 的存储器的设计	(123)
9.2 教学要求	(124)
9.3 同步练习	(124)
9.3.1 填空题	(124)
9.3.2 单项选择题	(125)
9.3.3 应用题	(126)
9.4 同步练习参考答案	(127)
9.4.1 填空题	(127)

9.4.2 单项选择题	(128)
9.4.3 应用题	(128)
第10章 可编程逻辑器件	(129)
10.1 内容提要	(129)
10.2 教学要求	(129)
10.3 同步练习	(130)
10.3.1 填空题	(130)
10.3.2 单项选择题	(130)
10.4 同步练习参考答案	(130)
10.4.1 填空题	(130)
10.4.2 单项选择题	(131)

第2部分 数字电路实验

第1章 数字电路实验基础	(133)
1.1 数字集成电路概述	(133)
1.2 实验的基本过程与操作规范	(134)
1.2.1 实验的基本过程	(134)
1.2.2 实验的操作规范	(134)
1.3 数字电路实验的故障查找和排除	(134)
1.4 实验要求与实验报告要求	(135)
1.5 TTL 器件的特点和使用须知	(136)
1.6 CMOS 数字集成电路的特点和使用须知	(137)
1.7 Quartus II 13.0 软件的使用	(137)
1.7.1 Quartus II 软件的主界面	(138)
1.7.2 Quartus II 的图形编辑输入法	(138)
第2章 集成逻辑门实验	(152)
2.1 TTL 集成逻辑门的功能与参数测试	(152)
2.2 门电路的 EDA 仿真实验	(155)
2.3 组合逻辑电路的设计与测试	(156)
第3章 组合逻辑电路实验	(159)
3.1 全加器测试及其应用	(159)
3.2 全加器及4位加法器的 HDL 实验	(160)
3.3 数据选择器及其应用	(164)
3.4 4选1数据选择器的 HDL 实验	(166)
3.5 译码器及其应用	(167)
3.6 译码器的 HDL 实验	(171)
第4章 时序逻辑电路实验	(177)
4.1 触发器及其应用	(177)
4.2 触发器的 HDL 实验	(180)
4.3 计数器及其应用	(183)
4.4 4位二进制加法计数器的 HDL 实验	(186)
4.5 移位寄存器及其应用	(188)

4.6 4 位右移移位寄存器的 HDL 实验	(191)
4.7 数控分频器的 HDL 实验	(192)
4.8 电子抢答器的 HDL 实验	(194)
4.9 数字钟的 HDL 实验	(197)
第 5 章 时基电路、数据转换器与存储器实验	(201)
5.1 555 时基电路及其应用	(201)
5.2 D/A、A/D 转换器	(205)
5.3 DAC0832 与 ADC0809 的 HDL 实验	(208)
5.4 随机存取存储器及其应用	(212)

第 3 部分 数字电路考研试题及题解

1.1 电子科技大学数字电路部分考研试题及题解 (2012 年)	(218)
1.1.1 考研试题 (数字电路部分共 45 分)	(218)
1.1.2 参考题解	(221)
1.2 浙江理工大学数字电路部分考研试题及题解 (2012 年)	(221)
1.2.1 考研试题 (数字电路部分共 150 分)	(221)
1.2.2 参考题解	(224)
1.3 杭州电子科技大学数字电路部分考研试题及题解 (2016 年)	(226)
1.3.1 考研试题 (数字电路部分共 150 分)	(226)
1.3.2 参考题解	(230)
1.4 桂林电子科技大学数字电路部分考研试题及题解 (2014 年)	(234)
1.4.1 考研试题 (数字电路部分共 75 分)	(234)
1.4.2 参考题解	(235)
1.5 复旦大学数字电路部分考研试题 (2009 年)	(237)
1.5.1 考研试题 (数字电路部分共 50 分)	(237)
1.5.2 参考题解	(238)
1.6 华南理工大学数字电路部分考研试题 (2011 年)	(241)
1.6.1 考研试题 (数字电路部分共 75 分)	(241)
1.6.2 参考题解	(242)
1.7 哈尔滨工业大学数字电路部分考研试题 (2010 年)	(244)
1.7.1 考研试题 (数字电路部分共 100 分)	(244)
1.7.2 参考题解	(247)
1.8 北京科技大学数字电路部分考研试题 (2013 年)	(249)
1.8.1 考研试题 (数字电路部分共 75 分)	(249)
1.8.2 参考题解	(250)
附录 A 常用数字集成电路引脚排列图	(253)
A.1 TTL 集成电路	(253)
A.2 CMOS 集成电路	(256)
附录 B 实验预习报告书写格式	(260)
TTL 集成逻辑门的功能与参数测试	(260)
门电路的 EDA 仿真实验	(261)
组合逻辑电路的设计与测试	(261)

附录 C 数字电路模拟考试题..... (263)

 C.1 数字电路模拟考试题 1..... (263)

 C1.1 数字电路模拟考试题 1 (传统数字电路试题) (263)

 C1.2 数字电路模拟考试题 1 参考答案..... (266)

 C.2 数字电路模拟考试题 2..... (268)

 C2.1 数字电路模拟考试题 2 (含 HDL 设计的数字电路试题) (268)

 C2.2 数字电路模拟考试题 2 参考答案..... (272)

参考文献..... (275)



第 1 部分 数字电路学习指导

学习指导部分共 10 章，包括：数制与编码、逻辑代数、门电路、组合逻辑电路、触发器、时序逻辑电路、脉冲单元电路、数/模和模/数转换、半导体存储器和可编程逻辑器件。每章包含内容提要、教学要求、同步练习和同步练习参考答案等内容。在内容提要中，通过大量的题例，进一步阐明教程中的重点和难点内容。在同步练习中，共编入了填空题、选择题和应用题近 1000 道，帮助读者加深对基本概念的理解、基本解题方法的掌握，启发逻辑思维能力，提高分析问题和解决问题的能力。

第 1 章 数制与编码

1.1 内 容 提 要

本章介绍脉冲信号和数字信号的特点、数制及其转换、二-十进制编码和字符编码。

数字信号是指由高低两种电平构成的矩形波，通常用“0”符号代表低电平，用“1”符号代表高电平。数字电路可以对数字信号进行存储、传输和处理，它是计算机的基本电路。用 0 和 1 两个符号代表的数称为二进制数，计算机可以对二进制数进行各种算术运算和逻辑运算。为了协调人类熟悉十进制数和计算机只能识别二进制符号之间的矛盾，数字系统和计算机技术引入了各种不同的计数方法，即进位计数制（简称数制），主要有十进制、二进制、八进制和十六进制，八进制和十六进制是为了方便二进制数的书写而引入的。构成不同进制数的符号个数称为基数，基数的幂次称为权值。任何一个不同进制的数都可以按权展开。为了区别不同的数制，可以用圆括弧将数值括起来，然后加上数制的下标。例如， $(231.56)_{10}$ 表示十进制数； $(11010001.011)_2$ 表示二进制数。也可以用数值前面或后面加不同字母来表示不同数制数。一般用字母“B”（大小写均可）表示二进制数，例如'B11010001 或 11010001B；用字母“H”表示十六进制数，例如'H47D.FE 或 47D.FE H；用字母“O”表示八进制数，例如'O76 或 76O；十进制数一般不用加字母来区分，例如 1024。

为了便于人类使用计算机，从键盘等输入设备输入计算机的运算数字一般是十进制数，但输入的十进制数需要转换为二进制数，计算机才能识别和处理。经计算机处理的结果是二进制数，也需要把它转换成为人类识别的十进制数，并显示或打印出来。因此，在数字电路中涉及把十进制数转换为二进制数，或者把二进制数转换为十进制数的问题。把十进制数转换为二进制数时，将其整数部分不断地整除以 2，直至 0 为止，每次整除以 2 后的余数组成转换后的二进制数，先得到的余数的权值最低，最后得到的余数的权值最高。把十进制小数转换为二进制数时，用小数不断地乘以 2，并将每次乘以 2 得到的整数进位作为转换后的二进制数，先得到的进位的权值最高，最后得到的进位的权值最低。把二进制、八进制和十六进制数按权展开就可得到等值的十进制数。

由 0 和 1 两个符号的组合不仅可以代表二进制数，也可以代表各种不同的信息。用二进制符号表示信息的方法称为二进制编码，常用的二进制编码有二-十进制编码（简称 BCD 码）和 ASCII 码。BCD 码用 4 位二进制符号来表示 1 位十进制符号，最常用的二-十进制编码是 8421BCD，此外还有 2421BCD、5211BCD、余 3BCD 等。在计算机操作时，从键盘等输入设备键入的数字、字母以及各种符号称为字符，ASCII 码用 7 位二进制符号来表示这些字符。另外，计算机也是用 ASCII 码向显示器、打印机等输出设备送出信息，所以把 ASCII 码称为标准信息交换码。字符由二进制符号组成，经过编码的字符有大小区别。例如，“A”字符的 ASCII 码为“1000001”（'H41 或 41H），“B”字符为“1000010”（'H42 或 42H），所以“B”字符大于“A”字符。

二进制符号还可以对声音和图像进行编码。

数字电路具有逻辑思维能力、基本电路简单、便于集成化等显著优点，随着数字技术的发展，现已广泛地应用在计算机、自动控制、航空、航天、仪器仪表、智能设备、数字通信、数字电视等科技领域。

1.2 教学要求

- ① 了解数字信号和数字电路的特点。
- ② 熟悉数制及其转换；熟悉编码方法。

1.3 同步练习

1.3.1 填空题

- 1、数字信号具有在数值上和时间上都是_____的特点，_____是数字信号的典型代表。
- 2、在数字电路和计算机中，只用_____和_____两种符号来表示信息。
- 3、为了便于记忆和查找，在编制代码时总要遵循一定的规则，这些规则就称为_____。
- 4、数字电路只有_____3种基本电路。
- 5、将二进制、八进制和十六进制数转换为十进制数的共同规则是_____。
- 6、十进制数 26.625 对应的二进制数为_____；十六进制数 5FE 对应的二进制数为_____。
- 7、二进制数'B1101011.011 对应的十进制数为_____，对应的 8421BCD 码为_____。
- 8、二进制数'B1101011.011 对应的八进制数为_____，对应的十六进制数为_____。
- 9、(100101010011.00110111)_{8421BCD} 表示的十进制数为_____。
- 10、(0011111110001.01011111)_{2421BCD} 表示的十进制数为_____。
- 11、(100101111100.00010100)_{5211BCD} 表示的十进制数为_____。
- 12、(110010100111.10000111)_{余3BCD} 表示的十进制数为_____。
- 13、数字字符“9”对应的 ASCII 码为_____。
- 14、字母字符“b”对应的 ASCII 码为_____。

1.3.2 单项选择题

- 1、表示一个两位十进制数至少需要 () 位二进制数。
① 5 ② 6 ③ 7 ④ 8
- 2、十进制数 127.25 对应二进制数为 ()。
① 1111111.01 ② 10000000.10 ③ 1111110.01 ④ 1100011.11
- 3、十进制数 28.43 的余 3BCD 码是 ()。
① 00111000.01000011 ② 01011011.01110110 ③ 01101100.10000111 ④ 01111101.10011000
- 4、在下列 ASCII 字符中，最大的字符是 ()。
① “A” ② “z” ③ “9” ④ “0”
- 5、在下列 ASCII 字符中，最小的字符是 ()。
① “A” ② “z” ③ “9” ④ “0”
- 6、数字信号是在数值上和时间上都是不连续的，() 是数字信号的典型代表。
① 正弦波 ② 三角波 ③ 矩形波 ④ 尖峰波
- 7、在数字电路和计算机中，只用 () 种符号来表示信息。
① 1 ② 2 ③ 3 ④ 4

8、数字电路只有（ ）种基本电路。

① 1

② 2

③ 3

④ 4

9、将二进制、八进制和十六进制数转换为十进制数的共同规则是（ ）。

① 除以10看余数 ② 乘以十看向高位的进位 ③ 按权展开

④ 以上均可

10、十进制数125.125对应的二进制数为（ ）。

① 1111101.001

② 1111100.01

③ 1111101.101

④ 1111111.001

11、二进制数1111100.01对应的十进制数为（ ）。

① 124.25

② 125.50

③ 136.25

④ 140.125

12、数字字符“8”对应的ASCII码（7位二进制数）为（ ）。

① 1001001

② 0001000

③ 1001000

④ 0111000

13、字母“A”对应的ASCII码（7位二进制数）为（ ）。

① 1001001

② 0001000

③ 1000001

④ 0111000

1.4 同步练习参考答案

1.4.1 填空题

1、不连续，矩形波

2、“0”，“1”

3、码制

4、“与”“或”“非”

5、按权展开

6、'B11010.101; 'B01011111110

7、107.375, (000100000111.001101110101)_{8421BCD}

8、'O153.3, 'H6B.6

9、953.37

10、391.59

11、647.12

12、974.54

13、0111001B ('H39)

14、1100010B ('H62)

1.4.2 单项选择题

1、③, 2、①, 3、②, 4、②, 5、④, 6、③, 7、②, 8、③, 9、③, 10、①,

11、①, 12、④, 13、③

第2章 逻辑代数和硬件描述语言基础

2.1 内容提要

本章的主要内容是逻辑代数的公式和定理、逻辑函数的表示方法、逻辑函数的简化方法，它们是分析和设计数字逻辑电路的数学工具；另外还介绍了硬件描述语言 Verilog HDL 的语法规则，它是现代数字电路设计的编程基础。

2.1.1 逻辑函数的表示方法

逻辑代数是研究 0 和 1 构成的二值代数，也称为开关代数。0 和 1 用来代表逻辑对象的两个状态，例如电平的高低、开关的断闭、灯的亮灭等。对于一个具体的逻辑电路，都有一定的输入和输出，输入的取值确定之后，输出的取值便随之而定，输出与输入之间乃是一种函数关系，这种函数关系称为逻辑函数。逻辑函数的表示方法有真值表、逻辑函数表达式、卡诺图和逻辑图，如图 1.2.1 所示。逻辑函数之间可以任意地转换，根据具体的使用情况，可以选择最适当的一种方法，表示所研究的数字电路。其中，卡诺图在传统的数字电路分析与设计中发挥了一定功效，但随着电子设计自动化（EDA）技术的出现，它将逐步失去现实意义，因此，本书将以卡诺图为基础工具的设计与分析部分内容进行节选处理。

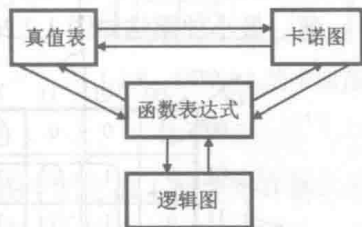


图 1.2.1 逻辑函数的各种表示方法

常用的逻辑函数表达式有与或式、或与式、与非与非式、或非或非式和与或非式，各种表达式之间可以互相转换。在设计实际的数字系统时，根据所用器件的要求，可以将表达式转换成满足器件需要的形式，并画出对应的逻辑图，实现数字系统的设计。

2.1.2 逻辑函数的公式简化法

传统的逻辑函数的简化方法主要有公式简化法和卡诺图简化法。公式简化法的优点是它的使用不受任何条件的限制。但这种方法没有固定步骤可循，简化一些复杂的函数时，不仅需要熟练地运用各种公式和定理，而且需要一定的运算技巧和经验。逻辑代数提供了一些基本公式和常用公式，其中应用最频繁、最重要的有如下几个：

$$\textcircled{1} A+BC=(A+B)(A+C)$$

$$\textcircled{2} \overline{AB}=\overline{A}+\overline{B} \quad \overline{A+B}=\overline{A}\overline{B} \quad (\text{德} \cdot \text{摩根定律})$$

$$\textcircled{3} A+\overline{A}B=A+B$$

$$\textcircled{4} AB+\overline{A}C+BC=AB+\overline{A}C$$

$$\textcircled{5} A \cdot \overline{B} + \overline{A} \cdot B = \overline{A \cdot B} + A \cdot B \quad \overline{A \cdot B} + AB = \overline{AB} + \overline{AB}$$

2.1.3 逻辑函数的卡诺图化简法

卡诺图化简法的优点是简单、直观，而且有一定的简化步骤可循。但在逻辑变量超过 5 个时，将失去简单、直观的优点。在卡诺图中画圈简化逻辑函数时，可以采取多种圈法得到不同的简化结

果，以满足设计的要求。

1. 最小项圈法

最小项圈法是按照合并最小项的规律，将卡诺图中 $2^i(i=0,1,2,3,\cdots)$ 个相邻的 1 格（最小项）合并为一个乘积项，然后把这些乘积项加起来，得到最简与或式。最简与或式可以用与门和或门来实现逻辑函数，把最简与或式两次取反后再展开为与非与非式，就可以全部用与非门来实现逻辑函数。

2. 最大项圈法

最大项圈法是按照合并最大项的规律，将卡诺图中 2^i 个相邻的 0 格（最大项）合并为一个和项，然后把这些和项乘起来，得到最简或与式。最简或与式可以用或门和与门来实现逻辑函数，把最简或与式两次取反后再展开为或非或非式，就可以全部用或非门来实现逻辑函数。

3. 圈反函数法

把卡诺图中的全部 1 格变为 0 格，全部 0 格变为 1 格，就得到原函数的反函数的卡诺图，再按照圈最小项方法，得到反函数的最简与或式。再将最简与或式取反，得到原函数的简化表达式，它是一个与或非式，可以用与或非门来实现逻辑函数。在实际化简中，直接把 0 格当作 1 格来化简，就是圈反函数。

【例 1.2.1】用最小项、最大项和反函数圈法化简逻辑函数 $F(A,B,C,D)=\sum m(0, 2, 5, 6, 7, 8, 10, 13, 14, 15)$ ，并画出对应的逻辑图。

解：最小项圈法如图 1.2.2(a)所示，得到的最简与或式和与非与非式

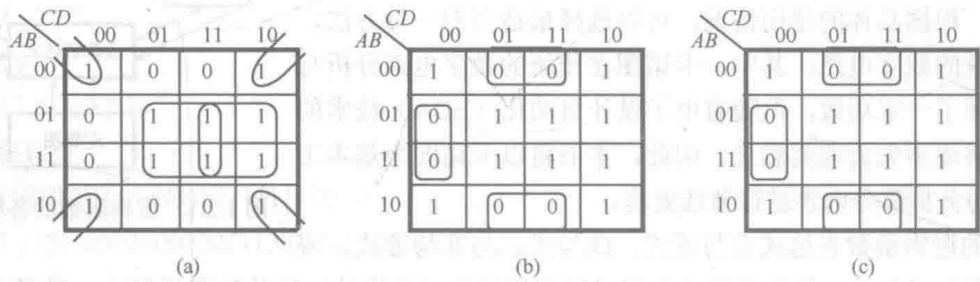


图 1.2.2 卡诺图的各种圈法

$$F = BC + BD + \overline{BD} = \overline{\overline{BC + BD + \overline{BD}}} = \overline{\overline{BC} \cdot \overline{BD} \cdot \overline{\overline{BD}}} \tag{1.2.1}$$

由式 (1.2.1) 得到用与门和或门实现的逻辑图如图 1.2.3 所示，全部用与非门实现的逻辑图如图 1.2.4 所示。

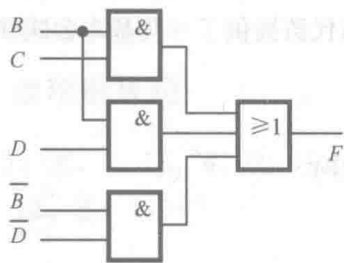


图 1.2.3 与或式对应的逻辑图

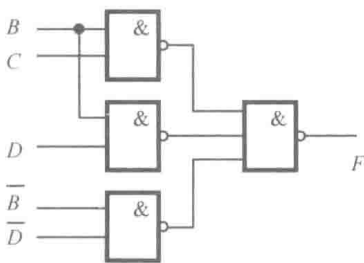


图 1.2.4 与非与非式对应的逻辑图

最大项圈法如图 1.2.2(b)所示，得到最简或与式和或非或非式

$$F = (\overline{B} + C + D)(B + \overline{D}) = \overline{\overline{\overline{B} + C + D} \cdot \overline{B + \overline{D}}} = \overline{\overline{B} + C + D + B + \overline{D}} \tag{1.2.2}$$

由式 (1.2.2) 得到用或门和与门实现的逻辑图如图 1.2.5 所示，全部用或非门实现的逻辑图如