



国防电子信息技术丛书

Soft Errors in Modern Electronic Systems

现代电子系统软错误

[法] Michael Nicolaidis 主编

韩郑生 毕津顺 译

赵发展 审校



中国工信出版集团



电子工业出版社
PUBLISHING HOUSE OF ELECTRONICS INDUSTRY
<http://www.phei.com.cn>

国防电子信息技术丛书

现代电子系统软错误

Soft Errors in Modern Electronic Systems

[法] Michael Nicolaidis 主编

韩郑生 毕津顺 译

赵发展 审校

電子工業出版社
Publishing House of Electronics Industry
北京 · BEIJING

内 容 简 介

本书系统阐述了软错误发生的复杂物理过程，全书共分为10章。主要介绍了软错误研究历史和未来发展趋势；单粒子效应发生机制与分类；JEDEC标准；门级建模与仿真；电路级和系统级单粒子效应建模与仿真；硬件故障注入；采用加速测试与错误率预估技术，评估验证面向空间或地面环境的集成电路；电路级软错误抑制技术；软件级软错误抑制技术；高可靠电子系统软错误性能的技术指标与验证方法。全书总结了过去，预测了未来趋势，阐述了单粒子的翻转物理机制、建模、软错误抑制技术以及业界和学界的研究成果。

本书适用于微电子与固体电子学专业的教师、研究生和本科生，也可供高可靠抗辐射集成电路领域的研究人员和工程技术人员使用。

Translation from English language edition:

Soft Errors in Modern Electronic Systems

by Michael Nicolaidis

Copyright © 2011 Springer US

Springer US is a part of Springer Science + Business Media

All Rights Reserved

Authorized Simplified Chinese language edition by Publishing House of Electronics Industry. Copyright © 2016

本书简体中文专有翻译出版权由 Springer Science + Business Media 授予电子工业出版社。专有翻译出版权受法律保护。

版权贸易合同登记号 图字：01-2014-0791

图书在版编目(CIP)数据

现代电子系统软错误/(法)尼古拉季斯(Nicolaidis, M.)主编；韩郑生, 毕津顺译. —北京：电子工业出版社, 2016.7

(国防电子信息技术丛书)

书名原文：Soft Errors in Modern Electronic Systems

ISBN 978-7-121-29097-8

I. ①现… II. ①尼… ②韩… ③毕… III. ①电子系统-研究 IV. ①TN103

中国版本图书馆 CIP 数据核字(2016)第 133978 号

策划编辑：杨 博

责任编辑：桑 昶

印 刷：三河市鑫金马印装有限公司

装 订：三河市鑫金马印装有限公司

出版发行：电子工业出版社

北京市海淀区万寿路 173 信箱 邮编 100036

开 本：787 × 1092 1/16 印张：16 字数：410 千字

版 次：2016 年 7 月第 1 版

印 次：2016 年 7 月第 1 次印刷

定 价：59.00 元

凡所购买电子工业出版社图书有缺损问题，请向购买书店调换。若书店售缺，请与本社发行部联系，
联系及邮购电话：(010)88254888, 88258888

质量投诉请发邮件至 zlts@phei.com.cn, 盗版侵权举报请发邮件至 dbqq@phei.com.cn。

本书咨询联系方式：yangbo2@phei.com.cn。

译 者 序

电子系统的软错误，对于许多人来说可能还比较陌生。搞过电子系统测试和维修的人都有体会，系统的短路或断路这些硬错误比较好找到，也好处理。而对于线路受伤、接触不良等错误，查找起来挑战就比较大。

随着集成电路按照摩尔定律快速发展，器件的特征尺寸越来越小、电路规模越来越大、电路速度越来越快、系统功能越来越复杂。由其组成的电子系统出现的软错误更加怪异，对其进行的测试、诊断难度更大，对其预测和采取保护措施的代价越来越大，如以牺牲面积、速度来换取高可靠性。以往在空间等不计成本的特殊领域才用到的冗余技术、容错纠错技术，在使用最新技术的产品中也不得不采用。

本书是为应对这些挑战所编著的，介绍了器件级、电路级、行为级和系统级等不同层次消除或抑制软错误的技术。

本书第1章至第6章由毕津顺翻译，第7章至第10章由韩郑生翻译。由于译者水平所限，译本中错误在所难免，敬请广大读者批评指正。

韩郑生
中国科学院微电子研究所

序　　言

von Neumann 在 1963 年的论文中提出了计算可靠性的想法^[1]。在早期阶段，人们认为半导体电路天然具有可靠性，后来发现随着复杂度的增加，半导体电路中出现的错误越来越多。

随着数字技术时代的来临，基于该技术的电子产品对家庭内的电学噪声具有抵抗能力。当时我们还在幻想着星外来客，却没想到它们已经影响到了我们的电子系统。请允许我引用近期发表的一篇论文中的话：“有史以来，人类一直认为天体会影响地球上的生命体，而机械设备和电子设备属于科学物体，它们的命运由人类掌控。尽管我们清楚这些设备的生产日期，却不能为这些设备进行占卜。后来我们开始注意到，当代电子系统的某些特定行为可以追溯到地外天体”^[2]。

Intel 公司的研究人员 May 和 Woods 报道了 α 粒子在 2107 系列 16 kB DRAM 中引起软错误的现象。实验表明在海平面高度的 DRAM 和 CCD 中会发生翻转现象。他们确定，这些错误是由 α 粒子引起的，而 α 粒子来自于封装材料中痕量元素铀和钍的放射性衰变。该文首次报道了海平面高度上辐照在电子器件中引起的翻转现象，并将该类错误称为“软错误”^[3]。

自 20 世纪 40 年代，人们已经认识到电磁脉冲(EMP)会导致电子系统发生暂时失效甚至是永久性损伤。EMP 指的是高能电磁辐照，通常由闪电或者上层大气中带电粒子与 γ 射线/X 射线间的相互作用产生。Carl E. Baum 是 EMP 领域最重要的研究人员之一，他追溯了 EMP 现象的相关历史，调研了大量的文献，并进行了综述^[4]。除了提供辐照加固、屏蔽和容错技术，还进行了大量的实验工作，用于开发 EMP 仿真器硬件。我特别提到这些，是因为我认为软错误研究领域和 EMP 研究领域的合作是有可能的，对双方都有益。

本书的发表具有里程碑意义。本书第一作者 Michael Nicolaidis 是软错误研究领域中的权威，他曾开展过很多原创性的研发工作，发表过大量学术论文，申请和拥有很多发明专利，并且建立了 iROC Technologies 公司。该公司针对电子系统提供完整的软错误分析和设计服务方案。

Michael Nicolaidis 汇聚其他著名学者，从深度和广度出发，共为本书撰写了 10 章内容，几乎涵盖了软错误研究的所有方面。本书介绍了软错误的研究历史和未来发展趋势，单粒子翻转的物理机制，工业标准和实用化模型，降错技术，以及学界和业界的研究成果。可以说，本书是目前介绍软错误研究最全面的著作。

本书填补了技术文献所存在的空白。正如我指导的刚毕业的研究生 Fan Wang 所说，“当我还是研究生的时候，我尝试去理解关于软错误的不同议题，这一过程很痛苦。我

阅读了两百多篇文献，VLSI 可靠性、硅基技术、VLSI 缺陷和测试等都有涉及软错误，然而却没有关于软错误的专著。有时文献中报道的实验结果差异很大，甚至相互矛盾。我相信本书对于学界研究非常有帮助，也可以为工业界提供参考。”

书中有些章节非常有趣，软错误研究的早期历史就像是一部侦探小说。

第 1 章介绍了 Intel 2107 系列 16 kB DRAM 中的软错误，结果发现罪魁祸首是 α 粒子，而 α 粒子来自于封装材料中痕量元素铀和钍的放射性衰变。而 Sun 公司服务器软错误问题的曝光，导致了在服务器中应用编码理论和新的设计技术。

第 2 章中给出了相应的术语和定义。

第 3 章阐述了相关的标准。

第 4 章和第 5 章讨论了门级、电路级和系统级的建模与仿真方法。

第 6 章给出了故障注入技术。

第 7 章讨论了加速测试的方法。

第 8 章和第 9 章从硬件和软件层级提出软错误降错技术。

第 10 章讨论了系统软错误性能的评估技术。

在软错误对我们构成威胁之前，让我们先学会如何处理和解决相关问题吧。

Vishwani D. Agrawal

参考文献

1. J. von Neumann, “Probabilistic Logics and the Synthesis of Reliable Organisms from Unreliable Components (1959)”, in A. H. Taub, editor, *John von Neumann: Collected Works, Volume V: Design of Computers, Theory of Automata and Numerical Analysis*, Oxford University Press, 1963, pp. 329–378.
2. F. Wang and V. D. Agrawal, “Single Event Upset: An Embedded Tutorial”, in *Proc. 21st International Conf. VLSI Design*, 2008, pp. 429–434.
3. T. C. May and M. H. Woods, “A New Physical Mechanism for Soft Errors in Dynamic Memories”, in *Proc. 16th Annual Reliability Physics Symposium*, 1978, pp. 33–40.
4. C. E. Baum, “From the Electromagnetic Pulse to High-Power Electromagnetics”, *Proceedings of the IEEE*, vol. 80, no. 6, 1992, pp. 789–817.

前　　言

早期的计算机中有很多不可靠的电子元器件，所以必须采用容错设计。当半导体技术进入超大规模集成电路时代，可靠性得到了大幅提升，人们仅对关键应用和恶劣环境下的电路采用容错设计。然而，随着硅基 CMOS 技术逐渐走向极限时，这些趋势却反了过来。过去人们认为，集成电路软错误仅发生在空间应用环境中。而近几年来，软错误已成为地面高度电子产品系统失效的主要原因之一。现在很多应用领域都需要采用软错误降错技术，例如网络、服务器、航空、医疗和汽车电子等。为了解决这个问题，芯片和系统的设计工程师参考了军工和航天等领域软错误研究的相关成果。然而地面高度集成电路的出货量非常大，对成本控制和功耗要求非常严格。军工和航天领域采用的工艺加固方法和冗余加固方法并不适合市场的需求。

近几年来，人们付出了很多努力，参考过去的基础知识和工程解决方案，同时针对地面应用的约束条件，开发新的方法与工具。然而解决软错误是一项复杂的任务，可能会付出面积和功耗的代价。因此，需要一些方法在满足产品可靠性要求的同时，尽可能减小面积和功耗的开销。这些方法包括：

- 地表环境下最终产品和电路原型的软错误率(SER)表征的测试标准。该标准保证了测试结果的准确性，便于比较不同厂商器件的软错误率(单位是失效时间 FIT)。
- 针对 SRAM、DRAM、TCAM、FPGA、处理器、SoC 等不同器件和完整系统的软错误加速测试平台、方法和算法。
- 针对单元库的软错误加速测试平台、方法和算法。
- 在设计阶段，评估软错误率的软件/硬件方法学和工具。这些工具的重要性体现在两个方面。设计阶段表征软错误率是避免电路原型或最终产品出错的唯一途径。如果电路原型和最终产品出现问题，则必须重新设计和制备，这将失去市场中的机会。设计周期中的交互式软错误率评估，可以对电路进行必要的折中，可以确定电路中的关键部分，选择最有效的降错方法，满足可靠性的要求，尽可能减小功耗、速度和面积的代价。不同层级需要的软/硬件工具介绍如下：
 - TCAD 工具用来表征 α 粒子和次级粒子引起的瞬态电流脉冲。
 - 单元 FIT 评估工具指导设计人员对存储器单元和单元库进行优化，使之满足软错误率目标，且代价尽可能低，将单元 FIT 信息提供给高一层次的软错误率评估工具。
 - SPICE 级 FIT 工具用来评估时序单元和组合逻辑中瞬态脉冲的影响。
 - 门级 FIT 评估工具用来表征 IP 模块：基于提取、统计或概率方法；针对逻辑降

额计算，仅考虑逻辑功能；针对逻辑和时序降额计算，同时考虑逻辑功能和 SDF 文件。

- RTL 级 FIT 评估。
- SoC FIT 评估，考虑了 SoC 级的功能降额。
- 基于硬件平台的故障注入，用于在 IP 级和 SoC 级加快运行 FIT 评估任务。
- 硬件级软错误降错方法：错误与纠错码、加固单元、自检测电路、双采样技术和指令重试。
- 软件级和系统级的软错误降错方法：设计检测点和还原恢复。

Michael Nicolaidis

格勒诺布尔 法国

2010 年 2 月

本书目的

本书完整地描述了软错误产生的复杂物理机制，涵盖了很多的技术领域，包括：宇宙射线和大气层的核反应(地表高度产生的中子和质子)；大气中子/质子与芯片中原子发生的核反应(次级粒子产生)；库仑作用(电离)；器件物理(电荷收集)；电学仿真(SEU 产生和 SET 传输)；事件驱动仿真(用于组合逻辑和时序降额评估)；逻辑域仿真(用于逻辑降额评估)；RTL 仿真和硬件模拟。这些领域的研究极具挑战性，很难在精度和仿真速度间折中与平衡。本书报道了这些领域中过去和近期的相关研究进展。

本书也完整地描述了合理成本下的软错误降错方法，包括软件技术和硬件技术。该领域也很有挑战性，因为系统工作时的失效随机发生，通常需要大量的冗余。本书也报道了相关研究方法的近期进展。

最后，其他可靠性威胁也越来越严重，例如波动性、电磁兼容和加速老化等。本书也会讨论这些问题的解决方法。

为了达到上述目的，本书共设置了 10 章。其中，第 1 章为“天地间的软错误：历史回顾、实验证据和未来趋势”；第 10 章为“可靠电子系统的软错误性能评估与验证”；中间 8 章如下：

- 单粒子效应：机理和分类。
- JEDEC 标准：用于测试和报告 α 粒子和地表宇宙射线引起的软错误。
- 门级建模和仿真。
- 电路级和系统级的单粒子效应建模与仿真。
- 硬件故障注入。
- 用于空间和地面应用的集成电路的鉴定：加速实验和错误率预测。
- 电路级软错误抑制技术。
- 软件级软错误抑制技术。

本书可以作为本科生、硕士生、博士生和教师学习软错误基础知识的参考书。本书介绍了软错误研究的最新进展，为本领域的研究人员和工程技术人员提供了开放性的研究话题。针对电路设计者、系统设计者和研发经理，本书详述了软错误相关的议题和挑战，阐述了解决方案，供上述人员参考。

Michael Nicolaidis
格勒诺布尔 法国
2010 年 3 月

致 谢

本书各章节作者付出了大量的精力和激情，以简明、易懂、精确和完整的方式对复杂的技术问题进行了深入阐述。本书各章节作者包括 Tino, Remi, Charles, Nadine, Lorena, Dan, Luis, Celia, Mario, Marta, Raoul, Gilles, Paul, Maurizio, Matteo, Massimo, Allan, Adrian, Ana, Shi-Jie, David, Ron, Dean 和 Ian。我对他们的工作表示感谢，是他们提升了本书的学术价值。

我还要感谢 Vishwani D. Agrawal 教授，是他建议出版一本关于软错误的专著，并和 Springer 出版社进行协商。他还为本书题写了序言。

我还要感谢 Springer 出版社的高级编辑 Charles B. Glaser 和助理编辑 Ciara J. Vincent，以及出版社印刷部的工作人员，是他们终阅、编辑和印刷了本书。

特别感谢我的同事 Raoul Velazco 花费大量时间，对本书进行了审校。

Michael Nicolaidis

格勒诺布尔 法国

2010 年 2 月

目 录

第1章 天地间的软错误：历史回顾、实验证据和未来趋势	1
1.1 介绍	1
1.2 历史	2
1.3 电子系统中的软错误	6
1.4 等比例缩小对于软错误的影响	8
1.4.1 SRAM 软错误率的变化趋势	8
1.4.2 DRAM 软错误率的变化趋势	11
1.4.3 锁存器和触发器的软错误率	13
1.4.4 组合逻辑电路软错误率	15
1.4.5 单粒子闩锁变化趋势	15
1.4.6 未来趋势	16
1.5 结论	17
参考文献	18
第2章 单粒子效应：机理和分类	20
2.1 介绍	20
2.2 背景环境、作用机理及反冲能量损失	21
2.2.1 自然辐照环境	21
2.2.2 中子和物质的相互作用：产生高能反冲物	22
2.2.3 反冲物：离化和射程	25
2.2.4 电离	26
2.2.5 结论	28
2.3 电子元器件和系统中的单粒子效应	29
2.3.1 单粒子效应定义	29
2.3.2 软错误率	29
2.3.3 临界电荷标准	30
2.3.4 电路仿真中的电流脉冲描述	31
2.4 器件敏感度	32
2.4.1 单粒子瞬态	33
2.4.2 单粒子翻转	34
2.4.3 SRAM 和 DRAM 中的多位翻转和多单元翻转	37

2.4.4	单粒子功能中断	37
2.4.5	单粒子事件闩锁	38
2.5	结论	40
	参考文献	40
第3章	JEDEC 标准：用于测试和报告 α 粒子和地表宇宙射线引起的软错误	43
3.1	介绍	43
3.1.1	JESD89 系列标准的意义	43
3.1.2	术语和定义	44
3.1.3	标准所涵盖的器件	45
3.1.4	报告要求	45
3.2	加速 α 粒子软错误率测试(参见 JESD89A 第四部分和 JESD89-2A)	45
3.2.1	α 粒子能谱和发射率(参见 JESD89A 附录 D)	45
3.2.2	α 粒子源的选择(参见 JESD89A 5.4.1 节和 JESD89-2A 4.2.2.1 节)	47
3.2.3	封装和制样(参见 JESD89A 5.3 节和 5.4.5 节以及 JESD89-2A 4.4 节)	47
3.2.4	外推加速失效率至现场使用环境(参见 JESD89A 5.6.4 节)	48
3.2.5	加速 α 粒子测试的优势和局限性	48
3.3	加速高能中子测试(参见 JESD89A 第六部分和 JESD89-3A)	48
3.3.1	地球环境高能中子注量与能谱(参见 JESD89A 6.6.2.4 节)	48
3.3.2	基于参考谱外推至其他位置和条件(参见 JESD89A 附录 A.3)	49
3.3.3	测试装置(参见 JESD89A 6.2 节)	50
3.3.4	封装、制样和次级离子效应(参见 JESD89-3A 5.4 节和附录 A)	50
3.3.5	束流特性(参见 JESD89A 6.5 节)	51
3.3.6	单一能量束流下的软错误率(参见 JESD89A 6.6 节)	51
3.3.7	基于宽谱中子束流的软错误率(参见 JESD89A 6.6.2.4 节)	52
3.3.8	加速高能中子测试的优点和局限性	52
3.4	加速热中子软错误率测试	53
3.4.1	背景(参见 JESD89A 7.1 节)	53
3.4.2	热中子谱(参见 JESD89A 附录 A.4)	53
3.4.3	封装和制样(参见 JESD89A 7.3 节)	54
3.4.4	热中子源的选择、校准和屏蔽效应(参见 JESD89A 7.4 节)	54
3.4.5	单粒子翻转截面和单粒子翻转率(参见 JESD89A 7.6.2 节)	54
3.4.6	加速热中子测试的优势和局限性	54
3.5	实时(非加速)软错误率测试	55
3.5.1	测试方法目标	55
3.5.2	大样本和长时间测试	55
3.5.3	区分 α 粒子和中子对于软错误率的影响	55

3.5.4	高空测试以增加中子对软错误率的影响	56
3.5.5	建筑物的屏蔽效应(参见 JESD89A 附录 A.5)	56
3.5.6	最小 FIT 和置信度(参见 JESD89A 附录 C)	56
3.5.7	实时测试的优点和局限性	57
3.6	结论	57
	参考文献	58
第 4 章	门级建模和仿真	59
4.1	介绍	59
4.2	基于核反应的蒙特卡罗选择和器件仿真, 从核交互到瞬态电流计算	61
4.2.1	中子/物质核反应数据库	62
4.2.2	次级离子引发的瞬态电流	63
4.2.3	举例: 高能中子在 SRAM 中引发的单粒子翻转和多单元翻转	65
4.3	逻辑门电路 SET 和 SEMT 蒙特卡罗仿真	66
4.3.1	单个粒子引起多个瞬态电流	66
4.3.2	拓扑描述和工艺描述	66
4.3.3	核反应实例	67
4.3.4	瞬态脉冲计算	68
4.3.5	电流脉冲统计	69
4.4	时序电路和组合电路的软错误评估 SPICE 分析方法学	70
4.4.1	精简的瞬态电流分析	70
4.4.2	敏感结点列表	71
4.4.3	自动化多瞬态电流仿真	72
4.4.4	结果分析	72
4.4.5	以反相器为例	73
4.4.6	多瞬态故障注入结果	74
4.5	结论	77
	参考文献	77
第 5 章	电路级和系统级的单粒子效应建模与仿真	79
5.1	介绍	79
5.2	定义目标对象	80
5.2.1	单粒子效应模型和度量	80
5.2.2	功能失效	85
5.2.3	电路表征和抽象级别	86
5.3	SEE 分析方法和概念	89
5.3.1	定量 SEE 分析	89
5.3.2	电学降额	90

5.3.3 时序降额	91
5.3.4 逻辑降额	96
5.3.5 功能降额	96
5.4 动态 SEE 分析	97
5.4.1 综述	97
5.4.2 门级网表 SEE 仿真	98
5.4.3 行为级/RTL/HLS SEE 仿真	99
5.5 静态 SEE 分析	100
5.5.1 综述	100
5.5.2 门级	100
5.5.3 行为级/RTL 级	101
5.5.4 架构/模块	102
5.6 结论	104
参考文献	104
第6章 硬件故障注入	108
6.1 介绍	108
6.2 硬件故障注入技术	109
6.2.1 物理故障注入	110
6.2.2 逻辑故障注入	111
6.2.3 基于电路仿真的逻辑故障注入	113
6.3 故障注入系统	115
6.3.1 工作负载	116
6.3.2 故障列表	117
6.3.3 故障分类	117
6.3.4 结果分析	118
6.3.5 通信	118
6.4 故障注入优化	118
6.4.1 自动仿真	119
6.4.2 故障评估进程	120
6.4.3 状态恢复	121
6.4.4 早期故障分类	122
6.4.5 嵌入式存储器	123
6.5 结论	125
参考文献	125
第7章 用于空间和地面应用的集成电路的鉴定：加速实验和错误率预测	128
7.1 介绍	128

7.2 辐射产生单粒子效应及其对集成电路的影响	129
7.3 加速实验：方法和相关的结果	130
7.3.1 截面的概念	130
7.3.2 静态和动态的 SEU 试验方法	133
7.4 实验设施：重离子、中子、质子加速器和激光	134
7.4.1 重离子	134
7.4.2 质子	134
7.4.3 中子	135
7.4.4 微束和激光	135
7.5 需求的实验平台和通用实验平台的描述	136
7.5.1 介绍	136
7.5.2 ASTERICS 实验平台	136
7.6 地面辐照实验：案例研究	138
7.6.1 SRAM 存储器	138
7.6.2 处理器和微控制器	138
7.6.3 SRAM 型现场可编程门阵列(FPGA)	144
7.7 针对处理器架构的动态截面预测的硬件/软件故障注入方法：案例研究 ..	148
7.8 结论	154
参考文献	154
第8章 电路级软错误抑制技术	156
8.1 介绍	156
8.2 存储器中软错误的加固设计	157
8.2.1 1 位纠错 2 位检错码	157
8.2.2 消除 ECC 保护存储器的速度代价	162
8.2.3 ECC 与非标准存储器	166
8.3 CRC 码	168
8.4 里德-所罗门码	170
8.4.1 编码	172
8.4.2 校正子计算	172
8.5 使用内置电流传感器保护存储器	173
8.6 抑制逻辑电路中的错误	174
8.6.1 加固存储单元	175
8.6.2 抑制 SET	178
8.7 结论	191
参考文献	191

第 9 章 软件级软错误抑制技术	196
9.1 介绍	196
9.2 影响数据的错误	197
9.2.1 运算复制	197
9.2.2 进程级复制	199
9.2.3 程序级复制	201
9.2.4 可执行的判断	204
9.3 影响执行流程的故障	204
9.3.1 背景	205
9.3.2 ECCA	206
9.3.3 CFCSS	207
9.3.4 YACCA	208
9.3.5 CEDA	209
9.4 容错	210
9.4.1 设计多样性	211
9.4.2 检查点	213
9.4.3 基于算法的容错	214
9.4.4 复制	216
9.5 结论	218
参考文献	218
第 10 章 可靠电子系统的软错误性能的规范与验证	221
10.1 介绍	221
10.2 系统软错误的规范	221
10.2.1 互联网核心网络的要求	222
10.2.2 构建规范	225
10.3 设计一个满足规范的系统	228
10.3.1 存储器	229
10.3.2 触发器	230
10.3.3 模型的结果	236
10.4 软错误的性能验证	237
10.5 结论	238
参考文献	239

第1章 天地间的软错误：历史回顾、 实验证据和未来趋势

几十年前，辐照产生的软错误曾多次导致卫星设备出现异常或失效。如今，软错误已对地表高度的现代电子系统可靠性产生了严重影响。在过去的几十年中，人们开展了大量的工作用于测试、建模和降低辐照效应，在不同的抽象级别采用多种技术解决软错误问题。本章回顾了软错误研究的相关话题，提及了过去一些软错误引起的“灾难性事故”。此外，本章还讨论了随着工艺特征尺寸的等比例缩小，软错误敏感电路类型的发展和变化趋势。

1.1 介绍

辐照产生的软错误对于先进 CMOS 工艺集成电路可靠性的影响越来越严重。在软错误事件中，数据被破坏，但是电子元器件本身并未发生永久性损伤。如果电子元器件发生了永久性失效，则称为硬错误。软错误对于电子元器件的应用产生多种影响。例如，软错误会引起系统级数据破损，而这种效应可能无法被检测到。再比如，软错误会引起电路功能错误或者系统死机。

软错误是单粒子效应(Single-Event Effect, SEE)的子集，主要分为以下几类^[1](也可见第2章和第3章)：

- 单位翻转(SBU) 入射粒子导致存储单元或锁存器的单个信息位发生数据翻转。
- 多单元翻转(MCU) 入射粒子导致两个或两个以上的存储单元或锁存器的信息位^①发生数据翻转。
- 多位翻转(MBU) 入射粒子导致一个字节中两个或两个以上的信息位发生数据翻转。
- 单粒子瞬态(SET) 入射粒子导致电路结点电压瞬时波动，当被存储单元捕获时会产生信息位错误。
- 单粒子功能中断(SEFI) 入射粒子在控制寄存器、时钟信号、重启信号和上锁信号等中产生波动，从而导致功能失效。
- 单粒子闩锁(SEL) 入射粒子触发电路寄生的 PNPN 结构，引起电流异常增大。在这种情况下，需要对电源执行重启操作。单粒子闩锁有可能对电路产生永久性损伤，如果发生永久性损伤，则称为硬错误。

^① 翻转位不属于同一字节——译者注。