



教育部高等学校电子信息类专业教学指导委员会规划教材
高等学校电子信息类专业系列教材

电子科学与技术

Introduction for Digital System Integrated
Circuits Design

数字系统集成电路 设计导论

张金艺 李娇 朱梦尧 周多 姜玉稀 编著

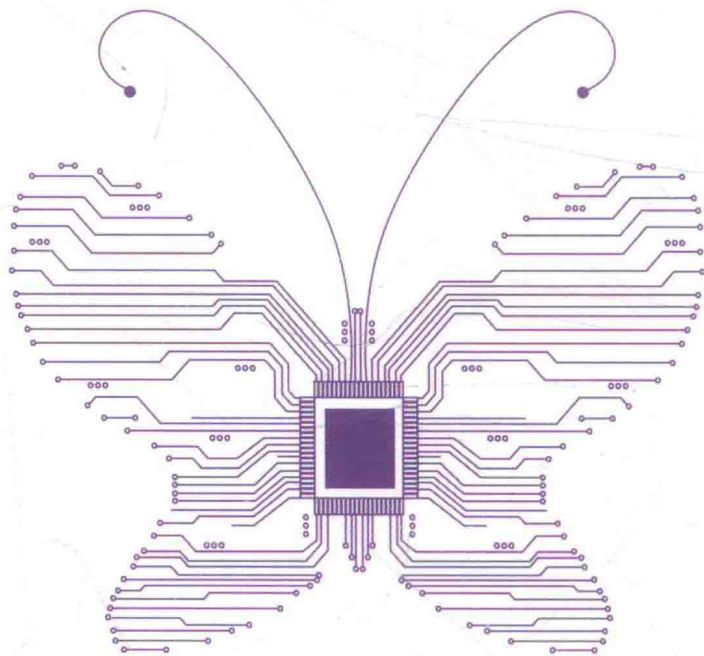
Zhang Jinyi

Li Jiao

Zhu Mengyao

Zhou Duo

Jiang Yuxi



清华大学出版社





教育部高等学校电子信息类专业教学指导委员会规划教材
高等学校电子信息类专业系列教材

Introduction for Digital System Integrated Circuits Design

数字系统集成电路 设计导论



张金艺 李娇 朱梦尧 周多 姜玉稀 编著

Zhang Jinyi

Li Jiao

Zhu Mengyao

Zhou Duo

Jiang Yuxi

清华大学出版社
北京

内 容 简 介

本教材是一本适用于电子技术与电子工程类专业读者的集成电路设计方面的教材,期望读者通过对本教材的学习,对数字系统集成电路设计基本知识和关键技术有一个较全面的了解和掌握;同时,根据对应专业的特点,使读者对集成电路可测试性设计有关知识和当今较先进的集成电路设计方法及 Verilog HDL 硬件描述语言在集成电路设计全过程的运用也有所了解。

本教材内容涵盖设计方法学、生产工艺、EDA 相关微电子学基础知识、软件工具、设计步骤、Verilog HDL 硬件描述语言、测试方法、可测试性设计和 SoC 设计等集成电路设计方面的关键知识点。

本书封面贴有清华大学出版社防伪标签,无标签者不得销售。

版权所有,侵权必究。侵权举报电话:010-62782989 13701121933

图书在版编目(CIP)数据

数字系统集成电路设计导论/张金艺等编著. —北京:清华大学出版社,2017
(高等学校电子信息类专业系列教材)
ISBN 978-7-302-45298-0

I. ①数… II. ①张… III. ①数字集成电路—电路设计—高等学校—教材 IV. ①TN431.2

中国版本图书馆 CIP 数据核字(2016)第 254973 号

责任编辑:梁颖 梅栾芳

封面设计:李召霞

责任校对:时翠兰

责任印制:王静怡

出版发行:清华大学出版社

网 址: <http://www.tup.com.cn>, <http://www.wqbook.com>

地 址:北京清华大学学研大厦 A 座 邮 编:100084

社 总 机:010-62770175 邮 购:010-62786544

投稿与读者服务:010-62776969, c-service@tup.tsinghua.edu.cn

质量反馈:010-62772015, zhiliang@tup.tsinghua.edu.cn

课件下载: <http://www.tup.com.cn>, 010-62795954

印 装 者:北京鑫海金澳胶印有限公司

经 销:全国新华书店

开 本:185mm×260mm 印 张:24.25

字 数:591千字

版 次:2017年1月第1版

印 次:2017年1月第1次印刷

印 数:1~2000

定 价:59.00元

产品编号:052589-01

高等学校电子信息类专业系列教材

一 顾问委员会

谈振辉	北京交通大学 (教指委高级顾问)	郁道银	天津大学 (教指委高级顾问)
廖延彪	清华大学 (特约高级顾问)	胡广书	清华大学 (特约高级顾问)
华成英	清华大学 (国家级教学名师)	于洪珍	中国矿业大学 (国家级教学名师)
彭启琮	电子科技大学 (国家级教学名师)	孙肖子	西安电子科技大学 (国家级教学名师)
邹逢兴	国防科学技术大学 (国家级教学名师)	严国萍	华中科技大学 (国家级教学名师)

一 编审委员会

主任	吕志伟	哈尔滨工业大学		
副主任	刘旭	浙江大学	王志军	北京大学
	隆克平	北京科技大学	葛宝臻	天津大学
	秦石乔	国防科学技术大学	何伟明	哈尔滨工业大学
	刘向东	浙江大学		
委员	王志华	清华大学	宋梅	北京邮电大学
	韩焱	中北大学	张雪英	太原理工大学
	殷福亮	大连理工大学	赵晓晖	吉林大学
	张朝柱	哈尔滨工程大学	刘兴钊	上海交通大学
	洪伟	东南大学	陈鹤鸣	南京邮电大学
	杨明武	合肥工业大学	袁东风	山东大学
	王忠勇	郑州大学	程文青	华中科技大学
	曾云	湖南大学	李思敏	桂林电子科技大学
	陈前斌	重庆邮电大学	张怀武	电子科技大学
	谢泉	贵州大学	卞树檀	第二炮兵工程大学
	吴瑛	解放军信息工程大学	刘纯亮	西安交通大学
	金伟其	北京理工大学	毕卫红	燕山大学
	胡秀珍	内蒙古工业大学	付跃刚	长春理工大学
	贾宏志	上海理工大学	顾济华	苏州大学
	李振华	南京理工大学	韩正甫	中国科学技术大学
	李晖	福建师范大学	何兴道	南昌航空大学
	何平安	武汉大学	张新亮	华中科技大学
	郭永彩	重庆大学	曹益平	四川大学
	刘缠牢	西安工业大学	李儒新	中科院上海光学精密机械研究所
	赵尚弘	空军工程大学	董友梅	京东方科技集团
	蒋晓瑜	装甲兵工程学院	蔡毅	中国兵器科学研究院
	仲顺安	北京理工大学	冯其波	北京交通大学
	黄翊东	清华大学	张有光	北京航空航天大学
	李勇朝	西安电子科技大学	江毅	北京理工大学
	章毓晋	清华大学	张伟刚	南开大学
	刘铁根	天津大学	宋峰	南开大学
	王艳芬	中国矿业大学	靳伟	香港理工大学
	苑立波	哈尔滨工程大学		
丛书责任编辑	盛东亮	清华大学出版社		

序

FOREWORD

我国电子信息产业销售收入总规模在 2013 年已经突破 12 万亿元,行业收入占工业总体比重已经超过 9%。电子信息产业在工业经济中的支撑作用凸显,更加促进了信息化和工业化的高层次深度融合。随着移动互联网、云计算、物联网、大数据和石墨烯等新兴产业的爆发式增长,电子信息产业的发展呈现了新的特点,电子信息产业的人才培养面临着新的挑战。

(1) 随着控制、通信、人机交互和网络互联等新兴电子信息技术不断发展,传统工业设备融合了大量最新的电子信息技术,它们一起构成了庞大而复杂的系统,派生出大量新兴的电子信息技术应用需求。这些“系统级”的应用需求,迫切要求具有系统级设计能力的电子信息技术人才。

(2) 电子信息系统设备的功能越来越复杂,系统的集成度越来越高。因此,要求未来的设计者应该具备更扎实的理论基础知识和更宽广的专业视野。未来电子信息系统的设计越来越要求软件和硬件的协同规划、协同设计和协同调试。

(3) 新兴电子信息技术的发展依赖于半导体产业的不断推动,半导体厂商为设计者提供了越来越丰富的生态资源,系统集成厂商的全方位配合又加速了这种生态资源的进一步完善。半导体厂商和系统集成厂商所建立的这种生态系统,为未来的设计者提供了更加便捷却又必须依赖的设计资源。

教育部 2012 年颁布了新版《高等学校本科专业目录》,将电子信息类专业进行了整合,为各高校建立系统化的人才培养体系,培养具有扎实理论基础和宽广专业技能的、兼顾“基础”和“系统”的高层次电子信息人才给出了指引。

传统的电子信息学科专业课程体系呈现“自底向上”的特点,这种课程体系偏重对底层元器件的分析与设计,较少涉及系统级的集成与设计。近年来,国内很多高校对电子信息类专业课程体系进行了大力度的改革,这些改革顺应时代潮流,从系统集成的角度,更加科学合理地构建了课程体系。

为了进一步提高普通高校电子信息类专业教育与教学质量,贯彻落实《国家中长期教育改革和发展规划纲要(2010—2020 年)》和《教育部关于全面提高高等教育质量若干意见》(教高【2012】4 号)的精神,教育部高等学校电子信息类专业教学指导委员会开展了“高等学校电子信息类专业课程体系”的立项研究工作,并于 2014 年 5 月启动了《高等学校电子信息类专业系列教材》(教育部高等学校电子信息类专业教学指导委员会规划教材)的建设工作。其目的是为推进高等教育内涵式发展,提高教学水平,满足高等学校对电子信息类专业人才培养、教学改革与课程改革的需要。

本系列教材定位于高等学校电子信息类专业的专业课程,适用于电子信息类的电子信

息工程、电子科学与技术、通信工程、微电子科学与工程、光电信息科学与工程、信息工程及其相近专业。经过编审委员会与众多高校多次沟通,初步拟定分批次(2014—2017年)建设约100门课程教材。本系列教材将力求在保证基础的前提下,突出技术的先进性和科学的前沿性,体现创新教学和工程实践教学;将重视系统集成思想在教学中的体现,鼓励推陈出新,采用“自顶向下”的方法编写教材;将注重反映优秀的教学改革成果,推广优秀的教学经验与理念。

为了保证本系列教材的科学性、系统性及编写质量,本系列教材设立顾问委员会及编审委员会。顾问委员会由教指委高级顾问、特约高级顾问和国家级教学名师担任,编审委员会由教育部高等学校电子信息类专业教学指导委员会委员和一线教学名师组成。同时,清华大学出版社为本系列教材配置优秀的编辑团队,力求高水准出版。本系列教材的建设,不仅有众多高校教师参与,也有大量知名的电子信息类企业支持。在此,谨向参与本系列教材策划、组织、编写与出版的广大教师、企业代表及出版人员致以诚挚的感谢,并殷切希望本系列教材在我国高等学校电子信息类专业人才培养与课程体系建设中发挥切实的作用。

吕志伟 教授

前言

PREFACE

自从 1958 年诺贝尔奖获得者 Jack Kilby 发明世界上第一块集成电路以来,集成电路技术的发展就一直遵循着摩尔定律,以集成度每 18~24 个月翻一番的惊人速度向前发展。近年来,随着电子信息技术、集成电路制造技术和半导体材料技术的飞速发展,集成电路设计技术突飞猛进,对现代科学与技术的发展起到了巨大的推动和促进作用。集成电路设计理论与技术已经成为现代工业的重要基础。

我国集成电路研制生产工作起步并不晚,源于 20 世纪 60 年代,但是由于多种原因,相关产业一度处于停滞不前状态。20 世纪 90 年代开始,随着国家经济持续高速发展,综合国力迅速增强,华晶、贝岭、首钢 NEC、上海华虹 NEC、中芯国际和台积电等众多集成电路制造企业相继成立,使我国集成电路制造能力达到了国际先进水平。但是我们国家还面临着一个更严峻的情况,即国内的集成电路创新性设计能力跟不上,大量企业一直处于为国外集成电路代加工的状态,基本上等于我国花费大量财力物力建造起来的工厂,却为外国人所利用。

因此,加大加强加快培养我国集成电路设计人才已经成为电子技术与电子工程等学科专业的重要任务。同时,每一位 21 世纪的电子工程师也必须清醒地认识到,如果还停留在只能设计印刷线路板的水平,而对集成电路设计过程一无所知,或无法将其原创性设计的电路系统推进至集成电路,将面临严峻的市场挑战与知识产权风险。

《数字系统集成电路设计导论》作为一本适用于电子技术与电子工程专业读者的集成电路设计方面的教材,其目标是:期望读者通过对本教材的学习,对数字系统集成电路设计所需的基本知识和关键技术有一个较全面的了解和掌握;同时,对集成电路可测试性设计有关知识和当今较先进的集成电路设计方法及 Verilog HDL 硬件描述语言在集成电路设计全过程中的运用也有所了解。

本教材内容涵盖设计方法学、生产工艺、相关微电子学基础知识、EDA 软件工具、设计步骤、Verilog HDL 硬件描述语言、测试方法、可测试性设计和 SoC 设计等集成电路设计方面的关键知识点。

全教材共 7 章。第 1 章概述集成电路的发展及相关基本知识;第 2 章简单介绍 CMOS 制造工艺及相应的版图与电路知识;第 3 章详细介绍集成电路仿真与验证知识,并引入验证平台层面的基本内容;第 4 章是关于集成电路综合技术的介绍,详细阐述集成电路设计中的综合流程;第 5 章对集成电路测试与可测试性设计方面的内容进行介绍,并拓展了对 SoC 测试结构和测试策略等的介绍;第 6 章主要介绍 Verilog HDL 硬件描述语言相关知识,并通过多个实例剖析以加深了解;第 7 章着重介绍系统集成电路设计相关知识,对 SoC 设计思想、设计方法及流程等进行较为全面的介绍。

作者建议讲课学时数分配如下：第 1 章 4 课时，第 2 章 8 课时，第 3 章 8 课时，第 4 章 10 课时，第 5 章 10 课时，第 6 章 12 课时，第 7 章 8 课时。总计 60 课时。

本书第 1、6 章由张金艺编写，第 2 章由姜玉稀、李娇共同编写，第 3、4 章由李娇编写，第 5 章由周多编写，第 7 章由朱梦尧编写。统稿及修订工作由李娇完成。

编 者

2016 年 9 月

作者简介

张金艺,男,研究员,博导(博士),高校任教30年。

在十多年的教学工作中,主讲集成电路设计方面课程超过3600学时。主持和参与完成国家863计划项目、上海市科委/市教委科技项目、国际合作项目和企业委托项目等30余项;在国内外发表论文80余篇;出版教材1本;申请及获授权各类专利40余项;获上海市科技进步二等奖1项。并兼任上海市科委科技发展重点领域(集成电路与信息通信)技术预见专家、上海集成电路设计“十二五”技术路线研究课题组成员,上海市科协、上海硅知识产权交易中心(集成电路类)法律技术鉴定专家,上海市经信委、上海市科委项目评审专家,《*IEEE Transactions on Very Large Scale Integration Systems*》《*半导体学报*》《*复旦大学学报*》《*上海大学*》等学术期刊论文审稿专家。

李娇,女,博士,上海大学微电子研究与开发中心教师。

研究生阶段开始从事集成电路设计方面研究,熟悉数字集成电路设计方法及流程,目前主要从事集成电路可测试性设计和片上网络方面研究。自工作以来十余年,主要讲授“数字集成电路设计”“模拟集成电路”等方面课程。并在此期间作为项目负责人和主要技术人员承担参与了国家863计划项目、上海市科委/教委、国际合作项目等8项。在国内外相关期刊、会议上发表论文10余篇,申请及获得各类专利15项。

朱梦尧,男,博士,上海大学通信与信息工程学院副教授。

主要讲授“集成电路设计”“信息论与编码”等方面课程。作为项目负责人和骨干承担了国家自然科学基金、国家863重点专项、上海市教委等6项;2013年获得了上海市科技进步三等奖;获得4项国家专利;发表*IEEE Trans. on Circuit and System II*、*IEEE Trans. on Consumer Electronics*、*IEEE ICME*、*ICASSP*等高水平期刊和会议多篇,SCI/EI收录20余篇。博士毕业于浙江大学信电系,曾负责多款数字电视芯片的音频解码系统设计,其国内首款卫星数字电视解调解码SoC芯片荣获2008年度浙江省科技进步一等奖和2009年度国家科学技术进步二等奖。

周多,女,电子科学与技术专业教师,通信与信息工程专业在读博士生。

在12年的教学工作中,主讲的课程有“集成电路测试”“微电子学概论”“信号与系统”和“FPGA设计与验证”等;主要研究方向为基于超大规模集成电路的片上网络系统的设计和验证,特别研究片上网络的测试策略和可靠性设计;发表论文近十篇,出版教材1本。

姜玉稀,男,博士,上海三思电子有限公司副总工程师。

曾在高校和设计公司工作,担任过“模拟集成电路系统仿真与设计”课程主讲教师,并有多年版图培训和设计经验;主持和参与了十余项国家级、省部级及企业横向课题项目;获得各类专利11项;发表各类级别论文十余篇;获得2013年上海市科学技术进步奖一项。曾担任上海市紧缺人才培训讲师,期间参与上海市劳动局版图培训系统的开发工作,并著有《集成电路版图设计教程》一书。主要研究方向为电源管理芯片设计、ESD保护电路设计、EDA软件开发研究等。

目录

CONTENTS

第 1 章 集成电路设计进展	1
1.1 引言	1
1.1.1 集成电路的发展简史	1
1.1.2 集成电路制造工艺的发展	6
1.1.3 集成电路产业结构经历的变革	11
1.1.4 集成电路与电子信息技术	12
1.2 集成电路设计需具备的关键条件及分类方式	14
1.2.1 集成电路设计需具备的 4 个关键条件	14
1.2.2 集成电路的分类方式	19
1.3 集成电路设计方法与 EDA 工具发展趋势	23
1.3.1 集成电路设计方法的演变	23
1.3.2 常用的集成电路设计方法	24
1.3.3 集成电路 EDA 工具的发展趋势	28
习题	33
参考文献	34
第 2 章 集成电路制造工艺	36
2.1 集成电路制造工艺与制造流程介绍	36
2.1.1 集成电路制造工艺介绍	36
2.1.2 CMOS 工艺简介	38
2.1.3 以硅工艺为基础的集成电路生产制造流程	39
2.1.4 集成电路制造工艺的新技术与新发展	53
2.2 CMOS 电路版图	53
2.2.1 CMOS 逻辑电路	54
2.2.2 CMOS 版图设计(基于 CMOS 反相器)	57
2.3 系统中各种延迟特性分析	73
2.3.1 延迟特性简介	73
2.3.2 CMOS 反相器的门延迟	74
参考文献	78
第 3 章 数字集成电路设计描述与仿真	80
3.1 数字集成电路的设计描述	80
3.1.1 数字集成电路设计的层次化设计及描述域	80
3.1.2 集成电路设计的描述方式	82
3.2 集成电路逻辑仿真与时序分析	84

3.2.1	集成电路设计验证	84
3.2.2	集成电路设计验证中的逻辑仿真	87
3.2.3	集成电路设计中的时序分析	89
3.2.4	逻辑仿真与时序分析不足	94
3.3	仿真建模与仿真流程	95
3.3.1	数字系统仿真模型的建立	95
3.3.2	数字系统仿真流程	96
3.4	常用集成电路逻辑仿真工具介绍	98
3.4.1	ModelSim 工具	98
3.4.2	VCS 工具	98
3.4.3	Quartus II 工具	99
3.4.4	Cadence 公司逻辑仿真工具	100
3.4.5	Prime Time 工具	100
3.5	系统验证	101
3.5.1	验证方法学和验证语言	101
3.5.2	UVM 简介	103
3.5.3	基于 System Verilog 的 UVM 类库	106
3.5.4	UVM 举例	108
	习题	112
	参考文献	112
第 4 章	数字集成电路设计综合	113
4.1	设计综合概述	113
4.1.1	设计综合发展及分类	113
4.1.2	集成电路高层次综合简述	114
4.1.3	集成电路版图综合简述	117
4.2	集成电路逻辑综合	118
4.2.1	概述	118
4.2.2	HDL 编码风格与逻辑综合	119
4.2.3	设计约束的施加	128
4.2.4	设计约束的估算	138
4.2.5	高级时钟约束	139
4.3	DC 工具使用流程	143
4.3.1	DC 图形模式使用	143
4.3.2	DC 命令模式使用	151
	习题	152
	参考文献	152
第 5 章	集成电路测试与可测试性设计	153
5.1	集成电路测试技术概述	153
5.1.1	集成电路测试原理	154
5.1.2	集成电路测试的分类	155
5.1.3	自动测试设备介绍	160
5.2	数字集成电路中的故障模型	163
5.2.1	缺陷、失效和故障的概念和区别	163

5.2.2	常用的几种故障模型	165
5.2.3	故障的压缩和故障冗余	170
5.3	逻辑模拟和故障模拟	174
5.3.1	逻辑模拟算法	175
5.3.2	故障模拟算法	178
5.4	组合电路测试生成	183
5.4.1	代数法	184
5.4.2	路径敏化法	187
5.4.3	D 算法	188
5.4.4	组合电路测试生成算法总结	192
5.5	可测试性设计	193
5.5.1	专用可测试性设计技术	194
5.5.2	扫描路径法	197
5.5.3	边界扫描法	201
5.5.4	内建自测试法	204
5.6	SoC 测试技术	208
5.6.1	基于核的 SoC 测试的基本问题	209
5.6.2	SoC 测试结构	210
5.6.3	IEEE P1500 标准	212
5.6.4	SoC 的测试策略	213
5.7	纳米技术时代测试技术展望	216
	习题	217
	参考文献	219
第 6 章	Verilog HDL 数字系统设计	221
6.1	Verilog HDL 入门知识	221
6.1.1	Verilog HDL 概述	221
6.1.2	Verilog HDL 设计方法	223
6.1.3	Verilog HDL 中的模块	226
6.1.4	Verilog HDL 中对所用词的约定法则	230
6.1.5	数、数据类型与变量	234
6.1.6	运算表达式中的运算符与操作数	243
6.2	Verilog HDL 行为描述与建模	250
6.2.1	行为建模的基本程序架构	250
6.2.2	块结构	251
6.2.3	块结构中的常用程序语句	255
6.2.4	赋值语句	262
6.2.5	块结构中的时间控制	268
6.2.6	行为描述与建模中的任务和函数	273
6.3	Verilog HDL 结构描述与建模	278
6.3.1	结构建模的基本程序架构	278
6.3.2	层次化设计中的结构描述与建模	280
6.3.3	基于 Verilog HDL 内置基本逻辑门的结构描述与建模	286
6.4	Verilog HDL 仿真模块与模块仿真	294

6.4.1 Verilog HDL 仿真模块构建	294
6.4.2 Verilog HDL 系统任务和系统函数	299
习题	309
参考文献	313
附录: 第 6 章习题技术要求与仿真要求参考	314
第 7 章 系统集成电路 SoC 设计	333
7.1 系统集成电路 SoC 设计简介	333
7.1.1 集成电路设计方法的演变	333
7.1.2 SoC 概述	333
7.1.3 SoC 设计面临的新挑战	335
7.1.4 SoC 设计对 IP 的挑战	336
7.1.5 SoC 设计的标准化	337
7.2 SoC 的关键技术	338
7.2.1 IP 核复用设计	338
7.2.2 软/硬件协同设计	339
7.2.3 互连效应	341
7.2.4 物理综合	342
7.2.5 低功耗设计	342
7.3 SoC 设计思想与设计流程	343
7.3.1 SoC 设计思想	343
7.3.2 SoC 设计流程	345
7.3.3 基于复用平台的 SoC 设计	347
7.4 IP 核复用技术与 IP 核设计标准化	348
7.4.1 IP 核技术的进展	348
7.4.2 IP 核设计流程	351
7.4.3 IP 核的设计验证	356
7.4.4 IP 核的复用技术	357
7.5 片上总线	361
7.5.1 源于传统微机总线的片上总线	361
7.5.2 片上总线接口标准	362
7.5.3 片上总线的层次化结构	362
7.5.4 AMBA 总线	363
7.5.5 Avalon 总线	365
7.5.6 OCP 总线	367
7.5.7 主从式 Wishbone 总线	368
7.5.8 CoreConnect 总线	369
习题	370
参考文献	371
英语缩略语	372

自从 1958 年诺贝尔物理学奖获得者——美国德州仪器公司工程师 Jack Kilby 发明世界上第一块集成电路以来,集成电路一直在改变人们的生活。作为电子信息产品的核心部件——集成电路通常被誉为现代电子信息产品的“芯”脏。近年间,伴随着民用家电、PC 和手机等电子信息产品的大规模普及,集成电路产业得到了飞速发展。

1.1 引言

1.1.1 集成电路的发展简史

1947 年第一个晶体管发明,1958 年第一块集成电路诞生。随着半导体设计技术的快速发展和制造工艺水平的不断提高,晶体管与集成电路技术有了飞速发展。或许就连晶体管的发明人 William Shockley、John Bardeen、Walter Brattain 和集成电路的发明人 Jack Kilby 也未能预见到他们的发明能够对未来产生如此深远而又巨大的影响,以至于今天的人们已经开始较难适应没有晶体管和集成电路的生活了。值得欣慰的是,1956 年与 2000 年的诺贝尔物理学奖已给予这些伟大科学家们最大的肯定。

1. 何谓集成电路

谈及集成电路(Integrated Circuit, IC),首先应了解微电子技术。简单地讲,微电子技术就是使电子元件和电子系统产品微型化的技术。自从 1947 年 12 月美国贝尔实验室诺贝尔物理学奖获得者 William Shockley、John Bardeen 和 Walter Brattain(见图 1.1)发明世界上第一个晶体管(见图 1.2)以来,微电子技术就开始进入快速发展的轨道,集成电路则是这个发展历程中一个非常重要的代表。

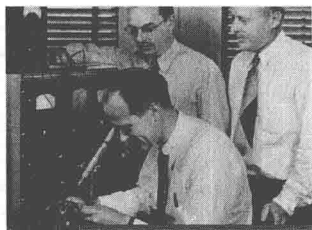


图 1.1 William Shockley(坐)、John Bardeen(左)
Walter Brattain(右)

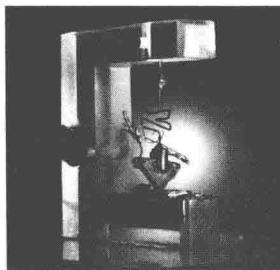


图 1.2 1947 年发明的第一个点
接触型晶体管

集成电路是一种典型的微型化电子器件,其采用特定的设计技术与制造工艺,把一个电路或系统中所有的晶体管、二极管、电阻、电容和电感等器件及器件间的连接线均制作于一块非常小的半导体晶片上,这块半导体块晶片就是一个完整电路或系统;然后再将这块半导体晶片封装于一个管壳内,进而成为一个不能拆分并能完成原电路或系统固有功能的整体。集成电路产品一般也被称作“芯片”,如图 1.3 所示。

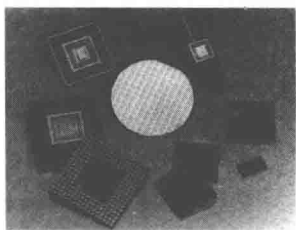


图 1.3 常用的集成电路(芯片)

1958 年,Jack Kilby 发明了世界上第一块锗集成电路(见图 1.4)。集成电路的出现大大推进了全世界民用家电、PC 和手机等电子信息产品与通信产品的发展;同时,这些电子信息产品与通信产品的发展和大规模普及也促进了集成电路自身设计技术与制造技术的迅猛发展。

2000 年,集成电路问世 42 年以后,Jack Kilby 因集成电路的发明被授予诺贝尔物理学奖(见图 1.5)。诺贝尔奖评审委员会对 Jack Kilby 的评价是:“为现代信息技术奠定了基础”。

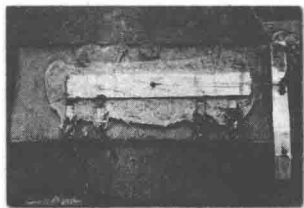


图 1.4 1958 年 Jack Kilby 发明的世界上第一块锗集成电路



图 1.5 2000 年 Jack Kilby 被授予诺贝尔物理学奖

2. 历史回顾

虽然国际上一致认为 Jack Kilby 是集成电路的发明者,但是与其同时代的 Intel 公司主要创始人 Robert Noyce(见图 1.6)却不应该被忘记。1959 年,当时还就职于美国 Fairchild 半导体公司的 Robert Noyce 基于硅平面工艺技术发明了世界上第一块硅集成电路(见图 1.7),并于 1961 年 4 月获得美国专利局的集成电路发明专利授权。这个时间节点要比 Jack Kilby 的集成电路发明专利授权早 3 年多。



图 1.6 Intel 公司主要创始人 Robert Noyce

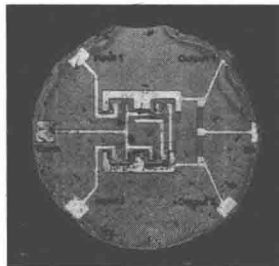


图 1.7 1959 年 Robert Noyce 发明硅集成电路

理论上可以这样说,Jack Kilby 和 Robert Noyce 都应该是集成电路的发明者。Robert Noyce 所采用的硅材料与硅平面技术更适于集成电路的产业化量产。至今为止,硅材料仍然是集成电路主要的制作材料,硅平面工艺技术仍然是集成电路主要采用的制造工艺技术。

由 Jack Kilby 和 Robert Noyce 开创的集成电路技术与产业至今已经走过了 60 多年的发展历程。

- 1958 年,美国德州仪器公司工程师 Jack Kilby 发明世界上第一块锗集成电路。
- 1959 年,美国 Fairchild 半导体公司的 Robert Noyce(Intel 公司创始人之一)发明世界上第一块硅集成电路。
- 1963 年,F. M. Wanlass 和 C. T. Sah 首次提出互补金属氧化物半导体(Complementary Metal Oxide Semi-conductor, CMOS)工艺技术。
- 1965 年,美国 Fairchild 半导体公司的 Gordon Moore(Intel 公司创始人之一)提出著名的集成电路产业发展规律“摩尔定律”。
- 1966 年,美国 RCA 公司研制出 CMOS 集成电路,并开发出第一块门阵列。
- 1971 年,美国 Intel 公司推出 1Kb 动态随机存取存储器(Dynamic Random Access Memory, DRAM),标志着进入大规模集成电路(Large Scale Integrated Circuit, LSI)时代。同年,Intel 公司还推出全球第一个 CPU 4004(见图 1.8、图 1.9),其采用 MOS 工艺。

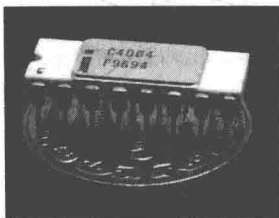


图 1.8 1971 年,Intel 推出的 4004 CPU 图 1.9 采用 Intel 4004 CPU 的 Busicom 141-PF 计算器

- 1974 年,美国 RCA 公司研制出第一个 CMOS CPU 1802。
- 1978 年,64Kb DRAM 研制成功,14 万个晶体管集成于不足 0.5cm^2 的硅片上,标志着进入超大规模集成电路(Very Large Scale Integrated Circuit, VLSI)时代。同年,美国 Intel 公司推出主频 4.77MHz 的 8088 CPU(见图 1.10),特征尺寸* 为 $3\mu\text{m}$,集成 29 000 个晶体管。1981 年 8 月,IBM 正式采用 Intel 8088 CPU 推出全球第一台个人计算机(Personal Computer, PC)IBM 5150(见图 1.11)。这标志着 PC 时代的到来。

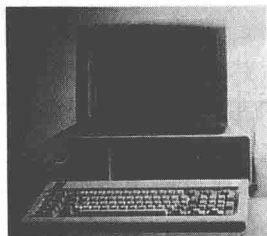


图 1.10 1978 年,Intel 推出的 8088 CPU 图 1.11 1981 年,采用 Intel 8088 CPU 的 IBM 5150 PC

* 注:特征尺寸一般指在集成电路设计和生产中可达到的最小线宽。有时也将其称为工艺或技术。

- 1985年,美国 Intel 公司推出主频 33MHz 的 80386 CPU(见图 1.12),特征尺寸为 $1.5\mu\text{m}$,集成 275 000 个晶体管。
- 1989年,1Mb DRAM 进入市场。
- 1992年,64Mb 随机存储器问世。
- 1993年,美国 Intel 公司推出主频 66MHz 的 Pentium CPU(见图 1.13),特征尺寸为 $0.8\mu\text{m}$,集成 3 100 000 个晶体管。
- 1997年,美国 Intel 公司推出主频 300MHz 的 Pentium II CPU(见图 1.14),特征尺寸为 $0.35\mu\text{m}$,集成 7 500 000 个晶体管。

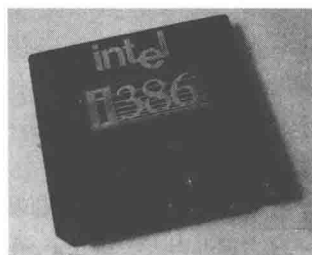


图 1.12 1985年,Intel 推出的 80386 CPU

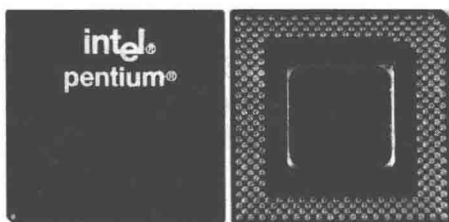


图 1.13 1993年,Intel 推出的 Pentium CPU



图 1.14 1997年,Intel 推出的 Pentium II CPU

- 2000年,1Gb RAM 投放市场。同年,美国 Intel 公司推出主频 1.4GHz 的 Pentium 4 CPU(见图 1.15),特征尺寸为 $0.18\mu\text{m}$,集成 42 000 000 个晶体管。
- 2008年,美国 Intel 公司推出主频 2.83GHz 的酷睿 2 Quad CPU(见图 1.16),特征尺寸为 45nm,集成 8.2 亿个晶体管。
- 2009年,美国 Intel 公司推出酷睿 i 全新系列 CPU,特征尺寸为 32nm。
- 2012年,美国 Intel 公司推出 Ivy Bridge CPU,特征尺寸为 22nm,并开始启用新的 3D Tri-Gate 工艺进行芯片设计,主频接近 4GHz,集成近 14 亿个晶体管。

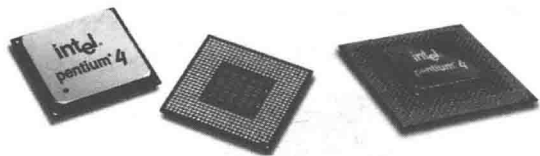


图 1.15 2000年,Intel 推出的 Pentium 4 CPU

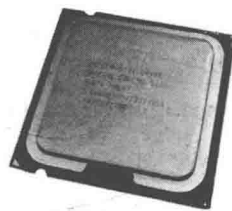


图 1.16 2008年,Intel 推出的酷睿 2 Quad CPU

纵观上述集成电路技术与产业走过的 60 多年发展历程,美国 Intel 公司一直扮演着整个行业的领跑者角色。虽然美国 AMD 公司不断向其发起冲击,但 Intel 公司在集成电路行业中的领先地位至今尚未被撼动。

2014年,美国英特尔公司成功推出 14nm 工艺。另外,英特尔公司官方表示,首款基于 10nm 工艺的处理器的产品将在 2017 年下半年推出,并在 2018 年后迎接 7nm 时代的到来。