



“十二五”职业教育国家规划教材
经全国职业教育教材审定委员会审定
全国高等职业教育规划教材·精品与示范系列

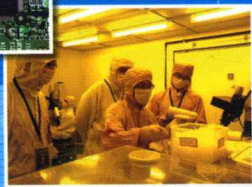
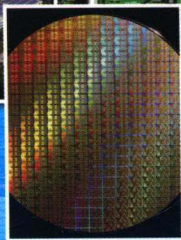
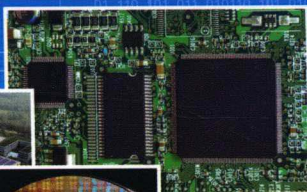
省级精品课
配套教材

集成电路制造工艺

◎ 孙 萍 主编

◎ 张海磊 袁琦睦 副主编 ◎ 秦 明 主审

- 分立器件和集成电路制造工艺流程
- 薄膜制备 • 光刻
- 刻蚀 • 掺杂
- 平坦化 • 硅衬底制备
- 组装工艺 • 洁净技术
- CMOS集成电路制造工艺
- 集成电路测试与可靠性分析



努力, 将成就明日梦想, 加油!

- ◆ 在示范专业建设项目成果和精品课建设基础上与企业技术人员共同编写
- ◆ 深入开展校企合作, 结合行业企业新工艺、新技术来构建课程内容
- ◆ 结合集成电路行业制造岗位工艺流程, 介绍原理、设备、操作及参数测试等
- ◆ 提供免费的电子教学课件、习题参考答案、教学视频和精品课网站



电子工业出版社
PUBLISHING HOUSE OF ELECTRONICS INDUSTRY
<http://www.phei.com.cn>

“十二五”职业教育国家规划教材
经全国职业教育教材审定委员会审定
全国高等职业教育规划教材·精品与示范系列

省级精品课
配套教材

集成电路制造工艺

孙萍 主编

张海磊 袁琦睦 副主编

秦明 主审

电子工业出版社

Publishing House of Electronics Industry

北京·BEIJING

内 容 简 介

本书按照教育部新的职业教育教学改革精神,根据电子行业岗位技能需求,结合示范专业建设与课程改革成果进行编写。全书从集成电路的制造工艺流程出发,系统介绍集成电路制造工艺的原理、工艺技术和操作方法等。全书共分4个模块11章,第1个模块为基础模块,介绍集成电路工艺发展的状况及典型电路的工艺流程;第2个模块为核心模块,重点介绍薄膜制备、光刻、刻蚀、掺杂及平坦化5个单项工艺的原理、技术、设备、操作及参数测试;第3个模块为拓展模块,根据产业链状况介绍材料制备、封装测试、洁净技术;第4个模块为提升模块,通过CMOS反相器的制造流程对单项工艺进行集成应用。

全书根据产业链结构和企业岗位设置构建课程内容,注重与新工艺、新技术的结合,与生产实践的结合,以及与职业技能标准的结合。

本书可作为高职高专院校微电子技术专业学生的专业课教材,也可作为集成电路制造及封装测试企业工程技术人员参考资料。

本书配有免费的电子教学课件、习题参考答案、教学视频和精品课网站,详见前言。

未经许可,不得以任何方式复制或抄袭本书之部分或全部内容。
版权所有,侵权必究。

图书在版编目(CIP)数据

集成电路制造工艺/孙萍主编. —北京:电子工业出版社,2014.9

全国高等职业教育规划教材.精品与示范系列

ISBN 978-7-121-22899-5

I. ①集… II. ①孙… III. ①集成电路工艺—高等职业教育—教材 IV. ①TN405

中国版本图书馆CIP数据核字(2014)第066357号

策划编辑:陈健德(E-mail: chenjd@phei.com.cn)

责任编辑:李蕊

印 刷:三河市鑫金马印装有限公司

装 订:三河市鑫金马印装有限公司

出版发行:电子工业出版社

北京市海淀区万寿路173信箱 邮编 100036

开 本:787×1092 1/16 印张:18.25 字数:467.2千字

版 次:2014年9月第1版

印 次:2014年9月第1次印刷

定 价:39.60元

凡所购买电子工业出版社图书有缺损问题,请向购买书店调换。若书店售缺,请与本社发行部联系,联系及邮购电话:(010)88254888。

质量投诉请发邮件至 zltz@phei.com.cn, 盗版侵权举报请发邮件至 dbqq@phei.com.cn。

服务热线:(010)88258888。

前 言



集成电路自 20 世纪 50 年代末期发明以来,短短半个多世纪,其制造技术得到了飞速的发展。以集成电路为核心的微电子产业已经成为国民经济和社会发展的战略性、基础性和先导性产业,是推动国家信息化发展的重要动力源泉,微电子产业的发展水平也成为衡量国家综合实力的重要标志。目前集成电路正向着集成度高、特征尺寸小、硅片直径大等方向发展,新工艺、新技术层出不穷。

随着集成电路技术的飞速发展,产业得到迅猛发展,迫切要求培养一批适应产业及技术发展要求的高素质、高技能型人才,也迫切需要编写与人才培养相适应的微电子技术专业教材。作者紧跟产业的发展,结合企业新工艺、新技术来构建课程内容体系,同时加强与企业的技术人员合作,将企业的培训内容有机地融入教材,使教材更好地贴近生产实践的需求。

全书共分 4 个模块 11 章。第 1 章是第 1 个模块,从集成电路工艺发展出发,通过介绍硅外延平面晶体管、MOS 器件、双极型集成电路制造 3 个项目的基本工艺流程,使学生对集成电路制造工艺流程有一个总体的了解。第 2~6 章为第 2 个模块,也是教材的核心部分,根据芯片制造的工艺流程,按照企业岗位设置进行内容整合,形成 5 个单项工艺,围绕每一个单项工艺的原理、方法、设备、操作及参数测试等内容进行介绍,使学生对将来可能从事的集成电路制造企业岗位的性质、作用、操作有一个较好的了解。第 7~9 章为第 3 个模块,涉及与集成电路产业链相关的封测、材料及环境支撑业,使学生对整个集成电路产业链上下游及生产环境有一个全面的认识。第 10、11 章为第 4 个模块,第 10 章通过 CMOS 反相器的制造流程项目,对单项工艺加以综合应用,提升学生对所学知识的综合应用能力,第 11 章对工艺测试及可靠性进行初步介绍。

本书为高职高专院校微电子技术专业学生的专业课教材,也可作为集成电路制造及封装测试企业工程技术人员的参考资料。本课程参考学时为 64 学时,各院校可根据实际教学环境和要求进行适当调整。

本书由江苏信息职业技术学院孙萍副教授担任主编,张海磊、袁琦睦老师担任副主编,由东南大学秦明教授主审。在本书编写过程中也得到了很多微电子企业工程师的大力支持和帮助,在此向他们表示衷心感谢。

由于编者水平和时间有限,书中难免存在不足和错误,恳请广大读者批评指正。

为了方便教师教学,本书还配有免费的电子教学课件、习题参考答案、部分工艺视频资料等教学辅助材料,请有此需要的教师登录华信教育资源网 (<http://www.hxedu.com.cn>) 免费注册后进行下载,有问题请在网站留言或与电子工业出版社联系。读者也可以登录精品课程网站 (<http://jpkc.jsit.edu.cn/ec2006/C90/Index.asp>) 浏览和参考更多的教学资源。

编 者



目 录



基础模块

第 1 章 集成电路制造工艺的发展与工艺流程	(1)
本章要点	(1)
1.1 集成电路制造工艺的发展历史	(2)
1.1.1 分立器件的发展	(2)
1.1.2 集成电路的发展	(4)
1.2 分立器件和集成电路制造工艺流程	(7)
1.2.1 硅外延平面晶体管的工艺流程	(7)
1.2.2 双极型集成电路的工艺流程	(10)
1.2.3 集成电路中 NMOS 晶体管的工艺流程	(12)
1.3 本课程的内容框架	(14)
本章小结	(15)
思考与习题 1	(15)

核心模块

第 2 章 薄膜制备	(16)
本章要点	(16)
2.1 半导体生产中常用的薄膜	(17)
2.1.1 半导体生产中常用的绝缘介质膜	(17)
2.1.2 半导体生产中常用的半导体膜	(23)
2.1.3 半导体生产中常用的导电膜	(24)
2.2 薄膜生长——SiO ₂ 的热氧化	(29)
2.2.1 二氧化硅的热氧化机理	(30)
2.2.2 基本的热氧化方法和操作规程	(34)
2.2.3 常规热氧化设备	(38)
2.2.4 其他的热氧化生长	(39)
2.2.5 硅-二氧化硅系统电荷	(42)
2.2.6 二氧化硅质量检测	(44)
2.3 化学气相淀积 (CVD) 薄膜制备	(46)
2.3.1 化学气相淀积的基本概念	(46)
2.3.2 几种主要薄膜的化学气相淀积	(50)
2.3.3 外延技术	(57)

2.4 物理气相沉积 (PVD) 薄膜制备	(67)
2.4.1 蒸发	(67)
2.4.2 溅射	(69)
本章小结	(74)
思考与习题 2	(74)
第 3 章 光刻	(76)
本章要点	(76)
3.1 光刻工艺的基本原理	(77)
3.2 光刻胶	(77)
3.2.1 负性光刻胶	(78)
3.2.2 正性光刻胶	(79)
3.2.3 正胶和负胶的性能比较	(79)
3.2.4 光刻胶的主要性能指标及测定方法	(80)
3.3 光刻工艺	(81)
3.3.1 预处理 (脱水烘烤、HMDS)	(81)
3.3.2 旋转涂胶	(82)
3.3.3 软烘	(85)
3.3.4 对准和曝光	(86)
3.3.5 曝光后的烘焙	(91)
3.3.6 显影	(91)
3.3.7 坚膜烘焙	(91)
3.3.8 显影检查及故障排除	(92)
3.4 先进光刻工艺介绍	(93)
3.4.1 极紫外线 (EUV) 光刻技术	(93)
3.4.2 电子束光刻	(94)
3.4.3 X 射线光刻	(97)
3.4.4 分辨率增强技术	(98)
3.4.5 浸入式光刻技术	(101)
3.4.6 纳米压印技术	(101)
本章小结	(102)
思考与习题 3	(102)
第 4 章 刻蚀	(104)
本章要点	(104)
4.1 刻蚀的基本概念	(105)
4.1.1 刻蚀的目的	(105)
4.1.2 刻蚀的主要参数	(105)
4.1.3 刻蚀的质量要求	(107)

4.1.4	刻蚀的种类	(107)
4.2	湿法刻蚀	(107)
4.2.1	湿法刻蚀的基本概念	(107)
4.2.2	几种薄膜的湿法刻蚀原理及操作	(108)
4.3	干法刻蚀	(109)
4.3.1	干法刻蚀的基本概念	(109)
4.3.2	几种薄膜的干法刻蚀原理及操作	(111)
4.3.3	干法刻蚀的终点检测	(113)
4.4	去胶	(115)
4.4.1	溶剂去胶	(115)
4.4.2	氧化剂去胶	(115)
4.4.3	等离子体去胶	(116)
	本章小结	(117)
	思考与习题 4	(117)
第 5 章	掺杂	(118)
	本章要点	(118)
5.1	热扩散的基本原理	(119)
5.1.1	扩散机构	(119)
5.1.2	扩散规律	(119)
5.1.3	影响杂质扩散的其他因素	(122)
5.2	热扩散的方法	(126)
5.2.1	液态源扩散	(126)
5.2.2	固态源扩散	(127)
5.2.3	掺杂氧化物固-固扩散	(128)
5.2.4	掺杂乳胶源扩散	(128)
5.2.5	金扩散	(129)
5.3	扩散层的质量参数与检测	(129)
5.3.1	结深	(129)
5.3.2	薄层电阻	(132)
5.4	离子注入的基本原理	(134)
5.4.1	离子注入的定义及特点	(134)
5.4.2	离子注入的 LSS 理论	(135)
5.5	离子注入机的组成及工作原理	(138)
5.5.1	离子源和吸极	(138)
5.5.2	磁分析器	(139)
5.5.3	加速管	(140)
5.5.4	中性束流陷阱	(140)
5.5.5	扫描系统	(141)

5.5.6 靶室	(144)
5.6 离子注入的损伤与退火	(145)
5.6.1 注入损伤	(145)
5.6.2 退火的方法	(145)
本章小结	(147)
思考与习题 5	(147)
第 6 章 平坦化	(149)
本章要点	(149)
6.1 平坦化的基本原理	(150)
6.2 传统的平坦化方法	(152)
6.2.1 反刻	(152)
6.2.2 高温回流	(154)
6.2.3 旋涂玻璃法	(154)
6.3 先进的平坦化技术 CMP	(155)
6.3.1 CMP 的原理	(156)
6.3.2 CMP 的特点	(156)
6.3.3 CMP 主要工艺参数	(157)
6.3.4 CMP 设备	(159)
6.3.5 CMP 质量的影响因素	(164)
6.4 CMP 平坦化的应用	(166)
6.4.1 氧化硅 CMP	(166)
6.4.2 多晶硅 CMP	(168)
6.4.3 金属 CMP	(169)
6.4.4 CMP 技术的发展	(171)
本章小结	(171)
思考与习题 6	(171)

拓展模块

第 7 章 硅衬底制备	(172)
本章要点	(172)
7.1 硅单晶的制备	(173)
7.1.1 半导体材料的性质与种类	(173)
7.1.2 多晶硅的制备	(174)
7.1.3 单晶硅的制备	(174)
7.2 单晶硅的质量检验	(178)
7.2.1 物理性能的检验	(178)
7.2.2 电学参数的检验	(178)
7.2.3 晶体缺陷的观察和检测	(180)

7.3 硅圆片的制备	(182)
7.3.1 整形处理	(182)
7.3.2 基准面研磨	(182)
7.3.3 定向	(183)
7.3.4 切片	(183)
7.3.5 磨片	(184)
7.3.6 倒角	(184)
7.3.7 刻蚀	(185)
7.3.8 抛光	(185)
本章小结	(186)
思考与习题7	(186)
第8章 组装工艺	(187)
本章要点	(187)
8.1 芯片组装工艺流程	(188)
8.1.1 组装工艺流程	(188)
8.1.2 背面减薄	(188)
8.1.3 划片	(189)
8.1.4 贴片	(189)
8.1.5 键合	(191)
8.1.6 塑封	(192)
8.1.7 去飞边毛刺	(193)
8.1.8 电镀	(193)
8.1.9 切筋成型	(193)
8.1.10 打码	(194)
8.1.11 测试和包装	(194)
8.2 引线键合技术	(194)
8.2.1 引线键合的要求	(194)
8.2.2 引线键合的分类	(195)
8.2.3 引线键合工具	(197)
8.2.4 引线键合的基本形式	(198)
8.2.5 引线键合设备及工艺过程	(200)
8.2.6 引线键合的工艺参数	(201)
8.2.7 引线键合质量分析	(202)
8.2.8 引线键合的可靠性	(204)
8.3 封装技术	(206)
8.3.1 封装的要求	(206)
8.3.2 封装的分类	(206)
8.3.3 常见的封装形式	(207)

8.3.4 封装技术的发展	(214)
本章小结	(215)
思考与习题 8	(216)
第 9 章 洁净技术	(217)
本章要点	(217)
9.1 洁净技术等级	(218)
9.1.1 什么是洁净技术	(218)
9.1.2 洁净技术等级标准	(218)
9.2 净化设备	(219)
9.2.1 过滤器	(219)
9.2.2 洁净工作室	(220)
9.2.3 洁净室内的除尘设备	(221)
9.2.4 洁净工作台	(221)
9.3 清洗技术	(222)
9.3.1 硅片表面杂质沾污	(222)
9.3.2 硅片表面清洗的要求	(223)
9.3.3 典型的清洗顺序	(224)
9.3.4 湿法清洗	(224)
9.3.5 干法清洗	(229)
9.3.6 束流清洗技术	(230)
9.3.7 硅片清洗案例	(230)
9.4 清洗技术的改进	(231)
9.4.1 SC-1 液的改进	(231)
9.4.2 DHF 的改进	(231)
9.4.3 ACD 清洗	(232)
9.4.4 酸系统溶液	(232)
9.4.5 单片式处理	(232)
9.4.6 局部清洗	(233)
9.5 纯水制备	(233)
9.5.1 离子交换原技术	(234)
9.5.2 反渗透技术	(234)
9.5.3 电渗析技术	(235)
9.5.4 电去离子技术	(235)
9.5.5 去离子水制备流程	(236)
9.5.6 制备去离子水的注意事项	(237)
本章小结	(237)
思考与习题 9	(238)

第 10 章 CMOS 集成电路制造工艺	(239)
本章要点	(239)
10.1 CMOS 反相器的工作原理及结构	(240)
10.1.1 CMOS 反相器的工作原理	(240)
10.1.2 CMOS 反相器的结构	(240)
10.2 CMOS 集成电路的工艺流程及制造工艺	(241)
10.2.1 CMOS 集成电路的工艺流程	(241)
10.2.2 CMOS 集成电路的制造工艺	(247)
10.3 CMOS 先进工艺	(249)
10.3.1 浅沟槽隔离 (STI)	(249)
10.3.2 外延双阱工艺	(250)
10.3.3 逆向掺杂和环绕掺杂	(251)
10.3.4 轻掺杂漏技术 (LDD)	(252)
10.3.5 绝缘衬底硅 (SOI)	(253)
10.3.6 Bi-CMOS 技术	(254)
本章小结	(255)
思考与习题 10	(255)
第 11 章 集成电路测试与可靠性分析	(257)
本章要点	(257)
11.1 集成电路测试	(258)
11.1.1 集成电路测试及分类	(258)
11.1.2 晶圆测试	(260)
11.1.3 成品测试	(265)
11.2 集成电路可靠性分析	(267)
11.2.1 可靠性的基本概念	(267)
11.2.2 集成电路可靠性试验	(269)
11.2.3 集成电路的失效分析	(272)
本章小结	(278)
思考与习题 11	(279)
参考文献	(280)

第1章 集成电路制造

工艺的发展与工艺流程

本章要点

- (1) 分立器件和集成电路的发展;
- (2) 硅外延平面晶体管的工艺流程;
- (3) 双极集成电路的工艺流程;
- (4) NMOS 晶体管的工艺流程;
- (5) 本课程的内容框架。

微电子技术以集成电路作为核心,是设计、制造和使用微小型元器件和电路,实现电子功能的一种新技术。集成电路是指通过一系列特定的加工工艺,将晶体管、二极管等有源器件和电阻、电容等无源器件,按照一定的电路互连,“集成”在一块半导体单晶片(如硅或砷化镓)上,封装在一个外壳内,执行特定电路或系统功能。集成电路的发展与半导体制造工艺有着莫大的关系,它导致了集成电路规模的不断扩大。

现在以集成电路制造为核心的微电子产业成为国家战略性新兴产业,它的技术水平和产业规模已成为衡量一个国家经济发展、科技进步和国防实力的重要标志。



1.1 集成电路制造工艺的发展历史

1947年12月16日, 威廉·肖克莱(William Shockley), 约翰·巴丁(John Bardeen)和沃尔特·布拉顿(Walter Brattain)在贝尔电话实验室发明了世界上第一只晶体管(如图1-1所示), 从此开启了微电子技术的时代序幕, 这一发明也被称为20世纪最伟大的发明, 为此他们三人共同分享了1956年的诺贝尔物理学奖。20世纪50年代末期, 氧化、光刻、扩散工艺相继诞生, 出现了平面工艺, 它为集成电路的产生奠定了基础。1959年, 仙童半导体公司的罗伯特·诺伊思(Robert Noyce)和德州仪器公司的杰克·基尔比(Jack Kilby)分别独立地发明了世界上第一个集成电路(如图1-2所示), 开辟了微电子技术的新时代。集成电路的飞速发展, 推动了以集成电路为核心的计算机产业的发展, 也极大地推动了以计算机为代表的信息产业的发展, 从而使信息产业成为世界上最大的产业。微电子产业经过短短半个多世纪的发展, 已成为标志国家综合实力的工业, 还没有哪一个科技工业可以代替集成电路的作用。在未来二三十年内, 微电子技术仍然是信息技术的基础和知识经济的燃料。

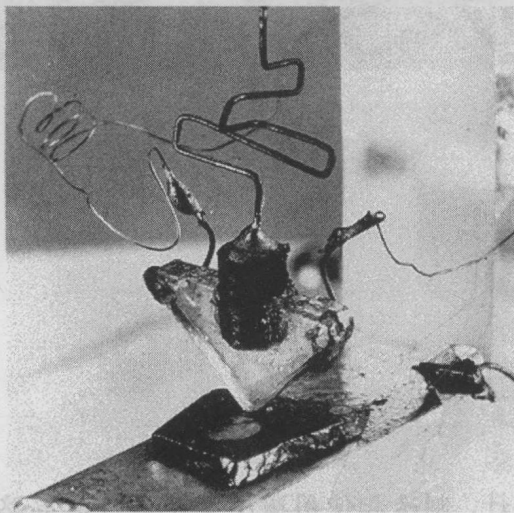


图1-1 贝尔实验室的第一个晶体管

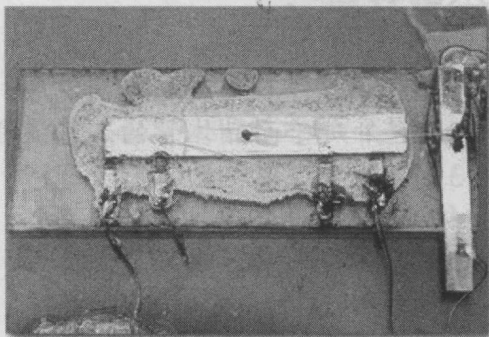


图1-2 Jack Kilby发明的第一个集成电路

以平面工艺的产生为分界线, 微电子技术的发展可以粗略地分成两大阶段, 第一个阶段以分立器件的发展为主线, 第二个阶段则以集成电路规模的发展为主线。

1.1.1 分立器件的发展

在分立器件的发展过程中, 核心标志是PN结的制造技术, 因为PN结是分立器件的心脏。根据PN结制造方法的不同, 分立器件的发展又可以分为以下几个阶段。

1. 生长法

生长法是指在制备硅单晶时, 通过改变掺入杂质的种类而改变所制备的单晶材料的导电类型, 从而在交界面处形成PN结。这种方法由于结面较难控制, 所以早已淘汰。

2. 合金法

20 世纪 50 年代, 人们用合金工艺制备了 PN 结, 并用这种方法制成了硅稳压管。它将一根直径约为 $450\ \mu\text{m}$ 的铝丝与 (111) 面的 N 型硅片相接触, 在 N 型硅片与镍支架之间垫一层作为欧姆接触电极的合金材料——金铈合金。将整个系统在真空中加热到 $700\ ^\circ\text{C}$, 当温度升到 $577\ ^\circ\text{C}$ 时, 即发生铝硅共熔。晶片冷却后, 在靠近 N 型硅的一个小区域形成 P 型硅再结晶层, 于是形成了一个 PN 结。合金法制备 PN 结如图 1-3 所示。

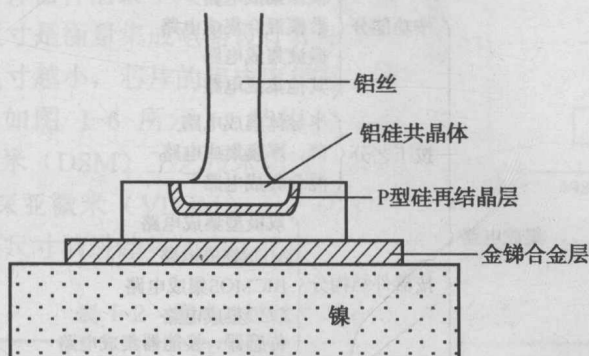


图 1-3 合金法制备 PN 结

3. 扩散法

扩散法是在高温下, 扩散杂质在浓度梯度的驱使下, 由高浓度区向低浓度区进行运动而起到改变原半导体材料的电阻率或导电类型的一种工艺。例如, 高温下将一块 P 型硅片放在含磷杂质的中, 磷原子从硅片表面扩散进半导体体内, 当扩散进入的磷原子的浓度超过原半导体材料中 P 型杂质浓度时, 半导体材料将从 P 型转变成 N 型, 从而在硅片表面形成 PN 结。用扩散法形成的 PN 结, 结面平整, 结深容易控制。

4. 平面工艺

用扩散法制 PN 结, 对半导体器件的发展起了巨大的推动作用。随着氧化、光刻工艺的出现, 人们把扩散工艺同这两个工艺结合起来, 实现了在硅表面进行选择性的扩散, 从而为平面工艺的发展奠定了基础, 并制备了平面晶体管 (如图 1-4 所示)。在平面工艺的基础上, 结合薄膜制备工艺生产的集成电路, 使半导体工艺的发展得到了巨大的飞跃。

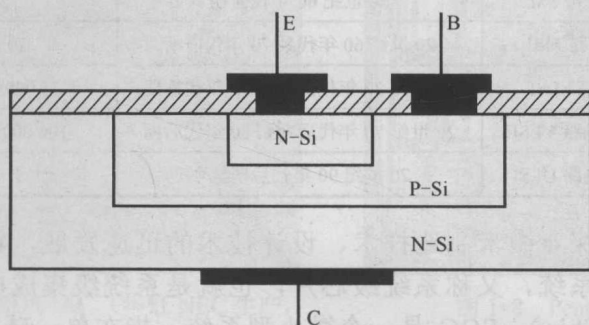


图 1-4 平面晶体管



1.1.2 集成电路的发展

随着硅平面工艺技术的不断完善和发展，到 20 世纪 50 年代末，出现了集成电路。它将不同的元器件做在同一块芯片上，通过一定的连接实现特定的功能。集成电路一般有如图 1-5 所示的分类方法。

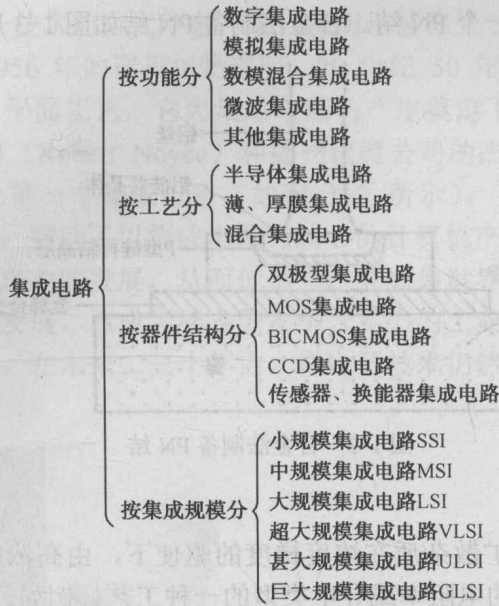


图 1-5 集成电路的几种分类方法

半个多世纪以来，集成电路的发展趋势是集成规模越来越大，体积越来越小，速度越来越快，功能越来越强，性能越来越好，可靠性越来越强，硅片尺寸越来越大。集成电路发展的标志可体现在以下几个方面。

1. 集成规模越来越大

以集成在一块芯片上的元件数划分集成规模，如表 1-1 所示。

表 1-1 半导体的电路集成

电路集成	半导体产业周期	每个芯片上的元器件数
小规模集成电路 SSI	20 世纪 60 年代前期	2~50
中规模集成电路 MSI	20 世纪 60 年代到 70 年代前期	20~5 000
大规模集成电路 LSI	20 世纪 70 年代前期到 70 年代后期	5 000~100 000
超大规模集成电路 VLSI	20 世纪 70 年代后期到 80 年代后期	100 000~1 000 000
甚大规模集成电路 ULSI	20 世纪 90 年代后期至今	大于 1 000 000

随着集成电路的深亚微米制造技术、设计技术的迅速发展，集成电路已进入片上系统时代。所谓片上系统，又称系统级芯片，也就是系统级集成电路，其英文简称为 SOC (System On a Chip)。SOC 是一个微小型系统，指在单一硅芯片上将信号采集、转换、存储、处理和 I/O 等紧密结合起来，在单个 (或少数几个) 芯片上完成整个系



统的功能。如果说中央处理器（CPU）是大脑，那么 SOC 就是包括大脑、心脏、眼睛和手的系统。

2. 特征尺寸越来越小

集成电路制造产业将可以在工艺上实现的最小线宽（与刻蚀、掩膜等工艺手段有关）定义为特征尺寸，通常也指集成电路中半导体器件的最小尺寸，如 MOS 管的栅长。显然，特征尺寸是衡量集成电路设计和制造水平的重要尺度，特征尺寸越小，芯片的集成度越高，速度越快，性能越好（如图 1-6 所示）。特征尺寸为 $0.35\ \mu\text{m}$ 被称为深亚微米（DSM）工艺技术层次，突破这一层次，则进入超深亚微米（VDSM）工艺技术水平。集成电路硅片特征尺寸演进趋势如表 1-2 所示。

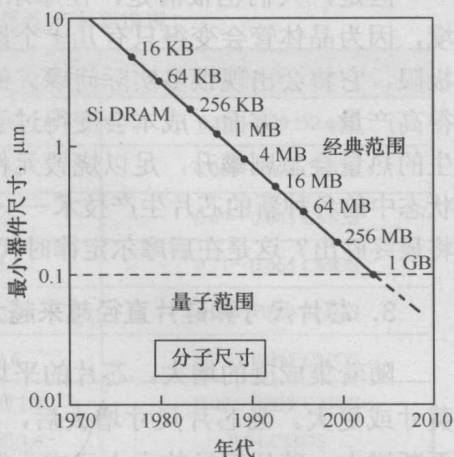


图 1-6 特征尺寸与年代发展关系

表 1-2 集成电路硅片特征尺寸演进趋势

时间 点	2005	2006	2007	2008	2009	2010	2011	2012	2013	2014	2015	2016	2017
特征尺寸 (nm)	65	55	45	40	32	28	22	20	14	12	10	8	7

英特尔公司的创始人之一戈登·摩尔（Gordon Moore）于 1965 年预言集成电路上可容纳的晶体管数目每两年增加一倍，性能也将提升一倍，这一增长速度将在未来 10 年左右的时间继续保持下去。这一预言后来成为著名的摩尔定律。20 世纪 80 年代，翻倍的周期最终被确定为 18 个月。摩尔定律是对以往半导体业界技术规律的一种归纳和总结。几十年过去了，在这样定律的指引下，半导体工艺的发展突破了一个又一个看似不可能跨越的技术瓶颈，芯片晶体管的尺寸越来越小，摩尔定律起到了推动微电子技术科技进步的作用。图 1-7 和图 1-8 分别是 64 MB SDRAM 和 Pentium III 芯片照片。

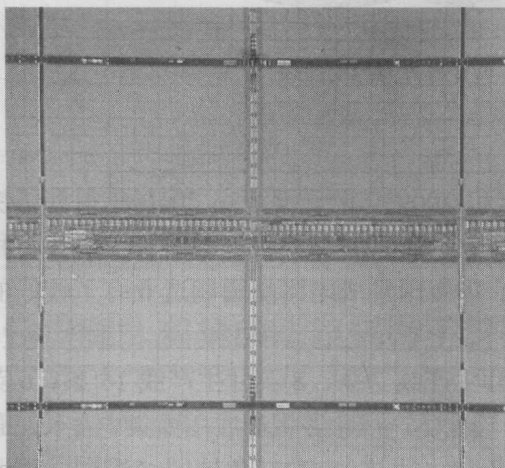


图 1-7 64 MB SDRAM（华虹 NEC 生产，芯片面积 $5.89 \times 9.7 = 57\ \text{mm}^2$ ，456 pcs/w，1 个 IC 中含有 1.34 亿只晶体管）

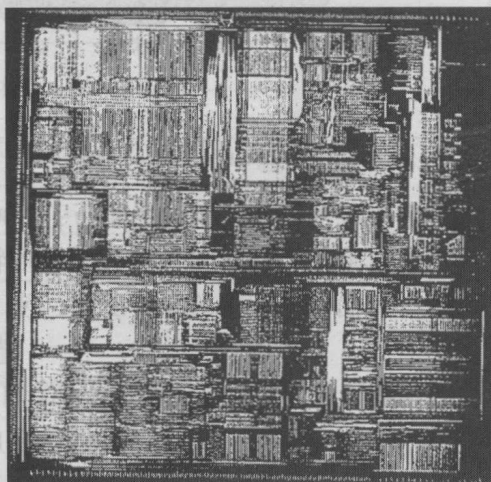


图 1-8 Pentium III 芯片照片



但是，人们也很清楚，在摩尔定律引领下的集成电路生产终究会在某个时候陷入绝境，因为晶体管会变得只有几十个原子那么厚。这么小的尺寸正在逼近基本的物理定律的极限，它将会出现很多实际问题。例如，想把这么小的晶体管如此近地放在一起，又要获得高产量，一方面，成本会变得过于高昂；而另一方面，一大堆晶体管进行开关操作时产生的热量会急剧攀升，足以烧毁元件本身。芯片产业迫切需要替代技术。目前尚处于研发状态中的各种新的芯片生产技术——分子计算、生物计算、量子计算、石墨烯等技术中，谁将最终胜出？这是在后摩尔定律时代，人们不断研究的问题。

3. 芯片尺寸和硅片直径越来越大

随着集成度的增大，芯片的平均边长由 SSI 时代的 0.1 英寸发展到 ULSI 时代的 0.5 英寸或更大。当芯片尺寸增大后，为了提高生产效率并降低生产成本，硅片的直径也在不断增大。硅片直径的大小已成为衡量集成电路制造能力的又一个重要的标志，如图 1-9 所示。

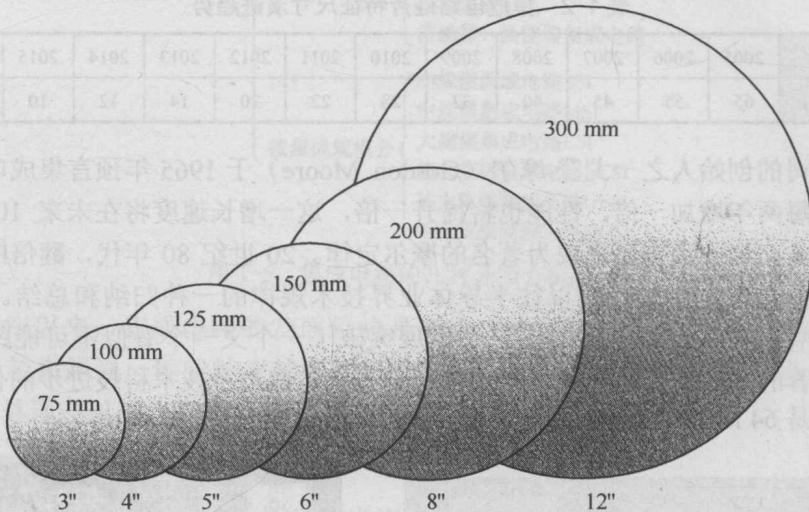


图 1-9 从 3 英寸到 12 英寸硅片直径的比较

4. 中国集成电路晶圆制造业状况

中国集成电路晶圆制造业经历了 2008 年和 2009 年的低潮，在 2010 年得到了快速增长。2011 年在开展调整产业结构，发展特色工艺、实现技术升级、改善代工服务、积极开拓市场等方面做了大量的坚实工作，使 2012 年中国集成电路晶圆制造业有了较好的发展基础。

目前我国集成电路晶圆制造业拥有 12 英寸生产线 7 条，8 英寸生产线 16 条、6 英寸生产线 20 条，5 英寸生产线 12 条及众多的 4 英寸生产线。各生产线主要集中在长三角地区（上海、江苏、浙江）、环渤海地区（北京、天津、大连）、珠三角地区（深圳、珠海及福建）、中西部地区（武汉、郑州、成都、重庆、西安）等中心城市。其中 8 英寸以上生产线产能及工艺技术水平情况如表 1-3 所示。