

```
process(clk_1s)
begin
if qingling='0' then
  deng1<="0000";
  deng2<="0000";
  deng3<="0000";
  deng4<="0000";
elsif rising_edge(clk_1s) then
  case deng1 is
    when "0001">=deng1<="0000";
    case deng2 is
      when "1001">=deng2<="0000";
      case deng3 is
        when "0001">=deng3<="0000";
        when "1001">=deng3<="0000";
        case deng4 is
          when "0001">=deng4<="0000";
          when "1001">=deng4<="0000";
          when others>=deng4<="0000";
        end case;
        when others=>deng3<=deng3+1;
      end case;
      when others=>deng2<=deng2+1;
    end case;
    when others=>deng1<=deng1+1;
  end case;
end if;
end process;
```

```
process(clk_1s)
begin
if qingling='0' then
  deng1<="0000";
  deng2<="0000";
  deng3<="0000";
  deng4<="0000";
elsif rising_edge(clk_1s) then
  case deng1 is
    when "0001">=deng1<="0000";
    case deng2 is
      when "1001">=deng2<="0000";
      case deng3 is
        when "0001">=deng3<="0000";
        when "1001">=deng3<="0000";
        case deng4 is
          when "0001">=deng4<="0000";
          when "1001">=deng4<="0000";
          when others>=deng4<="0000";
        end case;
        when others=>deng3<=deng3+1;
      end case;
      when others=>deng2<=deng2+1;
    end case;
    when others=>deng1<=deng1+1;
  end case;
end if;
end process;
```

VHDL 数字系统设计

VHDL SHUZI XITONG SHEJI XIANGMU JIAOCHENG

项目教程

■ 龚兰芳 苏景军 主编



华南理工大学出版社
SOUTH CHINA UNIVERSITY OF TECHNOLOGY PRESS

VHDL 数字系统设计

项目教程

■ 主 编: 龚兰芳 苏景军
■ 副主编: 向 丹 梁文祯 邵忠良
■ 参 编: 罗 欢 陈宇莹



华南理工大学出版社

SOUTH CHINA UNIVERSITY OF TECHNOLOGY PRESS

· 广州 ·

图书在版编目(CIP)数据

VHDL 数字系统设计项目教程/龚兰芳, 苏景军主编. —广州: 华南理工大学出版社, 2015. 1

高等职业技术教育项目化教学系列教材

ISBN 978 - 7 - 5623 - 4536 - 7

I. ①V… II. ①龚… ②苏… III. ①VHDL 语言 - 程序设计 - 高等职业教育 - 教材
IV. ①TP312

中国版本图书馆 CIP 数据核字(2015)第 017643 号

VHDL 数字系统设计项目教程

龚兰芳 苏景军 主编

出版人: 韩中伟

出版发行: 华南理工大学出版社

(广州五山华南理工大学 17 号楼, 邮编 510640)

<http://www.scutpress.com.cn> E-mail: scutc13@scut.edu.cn

营销部电话: 020 - 87113487 87111048 (传真)

策划编辑: 何小敏 黄丽谊

责任编辑: 黄丽谊

印刷者: 广州市怡升印刷有限公司

开 本: 787mm × 1092mm 1/16 印张: 13.5 插页: 2 字数: 352 千

版 次: 2015 年 1 月第 1 版 2015 年 1 月第 1 次印刷

印 数: 1 ~ 1000 册

定 价: 38.00 元

前　　言

现代电子产品在性能提高、复杂程度增大的同时，价格却一直呈下降趋势，而且产品更新换代的步伐也越来越快，实现这种进步的主要因素是生产制造技术和电子设计技术的发展。电子设计技术发展的核心是电子设计自动化的发展，称其为现代电子技术。电子电路的设计不再是以传统的分立元件或集成芯片为主，而是将整个数字系统的硬件电路用程序（硬件描述语言）来设计，然后下载到 CPLD/FPGA（可编程逻辑器件）上来硬件实现，也就是一种完全用户可自定义的芯片设计，使得电路的修改和升级像软件一样方便、快捷，它的出现是电子技术发展历史上的一次变革。本课程就是讲述这门技术的课程。

本书的主要特色与创新是：“以实践为主导、以项目为载体、以学生为中心、以能力为考核点”。

- 以实践为主导，瞄准最新技术

按电子设计自动化技术当前的主流器件、新技术、新工具等为要求，全面提升教学标准，以满足企业需要，实现与岗位零距离。

典型 CPLD 器件的学习由 MAX7000（淘汰器件，已停产，但目前仍为大部分学校教学所采用）改为 MAXII 系列器件（EPM240T100，当前主流器件，广泛应用于企业实际开发、生产中）。开发工具软件的学习由 MAXPLUSII 软件（功能较简单，支持器件少，不支持新型器件，实际开发中很少使用，但仍为大部分学校教学采用）改为 QuartusII 开发软件（企业开发主流软件）。

- 以项目为载体，融理论知识于项目设计中

教学中以数字电路设计为基点，从项目的介绍中引出 VHDL 语句语法内容。在典型示例的说明中，自然地给出完整的 VHDL 描述，同时给出其综合后表现该电路系统功能的时序波形图。通过一些简单、直观、典型的实例，将 VHDL 中最核心、最基本的内容解释清楚，使学生在短时间内有效地掌握 VHDL 的主干内容，并付诸设计实践。

- 以学生为中心，设计不同难度等级的学习项目

针对不同层次的学生，设计由浅入深、不同难度等级的学习项目，实现个性化教学。第一层次是与该课内容相关的验证性实验——基础项目，提供了详细的设计程序和设计方法，使学生能有章可循，快速入门；第二层次是在上一项目的基础上提出一些要求，让学生能做进一步的自主发挥；第三层次属于自主设计或创新性质的项目，只给出项目的基本原理、实验功能、技术指标要求和设计提示等，学生可尝试独立完成。

- 以能力为考核点，改变课程的评价体系

课程评价采用过程评价与结业评价相结合的原则，并且以学生自我评价和小组互评为主，教师在评价过程中仅起引导作用。

本书在编写过程中，得到了各位参编老师的大力帮助与支持。本书在正式出版前，曾作为广东水利电力职业技术学院电子信息工程技术专业的《可编程逻辑器件技术》课程的校本教材使用 3 年，并且也用作指导学生参加各种电子设计竞赛的内部辅导教材，该专业

的学生参加了多次电子设计竞赛，取得了令人瞩目的成绩，近3年来获得省级奖项以上50余人次。本书也得到了学生们的肯定，在这里特别感谢2012级电子班郑少群、郑晓锐、林福祥、华振宣等同学积极参与本书的整理，他们的意见也对本书的改进起到了十分关键的作用。

特别值得一提的是，天祥电子科技有限公司的郭天祥老师，为我们提供了EPM240最小系统开发板及开发板的硬件原理图，本书所有程序均在该开发板上调试通过，读者可以自行按原理图设计其开发板，在此对郭天祥老师的大力支持表示感谢。

由于编者经验不足，本书难免会存在不足之处，请各位读者批评指正。

本书作为“可编程逻辑器件技术”省级资源共享建设课程的配套教材，相关教学资源与教学视频可以到广东水利电力职业技术学院精品课程网站查阅，网址如下：

<http://jpkc.gdsdxy.cn/2009/cpld/index/index.html>

编 者

2014年9月

目 录

第一部分 基础项目

项目一 软件的安装和使用	2
任务一 软件的安装	2
任务二 USB-Blaster 快速安装向导	5
任务三 软件的使用	9
项目二 分频电路的设计	25
相关知识	26
项目三 组合逻辑电路设计	33
任务一 四舍五入判别电路	33
任务二 举重裁判表决电路	35
任务三 8421BCD 码转换为余 3 码电路	37
任务四 四位加法器	38
相关知识	40
项目四 时序逻辑电路的设计	49
任务一 触发器	49
任务二 单向移位寄存器	53
任务三 双向移位寄存器	59
相关知识	63
项目五 编码器	68
任务一 8-3 优先编码器	68
任务二 普通 8-3 编码器	70
相关知识	72
项目六 译码器	80
任务一 3-8 译码器	80
任务二 七段数码管显示译码器	82
任务三 十进制计数器	84
任务四 六位数码管动态扫描显示电路设计与实现	87
相关知识	90
项目七 计数器的设计	97
任务一 50 进制计数器	97
任务二 10000 进制计数器	100
任务三 计时秒表	102



项目八 四种频率输出控制器	108
相关知识	111

第二部分 综合项目

项目九 彩灯控制器	129
相关知识	133
项目十 汽车尾灯控制器	141
项目十一 交通灯控制器	145
项目十二 可调数字电子钟	163
项目十三 多人抢答器	169
相关知识	179
项目十四 病房呼叫系统	185
项目十五 乒乓球游戏机	190
项目十六 出租车计费器	197
附录 板上资源介绍	206

第一部分 基础项目

项目一 软件的安装和使用

任务一 软件的安装

一、QuartusII 安装说明

(1) 光盘路径: quartusii\quartus\disk1 中用鼠标左键双击 setup.exe 文件。启动界面如图 1.1 所示。

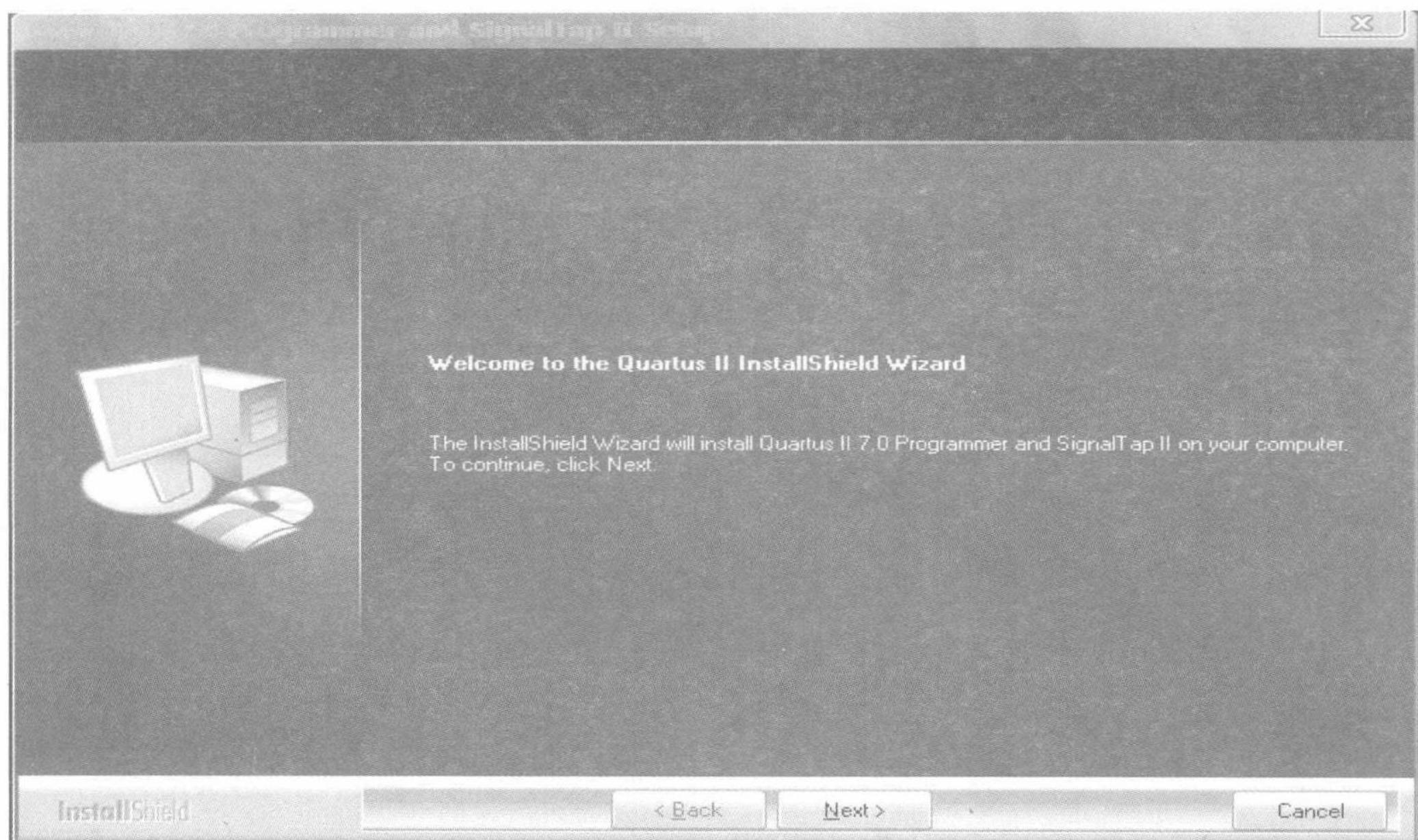


图 1.1 QuartusII 安装界面

(2) 点击【Next】按钮后，弹出“说明”对话框，如图 1.2 所示。

(3) 继续点击【Next】按钮后，弹出如图 1.3 所示的对话框，在上面空白处输入用户名，下面空白处输入公司名，这个可以任意填写。填好后【Next】按钮呈可选状态。（“我的安装软件用户名”默认为微软用户，“公司名”默认为微软中国）

(4) 按下【Next】按钮后，进入安装路径选择界面，如图 1.4 所示。（建议安装在默认的路径）

选择好安装路径之后，点击【Next】按钮之后会看见相关的安装信息，一直点击【Next】按钮直到进入安装过程。安装之后会弹出一个结束对话框，点击【Finish】按钮，完成安装。

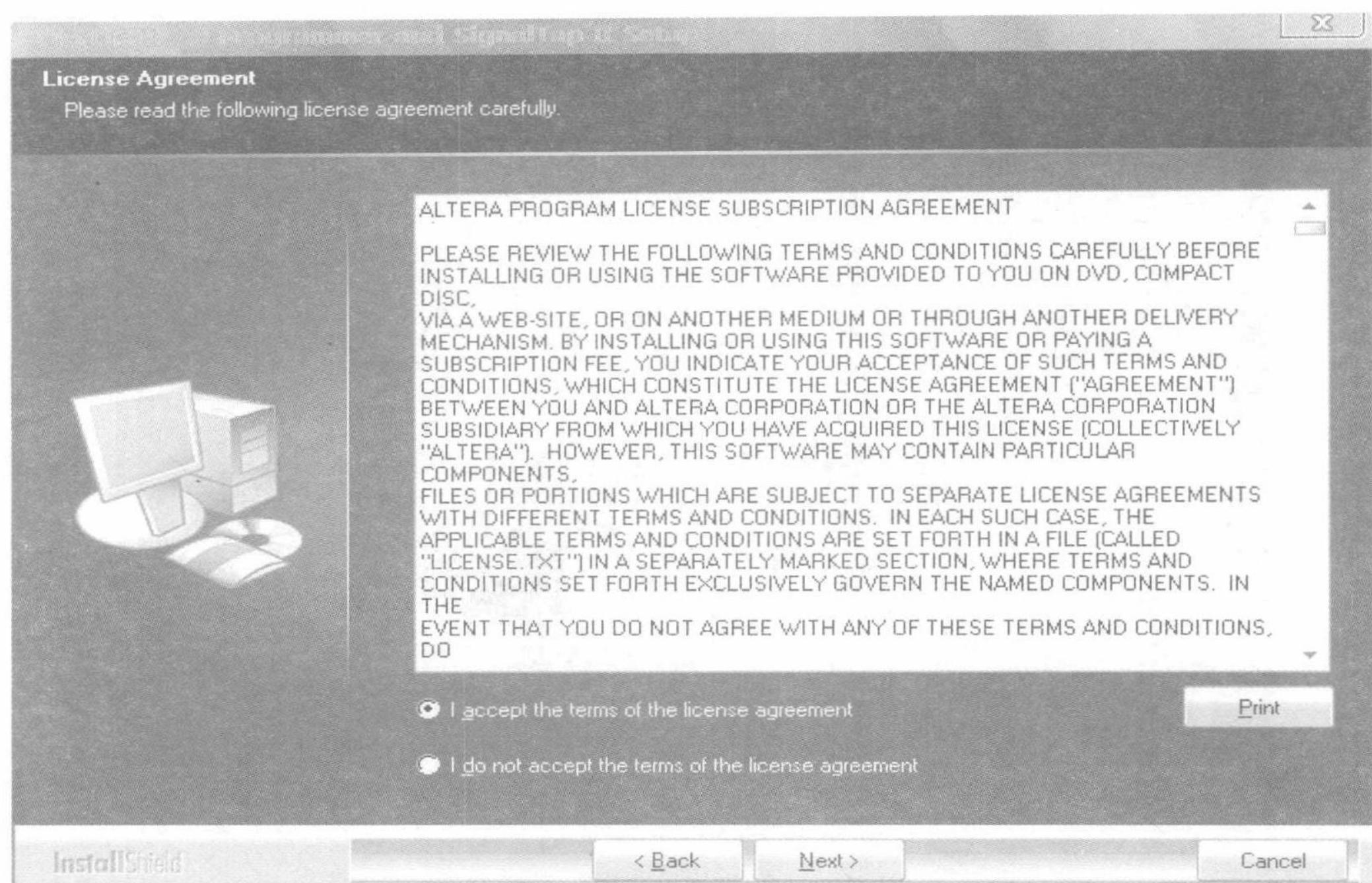


图 1.2 “说明”对话框

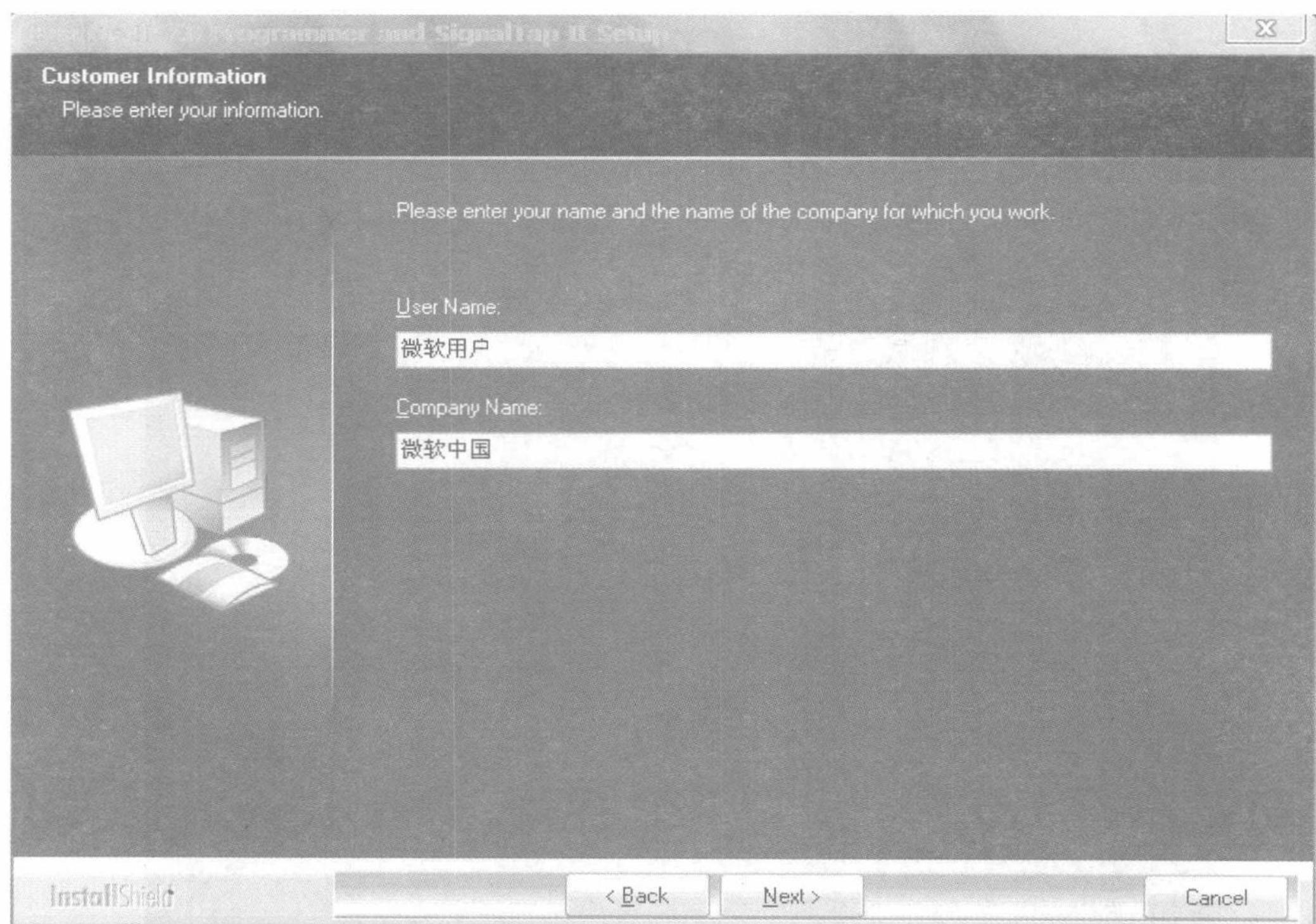


图 1.3 “用户信息输入”对话框

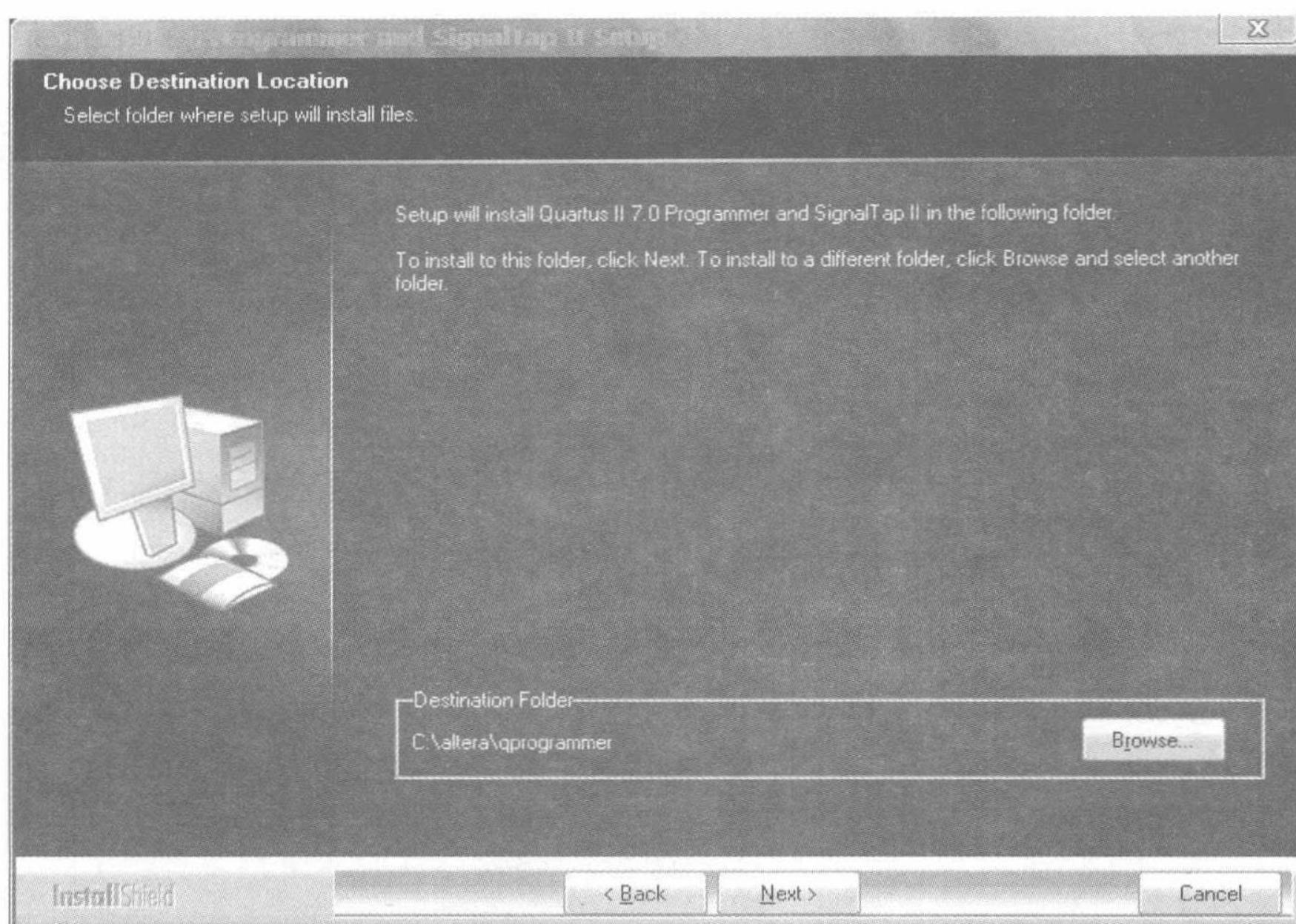


图 1.4 “安装路径选择”对话框

二、Quartus II 软件的授权

- (1) 授权过程是将光盘路径: quartusii7\Altera-Quartus_V7_Win_Crack 中的 license.dat 文件复制到安装目录下。
- (2) 还有在这个路径下的 sys_cpt.dll 文件复制到安装目录下的 bin 的文件夹里。
- (3) 在开始菜单栏, 选择运行, 输入 cmd, 按回车弹出如图 1.5 所示的对话框。

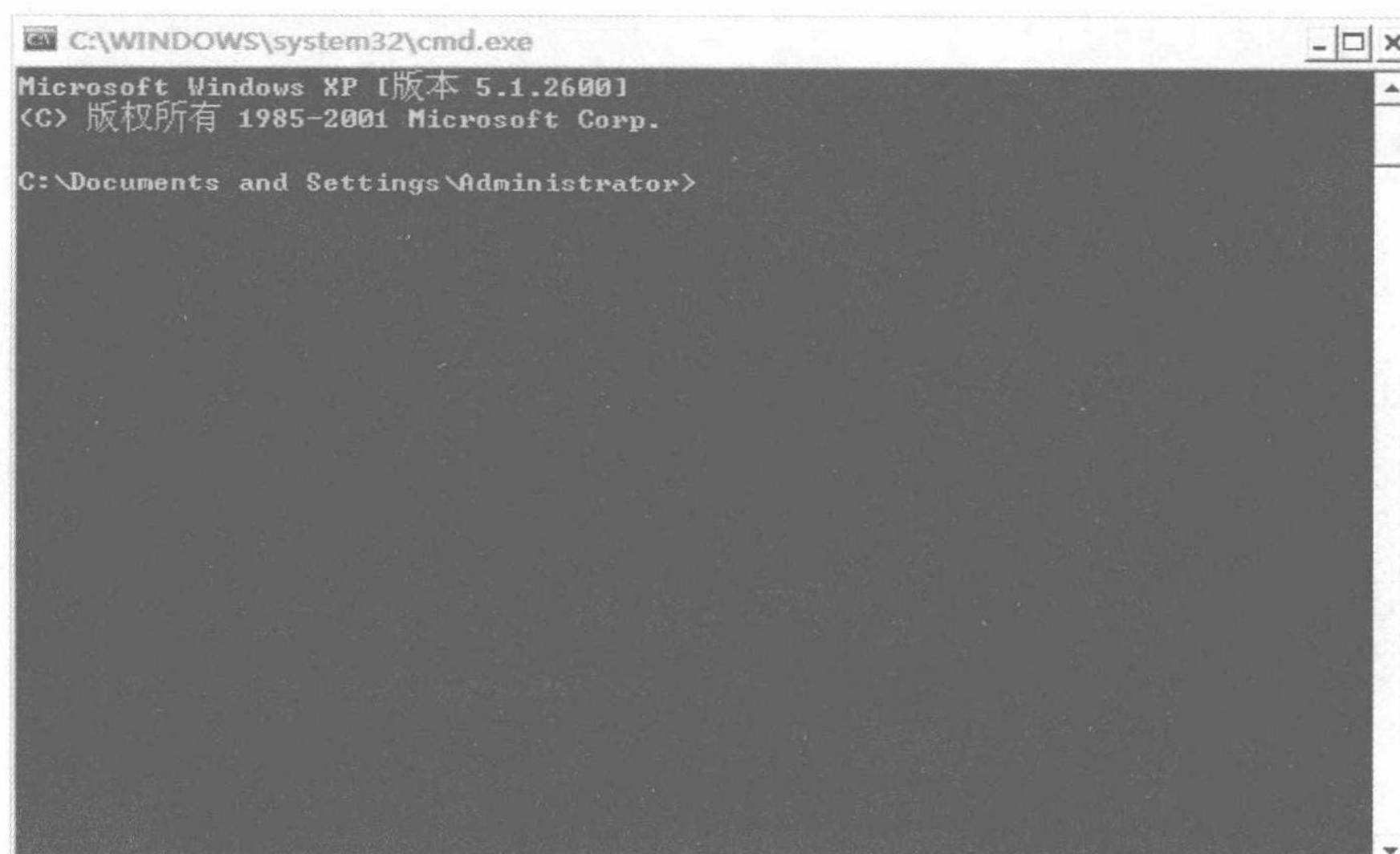


图 1.5 网卡号查找界面

(4) 输入 ipconfig/all，弹出如图 1.6 所示的对话框。

```

Host Name . . . . . : PC-200807221526
Primary Dns Suffix . . . . . :
Node Type . . . . . : Unknown
IP Routing Enabled . . . . . : No
WINS Proxy Enabled . . . . . : No
DNS Suffix Search List . . . . . : domain

Ethernet adapter 本地连接 3:

Connection-specific DNS Suffix . . . . . : domain
Description . . . . . : Generic Marvell Yukon 88E8056 based
Ethernet Controller #2
Physical Address . . . . . : 00-E0-B0-FD-94-24
Dhcp Enabled . . . . . : Yes
Autoconfiguration Enabled . . . . . : Yes
IP Address . . . . . : 192.168.1.100
Subnet Mask . . . . . : 255.255.255.0
Default Gateway . . . . . : 192.168.1.1
DHCP Server . . . . . : 192.168.1.1
DNS Servers . . . . . : 192.168.1.1
Lease Obtained . . . . . : 2009年6月26日 12:04:07
Lease Expires . . . . . : 2009年6月26日 14:04:07

PPP adapter 宽带连接:

```

图 1.6 网卡号显示界面

- (5) 图 1.6 中圈起来的就是电脑的网卡号。
- (6) 以记事本方式打开 license，将网卡号替换进去。
- (7) 打开 QuartusII，导入 license.dat 菜单下 tools/license.setup。

任务二 USB-Blaster 快速安装向导

(1) 通过 USB 电缆，将 USB-Blaster 与电脑相连。在设备管理器中找到 USB-Blaster 后，单击右键选择革新驱动软件。

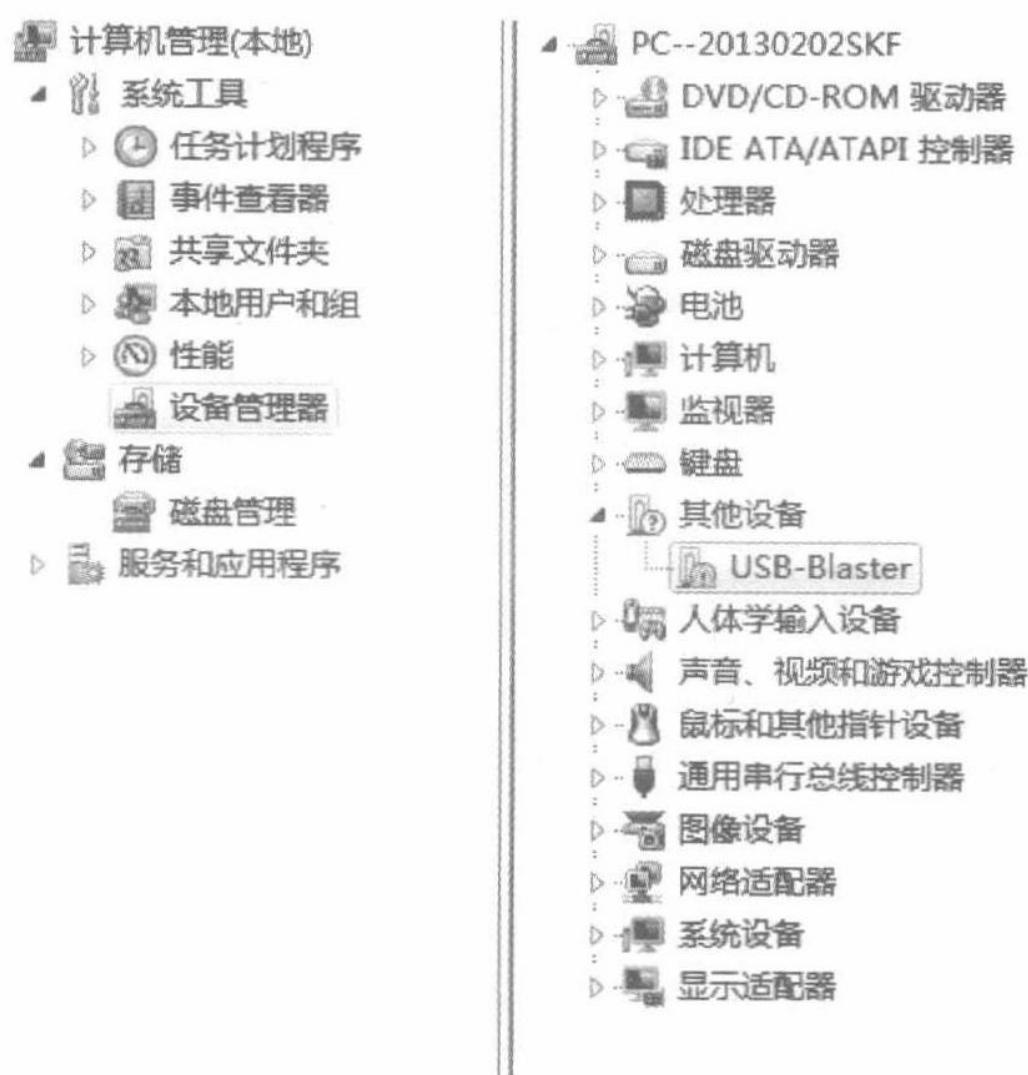


图 1.7 设备管理器

(2) 进入界面后，选择浏览计算机以查找驱动程序软件 (R)。

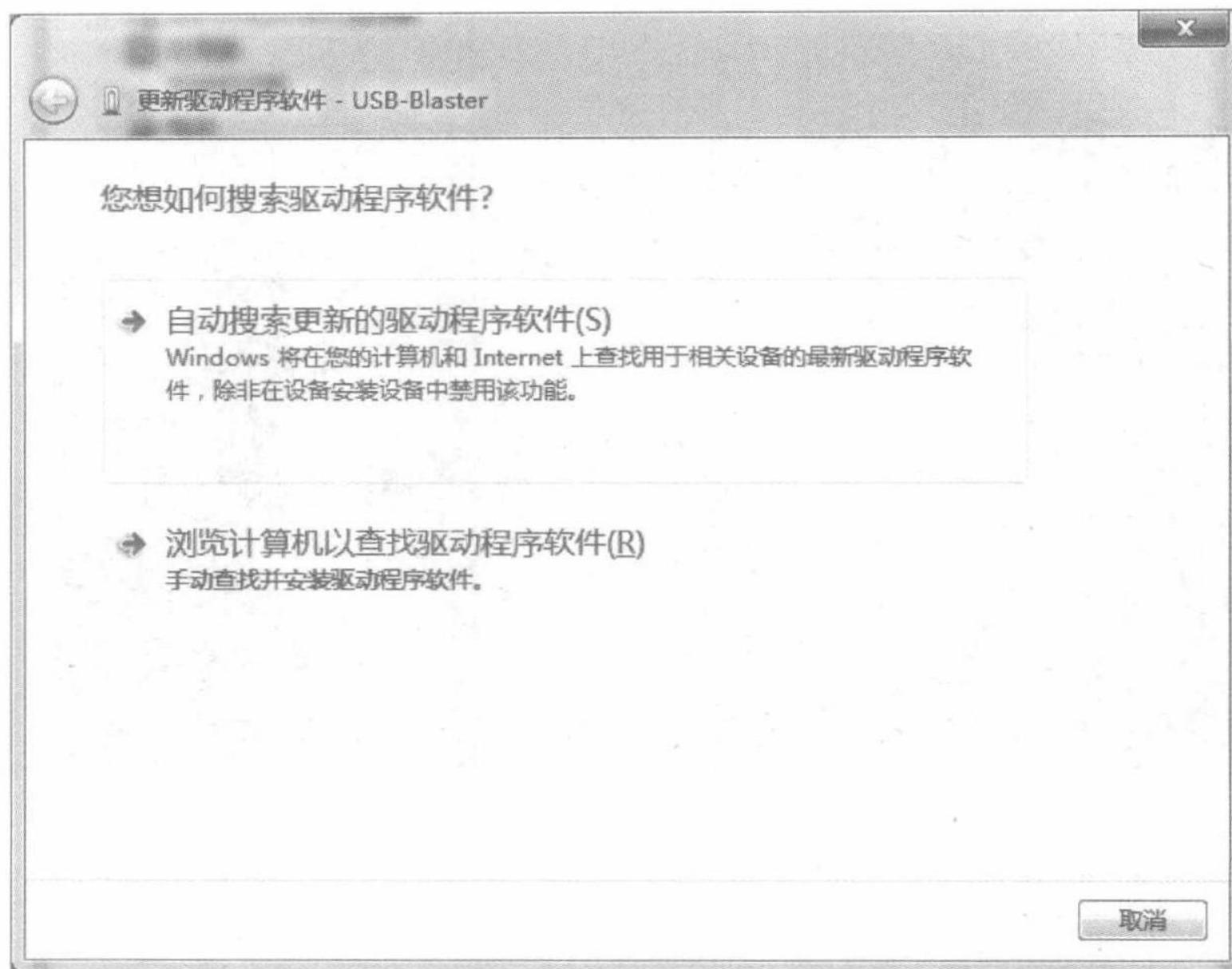


图 1.8 更新驱动程序软件

(3) 进入浏览计算机以查找驱动程序软件界面后，单击文本输入方框旁的浏览按钮进入选择更新驱动软件的界面。

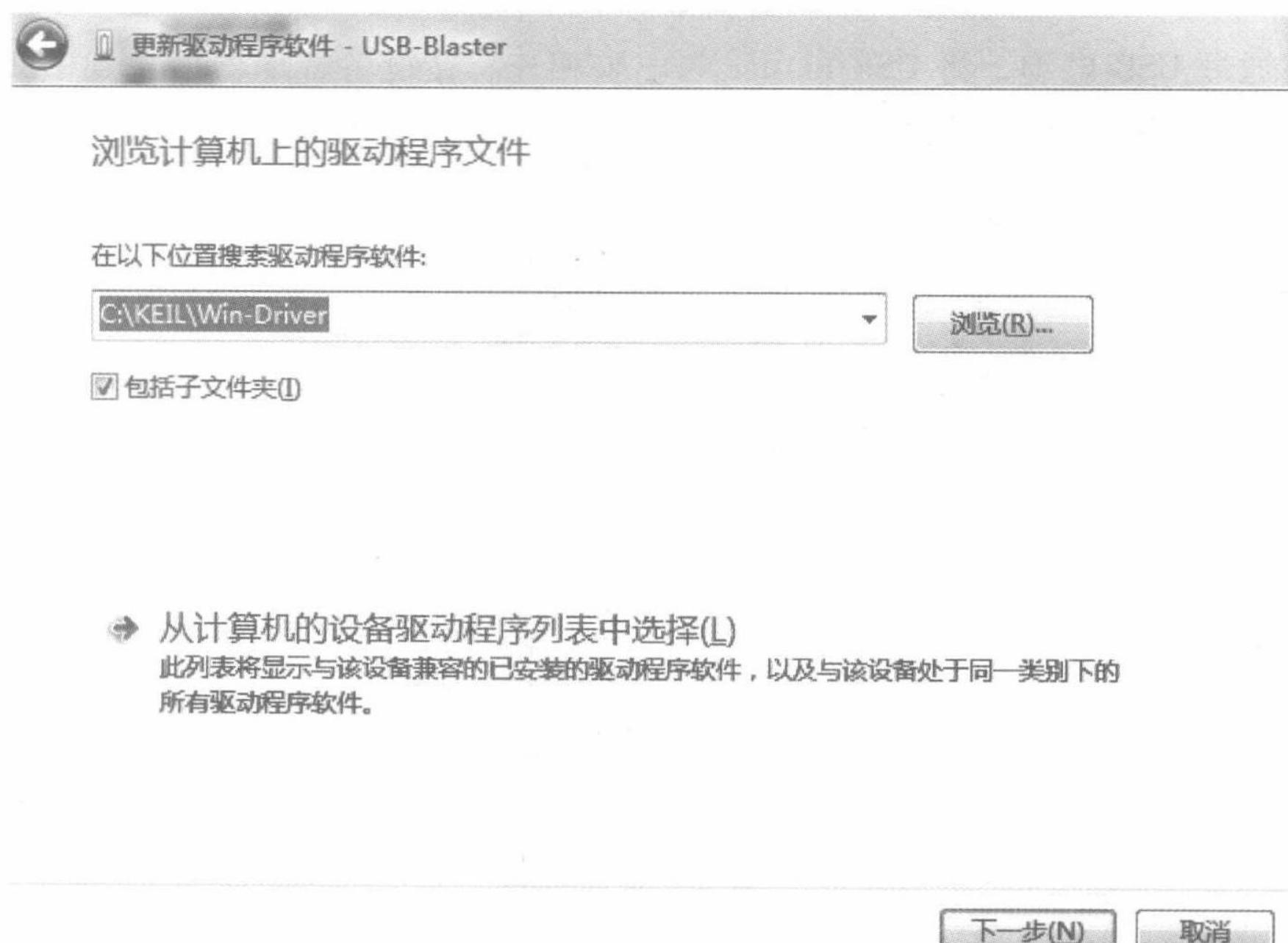


图 1.9 浏览驱动程序所存放的路径



(4) 在该界面中选择驱动程序所在的安装目录，比如这是在 D 盘的存放路径：“D 盘—altera—quartus—drivers—usb-blaster—x32（电脑系统是 32 位的 Win7）”，点击确定。



图 1.10 选择 USB-Blaster 驱动程序存放的路径

(5) 回到图 1.11 所示的界面后，点击下一步。

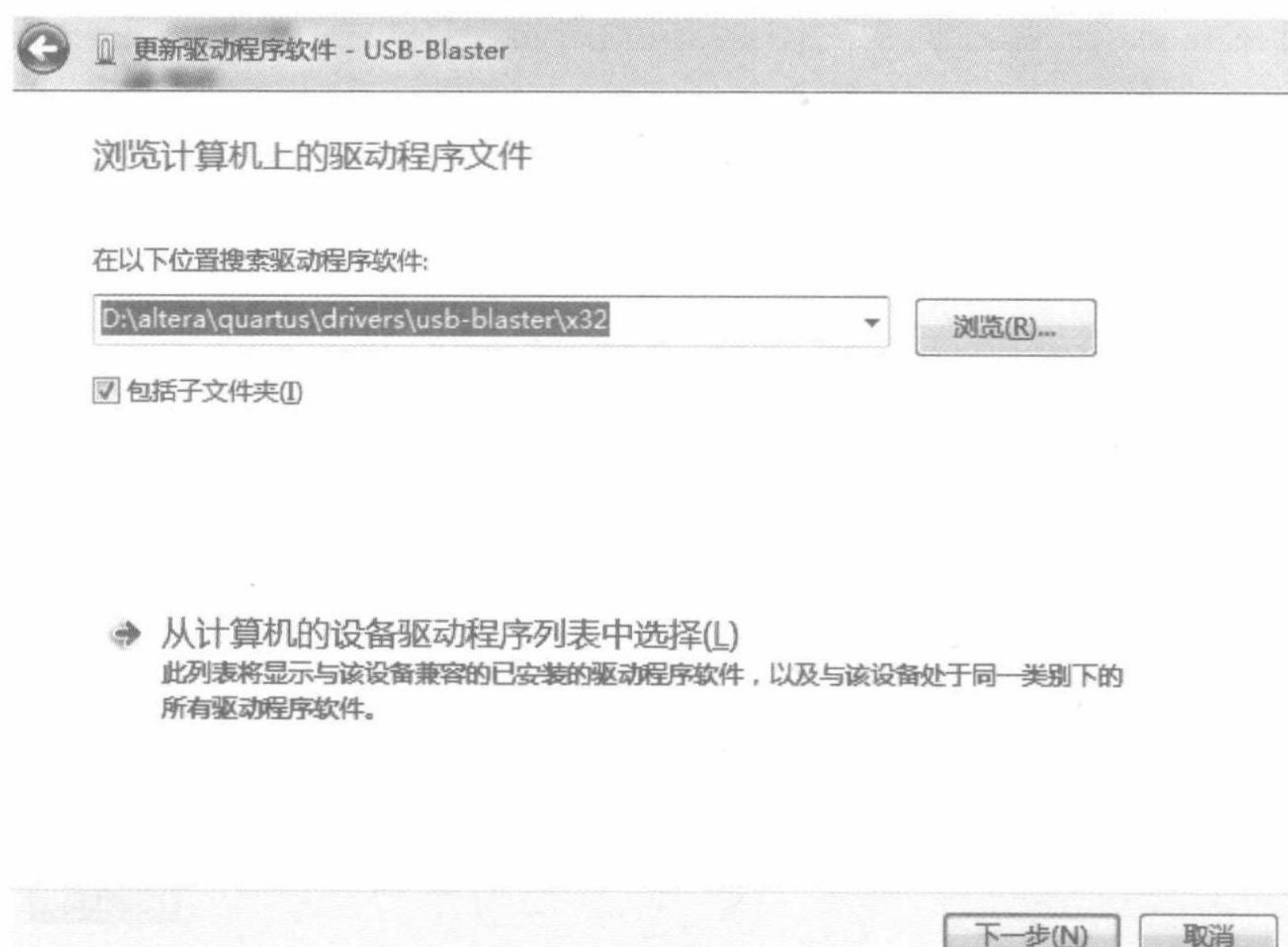
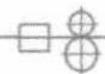


图 1.11 安装 USB-Blaster 驱动程序



(6) 系统会识别出该驱动，跳出该界面，询问是否访问，选择始终安装此驱动程序软件。



图 1.12 始终安装此驱动程序

(7) 安装成功。

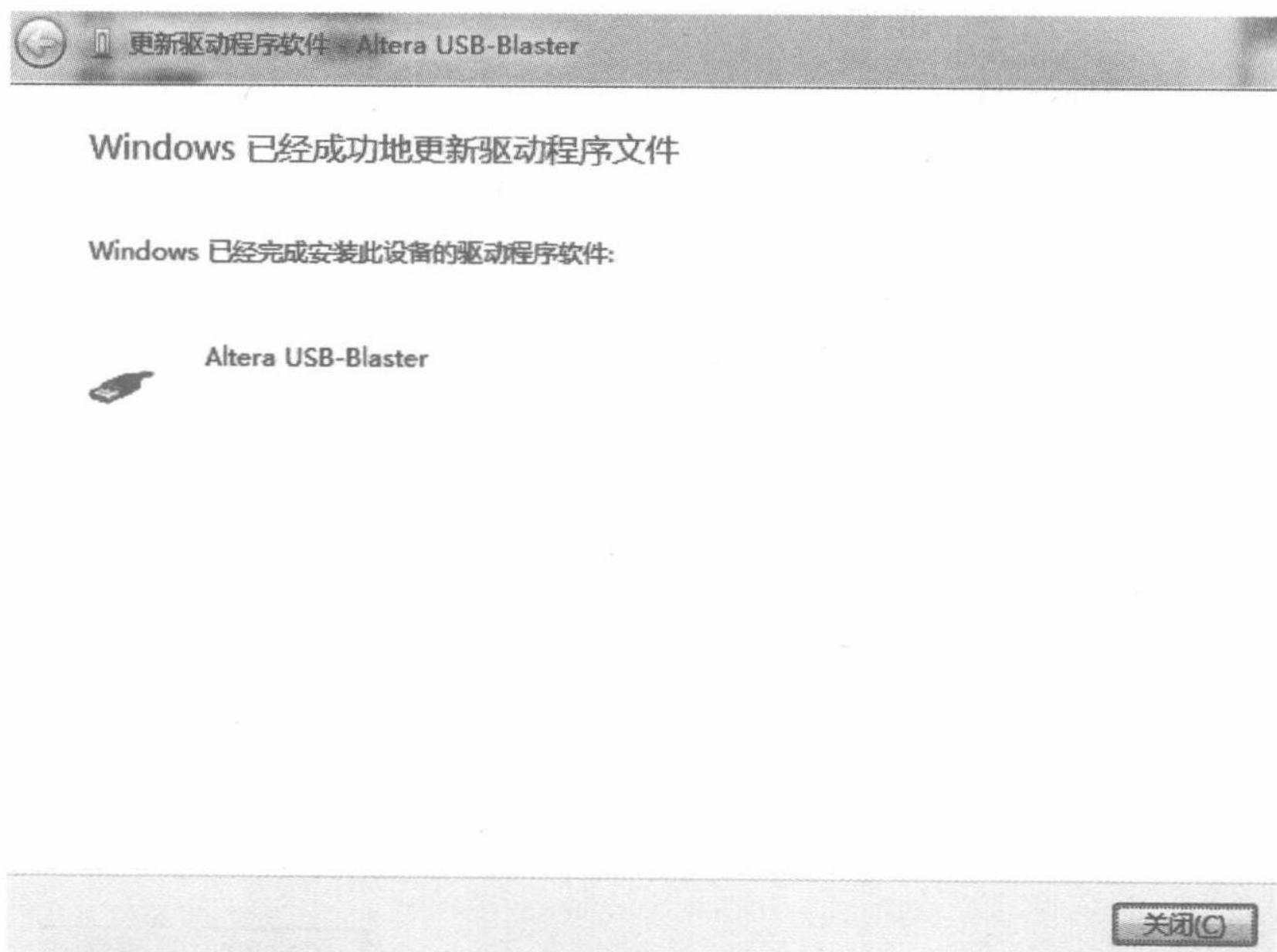


图 1.13 驱动程序安装结束



(8) 在 USB-Blaster 连着电脑的情况下，打开 QuartusII，从菜单打开 Tool > Programmer，从 HardwareSetup 设置使用 USB-Blaster 编程器，再单击 Close 就可以使用了。

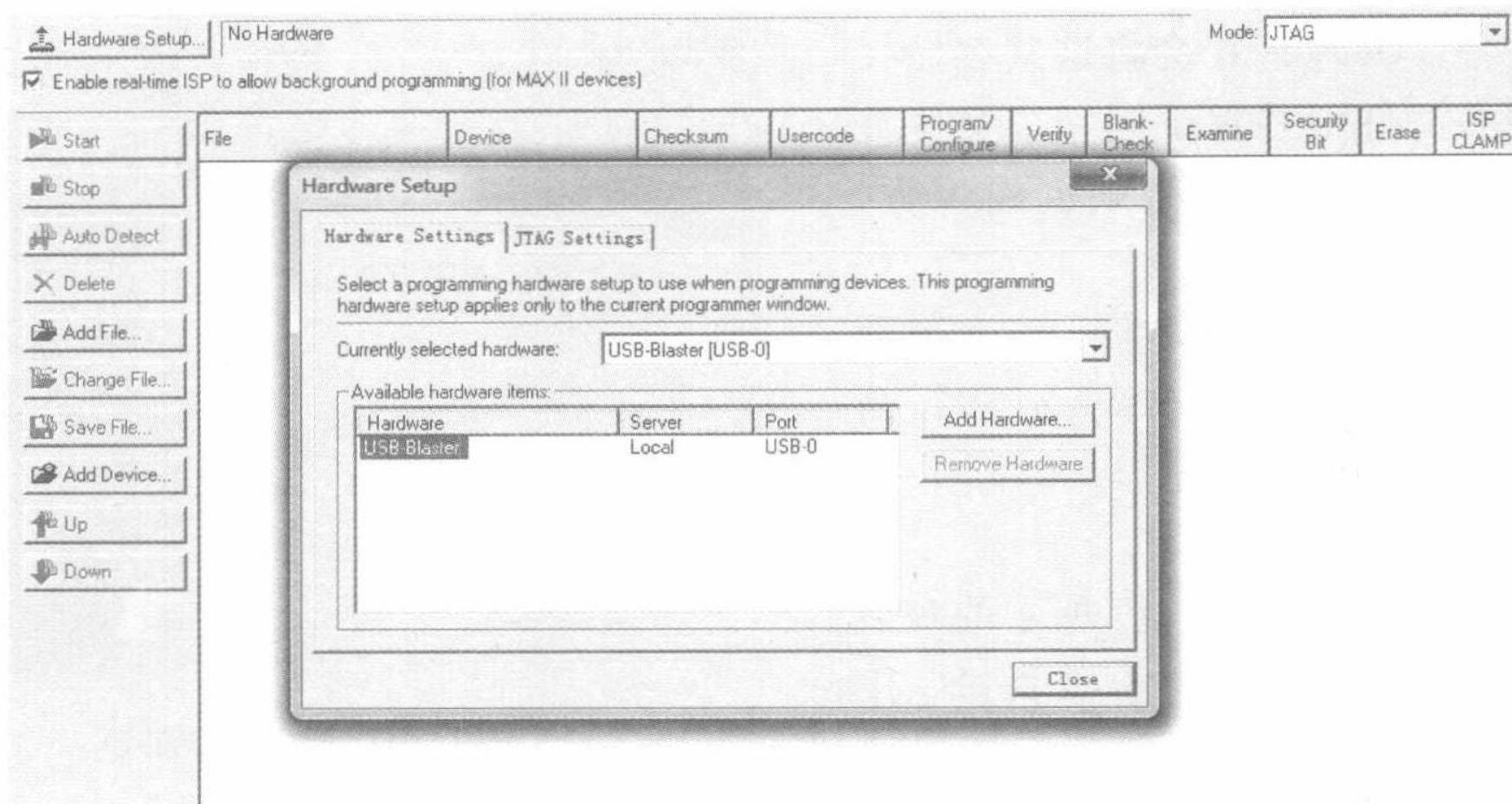


图 1.14 设置使用 USB-Blaster 编程器

任务三 软件的使用

主界面由 3 个子窗口组成，分别是设计输入编辑窗口（完成设计描述源文件的编辑）、消息窗口（编译/仿真过程的消息说明）和工程浏览窗口（快速浏览工程的各描述文件）。

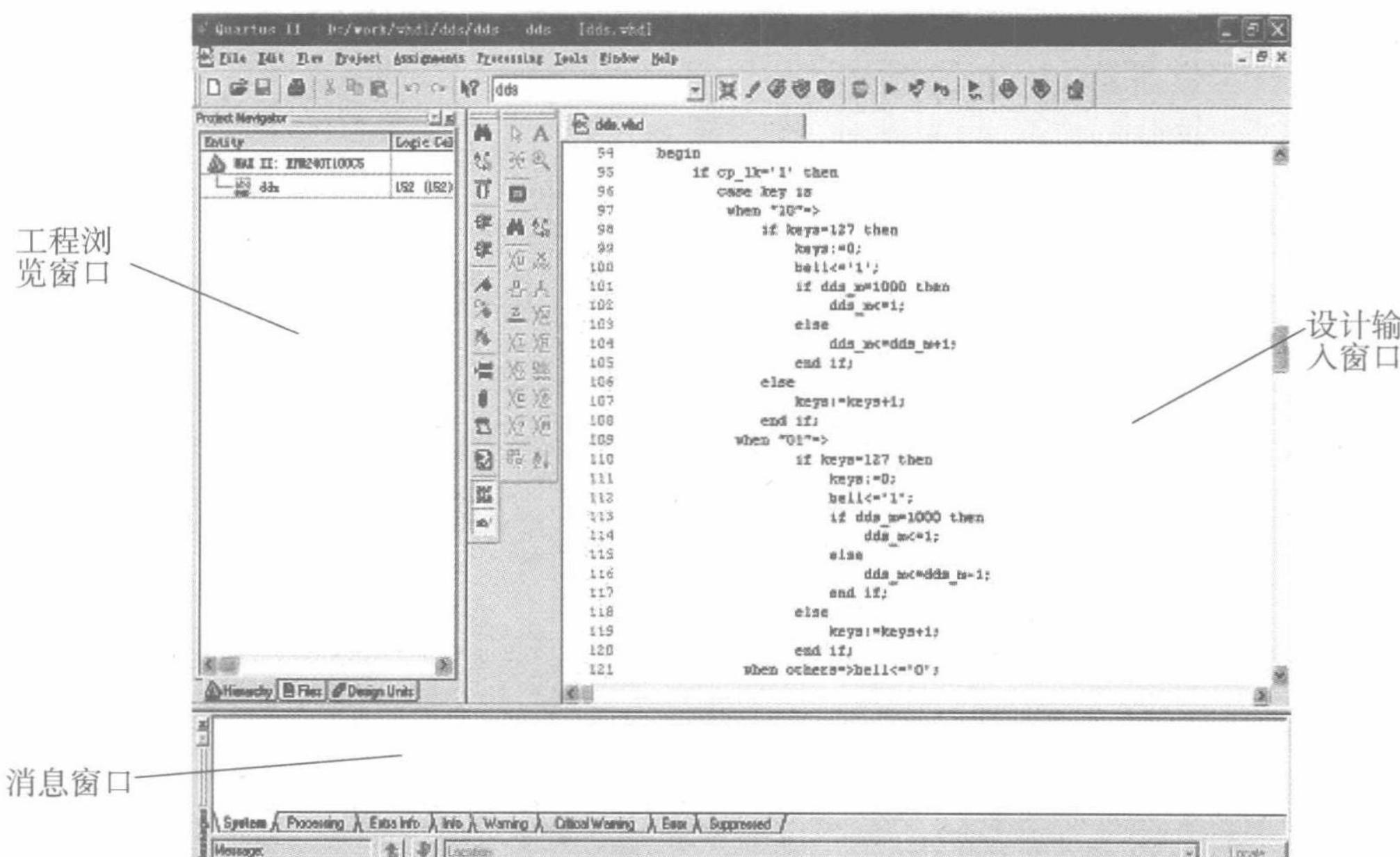


图 1.15 Quartus II 的系统主界面



1. 创建新工程

Quartus II 有工程的概念，所谓工程就是当前设计的描述、设置、数据以及输出的集合，Quartus II 会将这些存储在不同类型的文件中并置于同一个文件夹下。所以在设计之前，必须创建工程，具体步骤如下：

(1) 打开 Quartus II 软件，在主界面中执行“File→New Project Wizard...”命令，打开新建工程管理窗口，如图 1.16 所示。

(2) 在弹出的如图 1.17 所示的对话框中指定设计工程的文件存放目录、工程名以及最顶层的设计实体名。

- 最上面的输入框：输入指定工程文件存放的目录。

- 中间的输入框：输入新建工程的名字。

- 最下面的输入框：输入该设计工程最顶层的设计实体名。

说明：一般输入工程名和设计顶层的实体名默认是相同。

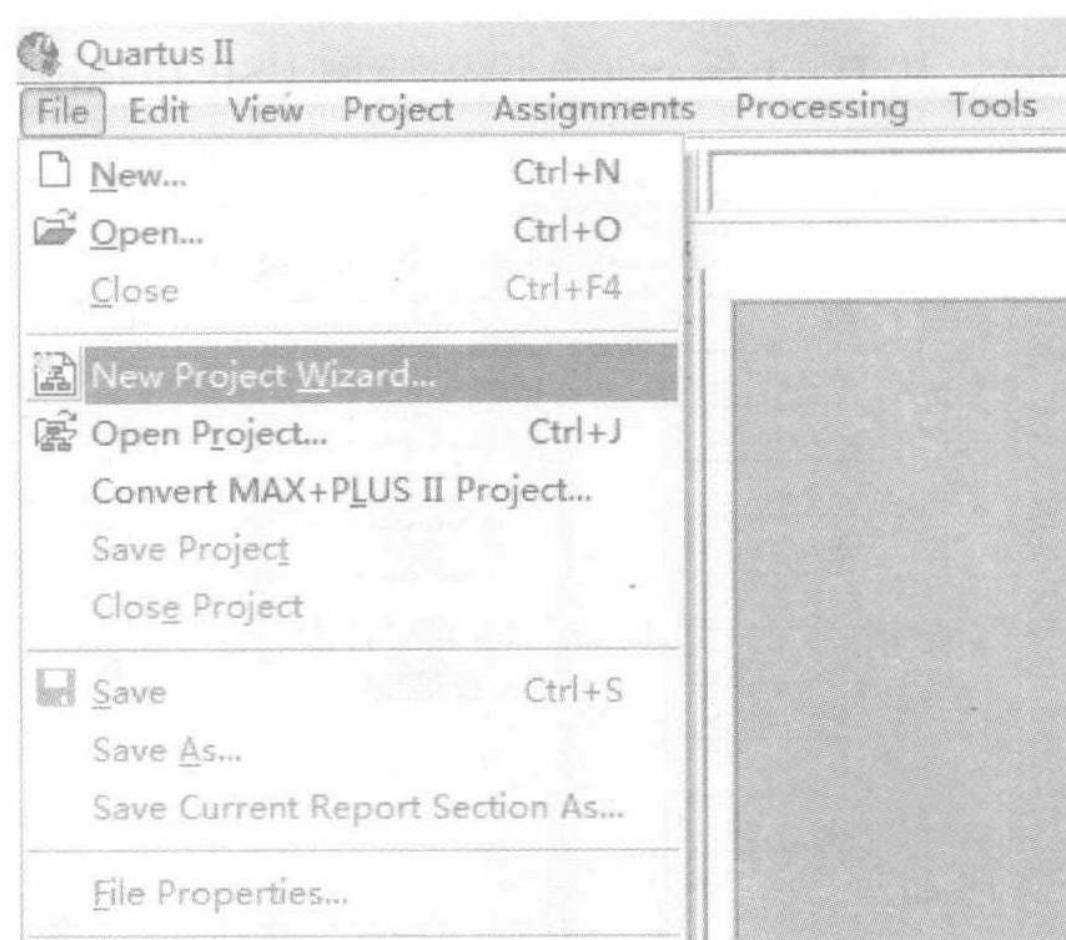


图 1.16 新建工程向导

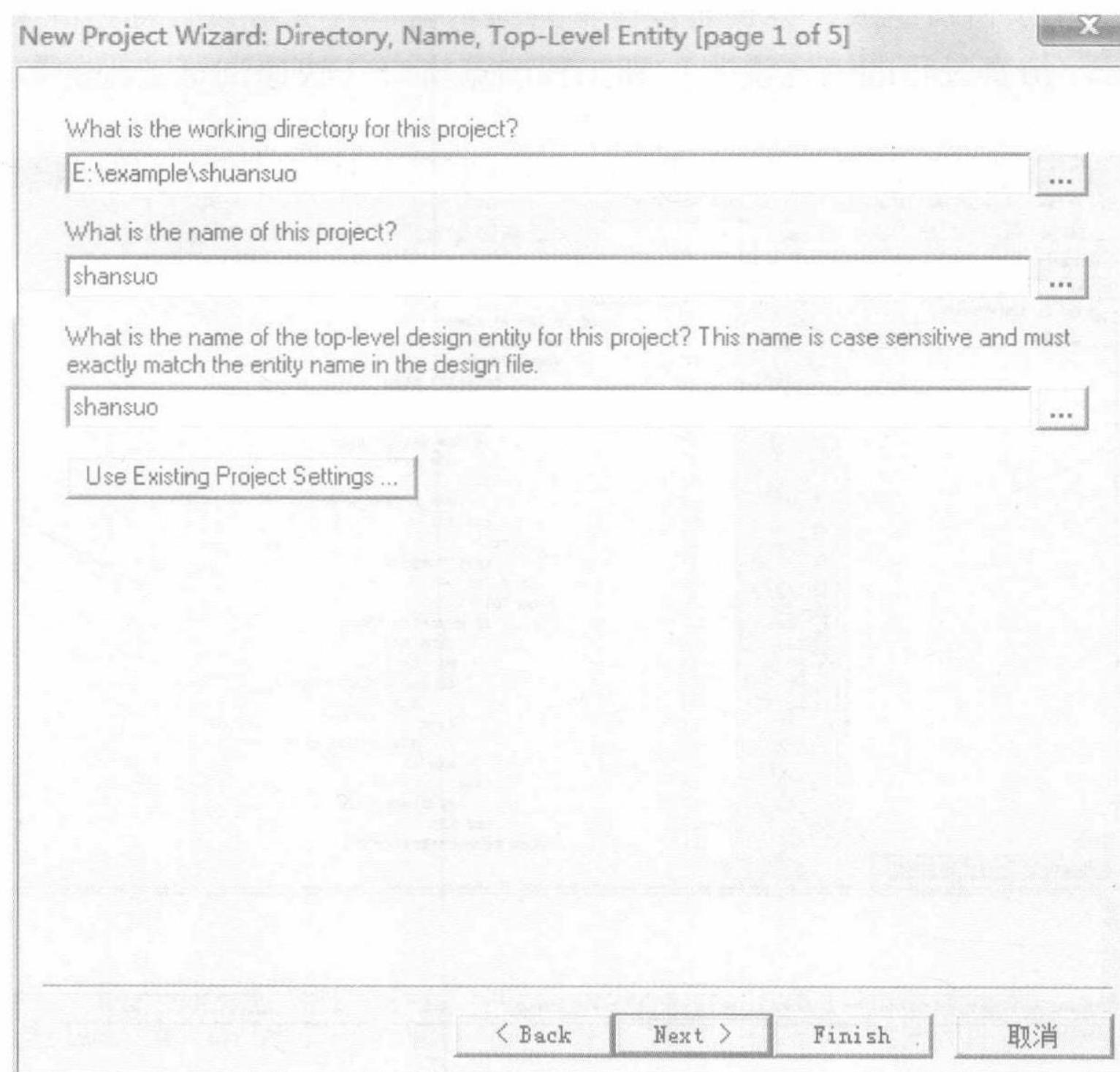


图 1.17 设置工程文件存放路径、工程文件名及顶层文件名