



Technology by
TEXAS

INSTRUMENTS MCU中国大学计划教材

嵌入式数字 媒体处理器**原理** 与 **开发** ——基于TI达芬奇DM8168系列

DM8168

罗 钧 编著



北京航空航天大学出版社
BEIHANG UNIVERSITY PRESS

嵌入式数字 媒体处理器原理与开发 ——基于 TI 达芬奇 DM8168 系列

罗 钧 编著

北京航空航天大学出版社

内 容 简 介

TMS320DM8168 是目前 TI 推出的 DaVinci 系列中最先进的数字媒体处理器,高度集成 ARM Cortex-A8、TMS320C674x DSP、3D 图形加速器、高清视频处理子系统、高清视频编码协处理器以及丰富的外设,其处理速度快,功能强大,是 TI 推出的 DaVinci 系列中性能最好的视频 SOC。

本书全面介绍了 TMS320DM8168 的硬件原理、软硬件开发与系统设计,主要内容包括其基本特性、硬件结构、片内外设、开发软件与工具等。同时本书还根据研究团队多年的研发经验,提供了以 DM8168 为核心处理器的视频编码处理系统的应用开发技术及实例,重点解决应用设计中的关键问题。

本书内容丰富、理论联系实际,可以作为高等院校电子、信息类相关专业嵌入式系统研究方向高年级本科生和研究生的教材,也可以作为从事嵌入式系统研究与应用开发工程技术人员参考用书。

图书在版编目(CIP)数据

嵌入式数字媒体处理器原理与开发:基于 TI 达芬奇 DM8168 系列 / 罗钧编著. — 北京:北京航空航天大学出版社, 2015. 12

ISBN 978-7-5124-1960-5

I. ①嵌… II. ①罗… III. ①微处理器—高等学校—教材 IV. ①TP332

中国版本图书馆 CIP 数据核字(2015)第 283248 号

版权所有,侵权必究。

嵌入式数字媒体处理器原理与开发——基于 TI 达芬奇 DM8168 系列

罗 钧 编 著

责任编辑 胡晓柏 张 楠

北京航空航天大学出版社出版发行

北京市海淀区学院路 37 号(邮编 100191) <http://www.buaapress.com.cn>

发行部电话:(010)82317024 传真:(010)82328026

读者信箱:emsbook@buaacm.com 邮购电话:(010)82316524

北京泽宇印刷有限公司印装 各地书店经销

*

开本:710×1 000 1/16 印张:58.5 字数:1 247 千字

2016 年 6 月第 1 版 2016 年 6 月第 1 次印刷 印数:2 000 册

ISBN 978-7-5124-1960-5 定价:128.00 元

前言

达芬奇技术是随着数字视频应用日益广泛而迅速发展起来的一种新技术。数字视频应用系统的实现技术难度大、系统复杂,而达芬奇技术就是针对这一需求,专门为高效和引人注目的数字视频而设计的基于 DSP 的系统解决方案,能为视频设备制造商提供集成处理器、软件、工具和支持,以简化设计进程,加速产品创新。达芬奇数字视频处理器(DaVinci Video Processors)是德州仪器(TI)数字信号处理器的一个系列,专为数字视频、影像和视觉应用而设计,集成有 TI 高性能核心处理器、视频前端处理器和视频加速器,还有非常丰富的外围设备。视频加速器主要包括视频 I/O 处理子系统和视频图像加速器。丰富的外设主要包括如数字视频、数字音频、高速网络和、DDR2/DDR3 高速存储器、SATA 硬盘和多种存储卡等接口。

TMS320DM8168 属于 TMS320DM816x SoC 系列之一,是目前 TI 推出的 DaVinci 系列中最先进的数字媒体处理器,高度集成 ARM Cortex-A8 RISC 处理器、TMS320C674x VLIW DSP 处理器、3D 图形加速器、显示控制器、高清视频处理子系统(HDVPSS)、高清视频编码协处理器(HDVICP2)。此外 DM8168 还集成了丰富的外设,包括 PCI Express、SATA 2.0、千兆以太网、HDMI、DDR2/DDR3 接口、NAND/NOR Flash 等。ARM Cortex-A8 内核采用 ARM v7 架构,是一种顺序执行的双发射超标量微处理器内核,并且带有 NEON 向量/浮点协处理器;TMS320C674x 浮点超长指令字 DSP 基于哈佛体系结构,拥有 64 个通用寄存器和 6 个 ALU 功能单元;HDVPSS 包括 2 个 165 MHz 视频采集通道和 2 个 165 MHz 的视频显示通道;HDVICP2 负责高清视频的编码处理,支持 H.264、MPEG4 等最新视频压缩标准,在高清应用中优势突出。作为 TI 推出的 DaVinci 系列中性能最佳的视频 SoC,TMS320DM8168 将视频多通道系统的所有捕获、压缩、显示以及控制功能完美整合于单芯片之上,从而不断满足用户对高集成度、高清视频日益增长的需求,利用 TI 的 DaVinci 技术来满足视频编码、解码、转码、速率转换、视频安全、视频会议、视频基础设施、媒体服务器和数字标牌等的应用处理需求。

作者结合多年将 TMS320DM8168 处理器应用到相关科研项目的开发经验编著本书,书中详细地介绍了该 DaVinci 平台的内部各功能模块的硬件结构、工作原理、功能特点及其应用开发等内容。作者在 DaVinci 平台研发过程中也遇到了诸多问题,通过技术攻关对这些问题加以解决。随着软硬件开发经验的不断积累,作者希望结合实际工程开发经验以及多年来的体会,针对 TMS320DM8168 达芬奇平台,编写

以实践应用为目的教程,为广大嵌入式系统研发人员和高年级本科生和研究生提供实用的参考资料和教材。

本书共分为两大篇。第一篇包括第1章到第14章,主要是对该平台的基本硬件结构及其工作原理进行了详细的阐述;第二篇包括第15章到第18章,结合作者多年的开发经验,讲述了以TMS320DM8168为核心的一些应用开发技术以及视频编码处理系统的开发实例,重点解决应用设计中的问题。本书各章节内容安排如下:第1章主要介绍TI及其DSP处理器的发展历程;第2章概述了TMS320DM8168的总体结构和功能特点;第3章详细介绍了该处理器的核心部分,包括ARM子系统、DSP子系统、HDVICP2、3D图像加速引擎,同时讲述处理器之间的内部通信和内存管理;第4章介绍系统互连与内存映射;第5章介绍了该处理器的存储器控制;第6章介绍了DM8168的中断源、中断性能及其控制方法;第7~14章介绍了DM8168的主要片内外设,包括EDMA3控制器、PCIe外围设备互连接口、SPI串行接口、McBSP多通道缓冲串口、多媒体片内外围设备、I2C总线接口、SD接口以及SATA接口;第15章讲述了DM8168的集成开发环境CCSv5;第16章介绍Ubuntu操作系统下的DM8168开发;第17章在作者设计DM8168核心板的经验基础上,介绍DM8168的一些硬件设计参考;第18章介绍了以DM8168为核心处理器的视频编码处理系统的开发实例,以供参考。

本书由罗钧主编,付丽、杨晓花、孟凯和吴文参与编写,黄守国、周东、赵传智、吴先益、杨冰、高增辉在插图、资料搜集、例子程序编写和校稿过程中做了不少工作,在此向他们表示衷心的感谢。

本书在编写过程中得到美国德州仪器公司亚太区大学合作部沈洁总监及潘亚涛、王春容、谢胜祥等人给予的大力支持和帮助,在此,向他们表示衷心的感谢!

由于作者水平有限,书中难免存在不妥之处或错误,恳请广大读者批评指正。

作者

2016年4月于重庆大学—美国
德州仪器公司DSP联合实验室

目 录

第 1 章 概 述	1
1.1 TI 简介及其发展	1
1.1.1 简 介	1
1.1.2 历史进程	2
1.2 DSP 技术概述	3
1.2.1 概 述	3
1.2.2 DSP 的发展历程	3
1.2.3 DSP 芯片分类	4
1.3 DSP 特点及结构	5
1.3.1 特点及优势	5
1.3.2 体系结构	6
1.4 TI 公司的 DSP 芯片	10
1.4.1 TI 公司 DSP 芯片简介	10
1.4.2 TMS320C2000 系列 DSP	10
1.4.3 TMS320C5000 系列 DSP	13
1.4.4 TMS320C6000 系列 DSP	17
1.5 达芬奇技术	19
1.5.1 简 介	19
1.5.2 达芬奇技术应用	21
1.5.3 达芬奇软件与 I/O 技术	22
1.5.4 TI 达芬奇数字视频处理器	24
1.6 本章小结	27
1.7 思考题与习题	27
第 2 章 TMS320DM8168 总体结构及功能概述	28
2.1 概 述	28

2.1.1	简介	28
2.1.2	系统结构方框图	30
2.2	特性及其应用	31
2.2.1	器件特性	31
2.2.2	性能及应用范围	34
2.3	封装与引脚分布	35
2.3.1	封装信息	35
2.3.2	引脚分布与引脚功能	37
2.4	芯片配置	53
2.4.1	控制模块	53
2.4.2	引导顺序	58
2.4.3	引脚复用控制	59
2.5	本章小结	60
2.6	思考题与习题	60
第3章	TMS320DM8168 处理器结构	61
3.1	概述	61
3.2	ARM 处理器子系统	62
3.2.1	简介	62
3.2.2	特性	63
3.2.3	MPU 集成子系统	63
3.2.4	MPU 子系统的时钟和复位	65
3.2.5	ARM Cortex-A8 处理器	67
3.2.6	AXI2OCP 和 I2AAsync 网桥	68
3.2.7	中断控制器	71
3.2.8	电源管理	71
3.2.9	Host ARM 地址映射	74
3.3	C674x DSP 子系统	74
3.3.1	简介	74
3.3.2	C674x DSP 特征	76
3.3.3	DSP 子系统的结构	77
3.3.4	TMS320C674x 宏模块	78
3.3.5	高级事件触发	82
3.4	高清视频图像协处理器子系统	82
3.5	SGX530 图形加速器	86
3.5.1	概述	86

3.5.2	SGX 集成与功能描述	89
3.5.3	SGX 寄存器	91
3.6	内部处理器通信	102
3.6.1	复位请求	102
3.6.2	IPC 特性	102
3.6.3	IPC 组成及其策略	102
3.6.4	IPC 配置	105
3.6.5	邮 箱	106
3.6.6	自旋锁	114
3.7	内存管理	120
3.7.1	概 述	120
3.7.2	系统 MMU	120
3.7.3	MMU 原理	121
3.7.4	MMU 寄存器	130
3.8	本章小结	140
3.9	思考题与习题	140
第 4 章	TMS320DM8168 系统互连与内存映射	142
4.1	内存映射	142
4.1.1	概 述	142
4.1.2	L3 内存映射	142
4.1.3	L4 内存映射	145
4.1.4	Cortex-A8 内存映射	150
4.1.5	C674x DSP 内存映射	152
4.1.6	内存测试程序	154
4.2	系统互连	156
4.2.1	概 述	156
4.2.2	L3 互连	156
4.2.3	L4 互连	158
4.3	本章小结	160
4.4	思考题与习题	161
第 5 章	TMS320DM8168 存储器控制	162
5.1	动态内存管理	162
5.1.1	概 述	162
5.1.2	特 性	163

目 录

5.1.3	功能模块	163
5.1.4	关键词和缩写词	164
5.1.5	DMM 功能描述	165
5.1.6	TILER 功能描述	174
5.1.7	DMM/TILER 寄存器	185
5.2	通用内存控制器	197
5.2.1	概 述	197
5.2.2	结 构	198
5.2.3	基本编程模型	204
5.2.4	GPMC 寄存器	205
5.3	DDR2/3 内存控制器	207
5.3.1	概 述	207
5.3.2	体系结构	208
5.3.3	DDR PHY	224
5.3.4	DDR2/3 SDRAM 初始化	226
5.3.5	DDR2/3 内存控制器的使用	231
5.3.6	DDR2/3 寄存器	237
5.3.7	DDR2 测试程序	239
5.4	本章小结	240
5.5	思考题与习题	241
第 6 章	TMS320DM8168 系统控制与中断	242
6.1	电源、复位和时钟管理模块	242
6.1.1	电源管理	242
6.1.2	复 位	249
6.1.3	时 钟	253
6.1.4	PRCM 寄存器	262
6.2	看门狗模块	262
6.2.1	概 述	262
6.2.2	结 构	263
6.2.3	看门狗定时寄存器	269
6.2.4	软件程序设计	277
6.3	中断系统	280
6.3.1	中断一览表	280
6.3.2	Cortex-A8 MPU 中断控制器	289
6.3.3	C674x DSP 中断控制器	294

6.3.4 应用实例	297
6.4 本章小结	298
6.5 思考题与习题	299
第7章 TMS320DM8168 EDMA3 控制器	300
7.1 简介	300
7.1.1 概述	300
7.1.2 特性	301
7.1.3 关键词及其解释	302
7.2 EDMA3 结构	304
7.2.1 功能概述	304
7.2.2 EDMA3 传输类型	307
7.2.3 参数 RAM	309
7.2.4 DMA 传输启动	319
7.2.5 DMA 传输完成	322
7.2.6 事件、通道和 PaRAM 映射	323
7.2.7 EDMA3 通道控制区域	325
7.2.8 EDMA3 通道连接	327
7.2.9 EDMA3 中断	328
7.2.10 EDMA3 内存保护	333
7.2.11 事件队列	337
7.2.12 EDMA3 传输控制器	338
7.2.13 EDMA3 优先级	340
7.3 EDMA3 传输实例	341
7.3.1 块数据传输	342
7.3.2 子帧获取	342
7.3.3 数据排序	343
7.4 EDMA3 寄存器	345
7.4.1 EDMA3CC 寄存器	345
7.4.2 EDMA3TC 寄存器	349
7.5 应用实例	350
7.6 本章小结	356
7.7 思考题与习题	356
第8章 通用 I/O 接口与定时器	357
8.1 通用 I/O 接口	357

目 录

8.1.1	概 述	357
8.1.2	操作模式	359
8.1.3	时钟和复位方案	359
8.1.4	中断特性	360
8.1.5	通用接口基本编程模型	362
8.1.6	GPIO 寄存器	366
8.1.7	应用举例	376
8.2	定时器	377
8.2.1	概 述	377
8.2.2	功能描述	379
8.2.3	访问寄存器	385
8.2.4	Posted 模式选择	386
8.2.5	写寄存器访问	387
8.2.6	读寄存器访问	388
8.2.7	定时器寄存器	388
8.3	本章小结	401
8.4	思考题与习题	401
6	第 9 章 TMS320DM8168 外围设备互联接口	402
9.1	简 介	402
9.1.1	概 述	402
9.1.2	特 征	403
9.1.3	功能结构	404
9.2	时钟与总线控制	406
9.3	地址翻译与地址空间	407
9.3.1	地址翻译	407
9.3.2	地址空间	414
9.4	PCIe 回环	416
9.5	L3 内存映射	417
9.6	中断和 DMA	418
9.6.1	中断支持	418
9.6.2	DMA 支持	421
9.7	复位和电源	422
9.7.1	复位注意事项	422
9.7.2	电源管理	428
9.7.3	设备与连接电源状态间的关系	430

9.8 使用情况	431
9.8.1 PCIe Root Complex	431
9.8.2 PCIe End Point	433
9.9 PCIe 寄存器	434
9.9.1 访问配置空间的只读寄存器	434
9.9.2 PCIe RC 访问 EP 应用寄存器	435
9.9.3 DEBUG 寄存器的 LTSSM 状态	435
9.9.4 PCIe 应用寄存器	435
9.9.5 配置类型 0 寄存器	458
9.9.6 配置类型 1 寄存器	461
9.9.7 PCIe 功能寄存器	468
9.9.8 PCIe 扩展功能寄存器	477
9.9.9 中断消息发送寄存器	484
9.9.10 电源管理功能寄存器	485
9.9.11 端口逻辑寄存器	487
9.10 应用实例	496
9.11 本章小结	498
9.12 思考题与习题	499
第 10 章 TMS320DM8168 串行外围设备接口	500
10.1 概 述	500
10.2 SPI 传输模式	502
10.3 主机模式	507
10.4 从机模式	523
10.5 中断和 DMA 请求	528
10.5.1 中 断	528
10.5.2 DMA 请求	529
10.6 仿真和系统测试模式	530
10.6.1 仿真模式	530
10.6.2 系统测试模式	531
10.7 复位与省电管理	531
10.7.1 复 位	531
10.7.2 省电管理	531
10.8 对数据寄存器的访问	533
10.9 SPI 模块编程	533
10.10 SPI 寄存器	538

10.11	应用编程实例	557
10.12	本章小结	562
10.13	思考题与习题	562
第 11 章	TMS320DM8168 多通道缓冲串口	563
11.1	概 述	563
11.2	数据传输	565
11.2.1	数据传输过程	565
11.2.2	位重排序(选择 LSB 优先)	565
11.2.3	时钟和帧数据	566
11.2.4	帧相位	568
11.2.5	McBSP 数据接收	570
11.2.6	McBSP 数据发送	571
11.2.7	发送和接收的使能/禁止过程	572
11.3	McBSP 采样率发生器	572
11.3.1	采样率发生器的时钟产生	573
11.3.2	采样率发生器的帧同步信号产生	574
11.3.3	采样率发生器输出与外部时钟同步	575
11.4	McBSP 的异常/错误条件	577
11.4.1	接收器溢出	577
11.4.2	异常接收帧同步脉冲	578
11.4.3	接收器下溢	579
11.4.4	发送器下溢	579
11.4.5	异常发送帧同步脉冲	580
11.4.6	发送器溢出	581
11.5	McBSP DMA 配置	582
11.6	多通道选择模式	582
11.6.1	8 分区模式	583
11.6.2	2 分区模式	584
11.6.3	接收多通道选择模式	585
11.6.4	发送多通道选择模式	586
11.7	McBSP 全/半循环模式	589
11.8	电源管理	590
11.8.1	强制空闲	590
11.8.2	智能空闲	590
11.9	编程模式	591

11.9.1	初始化 McBSP	591
11.9.2	复位/初始化采样率发生器	592
11.9.3	配置数据传输 DMA 请求	593
11.9.4	中断配置	594
11.9.5	接收器/发送器配置	594
11.10	McBSP 引脚的通用 I/O 设置	605
11.11	McBSP 寄存器	606
11.12	McBSP 应用实例	630
11.13	本章小结	633
11.14	思考题与习题	633
第 12 章	TMS320DM8168 多媒体片内外围设备	634
12.1	高清视频处理子系统	634
12.1.1	概 述	634
12.1.2	功能特性	635
12.1.3	去隔行模块	639
12.1.4	高质量去隔行模块	640
12.1.5	视频复合模块	643
12.1.6	图形模块	645
12.1.7	高清视频编码器	647
12.1.8	噪声滤波模块	649
12.1.9	高质量缩放和普通缩放	649
12.1.10	标清视频编码器	651
12.1.11	视频输入解析模块	651
12.1.12	其他视频输入端口	657
12.1.13	应用实例	658
12.2	多声道音频串行接口	662
12.2.1	概 述	662
12.2.2	结 构	672
12.2.3	时钟和帧同步信号发生器	672
12.2.4	传输模式	676
12.2.5	串行器	678
12.2.6	格式化单元	679
12.2.7	时钟检查电路	681
12.2.8	引脚功能控制	681
12.2.9	数据发送和接收	683

12.2.10	McASP 的启动与初始化	684
12.2.11	McASP 寄存器	686
12.3	高清晰度多媒体接口	688
12.3.1	概 述	688
12.3.2	结 构	690
12.3.3	HDMI 寄存器	693
12.4	以太网接口	701
12.4.1	概 述	701
12.4.2	结 构	703
12.4.3	EMAC 控制模块	705
12.4.4	MDIO 模块	708
12.4.5	EMAC 模块	710
12.4.6	媒体独立接口 MII	711
12.4.7	EMAC/MDIO 寄存器	713
12.4.8	应用编程实例	716
12.5	本章小结	721
12.6	思考题与习题	721

第 13 章 TMS320DM8168 I2C 总线接口

13.1	简 介	722
13.1.1	概 述	722
13.1.2	功能模块	722
13.1.3	特 征	723
13.2	结 构	723
13.2.1	I2C 主从控制信号	724
13.2.2	I2C 复位及其数据有效性	725
13.2.3	I2C 操作	725
13.2.4	仲 裁	727
13.2.5	I2C 时钟产生和同步	728
13.2.6	预分频器	729
13.2.7	噪声滤波器	729
13.2.8	I2C 中断与 DMA 事件	729
13.2.9	FIFO 管理	730
13.3	I2C 寄存器	735
13.4	I2C 应用举例	757
13.5	本章小结	759

13.6 思考题与习题	759
第14章 TMS320DM8168 其他片内外围设备	761
14.1 SATA 接口	761
14.1.1 概 述	761
14.1.2 SATA 控制器体系结构	764
14.1.3 SATA 寄存器	771
14.1.4 SATA 应用举例	771
14.2 SD/SDIO 接口	773
14.2.1 概 述	773
14.2.2 SD/SDIO 功能模式	775
14.2.3 复位、电源管理与中断请求	778
14.2.4 DMA 模式	784
14.2.5 缓冲区管理	786
14.2.6 传输过程	789
14.2.7 传输/命令状态和错误报告	792
14.2.8 SD/SDIO 卡引导模式管理	795
14.2.9 Auto CMD12 时序	796
14.2.10 SD/SDIO 寄存器	797
14.3 本章小结	798
14.4 思考题与习题	798
第15章 TMS320DM8168 集成开发环境	799
15.1 CCS 集成开发环境概述	799
15.1.1 简 介	799
15.1.2 CCS 组成及功能	800
15.1.3 代码产生工具	801
15.1.4 CCS 集成开发环境	803
15.2 Code Composer Studio IDE v5	804
15.3 CCS v5 应用窗口、菜单与工具栏	811
15.3.1 CCS v5 应用窗口	811
15.3.2 CCS v5 菜单	812
15.4 CCS v5 的安装配置与使用	813
15.4.1 安装 CCS v5	813
15.4.2 使用 CCS v5	816
15.5 CCS v5 资源管理器介绍及应用	824

15.6	开发 SYS/BIOS 程序	828
15.6.1	SYS/BIOS 实时操作系统	828
15.6.2	开发 SYS/BIOS 程序	829
15.7	本章小结	835
15.8	思考题与习题	835
第 16 章	Ubuntu 操作系统下 DM8168 开发	836
16.1	Ubuntu10.04.4 操作系统	836
16.1.1	Ubuntu10.0.04 操作系统的安装	836
16.1.2	终端工具 minicom	837
16.1.3	NFS 与 TFTP	839
16.1.4	交叉编译工具	840
16.2	EZSDK5.03 开发包	840
16.2.1	在 ubuntu 中安装 EZSDK	840
16.2.2	编译 UBOOT 与配置启动参数	841
16.2.3	如何配置与编译内核	843
16.2.4	以 SD 卡方式启动 DM8168	846
16.2.5	以 Nand Flash 方式启动 DM8168	846
16.3	应用程序开发	848
16.3.1	hello word	848
16.3.2	视频采集显示	849
16.4	本章小结	852
16.5	思考题与习题	852
第 17 章	TMS320DM8168 硬件设计参考	853
17.1	DM8168 供电电源的设计	853
17.2	DM8168 复位与时钟电路	855
17.3	DDR3 的 PCB 布线技术	856
17.4	PCIe 的 PCB 布线技术	859
17.5	SATA 的 PCB 布线技术	859
17.6	HDMI 的 PCB 布线技术	860
17.7	TMS320DM8168 CCS 调试	864
17.7.1	CCS 测试 DDR3	864
17.7.2	CCS 测试 NAND Flash	864
17.7.3	CCS 烧写 UBOOT	865
17.8	本章小结	865