




Verilog 传奇

——从电路出发的HDL代码设计
Snorkeling in Verilog Bay

◆ 吴涛 缪康 著 ◆ 曾越 插图

 中国工信出版集团

 电子工业出版社
PUBLISHING HOUSE OF ELECTRONICS INDUSTRY
<http://www.phei.com.cn>

TN79
208



Verilog 传奇

——从电路出发的HDL代码设计
Snorkeling in Verilog Bay

◆ 吴涛 缪康 著 ◆ 曾越 插图

电子工业出版社

Publishing House of Electronics Industry

北京·BEIJING

内 容 简 介

电路图是代码的基础，代码是电路图的描述，这是数字逻辑系统设计的基本思路。本书正是遵循这种思路，从电路出发系统地介绍了 Verilog 语言的知识。

本书以通俗幽默的语言介绍了 Verilog 语言的基础知识及对应的电路设计技巧，其中重点强调了“看图（电路图）说话（写 Verilog 代码）”的思想。除了基本知识、可综合语句、仿真验证外，还讲解了复杂系统设计方法，介绍了 3 种不同算法的 DDS 系统的设计。通过阅读本书，读者可以熟练、全面地掌握针对工程实践的 Verilog 语言的知识，并且了解系统算法与定点化、系统结构与电路设计等概念。在今后的工程实践中，这些对于一个合格的数字逻辑设计工程师而言，都是必须掌握的知识。

本书适合希望学习 Verilog 语言的学习者，尤其是在校学生、ASIC 前端/FPGA 工程师、希望了解具体实现的算法工程师及计算机硬件设计工程师阅读。

未经许可，不得以任何方式复制或抄袭本书之部分或全部内容。
版权所有，侵权必究。

图书在版编目（CIP）数据

Verilog 传奇：从电路出发的 HDL 代码设计/吴涛，缪康著. —北京：电子工业出版社，2016.9
ISBN 978-7-121-29844-8

I. ①V… II. ①吴… ②缪… III. ①数字电路—电路设计 IV. ①TN79

中国版本图书馆 CIP 数据核字（2016）第 208285 号

策划编辑：曲 昕

责任编辑：谭丽莎

印 刷：北京京科印刷有限公司

装 订：北京京科印刷有限公司

出版发行：电子工业出版社

北京市海淀区万寿路 173 信箱 邮编 100036

开 本：787×1092 1/16 印张：28.5 字数：658 千字

版 次：2016 年 9 月第 1 版

印 次：2016 年 9 月第 1 次印刷

印 数：3 000 册 定价：79.00 元

凡所购买电子工业出版社图书有缺损问题，请向购买书店调换。若书店售缺，请与本社发行部联系，联系及邮购电话：（010）88254888，88258888。

质量投诉请发邮件至 zllts@phei.com.cn，盗版侵权举报请发邮件至 dbqq@phei.com.cn。

本书咨询联系方式：（010）88254468，quxin@phei.com.cn，QQ382222503。

引 子



自打老僧加菲说书《IP 核芯志》之后，不知又经历了几度劫数^①。正所谓“沧海桑田”^②，世间已经不知出了几多自称“茄菲”、“力口菲”和“加菲新”的说书之人了。连虚无镇里、小木庵对面都盖起了一座长春观，号称是全真嫡传，至于其真伪无人考据。

一、缘起核芯志

话头回到老和尚那里，加菲本以为自己功德圆满，退归本寺后面勤练“秋风功”非止一日。说书的收入渐渐变薄，似乎在提醒着什么。奈何这个比丘忒是愚钝，竟然茫然不觉。只气得雷音寺的斗战胜佛抓耳挠腮：“……我愚蠢的弟弟啊……”。于是大神趁着净坛使者下凡的机会，捎话给老和尚叫他重新出山、渡人渡己。神仙喜欢玄虚，因此采用了托梦的方法。期间自有一番盛况，不需细讲。加菲得到神谕曰：

“前者汝说核芯志，百喻经中三重楼。

欲得学业大圆满，明日门前问黄冠。”

老僧到藏经阁借得《百喻经》^③，翻到《三重楼喻》一看，上面写道：

“往昔之世，有富愚人，痴无所知。到余富家，见三重楼，高广严丽，轩敞疏朗，心生渴仰，即作是念：我有财钱，不灭于彼，云何顷来而不造作如是之楼？即唤木匠而问其曰：‘解作彼家端正舍不？’木匠答言：‘是我所作。’即便语言：‘今可为我造楼如彼。’

是时，木匠即便经地垒壑作楼。愚人见其垒壑作舍，犹怀疑惑，不能了知，而问之言：‘欲作何等？’木匠答言：‘作三重屋。’愚人复言：‘我不欲作下二重之屋，先可为我作最上屋。’木匠答言：‘无有是事！何有不作最下重屋，而得造彼第二之屋？不造第二，云何得造第三重屋？’愚人固言：‘我今不用下二重屋，必可为我作最上者。’时人闻已，便生怪笑，咸作此言：‘何有不造下第一屋而得上者？’

譬如世尊四辈弟子，不能精勤修敬三宝，懒惰懈怠，欲求道果，而作是言：‘我今不用余下三果，唯求得彼阿罗汉果。’亦为时人之所嗤笑，如彼愚者，等无有异。”^④

① 劫数，又称劫波或劫数，简称“劫”，是印度教及佛教宇宙观术语，意思是一段对人类来说极长的时间。对于佛教中劫的概念，其算法不尽相同，有分为小劫、中劫、大劫 3 种的，算法如下：“自寿自十岁，百年增一至八万四千岁为止，然后再百年减一至十岁为止，如一增一减，为一小劫，二十小劫为一中劫，经成、住、坏、空，四中劫为一大劫，即一世界成毁的时间。——《大智度论》”即一小劫可换算为 1679 万 8000 年；20 小劫为一中劫，即 3 亿 3596 万年；4 中劫为一大劫，即 13 亿 4384 万年。也有以佛与辟支佛出世与否来计算的，分为大劫和中劫两种，小劫同中劫。这种算法的劫没有固定长度，但 80 中劫即等于一大劫，若按以上算法推度，此一大劫为 268 亿 7680 万年。

② 沧海桑田，意思是大海变成农田；农田变成大海，比喻世事变化很大。语出：晋·葛洪《神仙传·麻姑》：“麻姑自说云：接待以来，已见东海三为桑田。”

③ 《百喻经》，佛教经文，全称为《百句譬喻经》，是天竺高僧伽斯那撰写，南朝萧齐天空三藏法师求那毗地翻译。全经由近百个寓言小故事集结而成。这些小故事通俗易懂，生动活泼，反映了佛教的基本思想。每篇经文都由“喻”和“法”两部分组成。“喻”是一个简短的寓言，“法”是寓言所蕴含的教诫。寓言中描述了诸多幽默可笑之事，极具讽刺性，生动形象颇具可读性。

④ 译文：过去有一个富愚人，不通事理。他到别的富人家去，见及一座三层楼，高敞广大，端严华丽，轩阁清敞疏朗，心内很是羡慕，想道：我的钱财并不亚于他，为何从前不造一座这样的楼屋呢？随即唤来木匠，问道：“你会造那家一般的好看楼屋吗？”木匠答道：“那就是我造的。”富愚人即便说道：“如今可替我造一幢那样的楼屋。”于是，木匠就开始丈量地面，砌垒砖坯，造起楼屋来。愚人见他垒坯砌砖，造作楼舍，心内怀着疑惑，不甚明白，便问道：“你想做什么？”木匠答道：“做三层楼。”愚人道：“我不想做下面二层，先可为我做最上层。”木匠道：“哪有这等事！哪有不做最下屋层，而能造那第二层的？不造第二层，怎能造第三层。”愚人固执地说：“我如今不要下二层屋，定要替我造最上层。”当时的人听了，都不免笑他，异口同声地说：“哪有不造下面第一层而造二层、三层的？”就譬如佛的四众弟子，有些不能精勤地修持、恭敬佛法僧三宝，懒惰懈怠，却想求得道果，说：“我如今不要须陀洹、斯陀含、阿那含这三果，唯求修得阿罗汉最上果。”也被当时的人所嗤笑，与那愚人一模一样。

加菲思忖道：“这不就是空中楼阁的典故吗？老衲明白了：我佛慈悲，是感觉我的《IP核芯志》（简称《核芯志》）过于高深，不适合入门之人。好吧，这就等待明天的机缘，与之合作讲解简单入门的知识者也。”

花开两朵，各表一枝。

且说小木庵降神事件发生的前几天，在沿着忘情川通往子虚镇的小路上，来了一位骑驴的老道。但见这位道长身材修长、鼻直口方、目若朗星，身穿蓝色的道袍，虽然已经显得有些年头了，但是却还干净贴身。最引人注目的地方是他身后背了一把一尺长的小宝剑。一般宝剑应该是三尺到四尺的样子，这位老道的佩剑却不到寻常之剑的一半长度。俗话说“一寸长一寸强，一寸短一寸险”，可见此人不仅是武林高手，更是高手中的高手。

当然，上面都是行家看到的门道，普通群众自然不知。就在这些“不知”的情况下，道长长春观前下了驴子，走上台阶进入观中。至于如何通报、如何挂单^①等俗事流程，就不一一细说了。据传此人是观中主持师傅降阶而迎的，是武当山来的高手，道号穆子。

几日无事，无非来往辩经论道，说些《道德》和《南华》。直到降神的次日，穆子道长心血来潮，信步走到了小木庵与长春观之间的大路之上。道长想起当年加菲和尚说书的盛况，不禁吟诗一首：

“世人都晓核心好，唯有语言忘记了。

巧妙结构何所在，面条一堆变C了！”

道士本是无心之语，却引起了一段说书界的佳话。

正所谓“说者无心，听者有意”，这边一个胖大比丘面有愠色。此僧非是他人，正是按照神谕来寻有缘之人的加菲和尚。老僧正欲发作，又想起神谕上面的话：“黄冠，黄冠莫非就印了此人？”

于是他上前合十，回答道：“善哉善哉，老衲这厢有礼了！刚才闻得仙长之言，似乎对在下的《核芯志》颇有不满啊？”

“非也非也，《核芯志》是一本好书，是教导众人如何打通任督二脉的不二之选。只是实践缺了基本功的教导，施主们没有了正规语言运用的培训。《核芯志》也就成了镜花水月了。”

加菲寻思这正和神谕的前两句，于是问道：“仙长的意思是需要讲一讲 Verilog 吗？”

“然！”

“仙长不嫌弃，我俩合说一场如何？”

“那自然好！这回书就叫《Verilog 传奇》吧！”

“明日仙长可有空闲，到我寮房一同筹划？”

“甚佳，不见不散！”

^① 佛教名词：指行脚僧到寺院投宿；单指僧堂里的名单；行脚僧把自己的衣挂在名单之下，故称挂单。

二、穆加九章书

穆子道长也未料到师傅交给他的任务如此简单就能做到，甚是欣喜若狂。一夜无话，待到第二天天明，即往老加的住处去了。穆子与加菲经过一番讨论，得到了九章的说书结构。据后院小沙弥偷来的草稿显示，书的主要内容是下面这样的。

第一章，用来介绍 Verilog 语言的基本知识，包括发展历史、设计流程、时序分析、芯片结构和可综合性等。这里的重点是帮大家建立 Verilog 语言与其他学科之间的联系。另外，还需要帮助大家掌握设计数字逻辑系统需要考量的有关内容。

第二章，除了介绍 IEEE 有关 Verilog 语言的标准体系及非 RTL 级的设计之外，还重点说明了常量、变量及结构化模块的内容，是学习 Verilog 语言的基础。

第三、四章，分别介绍了用 assign 和 always 定义的组合逻辑电路的描述方法。其中包含各种运算符操作的写法，以及条件、多选的描述。最后，以多路选择器为例，说明了如何分析一个组合逻辑电路系统。

第五章，介绍了时序逻辑电路系统的 Verilog 语言描述方法，包括 D 触发器及 D 触发器链的写法。本章还介绍了如何拆分组合电路以适应系统操作时间要求的概念。在此基础上，介绍了三种系统速度与面积平衡的方法：并行化设计、流水线设计与时分复用设计。

第六章，结合工程实践，介绍了经常遇到的若干问题，其中包括复位系统设计、可移位操作、有限状态机设计、多时钟系统处理及循环操作的处理。

第七章，介绍了与 IP 核设计有关的灵活编程问题。其中涉及任务与函数的写法、利用宏定义方法改变系统参数、利用参数方法改变系统参数及生成块方法改变系统结构。最后综合运用这几种方法，给出了一个简单的 IP 核——数字分频系统——设计的例子。

第八章，说明了 Verilog 语言中不可综合的部分。其一为仿真所需的数据类型、复杂运算和并行块设计；其二包含预编译命令；其三为系统任务与函数。本章还介绍了测试向量的概念及其编写方法，以及 Verilog 语言与其他语言接口的问题。

第九章，以“直接数字式频率合成器”系统为例，综合前面各章介绍的知识，采用了 ROM 查找表、折线法和 CORDIC 算法分别进行了实现。本章不仅希望读者学会如何综合使用 Verilog 语言，还进一步介绍了部分算法与算法定点化的知识。

以上是后院小沙弥偷出的后世研究穆-加联盟的第一手资料。该资料虽然珍贵，但是难免有缺失，不过也够后世考据者管中窥豹之用了。

据后人研究，本书适合的读者有如下几种。

希望学习 Verilog 语言的学习者，尤其是在校学生。在本书之前的有关书籍均按照程序语言之体系写作。对于 Verilog 这种以电路为基础的语言来说，它们会造成某种程度的误解。本书创“电路门”之先河，以电路带语言，便于读者理解。

ASIC 前端/FPGA 工程师：此类施主的动手能力极强，但是也有很多未建立电路与语言的联系，颇有 C style 的风格。从此后，“逻辑派”和“语法党”皈依“电路门”者，众。

希望了解具体实现的算法工程师：此类雇主有着很好的理论知识，但是因为没有亲手做过与数字逻辑有关的设计，所以经常被某些人（这些人的居心属于主观问题，贫僧不做评论）忽悠。听了二老说的书，您就有了据理力争的本钱。

计算机硬件设计工程师：看完本书，所有忧愁都将消失。数字加速器是啥？如何做？书里都有答案。

三、阅读有顺序

数月后，子虚镇的壶友茶社门口高挂告示“穆子加菲连口，电路语言开讲”，下面有一行小字“每晚六点，茶金三文”。据当时《子虚晚报》记载，这场书一共说了九九八十一天，期间还有很多曲折，但观书中慢慢看来。

后世的研究者发现，这两位讲本书颇得汉印的精髓：“疏可跑马，密不插针。”换句话说，本书的顺序虽然符合一般读者认识进步的逻辑，但是绝对不建议读者平均用力阅读。最好的建议之一来源于《如何读<Verilog 传奇>》的结论。

本书的内容与其他资料相比，在正文里缺少了如何使用 FPGA 开发环境与仿真软件的内容。这部分知识在附录 C 给出了资料的链接。对于不熟悉这些软件使用的读者而言，需要自行下载有关环境与资料，按照里面的材料练习，做到熟练掌握软件的使用。接下来建议采用以下步骤阅读本书。

首先，粗读/跳读第一章到第二章的第二讲，了解基本概念。本书的基本假设是读者都掌握了《数字电子技术》这一门基础课。对于第一章中提到的读者感觉陌生的内容，需要重新复习数字电子技术的内容。

其次，详细阅读第二章第三讲开始到第五章的内容，掌握基本语法。这部分是 Verilog 语言的基础，掌握这些内容基本就可以完成设计工作了。

接着，阅读第六、七章的内容。这些是进阶内容，需要提高的读者应该特别注意。

接下来到了第八章，这些是做测试和验证的内容。如果读者以设计为主，则略读第一讲到第四讲即可，重点掌握如何自己编写测试向量。对于以测试和验证为主的读者，这一章的介绍是不够的，需要另外的资料作为补充。

第九章是一个复杂的例子，重点是阅读作者的思想、设计过程及代码风格。

最后的几个附录属于索引部分，可读可不读。

如此通读完全文之后，建议读者再回过头来好好研究第一章的第二讲到第五讲的内容，并联系自己的工程实践，相信必有所斩获。

鸣 谢

首先，鸣谢“纪若尘”居士，帮助洒家细心归纳了 FPGA/ASIC 开发的有关资源问题，也就是本书的附录 C。

此外，还要感谢 QQ 群“《IP 核芯志》书友会”里的大善人们慧眼识珠，在准备本书时给了我们不少建议。

她用回收器吸回了目标球，然后一个接一个地慢慢将它们扔出去。安德向它们射击，但一个也没打中。

“很好，”她（佩查）说，“你没有养成坏习惯”。

“我也没有养成好习惯。”他（安德）说。

“我会帮你做到的。”

——《安德的游戏·火蜥蜴战队》

目 录

忍者学校篇

第 1 章 基础知识	2
第一讲 加和尚说技术发展 穆金仙谈语言演变 Verilog 语言发展及其主要特点	5
第二讲 守规并非实际迂腐 按部方为真正捷径 ASIC 与 FPGA 的开发流程	13
第三讲 高速率信号要完整 门阵列时序可约束 FPGA 的时序约束	21
第四讲 打胜仗未雨绸缪 做设计把握到细节 FPGA 结构与面向 FPGA 的设计	30
第五讲 语言设计两面全能 初学乍练一头雾水 Verilog 语言的可综合性	38
第 2 章 语言层次	47
第一讲 翻译标准穆子得意 胡说层次加菲犯难 标准内容与逻辑层次	50
第二讲 跳出行为天地宽广 面试之前必读此节 非 RTL 级的 Verilog 简介	57
第三讲 脚踏阴阳以生四象 内存数值而出格式 常量与表达式	63
第四讲 出生命名自有准则 千丝万缕布尔逻辑 变量类型	71
第五讲 工程步骤自顶向下 逻辑设计模块连接 模块设计与连接	77

下忍篇

第 3 章 组合操作	88
------------------	----

第一讲	科学思维三段推理 数字电路逻辑运算 逻辑运算.....	92
第二讲	四则运算正负整数 可否综合加减乘除 算术运算.....	99
第三讲	适应环境多种选择 分支导航关系比较 关系操作.....	107
第四讲	关关雉鸣辗转反侧 位位比特拼接扩展 位拼接与选取.....	113
第五讲	前途歧路会看地图 系统分支选择操作 “?:” 选择操作.....	122
第 4 章 还是组合		131

第一讲	默默潜伏不求正名 时时准备立即响应 组合逻辑: reg 与 always.....	134
第二讲	条件面前戏说假如 真情实感泪唱如果 选择语句.....	143
第三讲	数座“伊夫”管理困难 多个数值讨论“案例” 多选语句.....	151
第四讲	沙弥听讲迷途知返 老道说书指点迷津 组合逻辑综合.....	160

中忍篇

第 5 章 时序逻辑		167
第一讲	两个活宝锁存触发 一对兄弟电平边沿 触发器与时序逻辑.....	171
第二讲	积香厨中穆子做面 集电芯内触发联串 D 触发器链.....	181
第三讲	包袱重压蜗牛行路 轻装分担马蹄飞奔 时序与组合逻辑融合.....	192
第四讲	独木成林难于登天 兄弟协力分进合击 并行化设计模式.....	204

第五讲	天下大事欲速不达 建功立业集腋成裘 流水线设计模式	214
第六讲	工作不满老板发怒 一人多用调度得当 时分复用设计模式	231
第6章 工程话题		241
第一讲	系统复位无上法宝 片外按键初级输入 按键与复位	244
第二讲	语言有限移位受限 智力无边位数可变 可变移位宽度的移位操作	255
第三讲	数字逻辑状态一统 数学抽象模型两种 有限状态机及其代码	262
第四讲	多个时钟滴滴答答 几种隔离分分合合 多时钟系统	275
第五讲	重复工作令人烦恼 循环描述可能综合 循环控制	282
上忍篇		
第7章 灵活模块		291
第一讲	辟邪驱鬼书宝尉迟 复杂计算任务函数 函数与任务	294
第二讲	统一环境统一定义 一起修改一起作用 宏定义与宏判断	303
第三讲	结构一致小节差异 书写单次参数细化 参数	310
第四讲	学习方法模式总结 代码简练生成有道 生成块	319
第五讲	综合知识核心设计 数字分频牛刀小试 数字分频器核的设计	333

第 8 章	电路之外	344
第一讲	行为涉及红花两朵 电路验证各有不同 与电路无关的 HDL	347
第二讲	继承而来功能丰富 范围广泛应用谨慎 编译指令	356
第三讲	仿真亦需输入输出 语言也有任务函数 系统任务与函数	364
第四讲	武林高手也要吃饭 最强设计必须测试 测量向量与激励	374
第五讲	对外联络语言接口 勾选交通句柄函数 与其他语言/系统接口简介	383

火影篇

第 9 章	综合例子	391
第一讲	脉冲时钟时时振荡 正弦信号刻刻查表 DDS 及其基于 ROM 查找表的实现	394
第二讲	截弓为弦祖子得率 化曲作线比丘成功 基于折线拟合的 DDS 实现	407
第三讲	胡旋不停逐步逼近 位宽延长内外有别 基于 CORDIC 的 DDS 实现	421
附录		431
附录 A	给逻辑派和语法党的索引 常用 Verilog 关键词的逻辑归类	432
附录 B	电路门门规 代码风格与规则	434
附录 C	基本拳谱 有关开发与仿真环境的资料	437

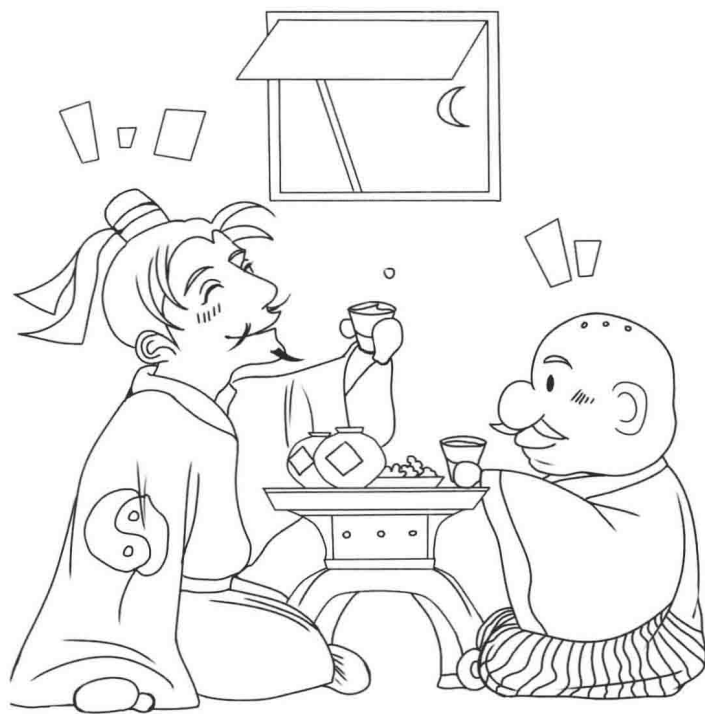
忍者学校篇

虽然会有各种各样不愉快的事，会有各种各样令人迷茫的事，但我还是好不容易让一个人认可了我，不过光是这样就已经花了我好多的工夫。想要得到大家的认可，取得火影这个厉害的头衔，那是绝对没有任何捷径的。

——漩涡鸣人

第 1 章

基础知识



本章提要

本章在介绍 Verilog 语言的发展历史之后，重点介绍了数字逻辑系统设计时需要注意的几个问题。其中包括严格的设计流程、严谨的时序分析、基于 FPGA 结构的设计及 Verilog 语言的可综合性。这些是系统设计的关键，需要读者认真把握。