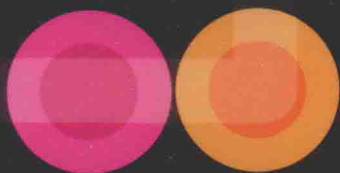
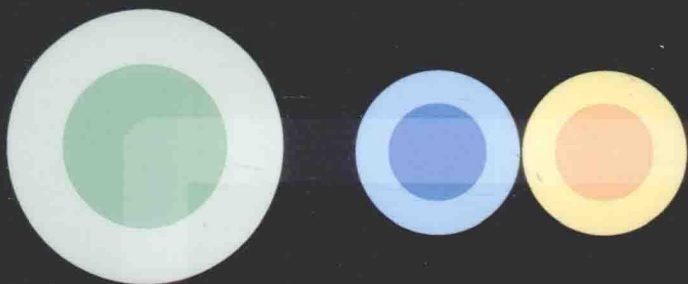


小哥PCB系列教程

一起来学 Cadence Allegro 高速PCB设计

★ 李文庆 编著



- ◆ 延续小哥Cadence Allegro系列视频风格，实用易懂，专业高效
- ◆ 精选平板电脑、手机、工控等多种产品模块案例进行讲解
- ◆ 涵盖DDR2/DDR3/LPDDR2、开关电源、EMC电磁兼容、HDI盲埋孔设计、射频设计等方面内容



北京航空航天大学出版社
BEIHANG UNIVERSITY PRESS

小哥 PCB 系列教程

一起来学 Cadence Allegro 高速 PCB 设计

李文庆 编著

北京航空航天大学出版社

内 容 简 介

本书以作者多年高速 PCB Layout 设计经验为基础,以 Cadence Allegro 软件为平台,以实用、高效为原则,从高速 PCB 设计简介、OrCAD Capture 原理图设计、PCB 设计与 Allegro 基本概念、实用命令、封装设计、快捷操作、PCB 设计前处理、层叠设计与阻抗计算、约束管理器规则、布局设计、布线设计、覆铜设计、PCB 设计后处理、光绘文件以及高速 PCB Layout 领域中涉及的电源电路实例设计、DDR2/DDR3 设计、射频设计、电磁兼容设计、HDI 盲埋孔设计、PCB 设计规范等实际工作中必须用到的方面进行了详细讲解,让读者更清晰、更快速地掌握 PCB 设计。

本书可作为 PCB 设计工程师、硬件工程师、项目负责人以及其他相关技术工作者的参考书及培训教材,也可以作为高等院校相关专业的教材。

图书在版编目(CIP)数据

一起来学 Cadence Allegro 高速 PCB 设计 / 李文庆编
著. -- 北京:北京航空航天大学出版社,2016.7
ISBN 978-7-5124-2184-4

I. ①一… II. ①李… III. ①印刷电路—计算机辅助
设计—应用软件 IV. ①TN410.2

中国版本图书馆 CIP 数据核字(2016)第 150530 号

版权所有,侵权必究。

一起来学 Cadence Allegro 高速 PCB 设计

李文庆 编著

责任编辑 冯 颖

*

北京航空航天大学出版社出版发行

北京市海淀区学院路 37 号(邮编 100191) <http://www.buaapress.com.cn>

发行部电话:(010)82317024 传真:(010)82328026

读者信箱:emsbook@buaacm.com.cn 邮购电话:(010)82316936

北京市同江印刷有限公司印装 各地书店经销

*

开本:710×1 000 1/16 印张:27 字数:575 千字

2016 年 9 月第 1 版 2016 年 9 月第 1 次印刷 印数:3 000 册

ISBN 978-7-5124-2184-4 定价:59.00 元

前言

目前,PCB设计正向着高速化、智能化、高密度、低成本化、提升团队协作效率以及盲埋孔、埋阻埋容等特殊工艺的广泛使用等方向发展。Cadence Allegro 软件平台是美国 Cadence 公司推出的 EDA 设计平台,是目前 PCB 设计领域最流行的 EDA 工具,是众多公司进行 EDA 设计的首选。Allegro 提供了良好的工作接口和强大完善的功能,为当前高速、高密度、多层的复杂 PCB 设计布线提供了最完美的解决方案。

1. Cadence Allegro 软件平台优势

- 合作公司众多,应用范围广,基于 Cadence Allegro PCB 平台设计的高速产品众多。
- Allegro 中的约束管理器(Constraint Manager)拥有非常完善的规则设置,用户按要求设定好布线规则后,按照布线规则来设计即可达到设计要求,从而节约了烦琐的人工检查时间,提高了工作效率。
- Allegro 平台中的 OrCAD Capture 工具,是业界使用特别多的绘制原理图的工具,能够生成数十种网络表的格式,导入到其他 PCB 设计软件中使用。
- Allegro 提供了非常强大的复用功能,能极大地缩短设计时间。
- Allegro 平台可以供多人同时处理一块 PCB 板,即将板子划分成若干个区域,让多人同时进行设计。
- 拥有强大的走线、Hug 功能,以及后期优化的完善功能,可以给用户提供极大的方便。
- 由于 Allegro 平台的方便性,越来越多的方案、Demo 板都使用该平台来设计产品。
- 目前,该平台保持着每周更新一次补丁的频率,提供更多、更便捷的功能。
- 掌握 Cadence Allegro 软件,能更好地获得理想的薪资待遇和工作职业。

2. 本书特点

- 内容编排结合实际工程项目,产品类型丰富,实用高效,前后逻辑性强,有的放矢。
- 高速 PCB Layout 设计内容包含电源电路实例设计、DDR2/DDR3 设计、射频

设计、EMC 电磁兼容设计、HDI 盲埋孔设计、PCB 设计规范等,在实际工作中必须用到的方面都进行了详细讲解,让读者更清晰、更快速地掌握 PCB 设计。

▶ 软件操作内容上结合作者的实战习惯,侧重 Cadence Allegro 软件实战操作及高级技巧分享,避免单纯的英文选项翻译。

3. 配套资料

本书配套资料包含相关章节的学习视频及相关资料,读者可以到 www.pcb3.com 免费下载。

4. 学习建议

建议读者先观看作者录制的“小哥 Cadence Allegro 72 讲速成”等视频教程,了解 Cadence Allegro 平台设计的基本流程;然后结合实际 PCB 工程项目,更清晰、深入、系统地学习与提高 Cadence Allegro 高速 PCB Layout 设计。

另外,读者可以关注网站 www.pcb3.com(专注 Cadence Allegro 平台设计),后续会上更多原创技术文档和免费原创视频。

由于作者水平有限,书中难免存在不妥之处,敬请广大读者予以指正。

李文庆

2016年6月



录

第 1 章 Cadence Allegro PCB 设计简介	1
1.1 PCB 设计流程及趋势	1
1.2 本书 PCB 案例说明	1
第 2 章 OrCAD Capture 原理图设计	5
2.1 打开方式及文件关联设置	5
2.2 菜单栏详解	8
2.3 建立三星 K9F2G08X0M 存储 IC	19
2.3.1 新建 olb 库文件	19
2.3.2 新建 Part 及设置器件属性	20
2.3.3 显示及隐藏工具栏	22
2.3.4 设置基本参数	23
2.3.5 绘制丝印框	25
2.3.6 放置引脚	25
2.3.7 放置引脚阵列及特殊引脚	27
2.3.8 批量修改引脚属性	29
2.3.9 放置 Text 文本	31
2.3.10 重命名器件	32
2.3.11 注意事项总结	32
2.4 建立 EMMC 169 引脚多逻辑器件	32
2.4.1 常规 New Part 方式	32
2.4.2 Spreadsheet 方式及技巧	36
2.4.3 填写 PCB Footprint 属性	41
2.4.4 切换视图操作	42
2.5 绘制原理图	42
2.5.1 新建工程	42
2.5.2 添加 PAGE	42

2.5.3	调整 PAGE 顺序	45
2.5.4	设置页面显示背景	45
2.5.5	设置 PAGE 页面大小	46
2.5.6	设置字体	47
2.5.7	设置 Title Block	48
2.5.8	添加及删除器件库	48
2.5.9	放置器件及注意事项	50
2.5.10	编辑器件	50
2.5.11	旋转及翻转器件	52
2.5.12	显示封装属性信息	52
2.5.13	添加图片	55
2.5.14	器件连线	56
2.5.15	添加页面连接符及网络标号	56
2.5.16	绘制总线	56
2.5.17	添加电源和地符号	58
2.5.18	器件重新编号	60
2.5.19	添加及删除 Intersheet References	62
2.6	查找器件及网络	66
2.7	过滤操作对象	67
2.8	绘制层次原理图	68
2.8.1	基本构件和非基本构件概念	68
2.8.2	绘制原理图	69
2.9	规则检查	75
2.10	生成网络表	77
2.10.1	网络表文件夹的生成	77
2.10.2	常见错误及解决办法	77
2.11	设置交互选项	80
2.12	制作 BOM 表格	81
2.13	导出低版本	83
2.14	打印原理图	84
第 3 章	PCB 设计与 Allegro 基本概念	86
3.1	PCB 设计基本概念	86
3.2	Class 和 Subclass	87
3.2.1	Class 和 Subclass 说明	87
3.2.2	常用 Class 与 Subclass 讲解	87
3.3	常用文件类型说明	90

第 4 章 实用命令详解	91
4.1 概 述	91
4.2 打开方式及文件关联设置	91
4.3 推荐操作方式	93
4.4 视图命令	94
4.5 Move 命令	94
4.6 Fix 及 Unfix 命令	95
4.7 Mirror 命令	96
4.8 Spin 命令	97
4.9 创建组命令	97
4.10 颜色命令	98
4.11 复制命令	99
4.12 删除命令	101
4.13 Change 命令	101
4.14 查找命令	101
4.15 Add 菜单	102
4.16 Swap 命令	103
4.17 Assign 命令	104
4.18 Dehighlight 命令	105
4.19 cns show 命令	105
4.20 ix 和 iy 命令	106
4.21 Route 命令	107
4.22 Slide 命令	108
4.23 Reports 命令	109
4.24 Define grid 命令	111
4.25 Pick 命令	112
4.26 Flip 命令	112
4.27 Measure 命令	113
4.28 Merge 命令	114
4.29 Quickplace 命令	114
4.30 Fanout 命令	116
4.31 Add Fillet 命令	118
4.32 Delete Fillet 命令	118
4.33 Status 命令	118
4.34 Vertex 命令	119
4.35 Element 命令	120

第 5 章 封装设计	121
5.1 封装分类	121
5.2 封装要素讲解	122
5.3 焊盘命名规范	122
5.3.1 表贴焊盘	122
5.3.2 通孔焊盘	123
5.3.3 异形焊盘	123
5.3.4 过孔焊盘	123
5.3.5 安装孔	123
5.4 理解规格书封装信息	123
5.5 设置库路径	125
5.6 手动制作 SOT-23-6 表贴封装	126
5.7 手动制作 DIP16 插件封装	136
5.8 向导制作 TSOP48 表贴封装	139
5.9 向导制作 DDR3 BGA 表贴封装	145
5.10 制作倒 F 形射频天线封装	151
5.11 制作通孔过孔	155
5.12 制作盲孔过孔	157
5.13 制作埋孔过孔	158
5.14 更新焊盘	160
5.15 替换焊盘	160
5.15.1 整体替换	160
5.15.2 单个替换	161
第 6 章 快捷操作	163
6.1 设置快捷键	163
6.2 设置手势命令	164
第 7 章 PCB 设计前处理	166
7.1 建立电路板	166
7.1.1 手动建立电路板	166
7.1.2 向导建立电路板	167
7.1.3 导入板框结构文件	174
7.2 设置基本参数	177
7.2.1 设置可操作区域大小	177
7.2.2 设置栅格	178
7.2.3 设置颜色	178
7.2.4 设置 DRC 标志尺寸	178

7.2.5 显示网络名	178
7.2.6 显示原点	181
7.3 设置常用字体	182
7.4 设置原点	183
7.5 设置光标显示方式	184
7.6 解决光标拖影	185
7.7 设置默认打开为空 PCB 文件	187
7.8 推荐窗口布局	188
7.9 设置自动备份	189
7.10 设置层叠	189
7.11 复用参数	192
7.12 导入网络表	193
7.12.1 导入网络表操作步骤	193
7.12.2 常见错误解析	195
第 8 章 层叠设计与阻抗计算	197
8.1 层叠设计基本原则	197
8.2 经典层叠设计案例解析	198
8.2.1 4 层板层叠案例	198
8.2.2 6 层板层叠案例	198
8.2.3 8 层板层叠案例	199
8.2.4 10 层板层叠案例	200
8.2.5 联发科 MTK 平板电脑层叠案例	200
8.2.6 Intel 平板电脑方案层叠设计案例	203
8.2.7 Intel 手机方案层叠设计案例	206
8.2.8 三星 MID 产品方案层叠设计案例	208
8.3 阻抗基本概念及常见阻抗匹配信号	211
8.4 阻抗计算	211
8.4.1 50 Ω 阻抗计算	212
8.4.2 90 Ω 阻抗计算	213
8.4.3 100 Ω 阻抗计算	214
第 9 章 约束管理器规则	216
9.1 约束管理器的重要性	216
9.2 约束管理器界面详解	216
9.3 设置默认线宽规则	224
9.3.1 设置线宽	224
9.3.2 设置过孔	225

9.4	设置电源线宽规则	226
9.5	设置 50 Ω 走线规则	228
9.6	设置 90 Ω 差分对物理规则	228
9.7	设置 100 Ω 差分对物理规则	230
9.8	设置群组	231
9.9	赋予线宽规则	234
9.10	设置默认间距规则	235
9.11	设置差分对间距规则	235
9.12	设置差分对规则	237
9.12.1	创建 DDR3 高速差分对	237
9.12.2	创建 USB 高速差分对	241
9.12.3	赋予物理规则	241
9.12.4	赋予间距规则	242
9.12.5	设置走线长度差值规则	242
9.13	设置 Same Net Spacing	243
9.14	设置区域规则	244
9.14.1	创建区域规则	244
9.14.2	绘制矩形区域	246
9.15	设置 XNet	247
9.15.1	概念介绍	247
9.15.2	创建单个阻容模型	247
9.15.3	删除单个阻容模型	252
9.15.4	创建排阻模型	252
9.16	实例设置存储模块等长	255
9.17	实例设置 DDR3 等长	260
9.17.1	设置 DATA 等长	260
9.17.2	设置 ADDR 等长	261
9.18	设置规则开关	263
9.19	常见 DRC 标识解析	266
第 10 章	布局设计	271
10.1	常见元器件介绍	271
10.2	放置器件	274
10.2.1	界面选项介绍	274
10.2.2	推荐设置	276
10.3	绘制 Route Keepin	277
10.4	交互布局	278

10.5	移动旋转模块	279
10.6	整体镜像模块	280
10.7	多边形区域选择器件	280
10.8	精确定位器件	281
10.9	查找器件	282
10.10	器件对齐	283
10.11	模块复用	285
10.11.1	概念介绍	285
10.11.2	实例详解	285
10.12	导出封装库	290
10.13	更新封装	290
10.14	交换器件	291
10.15	Brd 中更改焊盘参数	293
10.16	Refresh symbol instance	296
第 11 章	布线设计	298
11.1	推荐设置	298
11.2	添加过孔	300
11.3	推挤走线	301
11.4	Show Rats/Blank Rats 详解	302
11.5	设置连续实心显示走线	303
11.6	Fanout 扇出	304
11.6.1	选项详解	304
11.6.2	DDR3 BGA 封装扇出	306
11.6.3	单个焊盘扇出	307
11.7	群组走线	308
11.7.1	设置线距	308
11.7.2	选择控制线	309
11.7.3	群组添加过孔	310
11.7.4	单根走线	310
11.8	优化走线	311
11.9	差分对走线	312
11.9.1	单根走线模式	312
11.9.2	设置过孔间距	312
11.9.3	更改打孔朝向	313
11.10	蛇形走线	314
11.10.1	三种模式详解	314

11.10.2	差分对蛇形走线技巧	316
11.11	实时显示相对等长差值	317
11.12	添加隐藏飞线属性	318
11.13	弧线设置技巧	319
11.14	实例演示 DDR3 数据线自动绕蛇形等长	321
11.15	快捷调整相位	323
第 12 章	覆铜设计	325
12.1	动态/静态铜皮	325
12.2	菜单选项详解	325
12.3	全局设置参数详解	326
12.4	绘制铜皮	330
12.5	更改铜皮网络	331
12.6	显示/隐藏铜皮	331
12.7	镂空铜皮	331
12.8	编辑铜皮轮廓	333
12.9	删除死铜	333
12.10	转换类型	334
12.11	合并铜皮	334
12.12	外扩/内缩铜皮区域	335
12.13	十字花铜皮连接	336
12.14	单独设置引脚十字花连接	337
12.15	设置优先级	338
12.16	平面分割	339
12.17	层间复制	340
12.18	绘制屏蔽罩区域	341
12.19	绘制网格铜皮	342
第 13 章	PCB 设计后处理	344
13.1	添加/删除泪滴	344
13.2	放置过孔阵列	346
13.3	添加/删除尺寸标注	348
13.4	整体调整字体	349
13.5	调整丝印	350
13.6	添加文本	351
13.7	添加 Mark 点	352
13.8	删除单端走线/孤立过孔	353
13.9	检查连通性	353

13.10	检查 DRC	354
13.11	修改钻孔符号	354
13.12	生成钻孔表	355
13.13	输出低版本文件	356
第 14 章	光绘文件	357
14.1	Artwork 选项详解	357
14.1.1	Film Control 选项卡	357
14.1.2	General Parameters 选项卡	359
14.2	设置 6 层板 films	360
14.3	设置 10 层板 films	362
14.4	输出层文件	364
14.5	设置钻孔参数	365
14.6	输出钻孔文件	366
14.7	筛选打包制板文件	367
14.8	输出坐标文件	367
第 15 章	电源电路 PCB Layout 设计实例	369
15.1	LDO 线性电源	369
15.2	PWM 调制开关电源	371
15.3	同步降压开关电源	374
15.4	Adaptive COT 开关电源	376
第 16 章	DDR2/DDR3 高速 PCB 设计	379
16.1	约束管理器规则设置	379
16.2	DDR3 布局布线设计	382
16.3	PCB 设计注意事项	385
16.4	LPDDR2 布局布线设计	386
第 17 章	射频设计与电磁兼容设计	389
17.1	倒 F 形天线 PCB 设计	389
17.2	WIFI 电路 PCB 设计	390
17.3	3G 电路 PCB 设计	391
17.4	电磁兼容设计	393
17.4.1	电磁兼容概述	393
17.4.2	常见 PCB 的 EMC 处理	394
第 18 章	HDI 盲埋孔设计	397
18.1	HDI 介绍及盲埋过孔设置	397
18.2	常规平板电脑及手机 HDI 板设计注意事项	401

第 19 章 PCB 设计规范	404
19.1 PCB 布局基本原则	404
19.2 Mark 点的放置	405
19.3 推荐出线方式	405
19.4 IC 扇出方式	407
19.5 电容扇出方式	407
19.6 差分对走线方式	409
19.7 丝印调整规范	409
19.8 晶体模块设计	410
19.9 VGA 接口设计	410
19.10 变压器设计	411
19.11 USB 接口电路设计	412
19.12 HDMI 接口电路设计	412
19.13 CLK 时钟走线设计	413
19.14 EMMC 存储模块设计	413
参考文献	416

第 1 章

Cadence Allegro PCB 设计简介

1.1 PCB 设计流程及趋势

PCB 设计流程一般包含建立封装库、导入网络表、设置规则、布局、布线、输出光绘文件等环节。

在部分非常规 PCB 设计项目中,为了保证质量,在设计过程中会结合 SI 信号完整性仿真、PI 电源完整性仿真、EMC 电磁兼容设计等。

目前 PCB 设计趋势如下:

- 高速化。
- 智能化设计。
- 高密度。
- 低成本化。
- 提升团队协作效率。
- 盲埋孔、埋阻埋容等特殊工艺的使用。
- 信号完整性的挑战。

1.2 本书 PCB 案例说明

本书主要基于高密度布局的 TI(德州仪器)主控 6 层板进行讲解,同时结合 Intel、联发科 MTK 等其他手机、平板产品进行讲解。

本书所讲的 PCB Layout 设计原则和经验,同样应用在其他产品的 PCB 设计中,比如:

- DDR2/DDR3 的设计。
- LPDDR2 的设计。

- 射频模块的设计。
- 开关电源 PCB 设计。
- HDI 盲埋孔设计。

6 层板中,Top 层设计如图 1-1 所示。

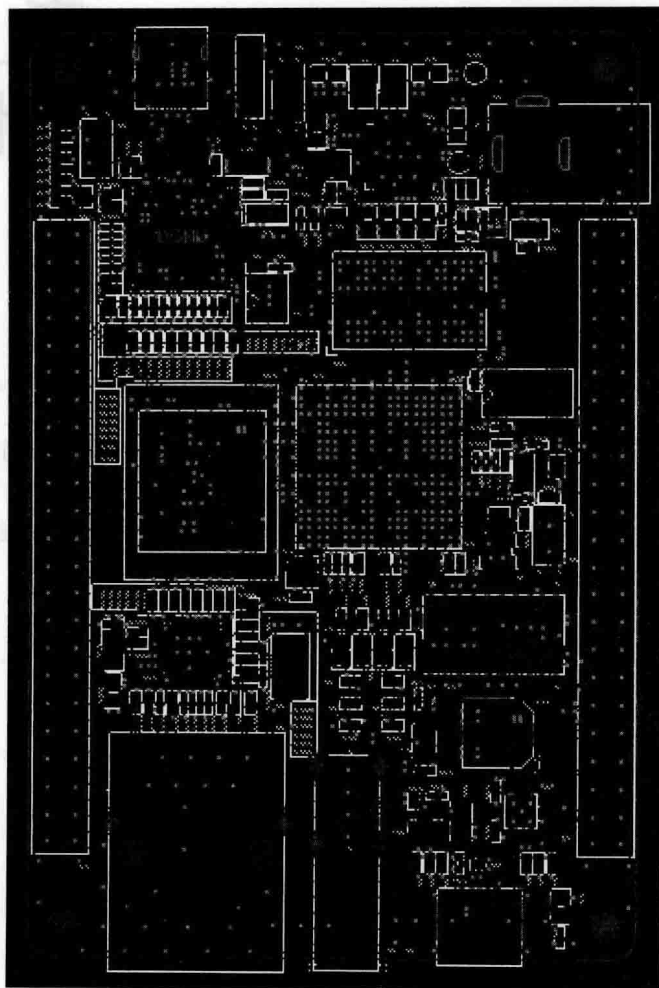


图 1-1 Top 层设计

Gnd02 层为地平面层。

Art03 层为主要走线层,如图 1-2 所示。

Art04 层为主要走线层,如图 1-3 所示。

Pwr05 层为电源分割层,需满足信号完整性,避免跨分割,如图 1-4 所示。

6 层板中,Bottom 层设计如图 1-5 所示。