

EDA 技术及应用项目教程



李福军 刘立军 主 编

杨 雪 山 磊

副主编

张 艳 徐运武

- ◆ 配备免费电子课件以及习题答案
- ◆ 设有项目剖析、技能目标、项目训练、
核心提示、实用技巧等, 利于高效教学



电子工业出版社
PUBLISHING HOUSE OF ELECTRONICS INDUSTRY
<http://www.phei.com.cn>

高等职业教育精品工程规划教材

EDA 技术及应用项目教程

主 编 李福军 刘立军

副主编 杨 雪 山 磊
张 艳 徐运武

電子工業出版社

Publishing House of Electronics Industry

北京 • BEIJING

内 容 简 介

本书根据理实一体化教学的需要,以项目导向、任务驱动为主线,采取项目式的教学方法来编写,将 EDA 技术分为 5 个训练项目,内容包括数字系统设计与开发环境、VHDL 语言设计基础、组合逻辑电路设计、时序逻辑电路设计、EDA 技术综合实践。

本书各项目训练内容遵循由浅入深、循序渐进的原则,充分体现了教、学、做一体化的课程改革新理念。为增强教学效果和拓展技能,在每个项目中配有项目分析、技能目标、项目练习,在重点和难点之处插入“知识链接”和“核心提示”等关键环节,书后附有习题答案。通过讲解一些实用电路的 EDA 设计,达到培养学生的实践精神和创新精神的目的。

本书注重应用、适用性强,可作为高职高专院校电子信息类、计算机类、通信类、自动化类等电类专业的教材,也可作为相关专业工程技术人员的参考用书。

图书在版编目(CIP)数据

EDA 技术及应用项目教程 / 李福军, 刘立军主编. —北京: 电子工业出版社, 2015.1

ISBN 978-7-121-24819-1

I. ①E… II. ①李… ②刘… III. ①电子电路—电路设计—计算机辅助设计—高等职业教育—教材 IV.①TN702

中国版本图书馆 CIP 数据核字(2014)第 273420 号

策划编辑: 郭乃明

责任编辑: 郝黎明

印 刷: 北京建筑工业印刷厂

装 订: 北京建筑工业印刷厂

出版发行: 电子工业出版社

北京市海淀区万寿路 173 信箱 邮编 100036

开 本: 787×1 092 1/16 印张: 14.75 字数: 377.6 千字

版 次: 2015 年 1 月第 1 版

印 次: 2015 年 1 月第 1 次印刷

定 价: 33.00 元

凡所购买电子工业出版社图书有缺损问题, 请向购买书店调换。若书店售缺, 请与本社发行部联系, 联系及邮购电话: (010) 88254888。

质量投诉请发邮件至 zltz@phei.com.cn, 盗版侵权举报请发邮件至 dbqq@phei.com.cn。

服务热线: (010) 88258888。

前 言

EDA (Electronic Design Automation, 即电子设计自动化) 技术是 20 世纪末期迅速发展起来的现代电子工程领域的一门新技术, 其应用水平和广度已成为一个国家电子信息工业现代化的重要标志之一。EDA 技术以可编程逻辑器件 (PLD) 为载体, 以计算机为工作平台, 以 EDA 工具软件为开发环境, 以硬件描述语言 (HDL) 为手段, 使电子电路硬件系统的设计如同软件设计一样方便快捷。

随着现代电子产品性能的进一步提高, 系统功能越来越复杂, 集成化和智能化程度也越来越高, 如何实现电子产品的功能多样化、体积小化、功耗最低化, 提高电路设计的效率和可靠性, 是电子工程师必须要面对和解决的问题。目前 EDA 技术已成为许多高职高专院校电子信息类专业学生必须掌握的一门重要技术, 它能克服小规模数字集成电路功能固化、电路板形式单调的缺点, 对培养学生的综合分析与设计能力、实践创新能力和提高综合素质都具有重要的意义。

本书根据高等职业院校人才培养目标和职业技能需要, 以适用、够用为度, 采取“项目载体、任务驱动”的编写原则, 精选教学内容, 合理设置了 5 个项目。其中项目 1 对 EDA 技术的发展应用、设计流程及常用 EDA 工具进行了概述, 同时介绍 PLD 的结构特点、FPGA/CPLD 器件及其配置与编程; 项目 2 介绍硬件描述语言 VHDL 的语法特点, 同时结合语言的应用给出了丰富的设计实例; 项目 3、项目 4 用 VHDL 给出常用数字单元电路的设计, 使学生可以快速掌握用 VHDL 设计基本组合逻辑和时序逻辑电路的技能; 项目 5 精选了 5 个典型综合应用实例, 主要通过由模块构建数字系统, 培养学生实际应用的开发能力。建议教学学时数在 60 学时左右。

需要指出的是, EDA 技术的核心是 VHDL 语言的设计, 主要描述数字电路及系统的逻辑功能, 因此要求必须掌握数字电路的基本知识。同时要多上机练习、勤于思考, 充分理解 EDA 技术的实质, 掌握 VHDL 编程技巧。

由于编者水平所限, 加之时间仓促, 书中难免存在差错和疏漏, 恳请使用本书的广大读者批评指正 (编者信箱: lifujun0415@163.com)。

本书由辽宁机电职业技术学院李福军、刘立军、杨雪共同编写, 其中李福军编写了项目 1、项目 5, 刘立军编写了项目 2、项目 3, 杨雪编写了项目 4、参考答案及附录, 全书由李福军统稿。广东松山职业技术学院张艳、徐运武和连云港职业技术学院山磊对本书的编写做了很多工作, 对部分 VHDL 程序进行了验证, 提出了许多宝贵意见和建议, 在此表示衷心的感谢!

编 者

目 录

项目 1 数字系统设计与开发环境	1
任务 1.1 EDA 技术综述	1
1.1.1 认识 EDA 技术	1
1.1.2 MAX+plus II 软件的功能及支持的器件	4
1.1.3 MAX+plus II 软件的安装与注册	8
任务 1.2 EDA 设计指南	10
1.2.1 MAX+plus II 的设计流程	10
1.2.2 Quartus II 的设计流程	22
任务 1.3 可编程逻辑器件综述	33
1.3.1 可编程逻辑器件的发展	33
1.3.2 可编程逻辑器件基础	33
1.3.3 可编程逻辑器件的分类	35
任务 1.4 CPLD/FPGA 器件知识	37
1.4.1 CPLD 的基本结构	37
1.4.2 FPGA 的基本结构	39
1.4.3 CPLD/FPGA 产品概述	44
1.4.4 CPLD 和 FPGA 的比较	47
项目 2 VHDL 语言设计基础	54
任务 2.1 认识 VHDL 语言	54
2.1.1 VHDL 简介	54
2.1.2 VHDL 的定义及构成	55
任务 2.2 VHDL 的描述结构	57
2.2.1 实体 (Entity)	57
2.2.2 结构体 (Architecture)	59
2.2.3 程序包 (Package) 与 use 语句	60
2.2.4 库 (Library)	61
2.2.5 配置 (Configuration)	62
2.2.6 标识符	63
2.2.7 保留字	64
任务 2.3 VHDL 的数据对象	64
2.3.1 信号	64
2.3.2 变量	65
2.3.3 常量	67
任务 2.4 VHDL 的数据类型	67

任务 2.5 VHDL 的运算符	70
2.5.1 逻辑运算符	70
2.5.2 算术运算符	70
2.5.3 关系运算符	72
2.5.4 符号运算符	72
2.5.5 移位运算符	73
2.5.6 操作符的运算优先级	73
任务 2.6 顺序描述语句	74
任务 2.7 变量赋值语句和信号赋值语句	75
2.7.1 if 语句	75
2.7.2 case 语句	78
2.7.3 loop 语句	79
2.7.4 next 和 exit 跳出循环语句	81
2.7.5 null 语句	83
2.7.6 wait 语句	83
2.7.7 assert 语句	84
2.7.8 子程序调用语句	84
2.7.9 return 语句	85
任务 2.8 并行描述语句	85
2.8.1 并行信号赋值语句	85
2.8.2 进程语句	87
2.8.3 元件例化语句	88
2.8.4 生成语句	89
2.8.5 块语句	89
任务 2.9 子程序	90
2.9.1 过程	90
2.9.2 函数	90
项目 3 组合逻辑电路设计	95
任务 3.1 逻辑门电路的 VHDL 设计	95
3.1.1 二输入与非门电路	95
3.1.2 二输入或非门电路	96
3.1.3 反相器电路	98
3.1.4 二输入异或门电路	99
3.1.5 二输入同或门电路	100
任务 3.2 运算电路设计	101
3.2.1 半加器的设计	101
3.2.2 全加器的设计	102
3.2.3 乘法器的设计	104
任务 3.3 编码器的设计	105

3.3.1 编码器工作原理分析	105
3.3.2 8 线-3 线编码器的 VHDL 描述	106
3.3.3 8 线-3 线优先编码器的设计	107
任务 3.4 译码器的设计	109
3.4.1 译码器工作原理分析	109
3.4.2 3 线-8 线译码器的 VHDL 设计	110
任务 3.5 数据选择器的设计	111
3.5.1 数据选择器工作原理	111
3.5.2 数据选择器的 VHDL 设计	112
任务 3.6 数值比较器的设计	112
3.6.1 数值比较器工作原理	112
3.6.2 数值比较器的 VHDL 设计	113
任务 3.7 三态门与双向缓冲电路设计	114
3.7.1 三态门的设计	114
3.7.2 双向缓冲器电路设计	114
任务 3.8 七段 LED 数码管扫描显示电路设计	116
3.8.1 LED 数码管及其显示电路	116
3.8.2 静态 LED 数码管显示电路设计	117
3.8.3 动态 LED 数码管显示电路设计	118
项目 4 时序逻辑电路设计	135
任务 4.1 D 触发器的设计	135
4.1.1 时钟信号的描述	135
4.1.2 复位信号的描述	136
4.1.3 简单 D 触发器设计	137
4.1.4 异步复位/同步复位 D 触发器的设计	138
任务 4.2 寄存器和移位寄存器的设计	141
4.2.1 寄存器的设计	141
4.2.2 串入/串出移位寄存器的设计	142
4.2.3 串入/并出移位寄存器的设计	143
任务 4.3 计数器及其设计方法	144
4.3.1 计数器基本概念	144
4.3.2 同步计数器的设计	145
4.3.3 异步计数器的设计	147
4.3.4 可逆计数器的设计	148
任务 4.4 分频器的设计	149
4.4.1 分频器及其设计方法	149
4.4.2 偶数分频电路设计	150
4.4.3 奇数分频电路设计	152
任务 4.5 有限状态机的设计	153

4.5.1 状态机的基本结构和功能	153
4.5.2 一般有限状态机的设计	154
4.5.3 Moore 型状态机的设计	155
4.5.4 Mealy 型状态机的设计	157
任务 4.6 存储器设计	159
4.6.1 只读存储器 (ROM) 的设计	159
4.6.2 读写存储器 (SRAM) 的设计	160
项目 5 EDA 技术综合实践	176
任务 5.1 数字频率计的设计	176
5.1.1 设计要求与方案	176
5.1.2 模块设计及仿真	177
5.1.3 VHDL 一体化程序设计	181
任务 5.2 数字钟的设计	182
5.2.1 设计要求与方案	182
5.2.2 模块设计及仿真	183
任务 5.3 抢答器的设计	191
5.3.1 设计要求与方案	191
5.3.2 模块设计及仿真	191
任务 5.4 交通灯控制器的设计	198
5.4.1 设计要求与方案	198
5.4.2 模块设计及仿真	199
任务 5.5 多功能信号发生器的设计	204
5.5.1 设计要求与方案	204
5.5.2 模块设计及仿真	204
附录 A MAX+plusII 在 Windows 2000 上的安装设置	212
附录 B 常用 FPGA/CPLD 引脚图	213
参考答案	216
参考文献	225

项目 1 数字系统设计与开发环境

◎ 项目分析

通过了解数字电路系统的设计方法，掌握现代电子技术开发的新理念，为进一步学习电子设计自动化（EDA）技术在实际工程中的应用打下基础。

◎ 技能目标

本项目划分为两大知识模块：EDA 软件和 EDA 器件。通过学习，应达到以下技能目标：

- （1）了解 EDA 技术的发展及其应用。
- （2）掌握 EDA 相关设计工具的使用方法和设计流程。
- （3）熟悉可编程逻辑器件的基本结构与选型。

任务 1.1 EDA 技术综述

1.1.1 认识 EDA 技术

1. 电子系统的概念

由电子元器件及相关装置组成的、能实现某些特定功能的电子电路称为电子系统。电子系统根据接收处理的信号的不同，可分为模拟电子系统、数字电子系统、混合(模拟+数字)电子系统三大类。

无论是现代高精尖电子设备如雷达、软件无线电电台等，还是为人们所熟悉的笔记本电脑、智能手机、数码录像机等现代电子装置，其核心构成都是数字电子系统。图 1-1 所示是一个以 Altera 公司可编程逻辑器件为核心的数字电子系统电路板。

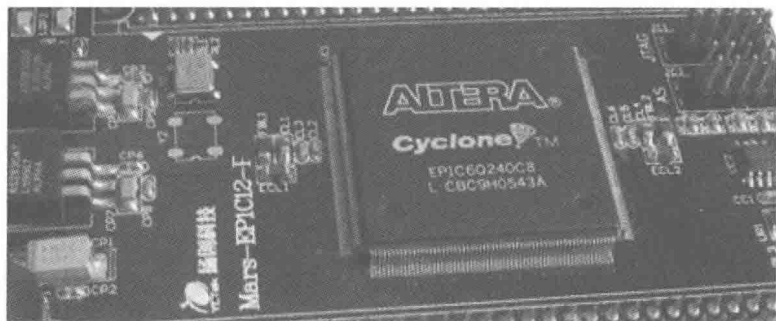


图 1-1 数字电子系统实物图

2. EDA 技术的含义

EDA 是 Electronic Design Automation（电子设计自动化）的缩写。EDA 技术就是依

靠功能强大的电子计算机,在 EDA 工具软件平台上,对以硬件描述语言 HDL(Hardware Description Language)为系统逻辑描述手段完成的设计文件,自动地完成逻辑编译、化简、分割、综合、优化和仿真,直至下载到可编程逻辑器件(CPLD/FPGA)或专用集成电路(ASIC)芯片中,实现既定的电子电路设计功能,最终形成集成电子系统或专用集成芯片的一门新技术。

知识延伸——EDA 技术的发展史

随着计算机、集成电路技术的迅猛发展,EDA 技术主要经历了以下三个阶段:

(1) 20 世纪 70 年代的计算机辅助设计(Computer Assist Design, CAD)阶段。

(2) 20 世纪 80 年代的计算机辅助工程设计(Computer Assist Engineering Design, CAED)阶段。

(3) 20 世纪 90 年代电子系统设计自动化(Electronic Design Automation, EDA)阶段。

需要强调的是,前两个阶段与 EDA 技术有着本质的区别,因为这两个阶段均不能自动完成复杂电子系统的设计工作。纵观整个电子技术随器件的发展过程如图 1-2 所示。

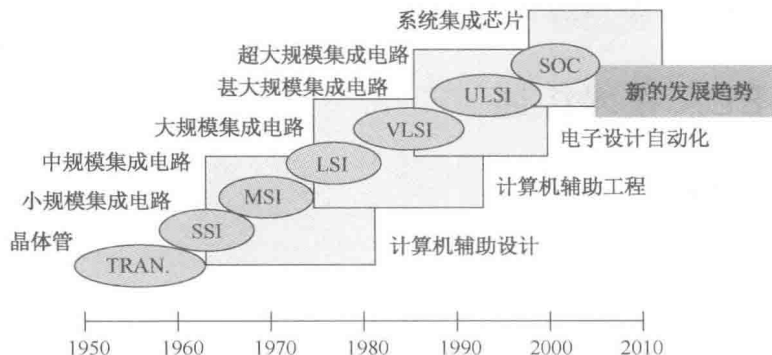


图 1-2 电子技术的发展历程

3. 现代电子系统的设计方法

自从诞生了可编程逻辑器件,特别是 EDA 技术的发展和普及给电子系统的设计带来了革命性的变化,并已渗透到电子系统设计的各个领域。

传统的数字系统设计只能是在设计完电路板后,把所需的具有固定功能的标准集成电路像搭积木一样连接起来,实现该系统的功能。利用 EDA 工具,采用可编程器件,通过设计芯片来实现系统功能,这样不仅可以通过芯片设计实现多种数字逻辑系统功能,而且由于引脚定义的灵活性,大大减轻了电路图设计和电路板设计的工作量和难度,从而有效地增强了设计的灵活性,提高了工作效率;同时基于芯片的设计可以减少芯片的数量,缩小系统体积,降低能源消耗,提高系统的性能和可靠性。

现在半导体集成电路已由早期的单元集成、部件电路集成发展到整机电路集成和系统电路集成。电子系统的设计方法也由过去的那种先购买集成电路厂家生产的通用芯片,用户采用这些芯片组成电子系统的“Bottom-up”(自底向上)设计方法改变为一种新的“Top-down”(自顶向下)设计方法。两种不同的电子系统设计方法如图 1-3 所示。

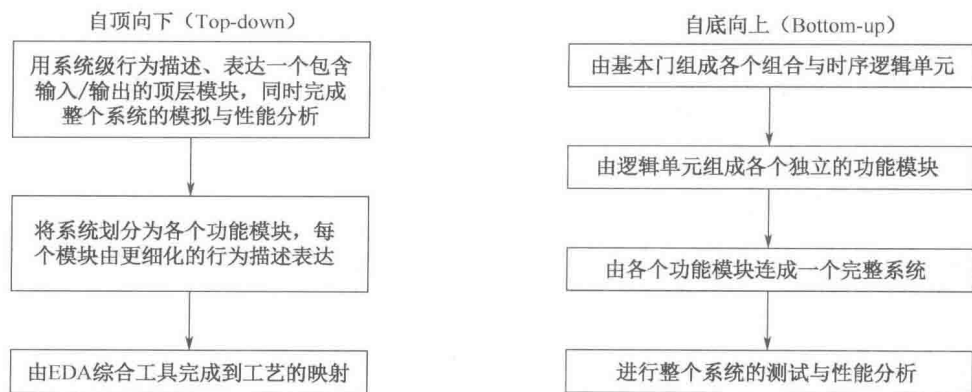


图 1-3 自顶向下与自底向上的设计步骤

4. EDA 技术的基本特征

(1) “自顶向下”的设计方法。传统的电子设计通常为“自底向上”的方法，是一种低效、低可靠性、高成本的设计方法。“自顶向下”与此不同，其设计方法首先从系统级设计入手，在顶层进行功能方框图的划分和结构设计；在方框图级进行仿真、纠错，并用硬件描述语言对高层次的系统行为进行描述；在功能级进行验证，然后用逻辑综合优化工具生成具体的门级逻辑电路的网表，最后在物理级实现印刷电路板或专用集成电路。这种设计方法有利于在早期发现结构设计中的错误，提高了设计的一次成功率，大大降低了成本，因而在现代 EDA 系统中被广泛采用。

(2) 硬件描述语言 (HDL)。采用硬件描述语言进行电路与系统的设计是 EDA 技术的一个重要特征。与传统的原理图输入设计方法相比较，硬件描述语言更适合于规模日益增大的电子系统，它还是进行逻辑综合优化的重要工具。目前最常用的硬件描述语言有 VHDL 和 Verilog-HDL，它们都已经成为 IEEE (美国电子电气工程师协会) 标准。

知识链接——关于 IEEE 标准

美国电气和电子工程师协会 (Institute of Electrical and Electronics Engineers, IEEE) 是一个国际性的电子技术与信息科学工程师的协会，是世界上最大的专业技术组织之一，拥有来自近200个国家的36万会员。IEEE标准已成为世界通用的行业标准。

(3) 开放性和标准化。任何一个 EDA 系统只要建立了一个符合标准的开放式框架结构，就可以接纳其他厂商的 EDA 工具一起进行设计工作。这样，框架作为一套使用和配置 EDA 软件包的规范，就可以实现各种 EDA 工具间的优化组合，并集成在一个易于管理的统一的环境之下，实现资源共享。

(4) 逻辑综合与优化。逻辑综合是 20 世纪 90 年代电子学领域兴起的一种新的设计方法，是以系统级设计为核心的高层次设计。

(5) 库 (Library)。EDA 工具必须配有丰富的库，包括元器件图形符号库、元器件模型库、工艺参数库、标准单元库、可复用的电路模块库、IP 库等。

5. EDA 技术的优势

传统的数字系统设计一般采用“搭积木”的手工设计方式。相比之下，采用 EDA 技术进

行电子系统的设计有着很大的优势。

- (1) 采用硬件描述语言，便于复杂系统的设计；
- (2) 强大的系统建模和电路仿真功能；
- (3) 具有自主的知识产权和保密性；
- (4) 开发技术的标准化、规范化和兼容性；
- (5) 全方位地利用计算机的自动设计、仿真和测试技术；
- (6) 对设计者的硬件知识和硬件经验要求不高。

1.1.2 MAX+plus II 软件的功能及支持的器件

可编程器件的设计离不开 EDA 软件。现在有多种支持 CPLD 和 FPGA 的设计软件，有的设计软件是由芯片制造商提供的，其中 Altera 开发的 MAX+plus II 软件包（Quartus II 软件包是它的升级版）应用比较广泛。

1. MAX+plus II 软件简介

MAX+plus II 是 Altera 公司提供的 CPLD/FPGA 开发软件，其界面友好、集成化程度高。在 MAX+plus II 上可以完成设计输入、元件适配、时序仿真和功能仿真、编程下载整个流程，支持原理图、VHDL 和 Verilog 语言文本文件以及波形和 EDIF 等格式的文件作为设计输入。它提供了一种与结构无关的设计环境，使设计者能方便地进行设计输入、快速处理和器件编程，因此被誉为业界最易学易用的 EDA 软件。

可编程逻辑器件能达到最高的性能和集成度，不仅仅是因为采用了先进的工艺和全新的逻辑结构，还在于提供了现代化的设计工具。使用 MAX+plus II，设计者无须精通器件内部的复杂结构，而只需要用自己熟悉的设计输入工具（如原理图或硬件编程语言）建立设计，MAX+plus II 会自动把这些设计转换成最终结构所需的格式。由于有关结构的详细知识已装入开发工具，设计者不需手工优化自己的设计，因此设计速度非常快。

2. MAX+plus II 的主要功能

MAX+plus II 软件功能强大，具有综合设计能力，主要功能包括设计输入、编译、功能仿真、器件下载等方面。

(1) 原理图输入（Graphic Editor）。MAX+plus II 软件具有图形输入能力，用户除了能调用库中的元件外，还可以调用该软件中的符号功能形成的功能模块。原理图编辑适用于较简单的电路设计，完成的文件格式为*.gdf，如图 1-4 所示。另外，用原理图符号编辑器（Symbol Editor）也可以编辑或创建符号文件，文件的格式为*.sym，如图 1-5 所示。

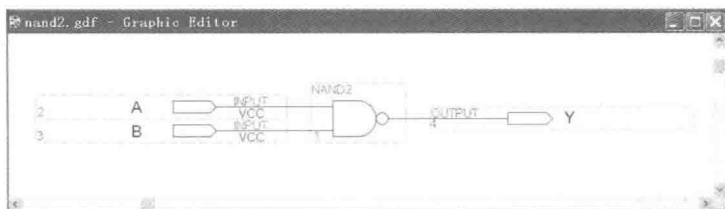


图 1-4 原理图编辑窗口

(2) 文本输入 (Text Editor)。MAX+plus II 软件中的文本编辑器支持 VHDL 和 Verilog 硬件描述语言的输入, 并可以对这些程序语言进行编译, 形成下载配置数据。用 VHDL 语法编写的文件格式为*.vhd。可以设计程序创建一个符号文件供图形编辑器使用, 如图 1-6 所示。

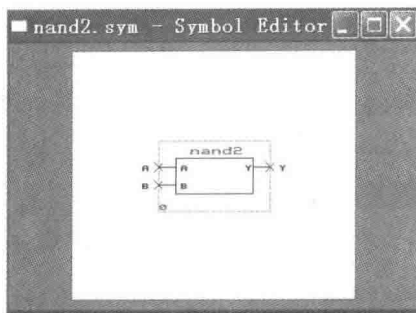


图 1-5 符号编辑窗口

```

Library ieee;
Use ieee.std_logic_1164.all;
ENTITY nand2 IS
    PORT(A, B: IN Bit;
         Y: OUT Bit
    );
END nand2;
ARCHITECTURE a OF nand2 IS
BEGIN
    Y<= not (A AND B);
END a;

```

图 1-6 文本编辑窗口

(3) 波形编辑器 (Waveform Editor)。MAX+plus II 的波形编辑器一方面可作为波形输入用于设计电路, 其文件格式为*.wdf; 另一方面则可以用来观察仿真时产生的波形, 其文件格式为*.scf, 如图 1-7 所示。

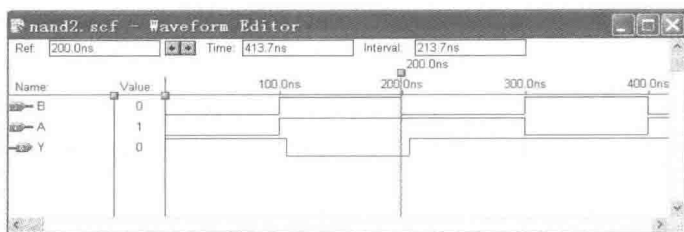


图 1-7 波形编辑窗口

(4) 编译 (Compiler)。MAX+plus II 的编译功能是将电路设计文件转换成可烧写用的输出文件, 如*.pof 文件与*.sof 文件。若是编译成功还会产生一些文件名相同但扩展名不同的文件, 如*.cnf 文件、*.rpt 文件与*.snf 文件。所有写出的程序都必须经过编译后才可以进行时序分析、仿真与烧写, 如图 1-8 所示。

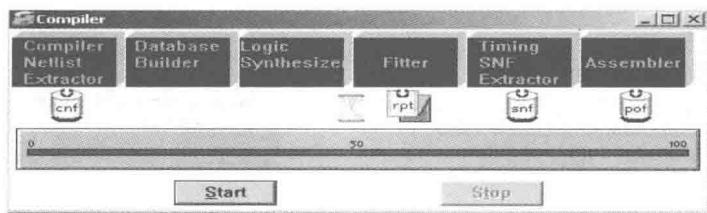


图 1-8 编译窗口

(5) 信息提示 (Messages)。当各类型的程序编译后都会有信息窗口呈现错误或警告信息, 可利用窗口左下方的“Messages”和“Locate”按钮切换至 VHDL 程序中错误发生位置。单击右下角的“Help on Message”按钮则可显示提示信息, 如图 1-9 所示。

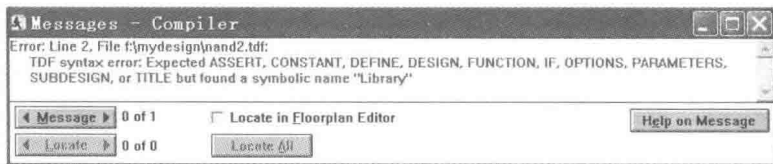


图 1-9 信息窗口

(6) 仿真 (Simulator)。MAX+plus II 的波形编辑器的仿真功能非常强大, 可以测试所设计电路的逻辑功能与时序关系, 利用此仿真功能可以验证电路的正确性, 如图 1-10 所示。

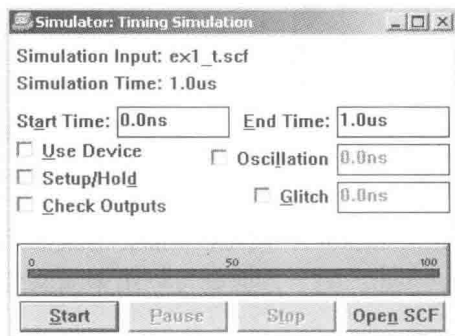


图 1-10 仿真窗口

(7) 编程下载 (Programmer)。MAX+plus II 的烧写功能是将电路设计文件转换后的输出文件 (如 *.pof 文件与 *.sof 文件) 烧写至 MAX 系列器件或下载至 FLEX 系列、ACEX 系列器件, 亦可用于检验与测试器件或转换烧写文件格式。不过此功能必须配合硬件实验板方能进行, 如图 1-11 所示。

(8) 时间分析 (Timing Analyzer)。MAX+plus II 的时间分析功能可用来分析各个信号到输出端的延迟时间。借助时间分析的功能可加快所设计器件的处理速度, 如图 1-12 所示。



图 1-11 编程下载窗口

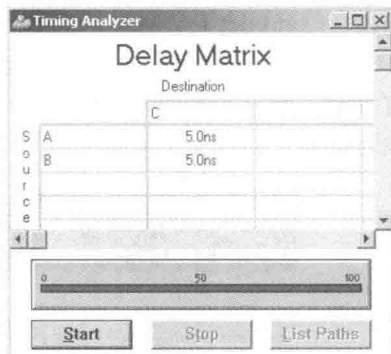


图 1-12 时间分析窗口

(9) 引脚 (底层) 编辑 (Floorplan Editor)。MAX+plus II 的引脚 (底层) 编辑功能可以如同实际器件配线般地配置电路输出/输入脚, 通过鼠标的拖拉, 方便地定义引脚的功能, 如图 1-13 所示。

(10) 体系显示窗口 (Hierarchy Display)。MAX+plus II 的体系显示窗口显示目前电路能够利用 (正在使用中) 和产生的所有文件, 并可在此窗口中打开或关闭文件, 如图 1-14 所示。

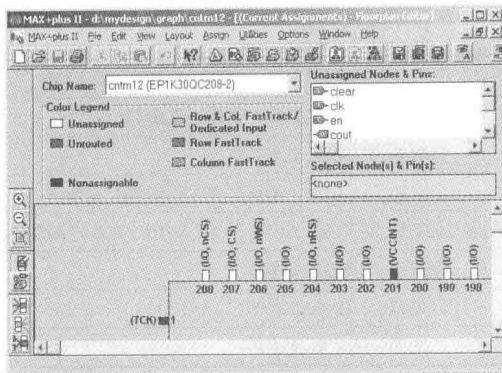


图 1-13 引脚编辑窗口

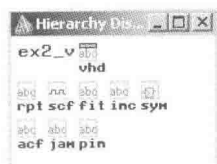


图 1-14 体系显示窗口

3. MAX+plusII 软件支持的器件

MAX+plusII 支持除 APEX20K 系列之外所有的 Altera 大规模 CPLD/FPGA 可编程逻辑器件。此外还支持器件有 ACEX1K、EPF10K10、EPF10K10A、EPF10K20、EPF10K30A、EPM9320、EPM9320A、EPF8452A、EPF8282A、FLEX 6000/A 系列、MAX 5000 系列、ClassicTM 系列以及 MAX[®] 7000 系列（含 MAX7000A、MAX7000AE、MAX7000E、MAX7000S）。

MAX+plusII 与其他 EDA 工具具有良好的接口功能，支持主流的第三方 EDA 工具，如 Synopsys、Cadence、Synplicity、Mentor、Viewlogic 和 Exemplar 等。

实用资料——可编程逻辑器件厂商及软件

随着可编程逻辑器件应用的日益广泛，许多 IC 制造厂家涉足 PLD/FPGA 领域。目前世界上有十几家生产 CPLD/FPGA 的公司，最大的三家是 Altera、Xilinx、Lattice。作为一名优秀的电子设计工程师，必须对一些知名的相关 PLD 厂商及其产品有一定的了解，这样才能更好地完成设计任务。

(1) Altera: Altera 公司在 20 世纪 90 年代以后发展迅速，是目前最大的可编程逻辑器件供应商之一。其主要产品有 MAX3000/7000、FLEX6000/8000、FLEX10K 等，可用门数为 5000~250 000，开发软件为 MAX+plus II 和 Quartus II。

(2) Xilinx: Xilinx 是老牌的 PLD 公司，FPGA 的发明者，最大的可编程逻辑器件供应商之一。其产品种类较多，主要有 XC2000/3000/4000、XC4000E、XC5200 等，可用门数为 1200~18 000，开发软件为 Foundation 和 ISE。

(3) Lattice: Lattice 是 ISP（在系统编程）技术的发明者，第三大可编程逻辑器件供应商，ISP 技术极大地促进了 PLD 产品的发展。主要产品有 ispLSI2000/5000/8000、MACH4/5、ispMACH4000 等。

(4) Actel: 反熔丝（一次性烧写）技术的领导者。由于反熔丝 PLD 抗辐射、功耗低、速度快、耐高低温，因此它在军工方面具有优势。

总体来看，在欧洲 Xilinx 的用户较多，在亚太地区 Altera 的用户较多，在美国则是平分秋色。全球 60% 以上 CPLD/FPGA 产品是由 Altera 公司和 Xilinx 公司提供的。它们共同决定了 PLD 技术的发展方向。

表 1-1 列出了主要厂商开发的 EDA 软件特性。

表 1-1 EDA 主要开发软件的特性

厂商	EDA 软件名称	适用器件系列	输入方式
Lsttice	Aynario	MACH、GAL、ispLSI、pLSI 等	原理图、ABEL 文本、VHDL 文本等
Lsttice	Expert LEVER	ispLSI、pLSI、MACH 等	原理图、VHDL 文本等
Altera	MAX+plus II	MAX、FLEX 等	原理图、波形图、ABEL 文本、VHDL 文本等
Altera	Quartus II	MAX、FLEX、APEX 等	原理图、波形图、ABEL 文本、VHDL 文本、VenlogHDL 文本等
Actel	Actel Designer	SX 系列、MX 系列	原理图、VHDL 文本等
Xilinx	Alliance	Xilinx 各种系列	原理图、VHDL 文本等
Xilinx	Foundation	XC 系列	原理图、VHDL 文本等

1.1.3 MAX+plus II 软件的安装与注册

1. MAX+plus II 软件的安装

进入 MAX+plusII 软件的安装目录，找到并单击 Setup.exe 文件启动安装程序后，出现如图 1-15 所示的安装界面。



图 1-15 安装界面

此时会弹出如图 1-16 所示的安装向导，单击“Next”按钮会出现如图 1-17 所示的窗口，此窗口是 Altera 公司的授权许可协议。单击“Yes”按钮，接受该协议。

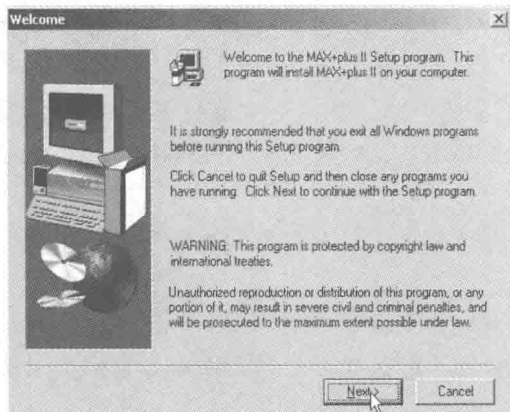


图 1-16 安装向导

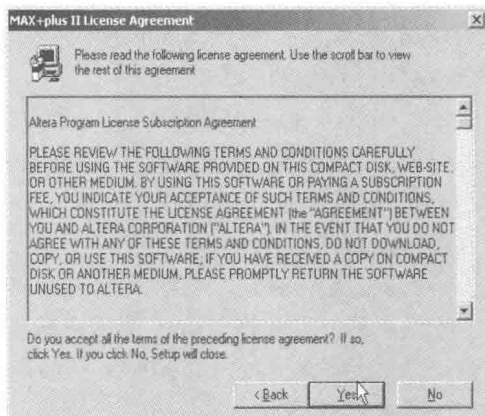


图 1-17 授权许可协议

在出现如图 1-18 所示的窗口中输入你的用户名和公司名（可随意），单击“Next”按钮；在如图 1-19 所示的选择安装方式窗口中，推荐选择“Full Installation”完全安装方式，单击“Next”按钮。

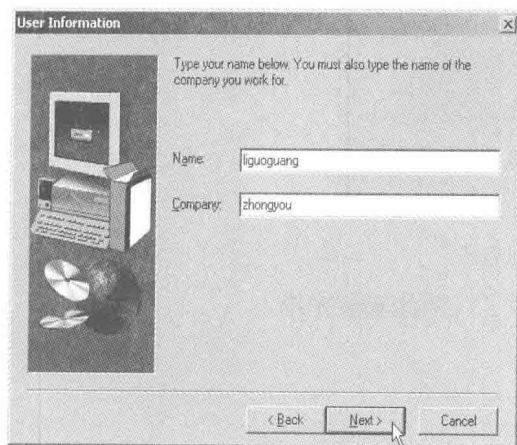


图 1-18 用户信息窗口

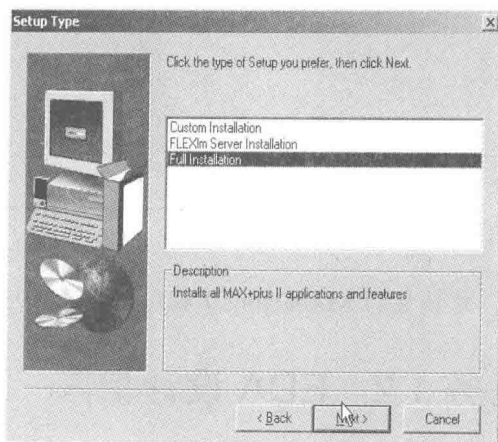


图 1-19 选择安装方式

图 1-20 所示为安装路径窗口，可选择默认安装路径为“D:\maxPlus2”，单击“Next”按钮。也可单击“Browse”按钮进行其他路径设置。连续单击“Next”按钮，直到出现如图 1-21 所示的程序安装界面，此时需要耐心等待几分钟，待自动安装完毕，会弹出 MAX+plusII 软件组件在程序菜单下的快捷方式文件夹界面。

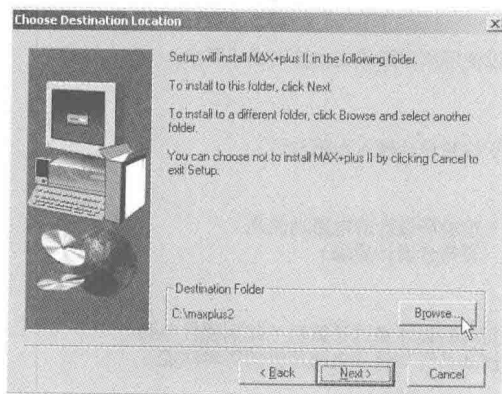


图 1-20 安装路径窗口

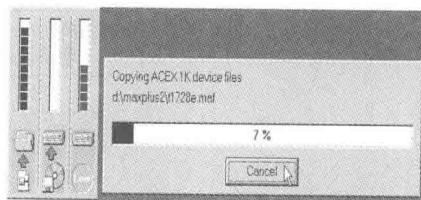


图 1-21 正在安装程序界面

2. MAX+plus II 软件的注册

在第一次运行 MAX+plus II 软件时，需要对其进行注册才可使用。

当第一次运行 MAX+plus II 软件时，将会出现如图 1-22 所示窗口。Alera 公司要求用户利用右侧滚动条阅读完全部文档，界面下方的“Yes”按钮才被激活，表示 Alter 公司已同意你使用该软件，可以进行注册了。单击“Yes”按钮进入 MAX+plus II 的主界面，在主界面菜单中选择“Options”→“License Setup”菜单，在弹出的“License Setup”对话框中单击“Browse”按钮，然后选择“D:\maxplus2”，并选择 license.dat 为授权文件，分别单击“OK”按钮后，退出 MAX+plus II，至此注册完成。